



# (12) 发明专利申请

(10) 申请公布号 CN 115731824 A

(43) 申请公布日 2023. 03. 03

(21) 申请号 202210576966.4

G09G 3/3225 (2016.01)

(22) 申请日 2022.05.25

H05K 9/00 (2006.01)

(30) 优先权数据

63/238,781 2021.08.31 US

(71) 申请人 群创光电股份有限公司

地址 中国台湾新竹科学工业园区苗栗县竹南镇科学路160号

(72) 发明人 曾名骏 郭拱辰 陈联祥 刘勇志

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

专利代理师 贺财俊 臧建明

(51) Int. Cl.

G09G 3/00 (2006.01)

G09G 3/36 (2006.01)

G09G 3/32 (2016.01)

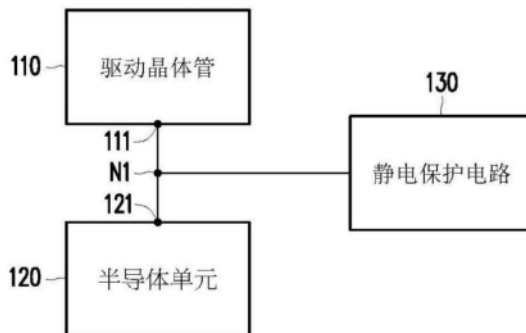
权利要求书1页 说明书10页 附图7页

(54) 发明名称

电子装置

(57) 摘要

本揭露提供一种电子装置。电子装置包括驱动晶体管、半导体单元以及静电保护电路。半导体单元具有第一端耦接驱动晶体管的第一端。静电保护电路耦接驱动晶体管的第一端与半导体单元的第一端之间的节点。因此，本揭露的静电保护电路能够当电子装置产生静电时将静电排除，以使驱动晶体管的阈值电压不受影响。



1. 一种电子装置,其特征在于,包括:  
驱动晶体管;  
半导体单元,具有第一端耦接所述驱动晶体管的第一端;以及  
静电保护电路,耦接所述驱动晶体管的所述第一端与所述半导体单元的所述第一端之间的节点。
2. 根据权利要求1所述的电子装置,其特征在于,其中所述驱动晶体管的所述第一端输出驱动电流至所述半导体单元以驱动所述半导体单元。
3. 根据权利要求1所述的电子装置,其特征在于,还包括:  
开关晶体管,具有第一端耦接所述半导体单元的所述第一端,所述开关晶体管的第二端耦接所述驱动晶体管的所述第一端。
4. 根据权利要求3所述的电子装置,其特征在于,其中所述驱动晶体管的控制端耦接数据信号,并且所述开关晶体管的控制端耦接开关信号。
5. 根据权利要求1所述的电子装置,其特征在于,其中所述驱动晶体管的第二端耦接第一电压,并且所述半导体单元的第二端耦接第二电压,其中所述第一电压的电压电平高于所述第二电压的电压电平。
6. 根据权利要求5所述的电子装置,其特征在于,其中所述静电保护电路包括:  
至少一电子组件,具有第一端耦接所述节点。
7. 根据权利要求6所述的电子装置,其特征在于,其中所述至少一电子组件的第二端耦接所述第二电压。
8. 根据权利要求5所述的电子装置,其特征在于,其中所述静电保护电路包括:  
第一二极管,具有第一端耦接所述节点,所述第一二极管的第二端耦接所述第二电压;  
以及  
第二二极管,具有第一端耦接所述驱动晶体管的所述第二端,所述第二二极管的第二端耦接所述第二电压。
9. 根据权利要求5所述的电子装置,其特征在于,其中所述静电保护电路包括:  
第一电子组件,具有第一端耦接第三电压,所述第一电子组件的第二端耦接所述节点;  
以及  
第二电子组件,具有第一端耦接所述节点,所述第二电子组件的第二端耦接第四电压,其中所述第三电压的电压电平高于所述第四电压的电压电平。
10. 根据权利要求9所述的电子装置,其特征在于,其中所述第三电压的电压电平等于所述第一电压的电压电平,并且所述第四电压的电压电平等于所述第二电压的电压电平。

## 电子装置

### 技术领域

[0001] 本揭露涉及一种电子装置,且尤其涉及一种包括静电保护电路的电子装置。

### 背景技术

[0002] 一般具有显示功能的电子装置包括半导体电子组件,例如是发光二极管(light-emitting diode,LED)。然而,半导体电子组件的阈值电压会发生偏移现象,导致流经半导体电子组件的电流或增或减,而使电子装置在显示时造成色差(chromatic aberration)。有鉴于此,为了避免电子装置因半导体电子组件的阈值电压发生偏移而造成的色差问题,以下将提出几个实施例的解决方案。

### 发明内容

[0003] 本揭露是针对一种电子装置,能够将静电排除以避免半导体电子组件的阈值电压发生偏移。

[0004] 根据本揭露的实施例,本揭露的电子装置包括驱动晶体管、半导体单元以及静电保护电路。半导体单元具有第一端耦接驱动晶体管的第一端。静电保护电路耦接驱动晶体管的第一端与半导体单元的第一端之间的节点。

[0005] 基于上述,本揭露的电子装置通过耦接在驱动晶体管与半导体单元之间的静电保护电路能够当电子装置产生静电时将静电排除,以使驱动晶体管的阈值电压不受影响。

[0006] 通过参考以下的详细描述并同时结合附图可以理解本揭露,须注意的是,为了使读者能容易了解及为了附图的简洁,本揭露中的多张附图只绘出显示设备的一部分,且附图中的特定组件并非依照实际比例绘图。此外,图中各组件的数量及尺寸仅作为示意,并非用来限制本揭露的范围。

### 附图说明

[0007] 图1是本揭露的一实施例的一种电子装置的电路方块示意图;

[0008] 图2是本揭露的一实施例的一种电子装置的电路示意图;

[0009] 图3是本揭露的图2实施例的电子装置的动作示意图;

[0010] 图4是本揭露的另一实施例的一种电子装置的动作示意图;

[0011] 图5是本揭露的另一实施例的一种电子装置的动作示意图;

[0012] 图6是本揭露的另一实施例的一种电子装置的动作示意图;

[0013] 图7是本揭露的另一实施例的一种电子装置的动作示意图。

[0014] 附图标记说明

[0015] 100、200、400、500、600、700:电子装置;

[0016] 110、210:驱动晶体管;

[0017] 111:驱动晶体管的第一端;

[0018] 120、220、420、520、620、720:半导体单元;

- [0019] 121: 半导体单元的第一端;
- [0020] 130、230、430、530、630、730: 静电保护电路;
- [0021] 231~232、431~432: 二极管;
- [0022] 240: 重置电路;
- [0023] 250: 写入与补偿电路;
- [0024] 260: 稳压电路;
- [0025] 531~532、631~632、731~732: 晶体管;
- [0026] ARVDD: 第一电压;
- [0027] ARVSS: 第二电压;
- [0028] C1: 电容器;
- [0029] CST: 电容器;
- [0030] SD: 数据信号;
- [0031] Em: 开关信号;
- [0032] In、In<sub>1</sub>~In<sub>2</sub>: 负电荷静电电流;
- [0033] Ip、Ip<sub>1</sub>~Ip<sub>2</sub>: 正电荷静电电流;
- [0034] N1、N2、N3、N4、N5: 节点;
- [0035] SN0: 第一控制电压;
- [0036] SN1: 第二控制电压;
- [0037] T1: 驱动晶体管;
- [0038] T2~T3: 开关晶体管;
- [0039] T4~T7: 晶体管;
- [0040] VGH: 第三电压;
- [0041] VGL: 第四电压;
- [0042] Vref: 参考电压;
- [0043] Vrst: 重置电压。

### 具体实施方式

[0044] 本揭露通篇说明书与所附的权利要求中会使用某些词汇来指称特定组件。本领域技术人员应理解, 显示设备制造商可能会以不同的名称来指称相同的组件。本文并不意在区分那些功能相同但名称不同的组件。在下文说明书与权利要求中, “含有”与“包括”等词为开放式词语, 因此其应被解释为“含有但不限定为…”之意。

[0045] 在本揭露一些实施例中, 关于接合、连接的用语例如“耦接”、“互连”等, 除非特别定义, 否则可指两个结构系直接接触, 或者亦可指两个结构并非直接接触, 其中有其它结构设于此两个结构之间。且此关于接合、连接的用语亦可包括两个结构都可移动, 或者两个结构都固定的情况。此外, 用语“耦接”包括任何直接及间接的电性连接手段、直接及间接的结构连接手段, 或直接及间接的信号连接手段。

[0046] 说明书与权利要求中所使用的序数例如“第一”、“第二”等的用词用以修饰组件, 其本身并不意含及代表所述组件有任何之前的序数, 也不代表某一组件与另一组件的顺序、或是制造方法上的顺序, 所述多个序数的使用仅用来使具有某命名的组件得以和另一

具有相同命名的组件能作出清楚区分。权利要求与说明书中可不使用相同用词,据此,说明书中的第一构件在权利要求中可能为第二构件。须知悉的是,以下所举实施例可以在不脱离本揭露的精神下,将数个不同实施例中的技术特征进行替换、重组、混合以完成其他实施例。

[0047] 图1是本揭露的一实施例的一种电子装置的电路方块示意图。参考图1,电子装置100例如是显示面板。在一些实施例中,电子装置100可包括显示设备、天线装置、感测装置或拼接装置,但不以此为限。电子装置100可为可弯折或可挠式电子装置。电子装置100可例如包括液晶(liquid crystal)、发光二极管。发光二极管可例如包括有机发光二极管(organic light emitting diode,OLED)、次毫米发光二极管(mini LED)、微发光二极管(micro LED)或量子点发光二极管(quantum dot,QD,可例如为QLED、QDLED),荧光(fluorescence)、磷光(phosphor)或其他适合的材且其材料可任意排列组合,但不以此为限。天线装置可例如是液晶天线,但不以此为限。拼接装置可例如是显示器拼接装置或天线拼接装置,但不以此为限。需注意的是,电子装置100可为前述的任意排列组合,但不以此为限。下文将以显示设备作为电子装置100或拼接装置以说明本揭露内容,但本揭露不以此为限。

[0048] 在本实施例中,电子装置100包括驱动晶体管110、半导体单元120以及静电保护电路(Electrostatic Discharge Protection,EDP)130。在本实施例中,驱动晶体管110、半导体单元120以及静电保护电路130皆设置在显示面板的像素显示区域中。在一些实施例中,驱动晶体管110以及半导体单元120设置在显示面板的像素显示区域中,静电保护电路130设置在像素显示区域以外的周边区域中。在本实施例中,电子装置100还可以包括驱动电路(未示出)。驱动电路可以控制驱动晶体管110以驱动半导体单元120。

[0049] 依照设计需求,在一些实施例中,半导体单元120为复数设置,且其数量及排列方式可以依照实际需求来决定。依照实际应用,半导体单元120可以包括二极管、光电二极管、发光二极管(Light Emitting Diode,LED)、微发光二极管(micro-LED)、有机发光二极管(Organic Light Emitting Diode,OLED)、无机发光二极管(Inorganic Light Emitting Diode,ILED)、次毫米发光二极管(Mini-LED)、微型发光二极管(Micro-LED)、电致发光(Electroluminescence,EL)组件、激光二极管(Laser Diode)、其他种类的半导体电子组件或者发光组件,本实施例并不设限。

[0050] 在本实施例中,驱动晶体管110的第一端111耦接半导体单元120的第一端121。驱动晶体管110的第一端111可以输出驱动电流至半导体单元120的第一端121(例如是阳极端)以驱动半导体单元120。在本实施例中,驱动晶体管110例如是P型金氧半场效晶体管(p-type Metal-Oxide-Semiconductor Field-Effect Transistor,PMOSFET)。驱动晶体管110的第一端111例如是漏极端。依照设计需求,在一些实施例中,驱动晶体管110例如是N型金氧半场效晶体管(n-type Metal-Oxide-Semiconductor Field-Effect Transistor,NMOSFET)。驱动晶体管110的第一端111例如是源极端。

[0051] 在本实施例中,静电保护电路130耦接驱动晶体管110的第一端111与半导体单元120的第一端121之间的节点。换句话说,节点是指在驱动晶体管110与半导体单元120之间,驱动电流的电流路径上的任一节点,可例如是节点N1或节点N2,但不以此为限。

[0052] 在此值得一提的是,在电子装置100的制造过程中,当电子装置100的驱动电路或

驱动晶体管110产生静电时,静电保护电路130被致能以将静电排除。如此一来,即使静电形成于驱动晶体管110的任一端子上,静电能够通过静电保护电路130而被排除,以避免驱动晶体管110的阈值电压发生偏移现象。换句话说,驱动晶体管110的阈值电压不受影响,因此当电子装置中的半导体单元为发光单元时,电子装置能够避免发生色差。

[0053] 图2是本揭露的一实施例的一种电子装置的电路示意图。参考图2,电子装置200包括驱动晶体管210、半导体单元220、静电保护电路230、重置电路240、写入与补偿电路250、稳压电路260、电容器CST以及开关晶体管T2~T3。图2的电子装置200所包括的驱动晶体管210、半导体单元220以及静电保护电路230可以参照电子装置100的相关说明并且加以类推,故在此不另重述。

[0054] 在本实施例中,驱动晶体管210、半导体单元220、重置电路240、写入与补偿电路250、稳压电路260、电容器CST以及开关晶体管T2~T3设置在电子装置200(例如是显示面板)的像素显示区域中。静电保护电路230设置的位置不限。举例来说,在本实施例中,静电保护电路230可设置在像素显示区域中。在一些实施例中,静电保护电路230可设置在像素显示区域以外的周边区域中。

[0055] 在本实施例中,驱动晶体管210是以P型晶体管来被实现,并且在以下实施例中以驱动晶体管T1为说明。依照设计需求,在一些实施例中,驱动晶体管T1为复数设置,且其数量及排列方式可以依照实际需求来决定。在本实施例中,驱动晶体管T1的第一端(即,漏极端)在节点N1上耦接写入与补偿电路250。驱动晶体管T1的第二端(即,源极端)在节点N3上耦接(接收)第一电压ARVDD。在本实施例中,第一电压ARVDD例如是参考高电压。驱动晶体管T1的控制端(即,栅极端)通过电容器CST以及写入与补偿电路250耦接(接收)数据信号SD。

[0056] 在本实施例中,半导体单元220以单颗发光组件来示例性说明。半导体单元220的第一端(即,阳极端)在节点N2上接收驱动电流。半导体单元220的第二端(即,阴极端)耦接(接收)第二电压ARVSS。在本实施例中,第二电压ARVSS例如是参考低电压。在一些实施例中,第二电压ARVSS例如是接地。在本实施例中,第一电压ARVDD的电压电平高于第二电压ARVSS的电压电平。

[0057] 在本实施例中,开关晶体管T2是以P型晶体管来被实现。在一些实施例中,开关晶体管T2例如是N型晶体管。在图2实施例中,开关晶体管T2的第一端(即,漏极端)在节点N2上耦接半导体单元220的第一端(即,阳极端)。开关晶体管T2的第二端(即,源极端)在节点N1上耦接驱动晶体管T1的第一端(即,漏极端)。开关晶体管T2的控制端(即,栅极端)耦接(接收)开关信号Em以进行开关操作。

[0058] 在本实施例中,开关晶体管T3是以P型晶体管来被实现。在一些实施例中,开关晶体管T3例如是N型晶体管。在图2实施例中,开关晶体管T3的第一端(即,漏极端)在节点N5上耦接写入与补偿电路250,并且通过电容器CST在节点N4上耦接驱动晶体管T1的控制端(即,栅极端)。开关晶体管T3的第二端(即,源极端)耦接(接收)参考电压Vref。开关晶体管T3的控制端(即,栅极端)耦接(接收)开关信号Em以进行开关操作。

[0059] 在本实施例中,驱动晶体管210、开关晶体管T2以及开关晶体管T3可以作为驱动电路,以在开关信号Em的被致能期间将驱动电流输出至半导体单元220。

[0060] 在本实施例中,静电保护电路230的第一端耦接驱动晶体管T1的第一端(即,漏极端)与半导体单元220的第一端(即,阳极端)之间的节点N2,静电保护电路230的第二端耦接

(接收) 第二电压ARVSS, 静电保护电路230的第三端耦接驱动晶体管T1的第二端(即, 源极端)。在本实施例中, 静电保护电路230包括至少一个电子组件。电子组件例如是二极管或其他半导体电子组件, 但不以此为限。在一些实施例中, 静电保护电路230的可因应电子组件的数量而有不同的端点数量, 端点数量可例如为两端、三端或大于三端, 但不以此为限。

[0061] 具体来说, 在本实施例中, 静电保护电路230的电子组件包括多个二极管231~232。本实施例中的二极管231或232的数量仅为范例。在一些实施例中, 静电保护电路230的电子组件可例如为仅有二极管231或二极管232, 但不以此为限。二极管231的第一端(即, 阴极端)可例如作为静电保护电路230的第一端, 并且耦接节点N2。二极管231的第二端(即, 阳极端)可例如作为静电保护电路230的第二端, 并且耦接(接收) 第二电压ARVSS。二极管232的第一端(即, 阴极端)可例如作为静电保护电路230的第三端, 并且耦接驱动晶体管T1的第二端(即, 源极端)以及第一电压ARVDD之间。二极管232的第二端(即, 阳极端)可例如作为静电保护电路230的第二端, 并且耦接二极管231的阳极端以及耦接(接收) 第二电压ARVSS。

[0062] 在本实施例中, 重置电路240受控于第一控制电压SN0。重置电路240的多个第一端分别耦接电容器CST的两端, 以在第一控制电压SN0的被致能期间对电容器CST的两端(包括驱动晶体管T1的控制端)进行重置。重置电路240的多个第二端分别耦接(接收) 参考电压Vref或重置电压Vrst。

[0063] 具体来说, 在本实施例中, 重置电路240包括晶体管T4~T5。本实施例的晶体管T4~T5是以P型晶体管来被实现。在一些实施例中, 晶体管T4~T5可例如是N型晶体管, 但不以此为限。在图2实施例中, 晶体管T4的第一端(即, 漏极端)耦接电容器CST的第一端, 并且在节点N5上耦接写入与补偿电路250。晶体管T4的第二端(即, 源极端)耦接(接收) 参考电压Vref。晶体管T5的第一端(即, 漏极端)耦接电容器CST的第二端, 并且在节点N4上耦接驱动晶体管T1的控制端(即, 栅极端)。晶体管T5的第二端(即, 源极端)耦接(接收) 重置电压Vrst。晶体管T4的控制端(即, 栅极端)以及晶体管T5的控制端(即, 栅极端)耦接在一起, 并且耦接(接收) 第一控制电压SN0。

[0064] 在本实施例中, 写入与补偿电路250受控于第二控制电压SN1。写入与补偿电路250的第一端在节点N5上耦接耦接电容器CST的第一端。写入与补偿电路250的其他多个端点分别耦接节点N1以及N4, 并且耦接(接收) 数据信号SD。写入与补偿电路250可以在第二控制电压SN1的被致能期间对节点N4以及N5分别进行补偿以及写入数据信号SD。

[0065] 具体来说, 在本实施例中, 写入与补偿电路250包括晶体管T6~T7。本实施例的晶体管T6~T7是以P型晶体管来被实现。在一些实施例中, 晶体管T6~T7可例如是N型晶体管, 但不以此为限。在图2实施例中, 晶体管T6的第一端(即, 漏极端)在节点N5上耦接电容器CST的第一端。晶体管T6的第二端(即, 源极端)耦接(接收) 数据信号SD。晶体管T7的第一端(即, 漏极端)在节点N1上耦接驱动晶体管T1的第一端(即, 漏极端)。晶体管T7的第二端(即, 源极端)在节点N4上耦接电容器CST的第二端以及驱动晶体管T1的控制端(即, 栅极端)。晶体管T7的控制端(即, 栅极端)以及晶体管T6的控制端(即, 栅极端)耦接在一起, 并且耦接(接收) 第二控制电压SN1。

[0066] 在本实施例中, 稳压电路260包括电容器C1, 但不以此为限。电容器C1的第一端在节点N4上耦接驱动晶体管T1的控制端(即, 栅极端)。电容器C1的第二端在节点N3上耦接驱动晶体管T1的第二端(即, 源极端)以及第一电压ARVDD。在本实施例中, 稳压电路260可以依

据第一电压ARVDD来稳定驱动晶体管T1的第二端(即,源极端)与控制端(即,栅极端)的电压差。

[0067] 在本实施例中,电子装置200可以执行重置操作、补偿以及写入数据操作以及驱动操作,以实现显示功能。

[0068] 具体来说,在本实施例中,在重置操作中,第一控制电压SN0具有致能电压电平而使重置电路240被致能。第二控制电压SN1具有禁能电压电平而使写入与补偿电路250被禁能。开关信号Em可具有禁能电压电平而使开关晶体管T2以及T3被关断。

[0069] 在本实施例中,在补偿以及写入数据操作中,第二控制电压SN1具有致能电压电平而使写入与补偿电路250被致能。第一控制电压SN0具有禁能电压电平而使重置电路240被禁能。开关信号Em可具有禁能电压电平而使开关晶体管T2以及T3被关断。

[0070] 在本实施例中,在驱动操作中,开关信号Em具有致能电压电平而使开关晶体管T2以及T3被导通。第一控制电压SN0具有禁能电压电平而使重置电路240被禁能。第二控制电压SN1具有禁能电压电平而使写入与补偿电路250被禁能。

[0071] 图3是本揭露的图2实施例的电子装置的动作示意图。为了方便说明本案内容,图3仅标示部分组件的标记。参考图3,在电子装置200中,N3及N2节点分别耦接静电保护电路230的两端点,因此,在N3和/或N2产生静电时,静电保护电路230的二极管231和/或二极管232被致能以将静电排除,而不影响电子装置200的显示的质量。在一些实施例中,静电保护电路230可因应电子组件的数量而有不同的端点数量,端点数量可例如为两端、三端或大于三端,但不以此为限。此外,静电保护电路230各个端点耦接的位置可视需求决定。举例来说,电子装置200的重置电路240、写入与补偿电路250、稳压电路260、电容器CST、开关晶体管T2~T3、驱动晶体管T1、或其耦接处的任一节点皆可选择性的耦接于静电保护电路230的端点。当前述的电路240~260或电子组件CST、T1~T3与静电防护电路230之间所耦接的节点产生静电时,静电保护电路230被致能以将静电排除。

[0072] 在本实施例中,在电子装置200的制造过程中,当第一电压ARVDD以及第二电压ARVSS尚未连接至各自的直流电电源时,没有静电形成在电子装置200中的任一节点处。此时,静电保护电路230被禁能。

[0073] 在本实施例中,当第一电压ARVDD以及第二电压ARVSS连接至各自的直流电电源时,假设有正电荷或负电荷的静电形成在节点N3或N2时,静电保护电路230被致能而提供放电回路。

[0074] 举例来说,若正电荷的静电形成在节点N2,二极管231被逆向导通。正电荷的静电可以自节点N2,经过二极管231,至二极管231的阳极端而形成正电荷静电电流 $I_{p\_1}$ 。正电荷静电电流 $I_{p\_1}$ 通过二极管231被拉至第二电压ARVSS以将静电排除。在另一方面,若正电荷的静电形成在节点N3,二极管232被逆向导通。正电荷的静电可以自节点N3,经过二极管232,至二极管232的阳极端而形成正电荷静电电流 $I_{p\_2}$ 。正电荷静电电流 $I_{p\_2}$ 通过二极管232被拉至第二电压ARVSS以将静电排除。

[0075] 举例来说,若负电荷的静电形成在节点N2,二极管231被正向导通。负电荷的静电可以自二极管231的阳极端,经过二极管231,至节点N2而形成负电荷静电电流 $I_{n\_1}$ 。负电荷静电电流 $I_{n\_1}$ 通过二极管231被拉至第二电压ARVSS以将静电排除。在另一方面,若负电荷的静电形成在节点N3,二极管232被正向导通。负电荷的静电可以自二极管232的阳极端,经



过二极管232,至节点N3而形成负电荷静电电流 $I_{n\_2}$ 。负电荷静电电流 $I_{n\_2}$ 通过二极管232被拉至第二电压ARVSS以将静电排除。

[0076] 在本揭露中,通过耦接在驱动晶体管T1与半导体单元220的阳极端之间的静电保护电路230能够在静电产生时提供放电回路以排除静电。因此,在本实施例中,驱动晶体管T1和/或开关晶体管T2能够避免因静电而导致其阈值电压发生偏移,以输出稳定的驱动电流而使电子装置。在一些实施例中,当半导体单元为发光单元时,更可以避免电子装置产生色差。

[0077] 图4是本揭露的另一实施例的一种电子装置的动作示意图。为了方便说明本案内容,图4仅标示部分组件的标记。图4的电子装置400所包括的驱动晶体管T1、半导体单元420、重置电路、写入与补偿电路、稳压电路、电容器CST以及开关晶体管可以参照图2的电子装置200的相关说明并且加以类推,故在此不另重述。在本实施例中,驱动晶体管T1、半导体单元420、重置电路、写入与补偿电路、稳压电路、电容器CST以及开关晶体管皆设置在电子装置400(例如是显示面板)的像素显示区域中,静电保护电路430设置在像素显示区域以外的周边区域中,但不以此为限。在一些实施例中,静电保护电路430可设置在像素显示区域中。

[0078] 参考图4,静电保护电路430的第一端耦接驱动晶体管T1的第一端(即,漏极端)与半导体单元420的第一端(即,阳极端)之间的节点N1。在本实施例中,静电保护电路430包括至少一个电子组件。电子组件例如是二极管或其他半导体电子组件。在本实施例中,电子组件的第一端耦接节点N1。电子组件的第二端耦接(接收)第三电压VGH或第四电压VGL。在本实施例中,第三电压VGH的电压电平高于第四电压VGL的电压电平。第三电压VGH例如是参考高电压。第四电压VGL例如是参考低电压。在一些实施例中,第三电压VGH的电压电平等于第一电压ARVDD的电压电平。第四电压VGL的电压电平等于第二电压ARVSS的电压电平。

[0079] 具体来说,在本实施例中,静电保护电路430的电子组件包括多个二极管431~432。本实施例中的二极管431或432的数量仅为范例。二极管431的第一端(即,阴极端)耦接节点N1,可例如作为静电保护电路430的第一端。二极管431的第二端(即,阳极端)耦接第四电压VGL,可例如作为静电保护电路430的第二端。二极管432的第一端(即,阴极端)耦接第三电压VGH,可例如作为静电保护电路430的第二端或第三端,并且二极管432的第二端(即,阳极端)可例如作为静电保护电路430的第一端,且耦接二极管431的阴极端。在一些实施例中,第四电压可例如为接地,但不以此为限。

[0080] 在本实施例中,在电子装置400中,N1节点耦接静电保护电路430的端点,因此,在N1产生静电时,静电保护电路430被致能以将静电排除,而不影响电子装置400的显示的质量。在一些实施例中,静电保护电路430的可因应电子组件的数量而有不同的端点数量,端点数量可例如为两端、三端或大于三端,但不以此为限。此外,静电保护电路430各个端点耦接的位置可视需求决定。举例来说,电子装置400的重置电路、写入与补偿电路、稳压电路、电容器CST、开关晶体管、驱动晶体管、或其耦接处的任一节点皆可选择性的耦接于静电保护电路430的端点。当前述的电路或电子组件与静电防护电路430之间所耦接的节点产生静电时,静电保护电路430被致能以将静电排除。

[0081] 在本实施例中,在电子装置400的制造过程中,当第一电压ARVDD以及第二电压ARVSS尚未连接至各自的直流电电源时,没有静电形成在电子装置400中的任一节点处。此

时,静电保护电路430被禁能。

[0082] 在本实施例中,当第一电压ARVDD以及第二电压ARVSS连接至各自的直流电电源时,假设有正电荷或负电荷的静电形成在节点N1时,静电保护电路430被致能而提供放电回路。在一些实施例中,节点(例如是如N2、N3、N4或N5)可选择性地另外耦接静电保护电路430,使得当节点N2、N3、N4或N5产生静电时,静电保护电路430被致能以将静电排除。

[0083] 举例来说,若正电荷的静电形成在节点N1,且节点N1电压大于第三电压VGH,二极管431被逆向导通,并且二极管432被正向导通。正电荷静电电流 $I_{p\_1}$ 自节点N1经过二极管431以及二极管431的阳极端而形成,并通过二极管431被拉至第三电压VGL以将静电排除。在另一方面,正电荷静电电流 $I_{p\_2}$ 自节点N1经过二极管432、二极管432的阴极端以及第三电压VGH而形成,并通过二极管432被拉至第三电压VGH以将静电排除。二极管432正向导通的正电荷静电电流 $I_{p\_2}$ 可远大于二极管431逆向导通的正电荷静电电流 $I_{p\_1}$ ,前述两者的静电电流可例如为相差1000倍以上。在一些实施例中,若正电荷的静电形成在节点N1,二极管431及二极管432可例如为皆被逆向导通,但不以此为限。

[0084] 举例来说,若负电荷的静电形成在节点N1,且节点N1电压小于第四电压VGL,二极管431被正向导通,并且二极管432被逆向导通。负电荷静电电流 $I_{n\_1}$ 自二极管431的阳极端经过二极管431、节点N1而形成,并通过二极管431被拉至第四电压VGL以将静电排除。在另一方面,负电荷静电电流 $I_{n\_2}$ 自二极管432的阴极端经过二极管432、节点N1以及第三电压VGH而形成,并通过二极管432被拉至第三电压VGH以将静电排除。二极管431正向导通的负电荷静电电流 $I_{n\_1}$ 可远大于二极管432逆向导通的负电荷静电电流 $I_{n\_2}$ ,前述两者的静电电流可例如为相差1000倍以上。在一些实施例中,若负电荷的静电形成在节点N1,二极管431及二极管432可例如为皆被逆向导通,但不以此为限。

[0085] 在本揭露中,通过耦接在驱动晶体管T1与半导体单元420的阳极端之间的静电保护电路430能够在静电产生时提供额外的放电回路以排除静电。因此,在本实施例中,驱动晶体管T1和/或开关晶体管T2能够避免因静电而导致其阈值电压发生偏移,以输出稳定的驱动电流。在一些实施例中,当半导体单元为发光单元时,更可以避免电子装置产生色差。

[0086] 图5是本揭露的另一实施例的一种电子装置的动作示意图。为了方便说明本案内容,图5仅标示部分组件的标记。图5的电子装置500所包括的半导体单元520、重置电路240、写入与补偿电路250、稳压电路260、电容器CST以及开关晶体管T2~T3可以参照图2的电子装置200的相关说明并且加以类推,故在此不另重述。在本实施例中,图5的静电保护电路530可以参照图4的静电保护电路430的相关说明并且加以类推,故在此不另重述。

[0087] 参考图5,静电保护电路530的电子组件包括多个晶体管531~532,其中晶体管531~532可为P型晶体管。本实施例中的晶体管531或532的数量仅为范例。晶体管531~532分别可以作为二极管。具体来说,晶体管531的栅极端以及源极端耦接在一起,并且耦接节点N1。晶体管531的漏极端耦接(接收)第四电压VGL。晶体管532的栅极端以及源极端耦接在一起,并且耦接(接收)第三电压VGH。晶体管532的漏极端耦接节点N1。

[0088] 在本实施例中,在电子装置500中,N1节点耦接静电保护电路530的端点,因此,在N1产生静电时,静电保护电路530被致能以将静电排除,而不影响电子装置500的显示的质量。在一些实施例中,静电保护电路530的可因应电子组件的数量而有不同的端点数量,端点数量可例如为两端、三端或大于三端,但不以此为限。此外,静电保护电路530各个端点耦

接的位置可视需求决定。举例来说,电子装置500的重置电路、写入与补偿电路、稳压电路、电容器CST、开关晶体管、驱动晶体管、或其耦接处的任一节点皆可选择性的耦接于静电保护电路530的端点。当前述的电路或电子组件与静电防护电路530之间所耦接的节点产生静电时,静电保护电路530被致能以将静电排除。

[0089] 在本实施例中,在电子装置500的制造过程中,当第一电压ARVDD以及第二电压ARVSS尚未连接至各自的直流电电源时,没有静电形成在电子装置500中的任一节点处。此时,静电保护电路530被禁能。

[0090] 在本实施例中,当第一电压ARVDD以及第二电压ARVSS连接至各自的直流电电源时,假设有正电荷或负电荷的静电形成在节点N1时,静电保护电路530被致能而提供放电回路。在一些实施例中,节点(例如是如N2、N3、N4或N5)可选择性地另外耦接静电保护电路530,使得当节点N2、N3、N4或N5产生静电时,静电保护电路530被致能以将静电排除。

[0091] 举例来说,若正电荷的静电形成在节点N1,且节点N1电压大于第三电压VGH,晶体管532被正向导通。正电荷静电电流 $I_p$ 自节点N1经过晶体管532、晶体管532的栅极端以及源极端以至第三电压VGH而形成,并通过晶体管532被拉至第三电压VGH以将静电排除。

[0092] 举例来说,若负电荷的静电形成在节点N1,且节点N1电压小于第四电压VGL,晶体管531被正向导通。负电荷静电电流 $I_n$ 自晶体管531的漏极端经过晶体管531、节点N1而形成,并通过晶体管531被拉至第四电压VGL以将静电排除。

[0093] 图6是本揭露的另一实施例的一种电子装置的动作示意图。为了方便说明本案内容,图6的电子装置600仅标示部分组件的标记,例如是半导体单元620以及静电保护电路630。电子装置600的其他组件可以参照图2的电子装置200的相关说明并且加以类推,故在此不另重述。在本实施例中,图6的静电保护电路630可以参照图5的静电保护电路530的相关说明并且加以类推,故在此不另重述。

[0094] 参考图6,静电保护电路630的电子组件包括多个晶体管631~632,其中晶体管631~632可为N型晶体管。本实施例中的晶体管631或632的数量仅为范例。晶体管631~632分别可以作为二极管。具体来说,晶体管631的漏极端耦接节点N1。晶体管631的栅极端以及源极端耦接在一起,并且耦接(接收)第四电压VGL。晶体管632的漏极端耦接(接收)第三电压VGH。晶体管632的栅极端以及源极端耦接在一起,并且耦接节点N1。

[0095] 在本实施例中,当第一电压ARVDD以及第二电压ARVSS连接至各自的直流电电源时,若正电荷的静电形成在节点N1,且节点N1电压大于第三电压VGH,晶体管632被正向导通,以使正电荷静电电流 $I_p$ 通过晶体管632被拉至第三电压VGH以将静电排除。若负电荷的静电形成在节点N1,且节点N1电压小于第四电压VGL,晶体管631被正向导通,以使负电荷静电电流 $I_n$ 通过晶体管631被拉至第四电压VGL以将静电排除。

[0096] 图7是本揭露的另一实施例的一种电子装置的动作示意图。为了方便说明本案内容,图7的电子装置700仅标示部分组件的标记,例如是半导体单元720以及静电保护电路730。电子装置700的其他组件可以参照图2的电子装置200的相关说明并且加以类推,故在此不另重述。在本实施例中,图7的静电保护电路730可以参照图5的静电保护电路530的相关说明并且加以类推,故在此不另重述。

[0097] 参考图7,静电保护电路730的电子组件包括晶体管731以及晶体管732,其中晶体管731可为N型晶体管并且晶体管732可为P型晶体管。本实施例中的晶体管731或732的数量

仅为范例。晶体管731以及晶体管732分别可以作为二极管。具体来说,晶体管731的漏极端耦接节点N1。晶体管731的栅极端以及源极端耦接在一起,并且耦接(接收)第四电压VGL。晶体管732的栅极端以及源极端耦接在一起,并且耦接(接收)第三电压VGH。晶体管732的漏极端耦接节点N1。

[0098] 在本实施例中,当第三电压VGH以及第四电压VGL连接至各自的直流电电源时,若正电荷的静电形成在节点N1,且节点N1电压大于第三电压VGH,晶体管732被正向导通,以使正电荷静电电流 $I_p$ 通过晶体管732被拉至第三电压VGH以将静电排除。若负电荷的静电形成在节点N1,且节点N1电压小于第四电压VGL,晶体管731被正向导通,以使负电荷静电电流 $I_n$ 通过晶体管731被拉至第四电压VGL以将静电排除。

[0099] 综上所述,本揭露的电子装置能够通过静电保护电路所形成的放电回路来将静电排除,以避免驱动晶体管因静电而导致具有偏移的阈值电压。此外,若电子装置中的半导体单元为发光单元时,更可以避免电子装置产生色差。应注意的是,通过选择性的将电子装置的任一节点耦接于静电保护电路的端点,能够将电子装置与静电防护电路之间所耦接的节点通过静电保护电路来释放静电,而能够达到良好的静电保护效果。

[0100] 最后应说明的是:以上各实施例仅用以说明本揭露的技术方案,而非对其限制;尽管参照前述各实施例对本揭露进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本揭露各实施例技术方案的范围。

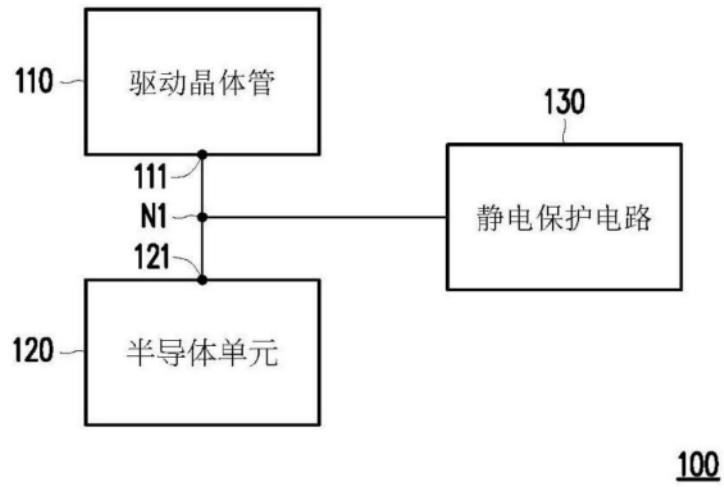
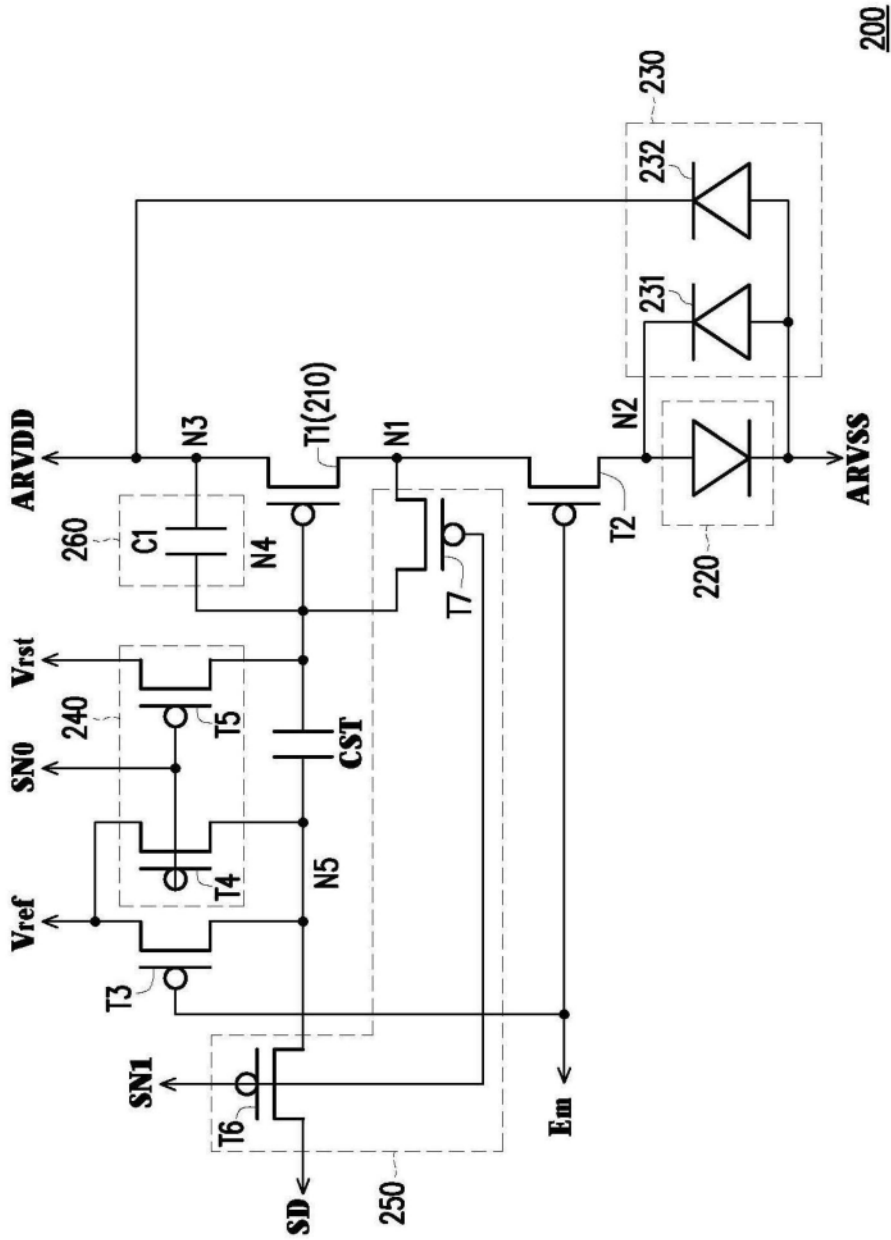
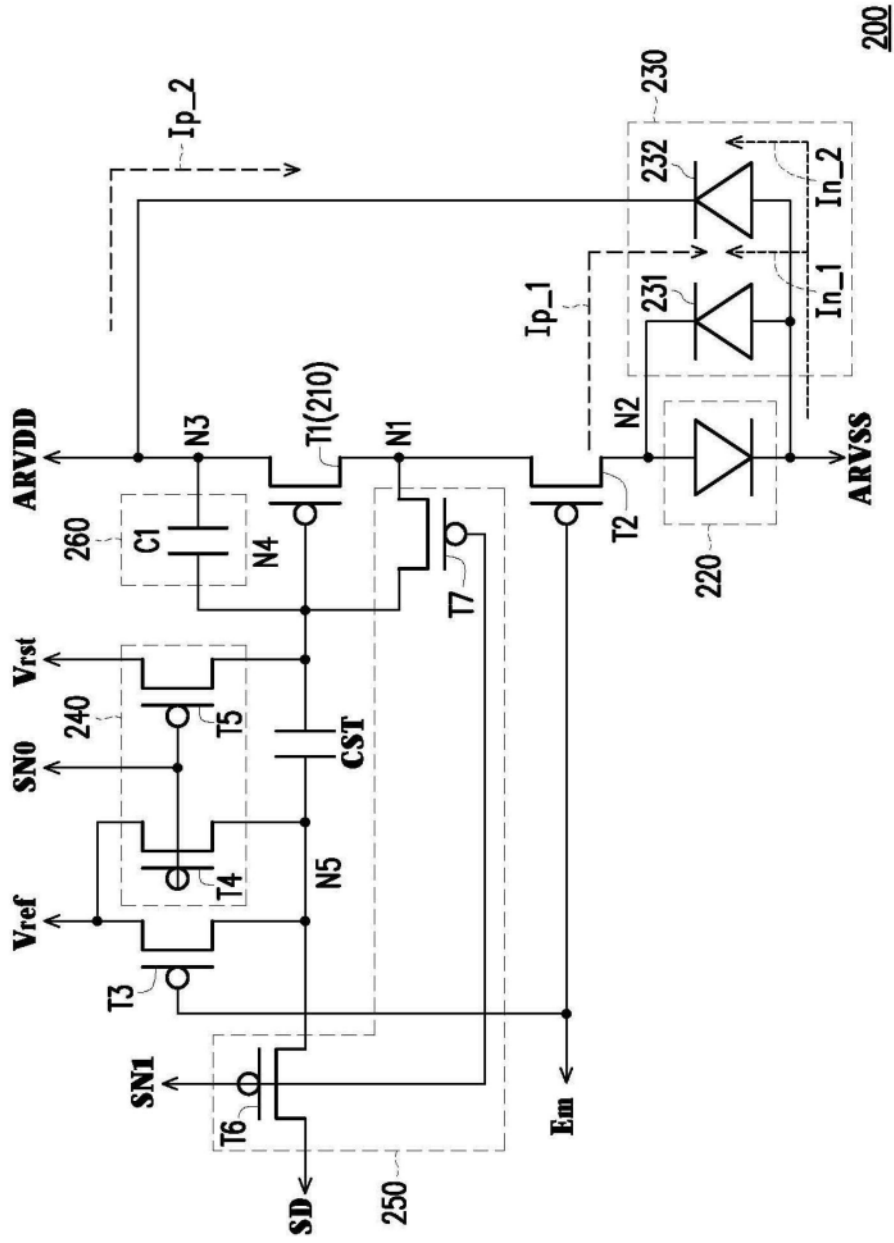


图1



200

图2



200

图3

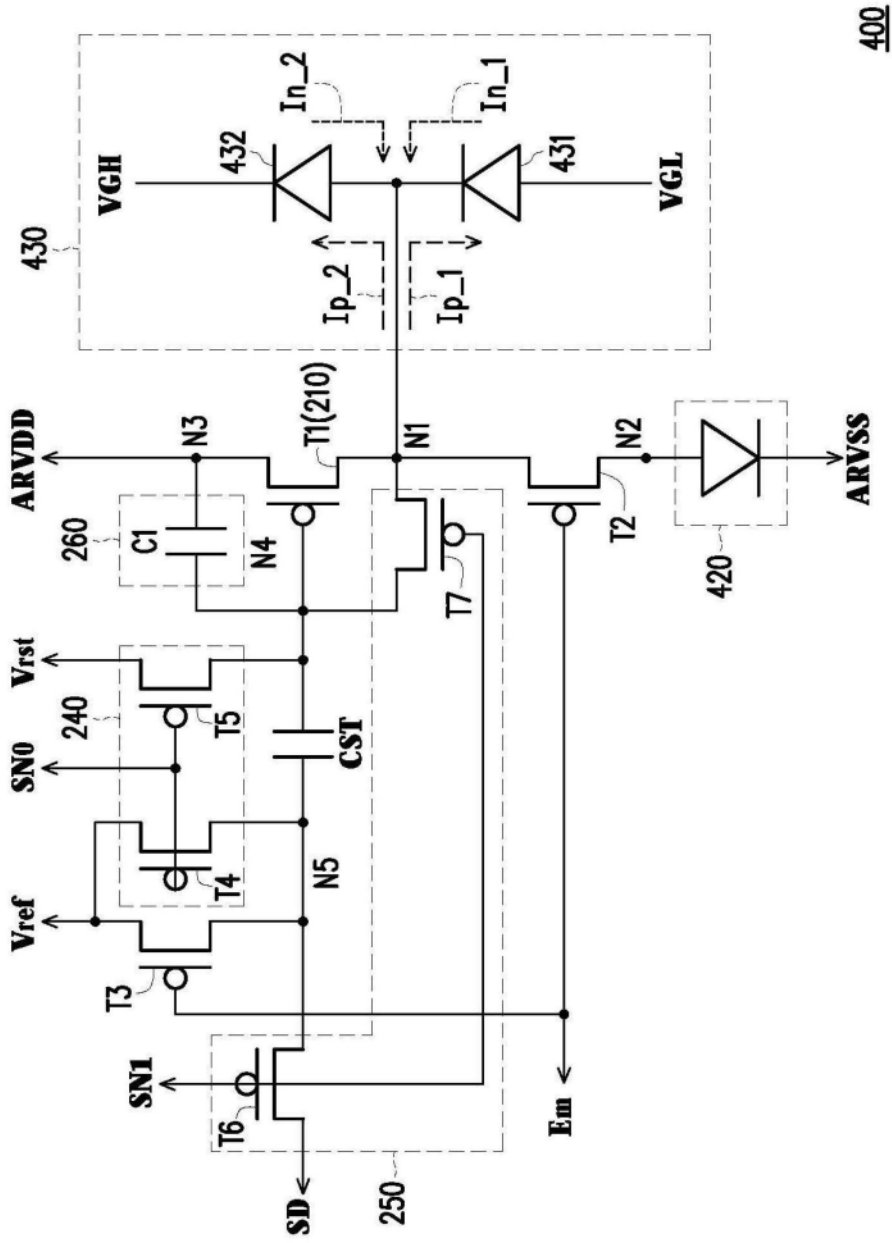
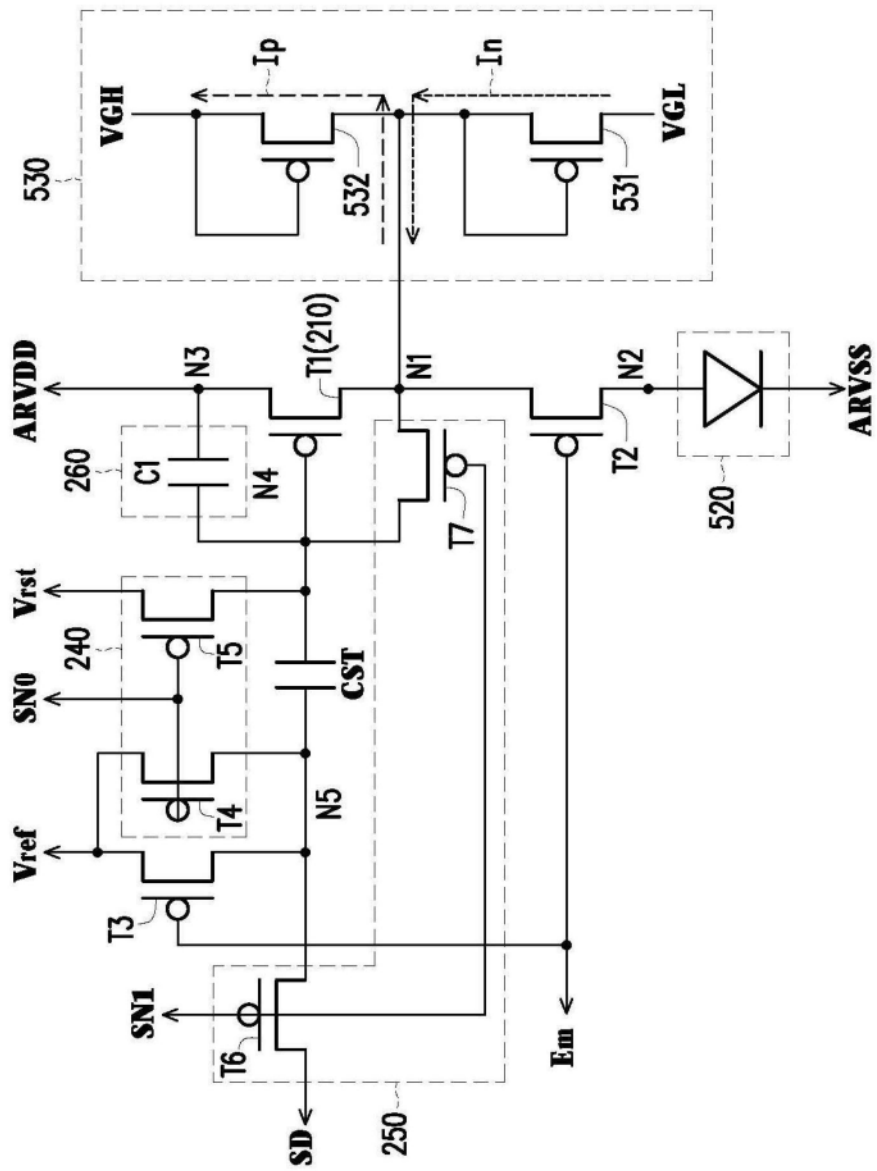


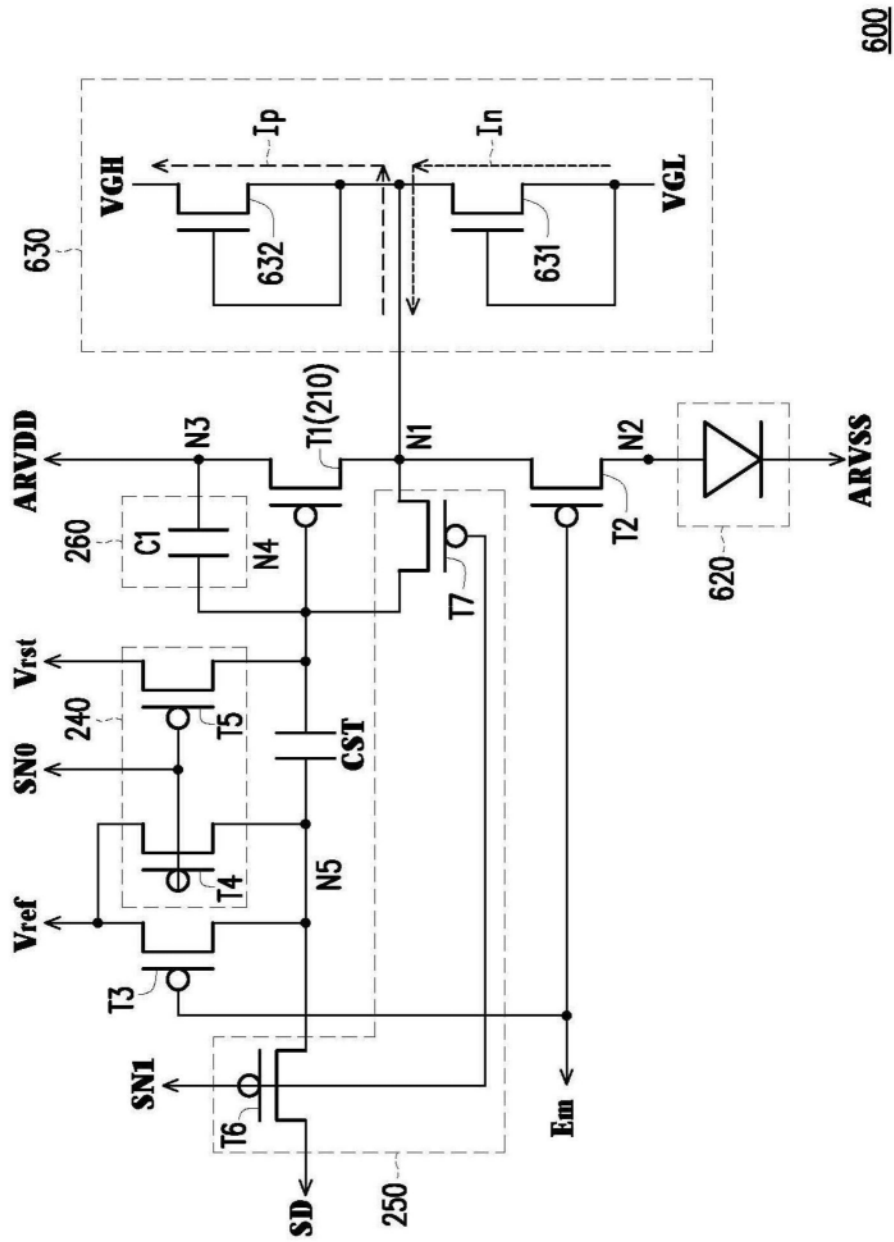
图4





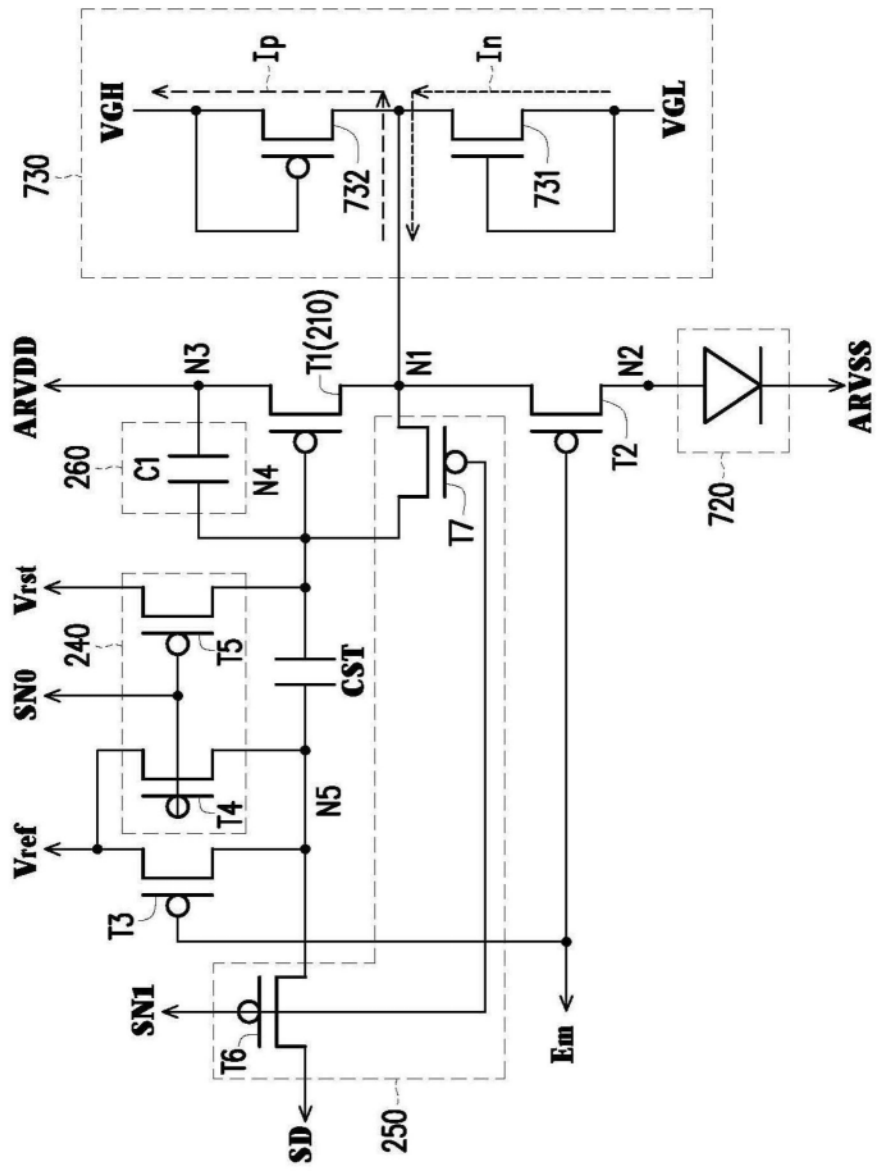
500

图5



600

图6



700

图7