

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6084592号
(P6084592)

(45) 発行日 平成29年2月22日(2017.2.22)

(24) 登録日 平成29年2月3日(2017.2.3)

(51) Int. Cl. F I
GO 1 R 1/067 (2006.01) GO 1 R 1/067 C
 GO 1 R 1/067 B

請求項の数 9 (全 11 頁)

<p>(21) 出願番号 特願2014-159517 (P2014-159517) (22) 出願日 平成26年8月5日(2014.8.5) (65) 公開番号 特開2016-38207 (P2016-38207A) (43) 公開日 平成28年3月22日(2016.3.22) 審査請求日 平成26年8月5日(2014.8.5)</p>	<p>(73) 特許権者 514198518 株式会社アイエスシー I S C C O . , L T D . 大韓民国462-120京畿道城南市中院 区ガルマチロ215, 6層 6F, 215, Galmachiro, Jungwon-gu, Seongnam-si, Gyeonggi-do 462-120 Republic of Korea (74) 代理人 110001195 特許業務法人深見特許事務所 (72) 発明者 李 載 學 大韓民国463-751京畿道城南市盆唐 区佛亭路179, 208棟601号 最終頁に続く</p>
---	--

(54) 【発明の名称】 ポゴピン用プローブ部材

(57) 【特許請求の範囲】

【請求項1】

半導体デバイスの検査のために使用されるポゴピン用プローブ部材であって、少なくとも一部が筒型本体内に挿入されて弾性部材によって支持され、上端が前記半導体デバイスの端子と接触するポゴピン用プローブ部材であって、前記プローブ部材は、

前記半導体デバイスの前記端子と接触する複数のプローブが上端に設けられているプローブ部と、

前記プローブ部から下側に延長され、前記筒型本体内に挿入され、前記筒型本体に結合される結合部材とを備え、

前記プローブ部は、中央に配置され、前記半導体デバイスの前記端子と接触する複数の第1プローブと、

前記第1プローブと隣接して配置され、接触する前記半導体デバイスの前記端子を第1プローブに向けて案内するように案内平面が設けられている第2プローブとを含み、

前記案内平面は、前記プローブ部及び前記結合部材が配列される方向に直交する水平方向に沿って延在する、ポゴピン用プローブ部材。

【請求項2】

前記第2プローブの突出高さは、前記第1プローブの突出高さより高い、請求項1に記載のポゴピン用プローブ部材。

【請求項3】

前記第2プローブは、前記第1プローブを挟んで対向するように配置されている、請求

項 1 または 2 に記載のポゴピン用プローブ部材。

【請求項 4】

前記第 2 プローブは、前記プローブ部の上端エッジに配置されている、請求項 1 ~ 3 のいずれか 1 項に記載のポゴピン用プローブ部材。

【請求項 5】

前記第 1 プローブと前記第 2 プローブとの間には、前記第 1 プローブの突出高さより高く、前記第 2 プローブの突出高さより低い突出高さを有する第 3 プローブが配置される、請求項 1 ~ 4 のいずれか 1 項に記載のポゴピン用プローブ部材。

【請求項 6】

前記第 2 プローブは、直角三角形の断面形状を有する、請求項 1 ~ 5 のいずれか 1 項に記載のポゴピン用プローブ部材。

10

【請求項 7】

前記第 1 プローブは前記第 2 プローブと一体化されている、請求項 1 ~ 6 のいずれか 1 項に記載のポゴピン用プローブ部材。

【請求項 8】

前記案内平面は、前記第 1 プローブに向けて減少する高さを有する傾斜平面である、請求項 1 ~ 7 のいずれか 1 項に記載のポゴピン用プローブ部材。

【請求項 9】

前記複数の第 1 プローブは、前記水平方向に沿って延在する、請求項 1 ~ 8 のいずれか 1 項に記載のポゴピン用プローブ部材。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ポゴピン (pogo pin) 用プローブ部材に係り、さらに詳細には、半導体デバイスの端子と確実に接触し、電氣的導通能にすぐれるポゴピン用プローブ部材に関する。

【背景技術】

【0002】

一般的に半導体デバイスの電氣的特性検査のためには、半導体デバイスとテスト装置との電氣的連結が安定して行わなければならない。一般的に、半導体デバイスとテスト装置との連結のための装置として、テストソケットが使用される。

30

【0003】

かようなテストソケットの役割は、半導体デバイスの端子とテスト装置のパッドとを互いに連結させ、電氣的な信号が双方向に交換可能にさせるのである。そのために、テストソケットの内部に使用される接触手段として、ポゴピンが使用される。かようなポゴピンは、内部にスプリングが設けられており、半導体デバイスとテスト装置との連結を円滑にし、連結時に発生しうる機械的な衝撃を緩衝することができ、ほとんどのテストソケットに使用されている。

【0004】

図 1 では、従来技術によるポゴピンが概略的に図示されている。

被試験対象物である半導体デバイス 1 には、外部接続端子 2 が具備され、それに対向する位置には、テスト基板 8、及びそこに具備される基板パッド 9 が設けられる。そして、ポゴピン 3 がその間に位置し、両側を電氣的に連結するが、図 1 には、テストソケット本体が省略された状態で図示されている。前記ポゴピン 3 は、図示されているように、その本体 4 両端に、上部ブランジャ 5 と下部ブランジャ 6 とがそれぞれ具備され、本体 4 の内部空間には、スプリング 7 が挿入される。これにより、前記上部ブランジャ 5 と下部ブランジャ 6 は、スプリング 7 によって互いに遠くなる方向に弾性力を受ける。そのとき、前記上部ブランジャ 5 は、前記半導体デバイス 1 の外部接続端子 2 と接続し、下部ブランジャ 6 は、テスト基板 8 の基板パッド 9 と連結され、結果として、前記外部接続端子 2 と基板パッド 9 とが電氣的に連結される。すなわち、前記上部ブランジャ 5 の一端が、前記半導体デバイス 1 の外部接続端子 2 に接し、下部ブランジャ 6 の一端が、テスト基板 8 の基

40

50

板パッド9に接すれば、外部接続端子2と基板パッド9とが電氣的に連結されるのである。

【0005】

他の従来技術によるポゴピンは、特許文献1に開示されている。具体的には、図2及び図3には、半導体デバイスのテストのために、半導体デバイス(図示せず)とテスト基板(図示せず)とを電氣的に連結する半導体デバイステスト用ポゴピンが図示されている。かようなポゴピンは、第1プランジャ20と、第2プランジャ30と、弾性部材40と、を含む。前記第1プランジャ20は、両側に貫通された移動空間が内部に形成されるのである。前記第2プランジャ30は、導電性材質で設けられ、前記第1プランジャ20の移動空間に挿入され、その一端が、前記第1プランジャ20の上端を介して、選択的に突出されるのである。前記弾性部材40は、前記第1プランジャ20及び第2プランジャ30の間に挿入され、前記第1プランジャ20と第2プランジャ30とに互いに遠くなる方向に弾性力を提供するのである。前記第2プランジャ30の一端は、前記テスト基板(図示せず)の基板パッドに連結され、他端は、前記第1プランジャ20と第2プランジャ30との相対移動を介して、前記第1プランジャ20の一端を介して露出され、前記半導体デバイス(図示せず)の外部接続端子に連結されるように構成されている。

10

【0006】

かような従来技術によるポゴピンは、次のような問題点がある。

すなわち、一般的に、半導体デバイスは、インサートに挿入された状態で下降しながら、前記ポゴピンに接触するが、インサートが下降する過程で、半導体デバイスの端子がポゴピンの中央に位置し難い。特に、最近には、半導体デバイスの端子の大きさ及び間隔が小さくなる傾向があり、半導体デバイスの端子の中心がポゴピンの中心と同軸をなしながら下降することがさらに困難になっている。

20

【0007】

図4に図示されているように、半導体デバイス1の端子2が、第1プランジャ20の中心と同軸をなしながら下降することができず、水平方向に一定距離Pほどずれた状態で下降すれば、図5に図示されているように、半導体デバイス1の端子2が第1プランジャ20のプロープ部分と確実に接触し難いという問題点がある。すなわち、接触をしたとしても、多数のプロープとは接触することができず、一部のプロープと接触することになり、実質的な接触性能を大きく阻害するという問題点が生じる。

30

【0008】

ポゴピンと半導体デバイスの端子との接触が確実に行われなない場合には、半導体デバイスに対する検査結果の信頼性に問題点が生じることになり、望ましくない。

【先行技術文献】

【特許文献】

【0009】

【特許文献1】大韓民国公開特許第10-2011-0127010号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

本発明は、前述の問題点を解決するために創出されたものであり、さらに詳細には、半導体デバイスの端子が、ポゴピンの中心に一致して下降することができない場合にも、ポゴピンと半導体デバイスの端子との接触を確実になさしめるポゴピン用プロープ部材を提供することを目的とする。

40

【課題を解決するための手段】

【0011】

前述の目的を達成するための本発明のポゴピン用プロープ部材は、半導体デバイスの検査のために使用されるポゴピン用プロープ部材であって、少なくとも一部が筒型本体内に挿入され、弾性部材によって支持され、上端が半導体デバイスの端子と接触するポゴピン用プロープ部材であって、半導体デバイスの端子と接触する多数のプロープが上端に設け

50

られているプローブ部と、前記プローブ部から下側に延長され、前記筒型本体内に挿入され、前記筒型本体に結合される結合部と、を含んで構成されるが、前記プローブは、中央に配置され、半導体デバイスの端子と接触する複数の第1プローブと、前記第1プローブと隣接して配置され、接触する半導体デバイスの端子を、第1プローブに向けて案内するように案内面が設けられている第2プローブと、を含む。

【0012】

前記ポゴピン用プローブ部材において、前記第2プローブの突出高は、前記第1プローブの突出高より高くもある。

【0013】

前記ポゴピン用プローブ部材において、前記第2プローブは、前記第1プローブを挟んで対向するように配置される。

10

【0014】

前記ポゴピン用プローブ部材において、前記第2プローブは、プローブ部の上端エッジに配置される。

【0015】

前記ポゴピン用プローブ部材において、前記第1プローブと第2プローブとの間には、第1プローブの突出高よりは高く、第2プローブの突出高よりは低い突出高を有する第3プローブが配置される。

【0016】

前記ポゴピン用プローブ部材において、前記第2プローブは、直角三角形の断面形状を有することができる。

20

【0017】

前述の目的を達成するための本発明のポゴピン用プローブ部材は、半導体デバイスの検査のために使用されるポゴピン用プローブ部材であって、少なくとも一部が筒型本体内に挿入され、上端が半導体デバイスの端子と接触するポゴピン用プローブ部材であって、半導体デバイスの端子と接触する多数のプローブが上端に設けられているプローブ部と、前記プローブ部から下側に延長され、前記筒型本体内に挿入され、前記筒型本体に結合される結合部を含んで構成されるが、前記プローブは、前記プローブ部の上端中央に配置され、半導体デバイスの端子と接触する複数の第1プローブと、前記プローブ部の上端エッジに配置されるが、前記第1プローブより突出高が高い第2プローブと、を含む。

30

【0018】

前記ポゴピン用プローブ部材において、前記第2プローブは、前記第1プローブを挟み、1対が対向するように配置される。

【0019】

前記ポゴピン用プローブ部材において、前記第1プローブと第2プローブとの間には、第1プローブの突出高よりは高く、第2プローブの突出高よりは低い突出高を有する第3プローブが配置される。

【0020】

前記ポゴピン用プローブ部材において、前記第2プローブは、直角三角形の断面形状を有することができる。

40

【発明の効果】

【0021】

本発明によるポゴピン用プローブ部材は、中央に配置される第1プローブの周辺に、半導体デバイスの端子が、第1プローブに向かうように案内する第2プローブが配置されており、半導体デバイスの端子が確実にポゴピンと接触可能にする。

【図面の簡単な説明】

【0022】

【図1】従来技術によるポゴピンの概路図である。

【図2】従来技術によるポゴピンの分離斜視図である。

【図3】図2の断面図である。

50

【図4】従来技術によるポゴピンの作動図である。

【図5】従来技術によるポゴピンの作動図である。

【図6】本発明の一実施形態によるポゴピン用プローブ部材を含んで構成されたポゴピンの斜視図である。

【図7】図6の結合図である。

【図8】図6のポゴピンの作動図である。

【図9】図6のポゴピンの作動図である。

【図10】図6のポゴピンの作動図である。

【図11】本発明の他の実施形態によるポゴピン用プローブ部材の図面である。

【図12A】本発明によるポゴピン用プローブ部材の製造方法を示す図面である。

10

【図12B】本発明によるポゴピン用プローブ部材の製造方法を示す図面である。

【図12C】本発明によるポゴピン用プローブ部材の製造方法を示す図面である。

【図12D】本発明によるポゴピン用プローブ部材の製造方法を示す図面である。

【図12E】本発明によるポゴピン用プローブ部材の製造方法を示す図面である。

【図12F】本発明によるポゴピン用プローブ部材の製造方法を示す図面である。

【図12G】本発明によるポゴピン用プローブ部材の製造方法を示す図面である。

【図12H】本発明によるポゴピン用プローブ部材の製造方法を示す図面である。

【発明を実施するための形態】

【0023】

以下、本発明の一実施形態によるポゴピン用プローブ部材について、添付された図面を参照しながら詳細に説明する。

20

【0024】

本発明によるポゴピン用プローブ部材110は、半導体デバイス150の検査のために使用されるものであり、少なくとも一部が筒型本体120内に挿入され、弾性部材130によって支持され、上端が半導体デバイス150の端子151と接触するのである。

【0025】

かようなポゴピン用プローブ部材110は、プローブ部111と結合部材115とから構成されている。

【0026】

前記プローブ部111は、半導体デバイス150の端子151と接触する多数のプローブが上端に設けられている。そのとき、プローブは、第1プローブ112と第2プローブ113とから構成される。

30

【0027】

前記第1プローブ112は、プローブ部111の上端中央に配置されるものであって、ほぼ同一の高さを有しつつ水平方向に配列されている。それぞれの第1プローブ112は、ほぼ三角形の形状を有することを望ましいが、それに限定されるものではなく、台形または四角形など多様な形状を有することができる。前記第1プローブ112は、それぞれが三角形の断面形状を有しながら、水平方向に延長される形態を有している。

【0028】

かような第1プローブ112は、電気伝導性にすぐれ、堅固なニッケル合金素材からなる。すなわち、ニッケル-コバルトからもなるが、それに限定されるものではなく、必要によって、多様な素材が使用される。

40

【0029】

前記第2プローブ113は、前記第1プローブ112と隣接して配置され、接触する半導体デバイス150の端子151を、第1プローブ112に向けるように案内することができる案内面113aが設けられている。案内面113aは、第1プローブ112に向けてテーパ状の傾斜面の形状を有する。

【0030】

このとき、第2プローブ113の突出高 S_2 は、前記第1プローブ112の突出高 S_1 に比べて高くなる。また、前記第2プローブ113は、前記第1プローブ112を挟んで

50

対向するように、1対が配置される。かような第2プローブ113は、プローブ部111の上端エッジに1対が配置されている。

【0031】

かような第2プローブ113は、傾いた案内面113aが、第1プローブ112に向かうように配置され、外側は、垂直面を有した直角三角形の断面形状を有する。かような第2プローブ113は、水平方向に沿って延長されている。すなわち、第1プローブ112と同一方向に延長されている。

【0032】

一方、前記第1プローブ112と第2プローブ113との間には、前記第1プローブ112の突出高 S_1 よりは高く、第2プローブ113の突出高 S_2 よりは低い突出高 S_3 を有する第3プローブ114が配置される。

10

【0033】

前記結合部材115は、前記プローブ部111から下側に延長され、筒型本体120の内部に挿入され、筒型本体120に結合される。

【0034】

かような結合部材115は、中間に内側で凹状に切り込まれた凹部115aが設けられており、前記凹部115aに、筒型本体120の一部が内側ですばまり、前記結合部材115が、前記筒型本体120内に固設される。

【0035】

一方、本発明のポゴピン用プローブ部材110を含む全体的なポゴピン100の構成について説明すれば、次の通りである。ポゴピンは、前述のポゴピン用プローブ部材110と、円筒状の本体120と、前記円筒状の本体120内に配置され、前記ポゴピン用プローブ部材110を上側に向けて付勢させる弾性部材130と、前記本体120の下部開口を介して少なくとも一部が突出され、前記弾性部材130によって支持される下部プローブ部材140と、を含んで構成される。このとき、ポゴピン100は、上下方向に開口が形成されるハウジング(図示せず)内に挿入される。

20

【0036】

かような本発明によるポゴピン用プローブ部材は、次のような作用効果を有する。

まず、図8に図示されているように、半導体デバイス150の端子151の中心が、ポゴピン用プローブ部材110の中心と一致せず、水平方向に移動された状態で下降するときには、図9に図示されているように、第2プローブ113に、まず半導体デバイス150の端子151が接触する。そのとき、半導体デバイス150の端子151がさらに下降すれば、第2プローブ113の案内面113aに沿って、半導体デバイス150の端子151がプローブ部111の中心に向かって案内され、それにより、図10に図示されているように、プローブ部111の上端中央に配置される第1プローブ112と確実に接触する。このとき、第1プローブ112は、多数の凹凸形状に構成されているので、半導体デバイス150の端子151が複数プローブと確実に接触する。

30

【0037】

このように、本発明のポゴピン用プローブ部材によれば、半導体デバイス150の端子が、ポゴピン100の中心とは水平方向に離隔された状態で下降する場合にも、ポゴピン100の中央に案内され、複数の第1プローブ112と接触することにより、多数の接点で確実に接触し、検査の信頼性を確保することができる。

40

【0038】

かような本発明の一実施形態によるポゴピン用プローブ部材110は、図12に図示されているように製作される。

【0039】

まず、図12Aに図示されているように、シリコン素材からなる基板160を準備し、図12Bに図示されているように、基板160の上面に伝導層161を形成した後、図12Cに図示されているように、ドライフィルム162を伝導層161上に配置する。その後、図12Dに図示されているように、ドライフィルム162に、所定の溝162aを形

50

成する。そのとき形成される溝 1 6 2 a は、製造されるポゴピン用プローブ部材の形状と対応する形状を有する。その後、図 1 2 E に図示されているように、ドライフィルム 1 6 2 によって形成された溝 1 6 2 a に、メッキ素材を充填させてメッキ層 1 6 3 を形成した後、図 1 2 F に図示されているように、平坦化作業を実施する。その後、図 1 2 G に図示されているように、基板上に形成されたドライフィルム 1 6 2 を除去し、最後に、基板 1 6 0 から製造が完了したプローブ部材 1 1 0 を除去する。

【 0 0 4 0 】

かような本発明によるポゴピン用プローブ部材は、前述の形状に限定されるものではなく、多様な形状が具現可能であり、具体的には、図 1 1 に図示されているように、第 1 プローブ 1 1 2 ' の周辺に配置される第 2 プローブ 1 1 3 ' の形状を、直角三角形ではない二等辺三角形の断面形状を有するように製作してもよい。

10

【 0 0 4 1 】

以上、望ましい実施形態を挙げて本発明について詳細に説明したが、本発明は、必ずしもかような実施形態に限定されるものではなく、本発明の技術思想を外れない範囲内で、多様に变形実施される。

【 産業上の利用可能性 】

【 0 0 4 2 】

本発明のポゴピン用プローブ部材は、例えば、半導体素子テスト関連の技術分野に効果的に適用可能である。

【 符号の説明 】

20

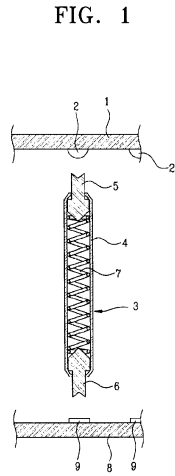
【 0 0 4 3 】

- 1 , 1 5 0 半導体デバイス
- 2 外部接続端子
- 3 , 1 0 0 ポゴピン
- 4 , 1 2 0 本体
- 5 上部プローブ部
- 6 下部プローブ部
- 7 スプリング
- 8 テスト基板
- 9 基板パッド
- 2 0 第 1 プランジャ
- 3 0 第 2 プランジャ
- 4 0 , 1 3 0 弾性部材
- 1 1 0 プローブ部材
- 1 1 1 , プローブ部
- 1 1 2 , 1 1 2 ' 第 1 プローブ
- 1 1 3 , 1 1 3 ' 第 2 プローブ
- 1 1 3 a 案内面
- 1 1 4 第 3 プローブ
- 1 1 5 結合部材
- 1 1 5 a 凹部
- 1 4 0 下部プローブ部材
- 1 5 1 端子
- 1 6 0 基板
- 1 6 1 伝導層
- 1 6 2 ドライフィルム
- 1 6 2 溝
- 1 6 3 メッキ層

30

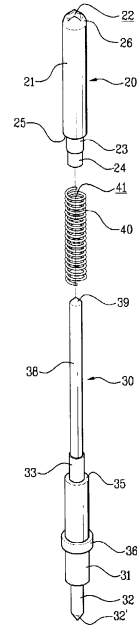
40

【 図 1 】



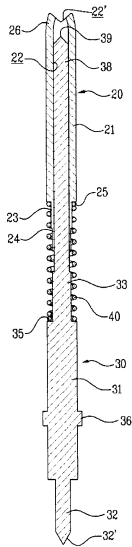
【 図 2 】

FIG. 2



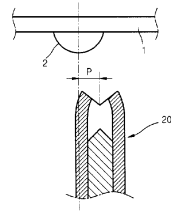
【 図 3 】

FIG. 3



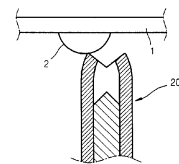
【 図 4 】

FIG. 4

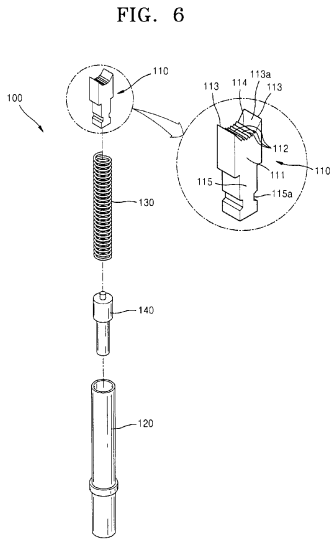


【 図 5 】

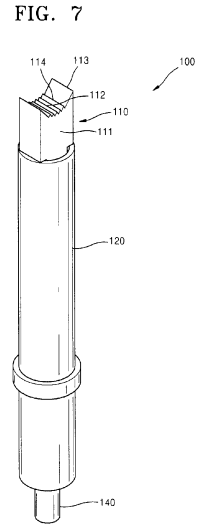
FIG. 5



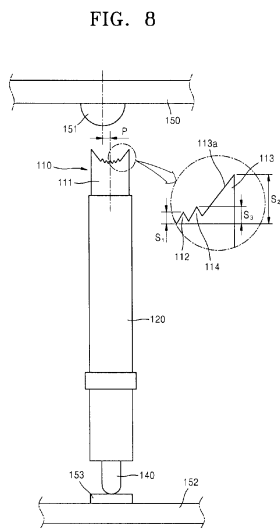
【 図 6 】



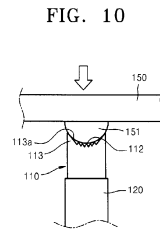
【 図 7 】



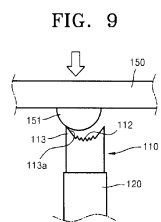
【 図 8 】



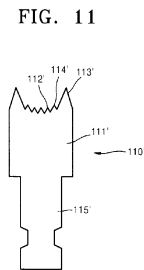
【 図 10 】



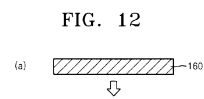
【 図 9 】



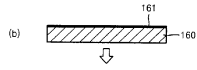
【 図 11 】



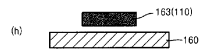
【 図 12 A 】



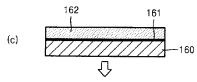
【 1 2 B】



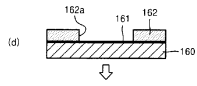
【 1 2 H】



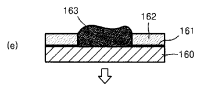
【 1 2 C】



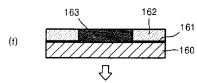
【 1 2 D】



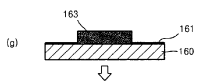
【 1 2 E】



【 1 2 F】



【 1 2 G】



フロントページの続き

審査官 小川 浩史

- (56)参考文献 実開昭62-140459(JP,U)
特開2012-132717(JP,A)
特開2010-38612(JP,A)
米国特許出願公開第2014/0340106(US,A1)
特開2001-337128(JP,A)
特開2000-315556(JP,A)
特開2002-334761(JP,A)
実開平5-55076(JP,U)
特開平7-12846(JP,A)
特開2003-344449(JP,A)
特開2000-123935(JP,A)
特開2009-139191(JP,A)
特開平10-144438(JP,A)
特開2009-31111(JP,A)
特開2003-217774(JP,A)
特開平11-185912(JP,A)
特開平9-320715(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01R 1/06-1/073