

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6124723号
(P6124723)

(45) 発行日 平成29年5月10日 (2017.5.10)

(24) 登録日 平成29年4月14日 (2017.4.14)

(51) Int. Cl. F I
HO2M 7/48 (2007.01) HO2M 7/48 F

請求項の数 6 (全 11 頁)

(21) 出願番号	特願2013-152658 (P2013-152658)	(73) 特許権者	000006013 三菱電機株式会社
(22) 出願日	平成25年7月23日 (2013.7.23)		東京都千代田区丸の内二丁目7番3号
(65) 公開番号	特開2015-23755 (P2015-23755A)	(74) 代理人	100123434 弁理士 田澤 英昭
(43) 公開日	平成27年2月2日 (2015.2.2)	(74) 代理人	100101133 弁理士 濱田 初音
審査請求日	平成27年9月2日 (2015.9.2)	(74) 代理人	100173934 弁理士 久米 輝代
		(74) 代理人	100156351 弁理士 河村 秀央
		(72) 発明者	澁谷 勇作 兵庫県神戸市兵庫区浜山通六丁目1番2号 三菱電機コントロールソフトウェア株式会社内

最終頁に続く

(54) 【発明の名称】 三相インバータの電流検出装置

(57) 【特許請求の範囲】

【請求項1】

PWM (Pulse Width Modulation) 制御される三相インバータの各相の下アーム側スイッチング素子と直列に接続される電流検出抵抗素子の電圧降下に基づいて前記各相の電流値を検出する三相インバータの電流検出装置において、

前記電流検出抵抗素子の電圧降下に基づいて検出した前記各相の電流値の総和の絶対値が判定値以下である場合、当該検出した前記各相の電流値を採用する電流検出判定部を備え、

前記電流検出判定部は、前記各相の電流値の総和の絶対値が前記判定値より大きい場合に電流検出が不能な相を特定し、当該電流検出が不能な相が二相ある場合、電流検出が可能な残り一相の電流値の反転値を所定の割合で分配して当該電流検出が不能な二相の電流値として採用することを特徴とする三相インバータの電流検出装置。

10

【請求項2】

前記判定値は、前記各相の電流値を検出する際に生じる誤差以上の値に設定されていることを特徴とする請求項1記載の三相インバータの電流検出装置。

【請求項3】

前記電流検出判定部は、前記各相の電流値の総和の絶対値が前記判定値より大きい場合に一相または二相の電流検出が不能と判断し、前記下アーム側スイッチング素子のON時間が所定の時間より短い一相または二相を当該電流検出が不能な相に特定することを特徴とする請求項1または請求項2記載の三相インバータの電流検出装置。

20

【請求項 4】

前記電流検出判定部は、電流検出が不能な相が二相ある場合、電流検出が可能な残り一相の電流値の反転値を均等に分配するか、あるいは当該電流検出が不能な二相の下アーム側スイッチング素子のON時間の比に応じて分配して、当該電流検出が不能な二相の電流値として採用することを特徴とする請求項 1 記載の三相インバータの電流検出装置。

【請求項 5】

前記電流検出判定部は、前記各相の電流値の総和の絶対値が前記判定値より大きい場合に電流検出が不能な相を特定し、当該電流検出が不能な相が一相ある場合、電流検出が可能な残り二相の電流値の和の反転値を当該電流検出が不能な一相の電流値として採用することを特徴とする請求項 1 から請求項 4 のうちのいずれか 1 項記載の三相インバータの電流検出装置。

10

【請求項 6】

前記電流検出判定部は、前記各相の電流値の総和の絶対値が前記判定値より大きい場合、前記下アーム側スイッチング素子のON時間が最小になる一相を電流検出が不能な相のうちの一つとみなして、残り二相の電流値の和の反転値を当該電流検出が不能とみなした一相の電流値として採用することを特徴とする請求項 1 または請求項 2 記載の三相インバータの電流検出装置。

【発明の詳細な説明】

【技術分野】

【0001】

20

この発明は、PWM (Pulse Width Modulation) 制御される三相インバータの各相に流れる電流を検出する電流検出装置に関するものである。

【背景技術】

【0002】

PWM 制御される三相インバータの電流検出のために、従来、各相の下アーム側スイッチング素子と直列に電流検出抵抗素子を接続し、この抵抗素子の電圧降下に基づいて各相に流れる電流を検出する方式があった（例えば、特許文献 1 参照）。

【0003】

この方式は構成が簡単で安価であるが、下アーム側スイッチング素子のデューティ比が小さな値（特許文献 1 では 30% 未満）になると、ゲート波形の鈍りなどの影響により十分に下アーム側スイッチング素子がONできなくなる場合があり、その相の電流検出が困難になってしまう。

30

【0004】

そのため、所定相の抵抗素子の電圧降下の値からなる第一電流値と、残る二相の抵抗素子の電圧降下の和の反転値である第二電流値とを、下アーム側スイッチング素子のデューティ比により切り替えて選択することで、下アーム側の電流値を検出できない場合に第二電流値を採用して電流の検出精度を改善していた。よく知られているように、三つの相電流の合計は 0 であるので、上記第二電流値を精度よく検出することができる。

【先行技術文献】

【特許文献】

40

【0005】

【特許文献 1】特開 2003 - 164159 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、下アーム側スイッチング素子のデューティ比に基づいて電流検出の可否を判定する場合、スイッチング素子のON時間から判定することになる。したがって、スイッチング素子の鈍りおよび温度などの諸特性、ならびに電流検出の遅れを考慮して判定値に余裕をもたせる必要があった。結果として電流検出可能と判定される期間が狭まるという課題が残る。

50

【 0 0 0 7 】

また、下アーム側スイッチング素子のデューティ比が小値になる相が二相以上ある期間では第二電流値を算出できないという課題もあった。スイッチング素子のデッドタイムおよびゲート波形の鈍りがなく、電流検出に要する処理時間が限りなく0に近い状態であっても、三相インバータを制御するPWM信号の変調率を200%以上に設定すると、二相同時に下アーム側スイッチング素子がONしなくなるタイミングがあり、このとき二相に流れる電流が検出不能となる。

【 0 0 0 8 】

実際にはスイッチング素子のデッドタイムおよびゲート波形の鈍り、ならびに電流検出の処理時間などがあるため、変調率を200%より小さく設定した場合にも、二相の電流が検出不能となる期間が発生することがある。この期間については、上記特許文献1では言及されておらず、電流が検出できない状態を放置してしまうと電流のフィードバック制御が破綻し、電流が安定しなくなることがある。

10

【 0 0 0 9 】

この発明は、上記のような課題を解決するためになされたもので、三相インバータの下アーム側に流れる電流をより広い期間で検出可能にすることを目的とする。

【課題を解決するための手段】

【 0 0 1 0 】

この発明に係る三相インバータの電流検出装置は、電流検出抵抗素子の電圧降下に基づいて検出した各相の電流値の総和の絶対値が判定値以下である場合に当該検出した各相の電流値を採用する電流検出判定部を備え、電流検出判定部は、各相の電流値の総和の絶対値が判定値より大きい場合に電流検出が不能な相を特定し、当該電流検出が不能な相が二相ある場合、電流検出が可能な残り一相の電流値の反転値を所定の割合で分配して当該電流検出が不能な二相の電流値として採用するものである。

20

【発明の効果】

【 0 0 1 1 】

この発明によれば、検出した電流値を判定に用いるようにしたので、スイッチング素子の鈍りおよび温度などの諸特性、ならびに電流検出の遅れを考慮した判定値を用いることなく電流検出の可否を判定でき、より広い期間で検出した電流を採用することができる。

【図面の簡単な説明】

30

【 0 0 1 2 】

【図1】この発明の実施の形態1に係る三相インバータの電流検出装置を、三相ブラシレスモータに適用した場合の構成例を示す図である。

【図2】実施の形態1のモータ制御部で求める各相の電圧指令波形を示すグラフである。

【図3】図2のP1点近傍の電圧指令から生成されるゲート電圧波形を示すグラフである。

【図4】実施の形態1の電流検出部による動作を示すフローチャートである。

【図5】図2のP2点近傍の電圧指令から生成されるゲート電圧波形を示すグラフである。

【図6】実施の形態1のモータ制御部で求める各相の電圧指令波形を示すグラフ（過変調時）である。

40

【図7】図6のP3点近傍の電圧指令から生成されるゲート電圧波形を示すグラフである。

【発明を実施するための形態】

【 0 0 1 3 】

実施の形態1.

図1は、本実施の形態1に係る三相インバータの電流検出装置を、三相ブラシレスモータに適用した場合の構成例を示す。図1に示す三相モータ装置は、三相ブラシレスモータ1、三相インバータ2、およびコントローラ3で構成される。本実施の形態1に係る三相インバータ2の電流検出装置は、コントローラ3の電流検出部34に相当する。

50

【 0 0 1 4 】

三相ブラシレスモータ 1 は、U 相、V 相、W 相の各相に巻線を有する。

【 0 0 1 5 】

三相インバータ 2 は、並列に還流ダイオードを備えたスイッチング素子 S W 1 ~ S W 6 をブリッジ接続した回路と、電流検出抵抗素子 R 1 ~ R 3 とで構成される。電流検出抵抗素子 R 1 ~ R 3 は、各相の下アーム側スイッチング素子 S W 2 , S W 4 , S W 6 と低位の直流電源 4 との間に直列に接続される。三相インバータ 2 から出力される三相交流電圧は、三相ブラシレスモータ 1 の各相の巻線に印加される。

【 0 0 1 6 】

コントローラ 3 は、マイクロコンピュータ 3 0 (または、D S P ; D i g i t a l S i g n a l P r o c e s s o r など) を内蔵して、モータ制御部 3 1 と電流検出部 3 4 を構成している。

モータ制御部 3 1 のフィードバック制御部 3 2 は、三相ブラシレスモータ 1 に装着された位置センサ(不図示)から入力される回転角信号と、電流検出部 3 4 から入力される電流信号と、外部から入力されるかコントローラ 3 内部で設定するトルク指令信号および磁束指令信号とに基づき、フィードバック制御を行い、各相の駆動電流が所望の電流になるよう三相インバータ 2 の上アーム側スイッチング素子 S W 1 , S W 3 , S W 5 と下アーム側スイッチング素子 S W 2 , S W 4 , S W 6 を P W M 制御する。

【 0 0 1 7 】

フィードバック制御部 3 2 から駆動回路 3 3 へは、U 相の上アーム側スイッチング素子 S W 1 を P W M 制御する P W M _ U P 信号、U 相の下アーム側スイッチング素子 S W 2 を P W M 制御する P W M _ U N 信号、V 相の上アーム側スイッチング素子 S W 3 を P W M 制御する P W M _ V P 信号、V 相の下アーム側スイッチング素子 S W 4 を P W M 制御する P W M _ V N 信号、W 相の上アーム側スイッチング素子 S W 5 を P W M 制御する P W M _ W P 信号、W 相の下アーム側スイッチング素子 S W 6 を P W M 制御する P W M _ W N 信号を出力し、駆動回路 3 3 が U 相の上アーム側スイッチング素子 S W 1 に印加するゲート電圧 U P、U 相の下アーム側スイッチング素子 S W 2 に印加するゲート電圧 U N、V 相の上アーム側スイッチング素子 S W 3 に印加するゲート電圧 V P、V 相の下アーム側スイッチング素子 S W 4 に印加するゲート電圧 V N、W 相の上アーム側スイッチング素子 S W 5 に印加するゲート電圧 W P、W 相の下アーム側スイッチング素子 S W 6 に印加するゲート電圧 W N を出力する。

なお、三相インバータ 2 の各構成および制御方式自体はすでに周知であるため、詳細な説明は省略する。

【 0 0 1 8 】

電流検出部 3 4 では、電流検出抵抗素子 R 1 ~ R 3 それぞれの両端に発生する電圧をアナログ電流検出回路 3 5 により検出し、検出したアナログ値(U 相電流、V 相電流、W 相電流)をマイクロコンピュータ 3 0 の A / D 変換器 3 6 によりデジタル値(U 相電流、V 相電流、W 相電流)に変換する。電流検出判定部 3 7 は、検出できた相の電流値に基づいて検出できなかった相の電流値を補間し、三相の電流信号としてモータ制御部 3 1 へ出力する。

【 0 0 1 9 】

次に、電流検出部 3 4 による相電流の検出方法を説明する。

A / D 変換器 3 6 は、電流制御の演算周期と同じか、もしくはそれよりも短い周期の所定のタイミングで、アナログ電流検出回路 3 5 から出力されるアナログ電流値を A / D 変換して各相のデジタル電流値をサンプリングする。A / D 変換器 3 6 の電流取得タイミングはマイクロコンピュータ 3 0 が管理する。

【 0 0 2 0 】

ここで、モータ制御部 3 1 で求める各相の電圧指令波形を図 2 に示し、スイッチング素子 S W 1 ~ S W 6 に印加するゲート電圧波形の例を図 3 に示す。この図 3 は、図 2 に示した P 1 点近傍における各相の電圧指令と搬送波に基づいて生成されるゲート電圧 U P , U

10

20

30

40

50

N, VP, VN, WP, WNおよび電流取得タイミングを示す波形である。

この実施の形態1では、コントローラ3が5kHzのキャリア周波数でPWM制御を行っており、PWM周期は200μsecになる。各相の電流は、搬送波である三角波の負の頂点でサンプリングされる。スイッチング素子SW1~SW6は、ゲート電圧がHighでONし、LowでOFFする。また、この例では上アーム側スイッチング素子SW1, SW3, SW5と下アーム側スイッチング素子SW2, SW4, SW6の貫通電流を防止するためデッドタイムを10μsec設けている。デッドタイムは、上アーム側スイッチング素子SW1, SW3, SW5のON/OFFの切り換わりのタイミングを基準にして設定されている。

【0021】

図4は、電流検出部34の動作を示すフローチャートである。

まずは、各相の電流を正確に検出できたか否か(以下、電流検出の可否と称す)の判定方法を説明する。

電流取得タイミングになると、A/D変換器36が、各相の電流検出抵抗素子R1~R3の電圧降下をデジタル電流値としてサンプリングし(ステップST1)、電流検出判定部37が三相のデジタル電流値の総和の絶対値を算出する(ステップST2)。続いて電流検出判定部37は、三相デジタル電流値の総和の絶対値が第一の判定値以下かどうか調べる(ステップST3)。第一の判定値以下になる場合は(ステップST3“YES”)、各相の電流を正しく検出できたと判断して、三相のデジタル電流値をフィードバック制御に用いる電流値として採用し、フィードバック制御部32へ出力する(ステップST4)。

【0022】

ここで、第一の判定値は、三相に流れる電流の総和とする。このようにすることで、スイッチング素子SW1~SW6の鈍りおよび温度などの諸特性、ならびに電流検出の遅れを考慮した判定値を用いることなく電流検出の可否を判定することができるので、より広い期間においてサンプリングした電流を用いることができる。

【0023】

さらに、スイッチング素子SW1~SW6のスイッチングノイズ、電流検出抵抗素子R1~R3、アナログ電流検出回路35、A/D変換器36などの電流検出に関わる誤差を考慮して、三相に流れる電流の総和にこれら電流検出の誤差を加味した判定値を設定してもよい。総和=0なので、第一の判定値は実質的に各相の電流値を検出する際に生じる誤差以上の値となる。このようにすることで、電流検出のばらつきおよび誤差による誤判定を防止することができ、より確実に電流検出の可否を判定できる。

【0024】

次に、三相のデジタル電流値の総和が第一の判定値より大きい場合を説明する。

三相のデジタル電流値の総和の絶対値が第一の判定値より大きく、電流を正確に検出できなかった相があると判定した場合(ステップST3“NO”)、電流検出判定部37は、第二の判定値を用いて電流検出不能の相を調べる(ステップST5)。

【0025】

本実施の形態1では、上アーム側スイッチング素子のデューティ比に第二の判定値を設けている。上アーム側スイッチング素子のデューティ比が大値になると、反対に下アーム側スイッチング素子のデューティ比が小値になり、デッドタイムおよびゲート電圧波形の鈍りなどにより下アーム側スイッチング素子がONしない場合があり、その場合にはその相の電流検出が不能となる。

【0026】

ステップST5にて電流検出判定部37が、各相の上アーム側スイッチング素子のデューティ比が第二の判定値より大きいかどうか調べ、第二の判定値より大きい場合はこの相の下アーム側スイッチング素子のON時間が電流を正しく検出できる所定時間より短いと判断して、この相の電流検出を不可と判定する。このようにすることで、U相、V相、W相のいずれの相の電流検出が不能となるか判定できる。

10

20

30

40

50

【 0 0 2 7 】

なお、第二の判定値は、電流を正しく検出できる下アーム側スイッチング素子のON時間に基づいて設定した上アーム側スイッチング素子のデューティ比とする。さらにスイッチング素子のデッドタイム、ゲート電圧波形の鈍り、電流検出に要する処理時間などを考慮して、第二の判定値を設定してもよい。

【 0 0 2 8 】

次に、電流検出ができない相の電流値を補間する方法を説明する。

ステップS T 5にて電流検出判定部37がU相、V相、W相のうちのいずれか一相の電流が検出不能と判定した場合、ステップS T 6において、検出不能な相の電流値を推定する。例えば下式(1)のように、検出できた二相のデジタル電流値の和の反転値を、検出不能な一相の電流値として用いる。このように、三相に流れる電流の総和 = 0 という関係を用い、一相のみ電流検出できない場合に残り二相の電流を用いて精度よく補間することができる。

10

【 0 0 2 9 】

$$I_v = - (I_u + I_w) \quad (1)$$

ここで、 I_u 、 I_w は検出できたU相とW相のデジタル電流値であり、 I_v は電流検出が不能なV相の補間電流値である。

【 0 0 3 0 】

図2に示すような電圧指令波形の場合でも、スイッチング素子のデッドタイムおよびゲート電圧波形の鈍り等の諸条件により、いずれか一相の電流が検出不能となる期間が発生することがある。

20

図5は、図2に示したP2点近傍における各相の電圧指令と搬送波に基づいて生成されるゲート電圧 U_P 、 U_N 、 V_P 、 V_N 、 W_P 、 W_N および電流取得タイミングを示す波形である。図5の電流取得タイミングでは、ゲート電圧 V_N がHighにならないので、V相の下アーム側スイッチング素子 SW_4 がONしない。このとき、電流検出判定部37は、V相の電流検出が不能になると判定して、U相およびW相のデジタル電流値の和の反転値をV相の電流値として採用する。

【 0 0 3 1 】

他方、モータ制御部31で求める各相の電圧指令が過変調などにより、図6に示す波形となる場合、いずれか二相の電流が検出不能となる期間(P3点近傍)が発生することがある。図7は、図6に示したP3点近傍における各相の電圧指令と搬送波に基づいて生成されるゲート電圧 U_P 、 U_N 、 V_P 、 V_N 、 W_P 、 W_N および電流取得タイミングを示す波形である。図7の電流取得タイミングでは、ゲート電圧 U_N 、 V_N がHighにならないので、U相とV相の下アーム側スイッチング素子 SW_2 、 SW_4 がONしない。このとき、電流検出判定部37では、U相とV相の電流検出が不能になると判定する。

30

【 0 0 3 2 】

次に、電流検出ができない相が二相ある場合の、電流値の補間方法を説明する。

ステップS T 5にて電流検出判定部37がU相、V相、W相のうちのいずれか二相の電流が検出不能と判定した場合、ステップS T 7において、検出できた一相のデジタル電流値の反転値を所定の割合で分配し、検出不能な二相の電流値として用いる。所定の割合としては、例えば下式(2)のように検出できた一相のデジタル電流値の反転値を均等に分配する。このようにすることで、電流が一相しか検出できない場合においても三相に流れる電流の総和 = 0 という関係性を崩さないように電流値を補間することができる。これにより、実際に流れている電流と補間した電流値に誤差は生じたとしても、電流のフィードバック制御を破綻させることなく制御することができる。

40

【 0 0 3 3 】

$$I_u = - (I_w / 2) \quad (2)$$

$$I_v = - (I_w / 2)$$

ここで、 I_w は検出できたW相のデジタル電流値であり、 I_u 、 I_v は電流検出が不能なU相とV相の補間電流値である。

50

【 0 0 3 4 】

なお、上記説明では、検出できた一相のデジタル電流値の反転値を検出不能な二相に均等に分配したが、検出不能な二相のスイッチング素子のON時間に応じた割合で分配してもよい。

【 0 0 3 5 】

また、電流検出判定部37において、三相とも電流が検出不能となる場合は電流検出異常と判定し、三相インバータ2を停止することで、特別な装置を付加することなく容易に電流検出異常による三相インバータ2および三相ブラシレスモータ1の保護を行うこともできる。

【 0 0 3 6 】

以上より、実施の形態1によれば、PWM制御される三相インバータ2の各相の下アーム側スイッチング素子SW2, SW4, SW6と直列に接続される電流検出抵抗素子R1~R3の電圧降下に基づいて各相の電流値を検出する電流検出部34において、電流検出判定部37は、電流検出抵抗素子R1~R3の電圧降下に基づいて検出した各相の電流値の総和の絶対値が第一の判定値以下である場合、当該検出した各相の電流値を採用する構成にした。このため、検出した電流値を判定に用いるようにしたので、スイッチング素子の鈍りおよび温度などの諸特性、ならびに電流検出の遅れを考慮した従来のような判定値を用いることなく電流検出の可否を判定でき、より広い期間で検出した電流を相電流として採用することができる。

【 0 0 3 7 】

また、実施の形態1によれば、第一の判定値は、各相の電流値を検出する際に生じる誤差以上の値に設定したので、より確実に電流検出の可否を判定でき、電流検出精度が向上する。

なお、各相の電流値を検出する際に生じる誤差としては、スイッチング素子SW1~SW6のスイッチングノイズに起因した誤差、電流検出抵抗素子R1~R3の誤差、アナログ電流検出回路35の誤差、A/D変換器36の誤差などがある。

【 0 0 3 8 】

また、実施の形態1によれば、電流検出判定部37は、所定の時間に基づいて設定された上アーム側のデューティ比を第二の判定値に用いて、上アーム側スイッチング素子SW1, SW3, SW5のデューティ比が第二の判定値より大きい相を電流検出が不能な相を特定するようにしたので、下アーム側スイッチング素子SW2, SW4, SW6がONしない、またはON時間が短く精度よく電流検出できない相を特定できる。

あるいは、所定の時間を直接第二の判定値として用いて、下アーム側スイッチング素子SW2, SW4, SW6のON時間が所定の時間より短い相を電流検出が不能な相に特定してもよい。

なお、所定の時間は、下アームに流れる電流を正しく検出できる程度に長い下アーム側スイッチング素子SW2, SW4, SW6のON時間であり、スイッチング素子のデッドタイム、ゲート電圧波形の鈍り、電流検出に要する処理時間(例えば、A/D変換器36のサンプルホールド)などを考慮して決定する。

【 0 0 3 9 】

また、実施の形態1によれば、電流検出判定部37は、各相の電流値の総和の絶対値が第一の判定値より大きい場合に電流検出が不能な相を特定し、当該電流検出が不能な相が二相ある場合、電流検出が可能な残り一相の電流値の反転値を所定の割合で分配して当該電流検出が不能な二相の電流値として採用する構成にした。このため、下アーム側の電流を一相検出できれば電流のフィードバック制御を破綻させることなく制御できる。

【 0 0 4 0 】

また、実施の形態1によれば、電流検出判定部37は、各相の電流値の総和の絶対値が第一の判定値より大きい場合に電流検出が不能な相を特定し、当該電流検出が不能な相が一相ある場合、電流検出が可能な残り二相の電流値の和の反転値を当該電流検出が不能な一相の電流値として採用する構成にした。このため、下アーム側の電流を二相検出できれ

10

20

30

40

50

ば、三相の電流値の総和 = 0 の関係性に基づいて、電流検出が不能な相の電流値を精度よく補間できる。

【0041】

なお、各相の電流値の総和の絶対値が第一の判定値より大きく、電流検出不能な相がある場合、電流検出判定部37が下アーム側スイッチング素子SW2, SW4, SW6のうちON時間が最小になる一相を特定し、この一相の電流検出が不能であるとみなして、残り二相の電流値の和の反転値を当該一相の電流値として採用する構成にしてもよい。この構成の場合にも、三相の電流値の総和 = 0 の関係性に基づいて、電流のフィードバック制御を破綻させることなく制御できる。

【0042】

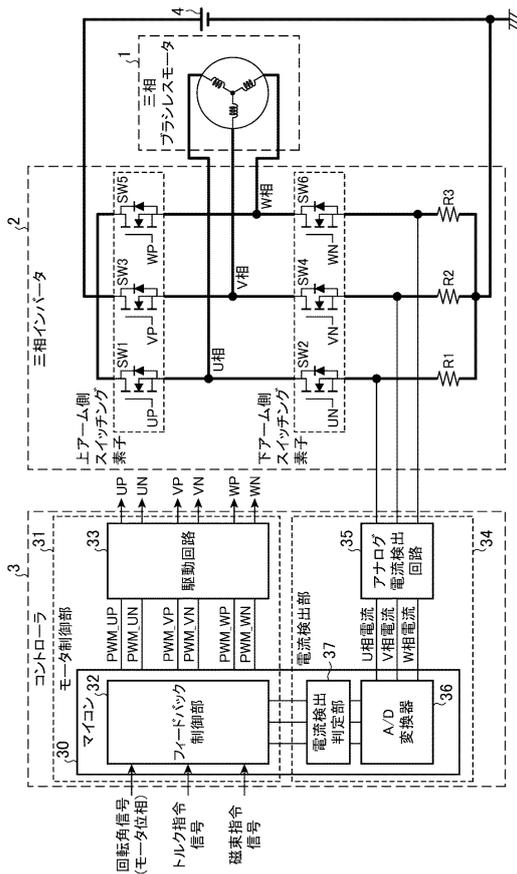
なお、本願発明はその発明の範囲内において、実施の形態の任意の構成要素の変形、もしくは実施の形態の任意の構成要素の省略が可能である。

【符号の説明】

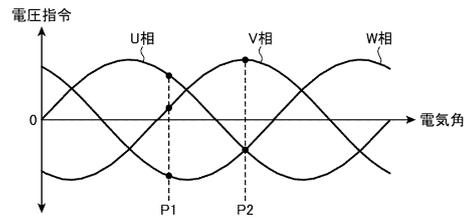
【0043】

- 1 三相ブラシレスモータ、2 三相インバータ、3 コントローラ、4 直流電源、
- 30 マイコンコンピュータ、31 モータ制御部、32 フィードバック制御部、33 駆動回路、34 電流検出部、35 アナログ電流検出回路、36 A/D変換器、37 電流検出判定部、R1~R3 電流検出抵抗素子、SW1, SW3, SW5 上アーム側スイッチング素子、SW2, SW4, SW6 下アーム側スイッチング素子。

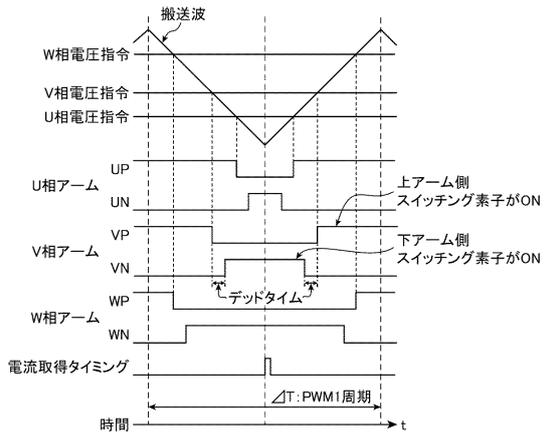
【図1】



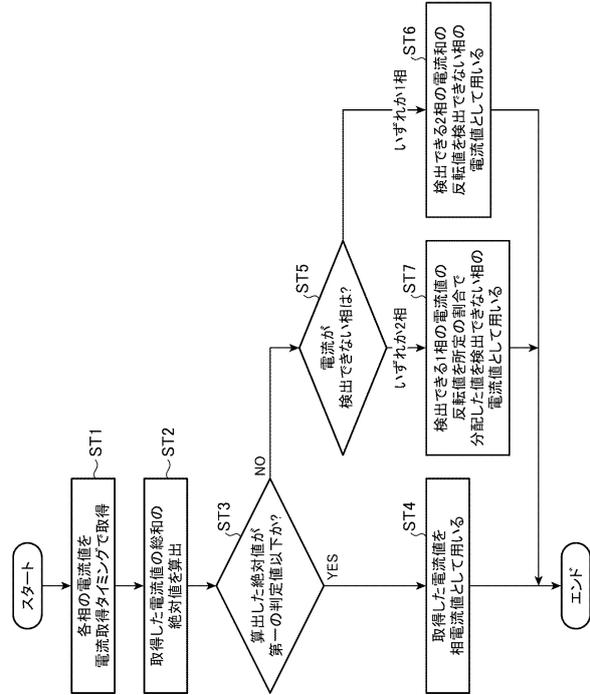
【図2】



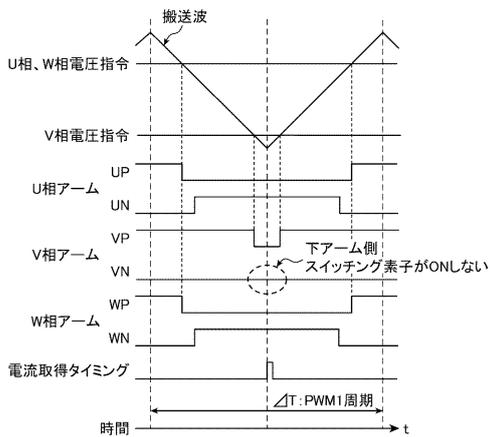
【図3】



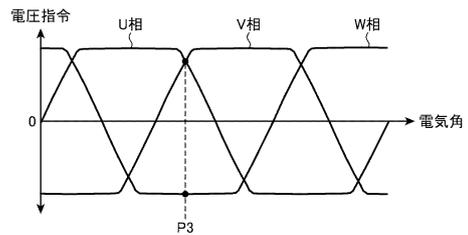
【図4】



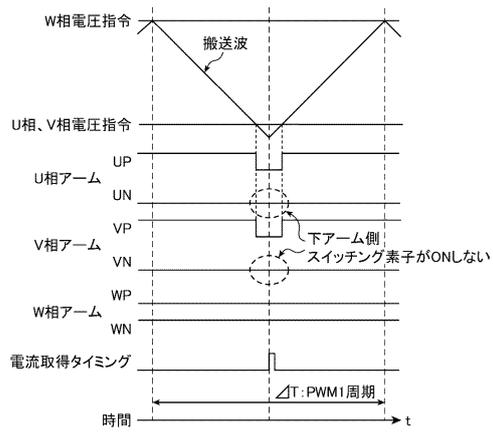
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 上田 弘行

兵庫県神戸市兵庫区浜山通六丁目1番2号 三菱電機コントロールソフトウェア株式会社内

(72)発明者 川村 敏

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 坂東 博司

(56)参考文献 特開2009-071971(JP,A)

特開2009-017671(JP,A)

特開2003-164159(JP,A)

米国特許第06301137(US,B1)

(58)調査した分野(Int.Cl., DB名)

H02M 7/48