



(12) 发明专利申请

(10) 申请公布号 CN 116469874 A

(43) 申请公布日 2023. 07. 21

(21) 申请号 202310039717.6

(22) 申请日 2023.01.13

(30) 优先权数据

2022-006364 2022.01.19 JP

(71) 申请人 三菱电机株式会社

地址 日本东京

(72) 发明人 幸田一辉 横山脩平 池田直辉

柴田祥吾

(74) 专利代理机构 北京天昊联合知识产权代理

有限公司 11112

专利代理师 何立波 张天舒

(51) Int. Cl.

H01L 23/60 (2006.01)

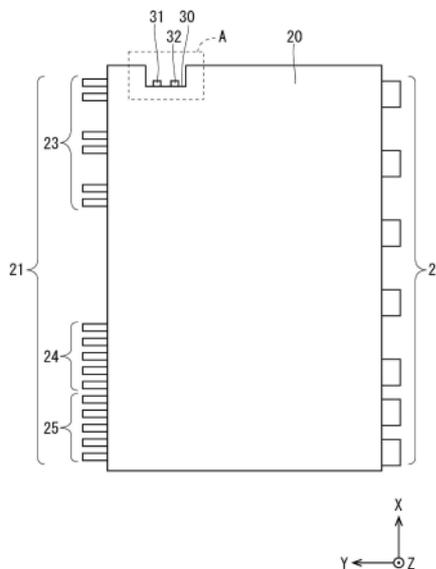
权利要求书2页 说明书7页 附图3页

(54) 发明名称

半导体装置

(57) 摘要

目的在于提供能够在用手安装半导体装置时,抑制手接触到哑端子,抑制向哑端子施加静电的技术。半导体装置具有:多个半导体元件;封装件(20),其在俯视观察时为矩形状,将多个半导体元件封装;多个控制端子(21),其从封装件的第1边凸出;多个输出端子(22),其从封装件的与第1边相对的第2边凸出;以及凹部(30),其设置于封装件的与第1边以及第2边相邻的第3边,多个控制端子(21)之中的一部分控制端子(21)设置于引线框架(12、13)的一端部,半导体装置还具有设置于引线框架(12、13)的另一端部且从凹部凸出的哑端子(31、32),从凹部算起的哑端子(31、32)的凸出量小于或等于0.75mm。



1. 一种半导体装置,其具有:
多个半导体元件;
封装件,其在俯视观察时为矩形状,将多个所述半导体元件封装;
多个控制端子,其从所述封装件的第1边凸出;
多个输出端子,其从所述封装件的与所述第1边相对的第2边凸出;以及
凹部,其设置于所述封装件的与所述第1边以及所述第2边相邻的第3边,
多个所述控制端子之中的一部分所述控制端子设置于第1引线框架的一端部,
所述半导体装置还具有哑端子,该哑端子设置于所述第1引线框架的另一端部,从所述凹部凸出,
从所述凹部算起的所述哑端子的凸出量小于或等于0.75mm。
2. 根据权利要求1所述的半导体装置,其中,
所述凹部的宽度小于或等于5mm,
从所述封装件的所述第3边的端面到所述哑端子的距离大于或等于1mm。
3. 根据权利要求1或2所述的半导体装置,其中,
所述半导体装置还具有控制多个所述半导体元件的低压IC以及高压IC,
所述高压IC被输入比所述低压IC高的电压。
4. 根据权利要求3所述的半导体装置,其中,
多个所述控制端子包含:高电位的控制端子,其与所述高压IC电连接;第1低电位的控制端子,其与所述高压IC电连接,并且被输入比所述高电位的控制端子低的电压;以及第2低电位的控制端子,其与所述低压IC电连接、或者与所述高压IC以及所述低压IC中的任何一个都不电连接,
在所述封装件的所述第1边处,依次配置有所述高电位的控制端子、所述第1低电位的控制端子和所述第2低电位的控制端子。
5. 根据权利要求4所述的半导体装置,其中,
所述高电位的控制端子设置于第2引线框架的一端部,
多个所述半导体元件包含搭载于所述第2引线框架之上的自举二极管,
所述自举二极管与所述哑端子电连接。
6. 根据权利要求4所述的半导体装置,其中,
所述第1低电位的控制端子设置于搭载有所述低压IC以及所述高压IC的所述第1引线框架的所述一端部,
所述哑端子设置于所述第1引线框架的所述另一端部。
7. 根据权利要求1到4中任一项所述的半导体装置,其中,
多个所述半导体元件包含开关元件,
所述哑端子与所述开关元件的除了栅极电极之外的电极电连接。
8. 根据权利要求1到7中任一项所述的半导体装置,其中,
所述凹部设置于所述封装件的与所述第2边相比更靠近所述第1边的位置。
9. 根据权利要求1到8中任一项所述的半导体装置,其中,
所述凹部被进行了树脂封装。
10. 根据权利要求1到9中任一项所述的半导体装置,其中,

多个所述半导体元件的半导体材料是宽带隙半导体。

11. 根据权利要求1到10中任一项所述的半导体装置, 其中, 多个所述半导体元件包含反向导通IGBT。

半导体装置

技术领域

[0001] 本发明涉及半导体装置。

背景技术

[0002] 当前,存在如下半导体装置,即,为了使得引线框架在半导体元件的管芯键合时不变形,将不作为引线端子使用的哑端子配置于模塑树脂的短边方向的边(例如参照专利文献1)。

[0003] 就专利文献1所记载的半导体装置而言,为了能够将哑端子切断得短,在模塑树脂的短边方向的边,将哑端子配置于向模块内部方向凹陷地形成的部分。

[0004] 专利文献1:日本特开2009-111154号公报

[0005] 然而,在专利文献1所记载的技术中,哑端子凸出到模塑树脂的端面附近,因此在用手安装半导体装置时,手容易接触到哑端子。在手接触到哑端子时向哑端子施加静电,由此半导体装置有可能发生故障。

发明内容

[0006] 因此,本发明的目的在于提供一种能够在用手安装半导体装置时,抑制手接触到哑端子,抑制向哑端子施加静电的技术。

[0007] 本发明涉及的半导体装置具有:多个半导体元件;封装件,其在俯视观察时为矩形状,将多个所述半导体元件封装;多个控制端子,其从所述封装件的第1边凸出;多个输出端子,其从所述封装件的与所述第1边相对的第2边凸出;以及凹部,其设置于所述封装件的与所述第1边以及所述第2边相邻的第3边,多个所述控制端子之中的一部分所述控制端子设置于第1引线框架的一端部,所述半导体装置还具有哑端子,该哑端子设置于所述第1引线框架的另一端部,从所述凹部凸出,从所述凹部算起的所述哑端子的凸出量小于或等于0.75mm。

[0008] 发明的效果

[0009] 根据本发明,即使在用手抓住了封装件的凹部周边的情况下,也在手与哑端子之间确保充分的距离。由此,能够在用手安装半导体装置时,抑制手接触到哑端子,抑制向哑端子施加静电。

附图说明

[0010] 图1是示出实施方式涉及的半导体装置的内部构造的俯视图。

[0011] 图2是实施方式涉及的半导体装置的俯视图。

[0012] 图3是图2的区域A的放大图。

[0013] 图4是实施方式涉及的半导体装置的第3边周边的放大图。

具体实施方式

[0014] <实施方式>

[0015] 以下,针对实施方式涉及的半导体装置进行说明。

[0016] <半导体装置的结构>

[0017] 由以下的实施方式示出的半导体装置是在引线框架之上具有功率芯片(例如,开关元件)、二极管元件以及集成电路(IC),通过传递模塑进行了封装的用于大功率的半导体装置。模塑树脂在俯视观察时为矩形状,在4边中相对的2边配置有端子,在各边分别配置有控制端子和输出端子,并且在与上述2边不同的边配置有与控制端子以及输出端子相比更短的短端子。

[0018] 图1是示出实施方式涉及的半导体装置的内部构造的俯视图。

[0019] 在图1中,X方向、Y方向以及Z方向彼此正交。以下附图中示出的X方向、Y方向以及Z方向也彼此正交。在下文中,将包含X方向和与该X方向相反的方向即-X方向在内的方向也称为“X轴方向”。另外,在下文中,将包含Y方向和与该Y方向相反的方向即-Y方向在内的方向也称为“Y轴方向”。另外,在下文中,将包含Z方向和与该Z方向相反的方向即-Z方向在内的方向也称为“Z轴方向”。

[0020] 如图1所示,半导体装置具有6个功率芯片1、6个二极管2、3个自举二极管5、高压IC 3、低压IC 4、4个引线框架10、3个引线框架11、引线框架12、引线框架13、模塑树脂即封装件20、多个控制端子21、多个输出端子22、短端子即哑端子31和将各个元件之间连接的导线15。

[0021] 功率芯片1是IGBT(Insulated Gate Bipolar Transistor)等开关元件。在此,6个功率芯片1、6个二极管2和3个自举二极管5相当于多个半导体元件。此外,将功率芯片1也称为开关元件,将二极管2以及自举二极管5也称为二极管元件。

[0022] 另外,多个半导体元件的半导体材料不只可以是Si,也可以是例如SiC以及GaN等宽带隙半导体。

[0023] 如图1所示,封装件20将6个功率芯片1、6个二极管2、3个自举二极管5、高压IC 3、低压IC 4、4个引线框架10、3个引线框架11、引线框架12和引线框架13封装,在俯视观察时形成为矩形状。

[0024] 封装件20具有第1边(Y方向的边)、与第1边相对的第2边(-Y方向的边)、与第1边(Y方向的边)以及第2边(-Y方向的边)相邻的第3边(X方向的边)、与第3边(X方向的边)相对的第4边(-X方向的边)。从第1边(Y方向的边)凸出多个控制端子21。从第2边(-Y方向的边)凸出多个输出端子22。

[0025] 3个功率芯片1和3个二极管2搭载于在一端部设置有P输出端子的引线框架10之上。3个功率芯片1与3个二极管2、3个功率芯片1与高压IC 3、以及3个二极管2与U、V、W输出端子分别经由导线15连接。

[0026] 就剩余的3个功率芯片1和3个二极管2而言,分别将1个功率芯片1和1个二极管2搭载于在一端部设置有U输出端子、V输出端子以及W输出端子的引线框架10之上。3个功率芯片1与3个二极管2、3个功率芯片1与低压IC 4、以及3个二极管2与NU输出端子、NV输出端子以及NW输出端子分别经由导线15连接。

[0027] 3个自举二极管5分别搭载于在一端部设置有VB(U)控制端子、VB(V)控制端子以及

VB(W)控制端子的引线框架11之上。3个自举二极管5与引线框架12、引线框架11与高压IC 3分别经由导线连接。在此,引线框架11相当于第2引线框架。

[0028] 高压IC 3和低压IC 4搭载于引线框架13之上。高压IC 3与UP控制端子、VP控制端子以及WP控制端子经由导线15连接。另外,低压IC 4与UN控制端子、VN控制端子、WN控制端子、第1功能控制端子以及第2功能控制端子经由导线15连接。

[0029] 如上所述,3个自举二极管5分别搭载于在一端部设置了在封装件20的第1边(Y方向的边)配置的多个控制端子21之中的VB(U)控制端子、VB(V)控制端子以及VB(W)控制端子的引线框架11之上。对VB(U)控制端子、VB(V)控制端子以及VB(W)控制端子输入在控制端子之中最高的电压。在VB(U)控制端子、VB(V)控制端子以及VB(W)控制端子的旁边分别配置有VS(U)控制端子、VS(V)控制端子以及VS(W)控制端子。多个控制端子21包含高电位的控制端子23和被输入比高电位的控制端子23低的电压的低电位的控制端子。VB(U)控制端子、VB(V)控制端子、VB(W)控制端子、VS(U)控制端子、VS(V)控制端子以及VS(W)控制端子是高电位的控制端子23。

[0030] 高电位的控制端子23经由导线15而电连接到进行高电位侧的的控制的控制IC即高压IC 3。对VS控制端子施加高电位侧的基准电位,对VB控制端子施加驱动电源电位。实施方式涉及的半导体装置是进行U相、V相、W相的三相控制的半导体装置,VB控制端子以及VS控制端子各配置了3个。高电位的控制端子23是被施加高电压的端子,从确保绝缘距离的观点来看,期望在封装件20的第1边(Y方向的边)的一端侧集中配置6个。另外,在U相、V相、W相中电位差变大,由此在各相的边界处增大了端子间距离。

[0031] 与高电位的控制端子23相比在第1边(Y方向的边)的另一端侧,即,在封装件20的第1边(Y方向的边)的未配置高电位的控制端子23的那一侧,以与高电位的控制端子23相邻的方式配置有第1低电位的控制端子24。第1低电位的控制端子24是UP控制端子、VP控制端子、WP控制端子、VCC控制端子以及GND控制端子,是被输入比高电位的控制端子23低的电压的端子。

[0032] UP控制端子、VP控制端子以及WP控制端子经由导线15与高压IC 3连接。VCC控制端子设置于引线框架12的一端部,在引线框架12的另一端部设置有哑端子31。GND控制端子设置于搭载有高压IC 3以及低压IC 4的引线框架13的一端部。

[0033] 与第1低电位的控制端子24相比在更靠第1边(Y方向的边)的另一端侧,配置有第2低电位的控制端子25。第2低电位的控制端子25经由导线15与低压IC 4电连接。另外,虽然未图示,但也可以设置既未连接到高压IC 3又未连接到低压IC 4的控制端子作为第2低电位的控制端子25。在这种情况下,只要在第2低电位的控制端子25的配置位置处配置既未连接到高压IC 3又未连接到低压IC4的控制端子即可。

[0034] 第1低电位的控制端子24以及第2低电位的控制端子25在以下2点上不同于高电位的控制端子23。首先,第1低电位的控制端子24以及第2低电位的控制端子25以比高电位的控制端子23的各相的边界处的端子间距离更窄的间隔配置。其次,向第1低电位的控制端子24以及第2低电位的控制端子25施加的电压比高电位的控制端子23低。

[0035] 设置有第1低电位的控制端子24即VCC控制端子的引线框架12在封装件20的内部延伸到第1边(Y方向的边)的一端侧,即高电位的控制端子23侧。这样,通过使设置有VCC控制端子的引线框架12延伸到高电位的控制端子23侧,能够将VCC控制端子与对应于U相、V

相、W相各相的3个自举二极管5经由导线15连接。

[0036] 通过将VCC控制端子一体的引线框架12和3个自举二极管5经由导线15连接,能够使导线15最短化。另外,能够由短的导线15将与VCC控制端子一体的引线框架12和高压IC 3连接,因此能够简化封装件20的内部配线。另外,通过在与高压IC 3电连接的第1低电位的控制端子24之中将VCC控制端子配置到封装件20的第1边(Y方向的边)的另一端侧,尤其是能够简化封装件20的内部配线。

[0037] 在设置了VCC控制端子的引线框架12的另一端部设置有哑端子31。哑端子31从封装件20的第3边(X方向的边)凸出。从第3边(X方向的边)算起的哑端子31的凸出量小于从第1边(Y方向的边)算起的VCC控制端子的凸出量。在此,引线框架12相当于第1引线框架。

[0038] 在将3个自举二极管5和与VCC控制端子一体的引线框架12连接的情况下,VCC控制端子需要配置于高电位的控制端子23附近。然而,高电位的控制端子23需要确保与另一端子的绝缘距离,因此不期望将VCC控制端子配置在高电位的控制端子23之中。

[0039] 另一方面,在VCC控制端子远离了高电位的控制端子23的情况下,封装件20的内部配线变长。另外,为了缩短封装件20的内部配线,仅通过使设置有VCC控制端子的引线框架12延伸到高电位的控制端子23侧,存在VCC控制端子的刚性降低、VCC控制端子发生错位的担忧。因此,通过使设置有VCC控制端子的引线框架12的另一端部从第3边(X方向的边)凸出而作为哑端子31,能够容易地进行VCC控制端子的定位以及与高电位的控制端子23之间的绝缘距离的确保。

[0040] 在图1中,仅将VCC控制端子设为哑端子,但如图2所示,也可以使为了搭载高压IC 3以及低压IC 4而延伸至高电位的控制端子23侧即第1边(Y方向)的一端侧的设置GND控制端子的引线框架13也从封装件20的第3边(X方向)凸出而作为哑端子32。在这种情况下,也能够简化封装件20的内部配线,并且能够容易进行GND控制端子的定位。在此,引线框架13相当于第1引线框架。

[0041] 另外,在封装件20的内部配置有自举二极管5,因此不需要将自举二极管5外接到半导体装置,能够将具有半导体装置的系统小型化。

[0042] 接下来,使用图2~图4对哑端子31周边的结构进行说明。图2是实施方式涉及的半导体装置的俯视图。图3是图2的区域A的放大图。图4是实施方式涉及的半导体装置的第3边周边的放大图。此外,在图2中,示出了除了哑端子31以外还使设置有GND控制端子的引线框架13从封装件20的第3边(X方向的边)作为哑端子32而凸出的状态。

[0043] 如图2和图3所示,在封装件20的第3边(X方向的边)的第1边(Y方向的边)侧设置有向第4边(-X方向的边)侧凹入的凹部30。哑端子31、32从凹部30凸出。对于配置于凹部30的端子,不限制其根数以及种类,从凹部30算起的哑端子31、32的凸出量B小于或等于0.75mm。即使在用手抓住了封装件20的凹部30周边的情况下,也在手与哑端子31、32之间确保充分的距离。由此,在用手安装半导体装置时,手变得不易接触到哑端子31、32。

[0044] 另外,凹部30的宽度D小于或等于5mm,从封装件20的第3边(X方向的边)的端面到哑端子31、32的距离C大于或等于1mm。通过将凹部30设为这样的形状,能够在用手抓住了封装件20的凹部30周边的情况下进一步抑制手接触到哑端子31、32。

[0045] 另外,如图2和图4所示,凹部30设置于封装件20的与第2边(-Y方向的边)相比更靠近第1边(Y方向的边)的位置。在封装件20的凹部30周边能够用手抓的范围变大,有利于作

业效率的提升。

[0046] 另外,虽然未图示,但哑端子31与功率芯片1的除了栅极电极之外的电极电连接。因此,即使在向哑端子31施加了静电的情况下,静电也没有施加到静电耐量小的功率芯片1的栅极电极。

[0047] 另外,哑端子32设置于与GND控制端子一体的引线框架13,因此即使在向哑端子32施加了静电的情况下,静电也没有施加到功率芯片1、高压IC 3以及低压IC 4。

[0048] <效果>

[0049] 如上所述,实施方式涉及的半导体装置具有:多个半导体元件;封装件20,其在俯视观察时为矩形状,将多个半导体元件封装;多个控制端子21,其从封装件20的第1边(Y方向的边)凸出;多个输出端子22,其从封装件20的与第1边(Y方向的边)相对的第2边(-Y方向的边)凸出;以及凹部30,其设置于封装件20的与第1边(Y方向的边)以及第2边(-Y方向的边)相邻的第3边(X方向的边),多个控制端子21之中的一部分控制端子21设置于引线框架12、13的一端部,所述半导体装置还具有哑端子31、32,哑端子31、32设置于引线框架12、13的另一端部,从凹部30凸出,从凹部30算起的哑端子31、32的凸出量小于或等于0.75mm。

[0050] 因此,即使在用手抓住了封装件20的凹部30周边的情况下,也在手与哑端子31、32之间确保充分的距离。由此,能够在用手安装半导体装置时,抑制手接触到哑端子31、32,抑制向哑端子31、32施加静电。

[0051] 另外,凹部30的宽度小于或等于5mm,从封装件20的第3边(X方向的边)的端面到哑端子31、32的距离大于或等于1mm。因此,能够在用手抓住了封装件20的凹部30周边的情况下,进一步抑制手接触到哑端子31、32,进一步抑制向哑端子31、32施加静电。

[0052] 另外,半导体装置还具有对多个半导体元件进行控制的低压IC4以及高压IC 3,向高压IC 3输入比低压IC 4高的电压。因此,通过将低压IC 4以及高压IC 3搭载于封装件20的内部,能够将搭载半导体装置的基板的面积缩小。

[0053] 另外,多个控制端子21包含:高电位的控制端子23,其与高压IC 3电连接;第1低电位的控制端子24,其与高压IC 3电连接,并且被输入比高电位的控制端子23低的电压;以及第2低电位的控制端子25,其与低压IC 4电连接、或与高压IC 3以及低压IC 4中的任意者都不电连接,在封装件20的第1边(Y方向的边)处,依次配置有高电位的控制端子23、第1低电位的控制端子24和第2低电位的控制端子25。

[0054] 因此,能够容易地确保高电位的控制端子23与第1低电位的控制端子24以及第2低电位的控制端子25之间的绝缘距离,因此有助于半导体装置的小型化。

[0055] 另外,高电位的控制端子23设置于引线框架11的一端部,多个半导体元件包含搭载于引线框架11之上的自举二极管5,自举二极管5与哑端子31电连接。

[0056] 因此,通过将VCC控制端子一体的引线框架12和3个自举二极管5经由导线15连接,能够使导线15最短化。由此,能够简化封装件20的内部配线。

[0057] 另外,第1低电位的控制端子24中的GND控制端子设置于搭载有低压IC 4以及高压IC 3的引线框架13的一端部,哑端子32设置于引线框架13的另一端部。因此,即使在向哑端子32施加了静电的情况下,静电也没有施加到功率芯片1、高压IC 3以及低压IC 4。由此,能够进一步抑制由静电引起的半导体装置的故障风险。

[0058] 另外,多个半导体元件包含开关元件,哑端子31与开关元件的除了栅极电极之外

的电极电连接,因此即使在向哑端子31施加了静电的情况下,静电也没有施加到静电耐量小的功率芯片1的栅极电极。由此,能够将静电对策的对象局限于高压IC 3和低压IC 4,因此能够降低静电对策的成本。

[0059] 另外,凹部30设置于封装件20的与第2边(-Y方向的边)相比更靠近第1边(Y方向的边)的位置,因此在封装件20的凹部30周边能够用手抓的范围变大,所以有利于作业效率的提升。

[0060] 另外,多个半导体元件的半导体材料是宽带隙半导体。由宽带隙半导体形成的半导体元件的耐压性能高、允许电流密度也高,因此能够将半导体元件小型化。由此,能够使半导体装置小型化。另外,半导体装置的耐热性能也变高,因此能够将安装于半导体装置的散热器的散热鳍片小型化。并且,半导体元件的电力损耗变低,因此能够实现半导体元件的高效化,进而实现半导体装置的高效化。此外,虽然期望半导体元件之中的开关元件以及二极管元件两者都由宽带隙半导体形成,但也可以是任意一者的元件由宽带隙半导体形成。在该情况下,也能够得到上述效果。

[0061] <实施方式的变形例>

[0062] 接下来,对实施方式的变形例进行说明。

[0063] 虽然未图示,但是哑端子也可以设置于与控制电源端子即UP控制端子、VP控制端子或WP控制端子一体的引线框架11。即使在向哑端子施加了静电的情况下,也会由于通常来说功率芯片1的控制电源部的静电耐量大,因此能够进一步抑制由静电引起的半导体装置的故障风险。

[0064] 另外,虽然未图示,但是凹部30也可以被进行了树脂封装。由此,能够进一步抑制手接触到哑端子31、32,进一步抑制向哑端子31、32施加静电。

[0065] 另外,在实施方式中,示出了在引线框架之上搭载有半导体元件的结构,但是封装件20的内部构造能够任意变更。虽然未图示,但半导体元件也可以呈接合到绝缘基板的构造。在这种情况下,绝缘基板是具有在一个主面搭载有半导体元件的第1金属层以及与第1金属层的另一个主面接合的绝缘层的构造,输出端子22成为与第1金属层超声波接合或由焊料接合的构造。

[0066] 另外,在实施方式中,示出了将IGBT等功率芯片1和二极管2分别作为独立的部件而搭载的结构,但不限于该结构。虽然未图示,但是多个半导体元件也可以包含例如在一个半导体基板设置有IGBT区域和二极管区域的半导体元件,即反向导通IGBT(RC-IGBT: Reverse Conducting Insulated Gate Bipolar Transistor)。在这种情况下,与将功率芯片1和二极管2分别作为独立的部件而搭载的情况相比,能够使半导体元件小型化,因此能够使半导体装置小型化。

[0067] 另外,在实施方式中,示出了从封装件20凸出的端子部和搭载半导体元件的管芯键合部全部由引线框架构成的情况,但是管芯键合部也可以由绝缘基板构造构成。在图1中,能够将搭载功率芯片1和二极管2的引线框架10替换成绝缘基板。绝缘基板只要是在中央具有绝缘层、在绝缘层的两面具有金属层的结构即可。各金属层呈通过绝缘层进行绝缘的结构。在这种情况下,在一个金属层搭载半导体元件。只要在封装件20的内部将端子部与金属层通过焊料、超声波振动或导线15等进行电连接即可。无论在管芯键合部是引线框架的情况下还是在管芯键合部是绝缘基板的情况下,控制端子21以及哑端子31、32的配置关

系都是同样的。

[0068] 此外,能够将实施方式适当变形。

[0069] 标号的说明

[0070] 1功率芯片,2二极管,3高压IC,4低压IC,5自举二极管,11引线框架,12引线框架,13引线框架,20封装件,21控制端子,22输出端子,23高电位的控制端子,24第1低电位的控制端子,25第2低电位的控制端子,30凹部,31、32哑端子。

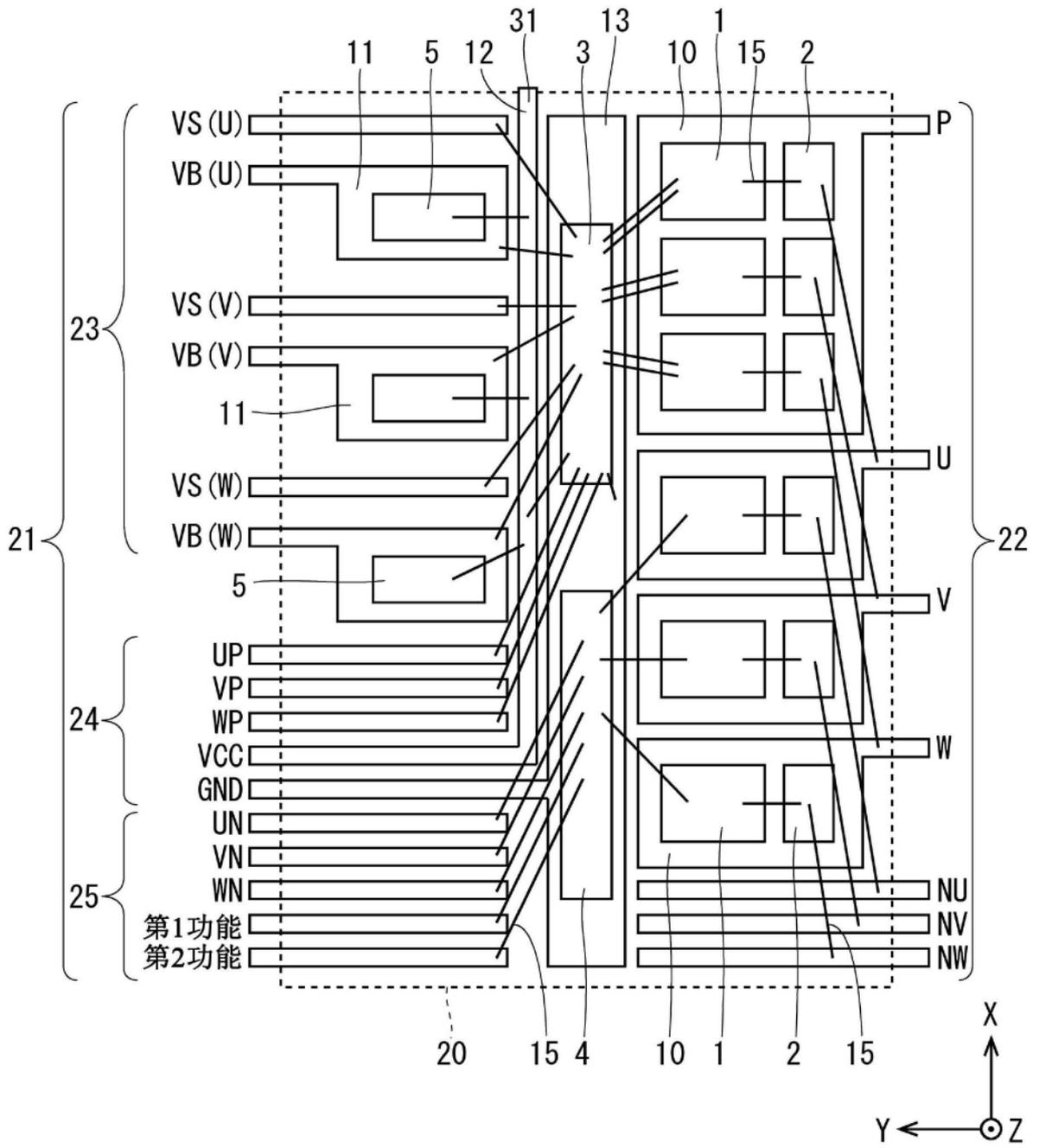


图1

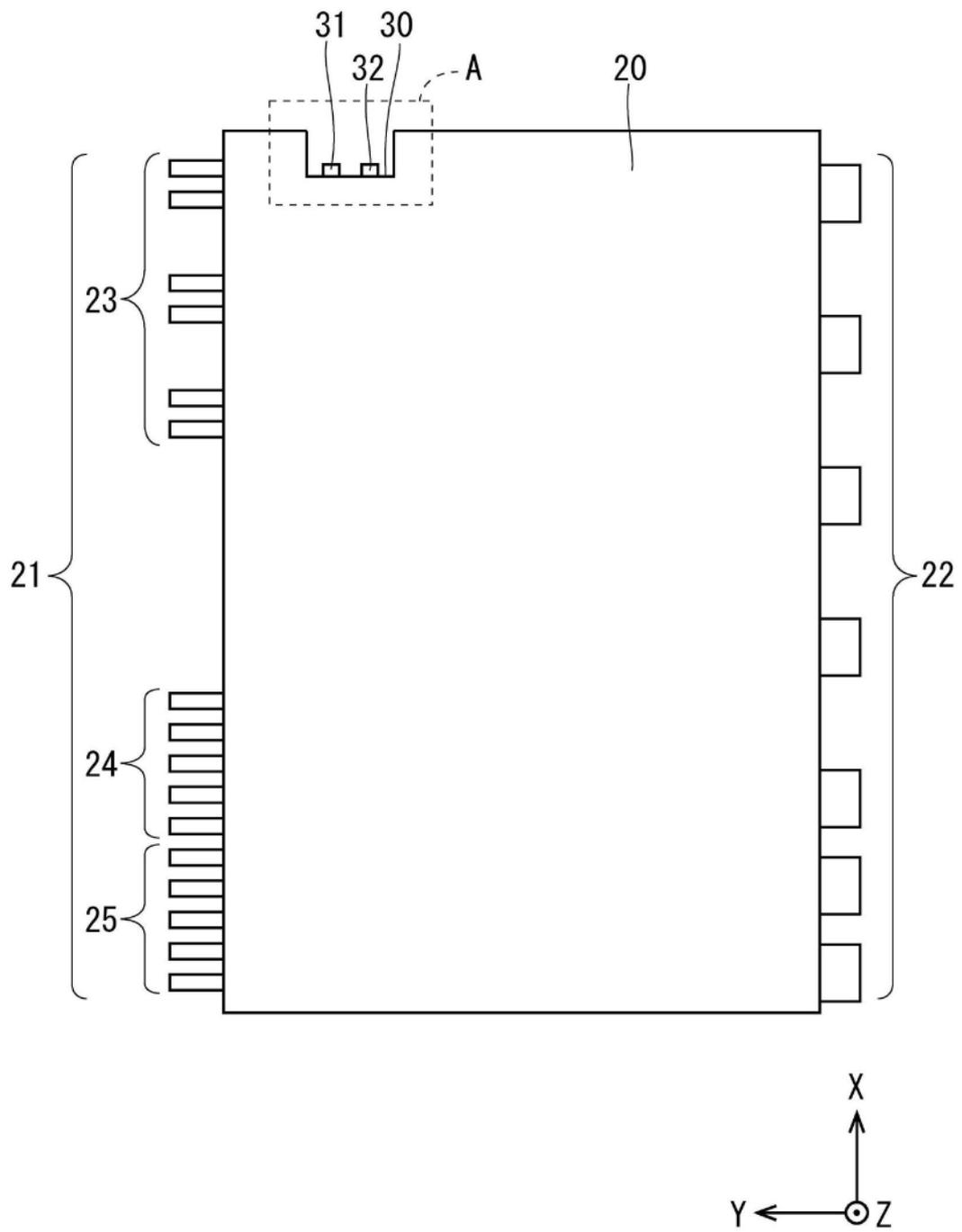


图2

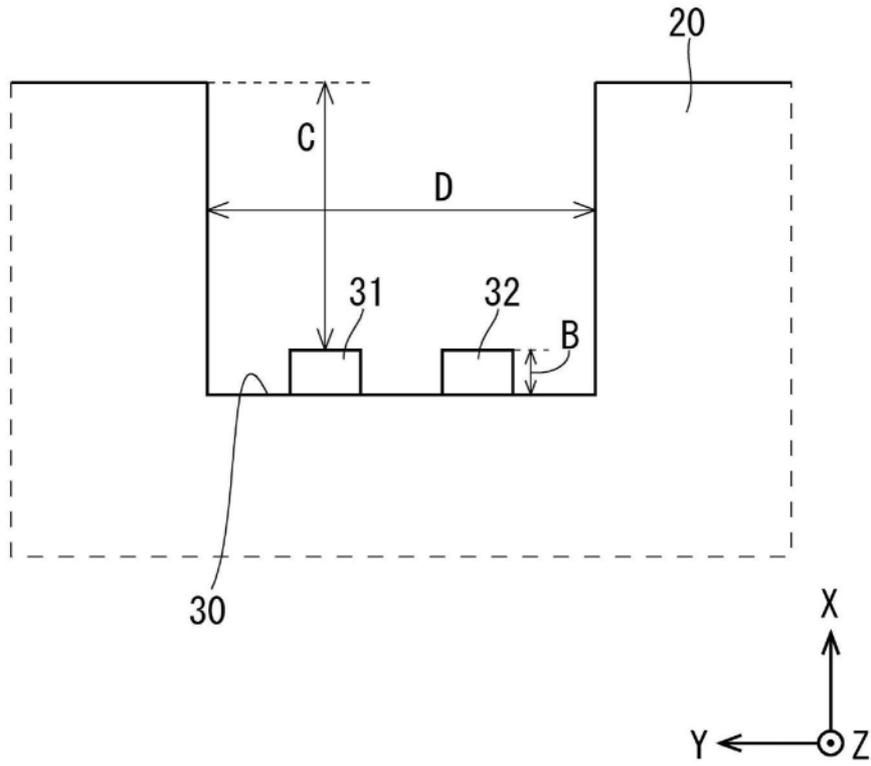


图3

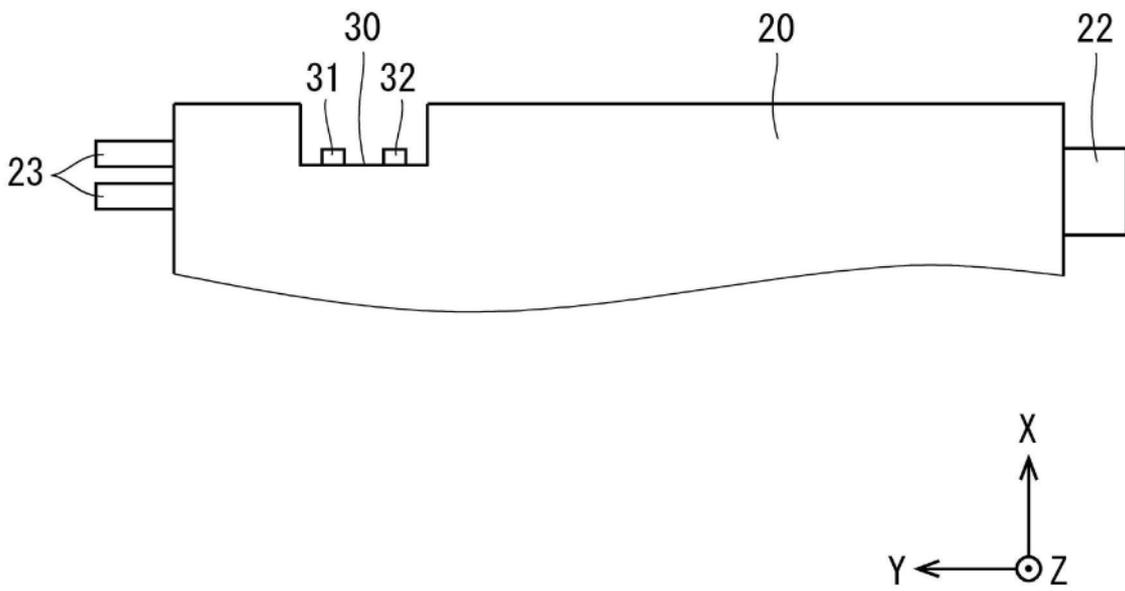


图4