



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년07월09일
(11) 등록번호 10-1163788
(24) 등록일자 2012년07월02일

- | | |
|--|--|
| <p>(51) 국제특허분류(Int. Cl.)
H01L 33/46 (2010.01)</p> <p>(21) 출원번호 10-2006-0020741</p> <p>(22) 출원일자 2006년03월05일
심사청구일자 2010년11월09일</p> <p>(65) 공개번호 10-2007-0091243</p> <p>(43) 공개일자 2007년09월10일</p> <p>(56) 선행기술조사문헌
KR1020020021247 A*
KR1020050038207 A*
KR1020050063925 A*
JP2004153277 A
*는 심사관에 의하여 인용된 문헌</p> | <p>(73) 특허권자
엘지이노텍 주식회사
서울특별시 중구 한강대로 416 (남대문로5가, 서울스퀘어)</p> <p>(72) 발명자
김태윤
광주광역시 광산구 비아로62번길 12, 중흥아파트 2단지 112-1302 (도천동)</p> <p>(74) 대리인
서교준</p> |
|--|--|

전체 청구항 수 : 총 10 항

심사관 : 진수영

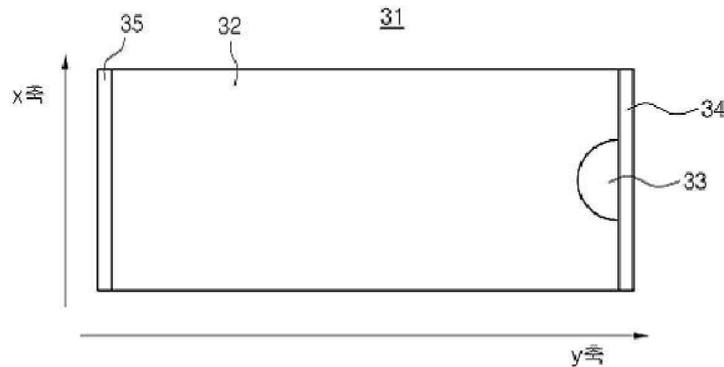
(54) 발명의 명칭 질화물 반도체 발광소자 및 그 제조방법

(57) 요약

본 발명에 따른 질화물 반도체 발광소자는, 기판의 상부에 복수개의 전극이 형성된 질화물 반도체 발광소자 칩 상에 질화물 반도체 발광소자 칩의 측면에 형성된 반사막을 포함한다.

또한 본 발명에 따른 질화물 반도체 발광소자 제조방법은, 기판 상에 n형 질화물층, 활성층 및 p형 질화물층을 성장시키는 단계 상에 성장된 n형 질화물층 및 p형 질화물층 상에 전극을 각각 형성하는 단계 상에 기판 및 각 층의 측면으로 반사막을 형성하는 단계를 포함한다.

대표도 - 도5



특허청구의 범위

청구항 1

기판의 상부에 복수개의 전극이 형성된 질화물 반도체 발광소자 칩

상기 질화물 반도체 발광소자 칩의 측면에 형성된 반사막

을 포함하고,

상기 반사막은 AlInGaN 및 GaN 기반의 화합물 반도체 막이 화학 기상 증착 방식에 의해 교대로 증착되는 질화물 반도체 발광소자.

청구항 2

제 1항에 있어서,

상기 질화물 반도체 발광소자 칩은,

상기 기판 상에 형성된 제 1도전형 반도체층

상기 제 1도전형 반도체층 상에 형성된 활성층

상기 활성층 상에 형성된 제 2도전형 반도체층

상기 제 2도전형 반도체층 상에 형성된 p형 전극 및

상기 제 1도전형 반도체층 상에 형성된 n형 전극

을 포함하는 질화물 반도체 발광 소자.

청구항 3

제 1항에 있어서,

상기 기판에는 스트라이프 형태의 요철 패턴이 형성되는 질화물 반도체 발광소자.

청구항 4

제 1항에 있어서,

상기 반사막은 발광 다이오드 칩의 모든 외측면에 형성되는 질화물 반도체 발광소자.

청구항 5

제 1항에 있어서,

상기 반사막이 형성되는 측면은 상기 기판의 스트라이프 방향에 수직인 방향의 앞/뒤 측면인 것을 특징으로 하는 질화물 반도체 발광 소자.

청구항 6

삭제

청구항 7

삭제

청구항 8

제 2항에 있어서,

상기 제 2도전형 반도체층 상에 형성된 제 3도전형 반도체층을 더 포함하는 질화물 반도체 발광 소자.

청구항 9

제 1항에 있어서,

상기 기판 및 칩 측면은 소정 각도 경사진 것을 특징으로 하는 질화물 반도체 발광소자.

청구항 10

기판 상에 n형 질화물층, 활성층 및 p형 질화물층을 성장시키는 단계
 상기 성장된 n형 질화물층 및 p형 질화물층 상에 전극을 각각 형성하는 단계
 상기 기판 및 각 층의 측면으로 반사막을 형성하는 단계
 를 포함하고,
 상기 반사막은 AlInGaN 및 GaN 기반의 화합물 반도체 막이 화학 기상 증착 방식에 의해 교대로 증착되는 질화물 반도체 발광소자 제조방법.

청구항 11

제 10항에 있어서,
 상기 반사막 형성 단계는 상기 기판을 LED 칩 바 단위로 분리하는 단계를 더 포함하는 질화물 반도체 발광소자 제조방법.

청구항 12

삭제

청구항 13

삭제

청구항 14

제 10항에 있어서,
 상기 기판 상에 스트라이프 형태의 요철 패턴이 형성되는 단계를 더 포함하는 질화물 반도체 발광소자 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0016] 본 발명은 질화물 반도체 발광소자 및 그 제조방법에 관한 것이다.

[0017] 종래의 질화물 반도체에는 예를 들어 GaN계 질화물 반도체를 들 수 있고, 이 GaN계 질화물 반도체는 그 응용 분야에 있어서 청색/녹색 LED(Light Emitting Diode)의 광소자, MOSFET과 HEMT(Hetero junction Field-Effect Transistors) 등의 고속 스위칭과 고출력 소자 등에 응용되고 있다. 특히, 청색/녹색 LED 소자는 이미 양산화가 진행된 상태이며 전 세계적인 매출은 지수 함수적으로 증가하고 있다.

[0018] 특히, GaN계 질화물 반도체의 적용 분야중 발광다이오드 및 반도체 레이저 다이오드 등의 발광 소자의 분야에서 마그네슘, 아연 등의 2족 원소가 GaN계 질화물 반도체의 Ga 위치에 도핑된 결정층을 가진 반도체 발광소자는 청색 발광하는 소자로서 주목받고 있다.

[0019] 이와 같은 GaN계 질화물 반도체는 도 1에 도시된 바와 같이 다중 양자웰구조를 가진 발광소자를 예로 들 수 있고, 이 발광소자는 주로 사파이어 또는 SiC로 이루어진 기판(1) 상에서 성장된다. 그리고, 저온의 성장 온도에서 사파이어 또는 SiC의 기판(1) 상에 예를 들어, AlGaIn층의 다결정 박막을 버퍼층(2)으로 성장시킨 후, 고온에서 상기 버퍼층(2) 상에 GaN 하지층(3)이 순차 적층되어 있다. GaN 하지층(3) 상에는 발광을 위한 활성층(4)이 배치되어 있고, 활성층(4) 상에는 열 어닐링 처리에 의해 p형으로 변환되는 각각의 마그네슘이 도핑

된 AlGaIn 전자 배리어층(5), 마그네슘이 도핑된 InGaIn 층(6), 및 마그네슘이 도핑된 GaIn 층(7)이 순차 적층되어 있다.

[0020] 또한, 마그네슘이 도핑된 GaIn 층(7) 및 GaIn 하지층(3) 상에는 절연막이 형성되고 각각 대응하는 p형 전극(9)과 n형 전극(10)이 형성되어 발광소자를 형성한다.

[0021] 이런 구조의 발광소자에서 발광하는 광의 경로는 도 2에 도시된 바와 같이 활성층(4)에서 발생된 광은 ① ② 및 ③등의 광 경로를 이루게 되는데, 여기서 ③의 광 경로는 광이 광학적으로 굴절률이 큰 물질에서 굴절률이 작은 물질로 입사할 때, 입사각이 어느 특정 각도(임계각) 이상이면 그 경계면에서 빛이 전부 반사되어 버리는 전반사 원리에 의해 일어나는 현상이다.

[0022] 따라서, 활성층(4)에서 발생된 광 중에서 ③의 광 경로를 그리는 광은 하측 또는 측면으로 전달되면서 흡수되어 활성층(4)으로 이루어진 발광소자의 발광효율이 상당히 감소하게 된다.

발명이 이루고자 하는 기술적 과제

[0023] 본 발명은 발광 효율을 향상시킬 수 있는 질화물 반도체 발광소자 및 그 제조방법을 제공함에 있다.

[0024] 본 발명은 LED 칩의 측면에 반사막을 형성하여 발광 효율을 향상시켜 줄 수 있도록 한 질화물 반도체 발광소자 및 그 제조방법을 제공함에 있다.

[0025] 본 발명은 기판 상에 형성된 스트라이프 패턴 및 LED 칩의 양 측면에 형성된 반사막에 의해 발광 효율을 향상시켜 줄 수 있도록 한 질화물 반도체 발광소자 및 그 제조방법을 제공함에 있다.

[0026] 본 발명은 LED 칩의 모든 외측면에 반사막을 형성하여 발광 효율을 향상시켜 줄 수 있도록 한 질화물 반도체 발광소자 및 그 제조방법을 제공함에 있다.

발명의 구성 및 작용

[0027] 본 발명에 따른 질화물 반도체 발광소자는, 기판의 상부에 복수개의 전극이 형성된 질화물 반도체 발광소자 칩 상에 질화물 반도체 발광소자 칩의 측면에 형성된 반사막을 포함한다.

[0028] 또한 본 발명에 따른 질화물 반도체 발광소자 제조방법은, 기판 상에 n형 질화물층, 활성층 및 p형 질화물층을 성장시키는 단계 상에 성장된 n형 질화물층 및 p형 질화물층 상에 전극을 각각 형성하는 단계 상에 기판 및 각 층의 측면으로 반사막을 형성하는 단계를 포함한다.

[0029] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명한다. 본 발명에 따른 질화물 반도체 발광소자는 다중양자웰구조(MQW)를 가진 npn형 발광소자에 적용하여 설명한다.

[0030] 도 3a 내지 도 3f는 본 발명의 실시예에 따른 질화물 반도체 발광소자를 제조하는 과정을 설명하기 위한 도면이다.

[0031] 먼저, 도 3a는 기판의 단면도이다. 기판(21)은 Si, 사파이어 기판, 또는 SiC 등으로 이루어지며, 스트라이프(stripe) 형태의 요철 패턴(21-1)이 x축 방향을 따라 형성된다. 상기 스트라이프 형태의 요철 패턴(21-1)은 포토리소그래피(photo-lithography)와 에칭 방법을 이용하여 형성될 수 있다. 여기서, 요철 패턴(21-1)의 요 또는 철의 폭은 예를 들어 5 μ m이고 요철 패턴(21-1)의 높이 또는 깊이는 1 ~ 2 μ m로 형성될 수 있다.

[0032] 상기 기판(21) 상에는 도 3b와 같이 버퍼층(22)이 형성된다. 상기 버퍼층(22)은 바람직하게, 기판(21)상에 MOCVD 리액터(도시되지 않음)에 장착하고 수백 $^{\circ}$ C 성장온도에서 GaIn 층으로 성장된다.

[0033] 이어서, 상기 버퍼층(22) 상에 도 3c와 같이 제 1도전형 반도체층(23)이 형성된다. 상기 제 1도전형 반도체층(23)은 바람직하게, 상기 버퍼층(22) 상에서 NH₃, 트리메탈갈륨(TMGa), 및 Si와 같은 n형 도펀트를 포함한 실란가스를 공급하여 GaIn과 같은 n형 질화물층으로 성장된다.

[0034] 그리고, 기판(21)상에 버퍼층(22) 및 제 1도전형 반도체층(23)이 형성되면, 도 3d와 같이 제 1도전형 반도체층(23) 상에 활성층(24)이 형성된다. 상기 활성층(24)은 바람직하게, 780 $^{\circ}$ C 성장 온도에서 질소를 캐리어 가스로 사용하여 NH₃, TMGa, 및 트리메틸인듐(TMIn)을 공급하여, InGaIn 등으로 이루어진 층을 성장된다. 이때,

활성층(24)의 조성은 각 원소성분의 몰 비율에 차이를 두고 성장시킨 적층 구조, 예를 들어 InGaN의 In함량의 차이를 두고 형성된 적층 구조일 수 있다.

- [0035] 상기 활성층(24)이 형성되면, 도 3e에 도시된 바와 같이 상기 활성층(24) 상에 제 2도전형 반도체층(25)이 형성된다. 제 2도전형 반도체층(25)은 바람직하게, 수소를 캐리어 가스로 하여 1000℃ 분위기 온도를 높여 TMGa, 트리메틸알루미늄(TMA1), 비세틸 사이클로 펜타디에닐 마그네슘(EtCp2Mg){Mg(C₂H₅C₅H₄)₂}, 및 NH₃을 공급하여 AlGaN과 같은 p형 질화물층으로 성장될 수 있다.
- [0036] 그리고, 활성층(24) 상에 제 2도전형 반도체층(25)이 형성되면 도 3f와 같이 제 2도전형 반도체층(25) 상에 제 3도전형 반도체층(26)이 형성된다. 상기 제 3도전형 반도체층(26)은 바람직하게, 500 ~ 900℃ 온도에서 열 어닐링 처리를 하여 제 2도전형 반도체층(25)의 정공 농도가 최대가 되도록 조정하고, n형 도펀트를 포함한 실란가스를 공급하여 제2도전형 반도체층(25) 상에 얇은 n형 GaN층으로 성장된다.
- [0037] 이러한 발광소자는 도 3a-도 3f와 같이 기판 상에 적층되는 반도체 층에 따라 npn 접합 구조로 제조되거나 제 3도전형 반도체층이 없는 pn 접합 구조로 제조할 수도 있다.
- [0038] 그리고, 제 1도전형 반도체층(23) 및 제 3도전형 반도체층(26) 상에는 전극이 각각 형성된다. 즉, 제3 도전형 반도체층(26)이 형성되면 n형 전극을 구현하기 위해서 습식 에칭 예를 들어, 이방성 습식에칭을 실행하여 제 1도전형 반도체층(23)의 일부를 부분 노출시킨다. 상기 부분 노출된 제 1도전형 반도체층(23)상에는 바람직하게, 티탄(Ti)으로 이루어진 n형 전극이 형성된다. 그리고, 제 3도전형 반도체층(26) 상에는 p형 전극을 형성한다. 여기서, p형 전극은 ITO, ZnO, RuOx, TiOx, IrOx 중 하나로 이루어진 투명 전극이 될 수 있다.
- [0039] 도 4는 본 발명 제1 실시 예에 따른 LED 칩 바를 나타낸 사시도이다. 도 4에 도시된 바와 같이, n형 전극(33)은 도 3f와 같은 제 1도전형 반도체층 상에 형성되고, p형 전극(32)은 제 3도전형 반도체층 상에 형성된다. 이와 같이 기판의 상부에 p형 및 n형 전극(32,33)이 형성되면 상기 기판을 LED 칩 바(30)의 크기 단위로 분리하게 된다. 이러한 LED 칩 바(30)는 Scribing 및 Breaking 공정 등을 통해 분리되며, 상기 분리된 상기 LED 칩 바(30)에는 x축 방향으로 다수개의 LED 칩이 배열되어 있다.
- [0040] 그리고, 상기 분리된 LED 칩 바(30)에는 x축 방향의 양 측면으로 반사막(34,35)이 형성된다. 이러한 반사막(34,35)은 활성층에서 발생한 광의 경로 중에서 양 측면으로 진행하는 광을 반사시켜 준다.
- [0041] 여기서, 상기 반사막(34,35)은 반사 효율이 높은 재질 예컨대, Al_xIn_yGaN/GaN (0<x<1, 0<y<1) 기반의 화합물 반도체 막이고, 발광소자의 양 측면에서 화학기상증착(CVD) 방식 등을 이용하여Al InGaN층 및 GaN층을 교대로 여러 번 증착할 수도 있다.
- [0042] 그리고, 반사막(34,35)을 화합물 반도체 막으로 형성할 경우, 반사막(34,35)의 두께(약 50Å 이하) 및 증착되는 주기를 조절함으로써 원하는 반사율(reflective Index)을 얻을 수 있다. 또한, GaN 기반의 화합물 반도체로 이루어진 반사막(34,35)을 증착할 때, 유입되는 캐리어 가스(N₂ 또는 H₂) 또는 NH₃의 흐름을 변화시키거나, 반사막(34,35)의 성장속도를 조절함으로써 막 표면의 거칠기를 조절할 수도 있다.
- [0043] 여기서, 반사막(34,35)은 하측의 기판부터 상측의 제3도전형 반도체층까지 x축 측면에 형성된다. 즉, 도 3a에 도시된 기판의 요철 패턴에 수직된 외측면에 형성된다.
- [0044] 그리고, LED 칩 바(30)로부터 발광소자의 전체 두께를 얇게 하기 위하여 기판의 하부를 래핑(lapping) 및 폴리싱(polishing)하고, 소잉(Sawing) 공정을 통해 LED 칩(31)으로 각각 분리한다. 이는 도 5와 같다.
- [0045] 도 5는 본 발명 제1 실시 예에 따른 LED 칩의 평면도이다. 그리고 도 6은 도 5의 측 단면도를 개략적으로 나타낸 것이다.
- [0046] 도 5 및 도 6에 도시된 바와 같이, LED 칩(31)에는 x축 방향의 측면에 반사막(34,35)이 형성되며, 제 3도전형 반도체층(26) 상에 p형 전극(32)이 형성되고, 제 1도전형 반도체층(23) 상에 n형 전극(33)이 형성된 구조이다. 이러한 LED 칩(31)은 기판의 스트라이프 형태의 요철 패턴과 양 측면의 반사막(34,35)에 의해 활성층(24)에서 발생한 광이 하부와 양 측면에서 반사됨으로써, 외부로 발광된다. 이는 종래의 질화물 반도체 발광소자에서 문제가 되었던 기판과 p형 전극 사이에서 웨이브 가이드(wave guaided)된 빛의 흡수에 의한 발광 효율의 저하를 해소할 수 있다.
- [0047] 도 7은 본 발명 제2 실시 예에 따른 LED 칩의 평면도이다.
- [0048] 도 7에 도시된 바와 같이, LED 칩(31)은 도 4와 같은 LED 칩 바에서 LED 칩 단위로 분리되며, 상기 각 LED 칩

(31)에는 p형 전극(32) 및 n형 전극(33), 앞/뒤 측면으로 제 1반사막(34,35)이 형성되어 있다.

[0049] 상기 LED 칩(31)에는 상기 제 1반사막(34,35)이 형성되지 않은 측면(좌/우 측면)에 제 2반사막(36,37)을 형성하게 된다. 이에 따라 LED 칩(31)에는 x축 방향의 앞/뒤 측면에 제 1반사막(34,35) 및 y축 방향의 좌/우 측면에 제 2반사막(36,37)이 형성된다.

[0050] 여기서, 제 2반사막(36,37)을 형성하는 방법은 상기의 제 1 실시 예의 반사막과 거의 동일한 방법으로 형성될 수도 있다. 즉, 상기 제 2반사막(36,37)은 LED 칩의 좌/우 측면에 대해 화학 기상 증착(CVD) 방식 등을 이용하여 AlInGaN층 및 GaN층을 교대로 여러 번 증착함으로써, 반사 효율이 높은 Al_xIn_yGaN/GaN ($0 < x < 1, 0 < y < 1$) 기반의 화합물 반도체 막이 형성된다. 그리고, 제 2반사막(36,37)을 화합물 반도체 막으로 형성할 경우, 제 2반사막(36,37)의 두께(약 50Å 이하) 및 증착되는 주기를 조절함으로써 원하는 반사율(reflective Index)을 얻을 수 있다. 또한, GaN 기반의 화합물 반도체로 이루어진 제 2반사막(36,37)을 증착할 때, 유입되는 캐리어 가스(N_2 또는 H_2) 또는 NH_3 의 흐름을 변화시키거나, 제 2반사막(36,37)의 성장속도를 조절함으로써 막 표면의 거칠기를 조절할 수도 있다.

[0051] 또한 본 발명은 LED 칩의 둘레면에 반사막이 모두 형성됨으로써, 스트라이프 형태의 요철 패턴이 형성되지 않은 기판을 사용할 수도 있다. 또한 제 2반사막(36,37)을 형성할 때 LED 칩 바의 상태에서 형성되던 제 1반사막(34,35)도 함께 형성할 수도 있다.

[0052] 도 8은 본 발명의 제 3 실시 예에 따른 질화물 반도체 발광소자의 측 단면도이다.

[0053] 도 8을 참조하면, 질화물 반도체 발광소자는 스트라이프 형태의 요철 패턴을 갖는 기판(41), 버퍼층(42), 제 1도전형 반도체층(43), 활성층(44), 제 2도전형 반도체층(45), 얇은 제 3도전형 반도체층(46)이 형성한다. 이러한 질화물 반도체 발광소자의 제조공정은 도 3a 내지 도 3f를 참조하여 설명한 상기의 질화물 반도체 발광소자의 제조공정과 유사하다.

[0054] 그리고, 질화물 반도체 발광소자는 기판(41)의 요철 패턴 방향에 수직하게 대향되는 양 측면(좌/우 측면)이 소정 각도로 식각된 구조이다. 좌/우 측면이 소정 각도를 가지고 식각됨으로써, 하부 기판부터 상부 층으로 갈수록 단계적으로 넓어지는 경사 구조로 형성된다. 기판(31)의 y축 방향인 좌/우 측면에 경사면을 형성하기 위한 방법에는 에컨대, 습식에칭인 이방성 습식에칭(anisotropy wet-etching)을 들 수 있고, 이렇게 기판(41)에 대해 소정 각도 에컨대, 10도 내지 80도의 각도 범위에서 바람직하게는 30도의 경사면을 가지도록 형성할 수 있다.

[0055] 또한 도 8과 같은 질화물 반도체 발광소자는 상기의 도 4 및 도 5와 같이 앞/뒤 측면에만 반사막(34,35)이 형성될 수 있다. 또한 본 발명은 상기 반사막(34,35)이 형성되는 면을 상기에서 설명한 경사진 구조로 형성할 수도 있다.

[0056] 본 발명에서는 npn 구조의 반도체 발광소자를 예를 들어 설명하였으나, np 구조의 반도체 발광소자에도 적용 가능하다.

[0057] 본 발명의 기술사상은 상기 바람직한 실시 예에 따라 구체적으로 기술되었으나, 전술한 실시 예들은 그 설명을 위한 것이며, 그 제한을 위한 것이 아님을 주의하여야 한다.

[0058] 또한, 본 발명의 기술분야의 통상의 전문가라면 본 발명의 기술사상의 범위내에서 다양한 실시가 가능함을 이해할 수 있을 것이다.

발명의 효과

[0059] 상기한 바와 같이 본 발명은 질화물 반도체에서의 발광 효율을 개선한 질화물 반도체 발광소자를 제공할 수 있다.

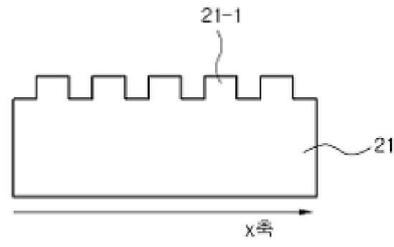
[0060] 또한, 본 발명은 투명 전극을 구비한 npn 구조 또는 np 구조의 반도체 발광소자에 적용되어 발광 효율을 향상시킬 수 있다.

도면의 간단한 설명

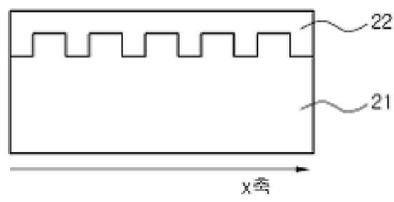
[0001] 도 1은 종래 질화물 반도체 발광소자의 측 단면도.

[0002] 도 2는 종래 질화물 반도체 발광소자의 광 경로를 나타낸 도면.

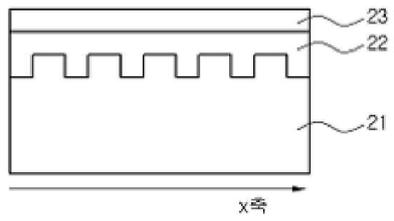
도면3a



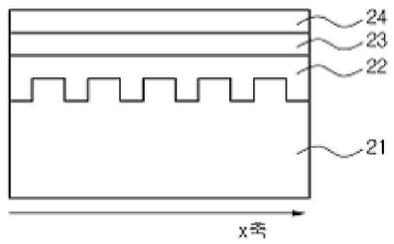
도면3b



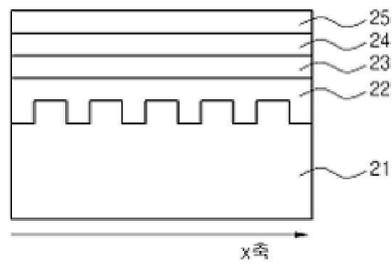
도면3c



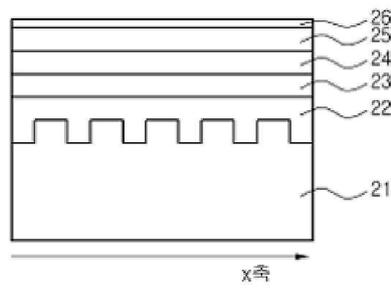
도면3d



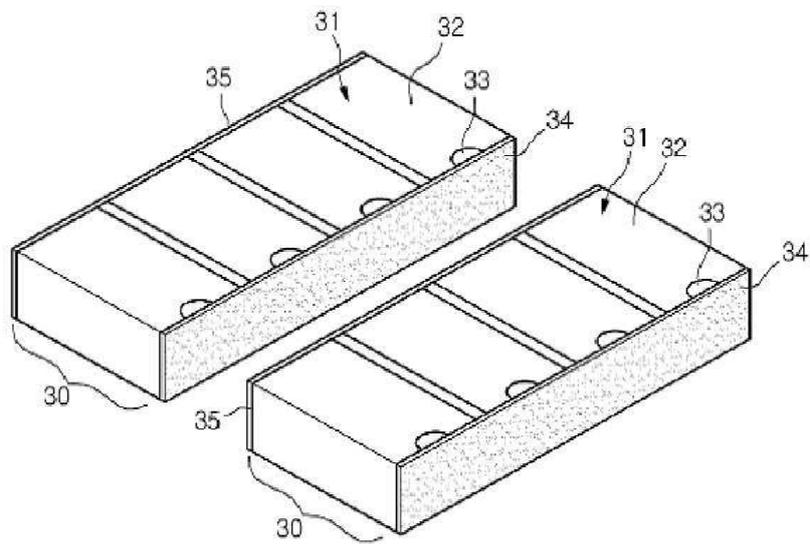
도면3e



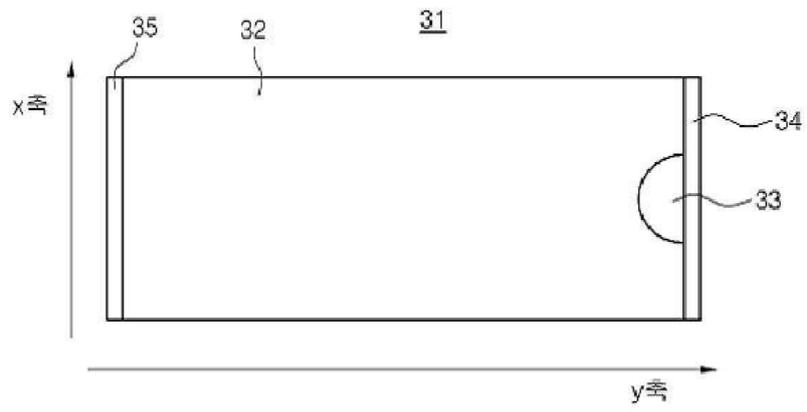
도면3f



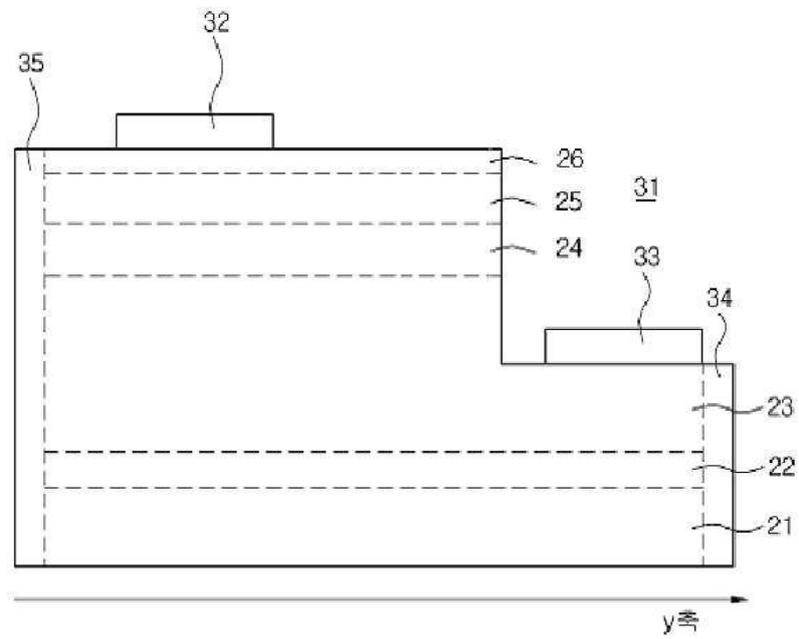
도면4



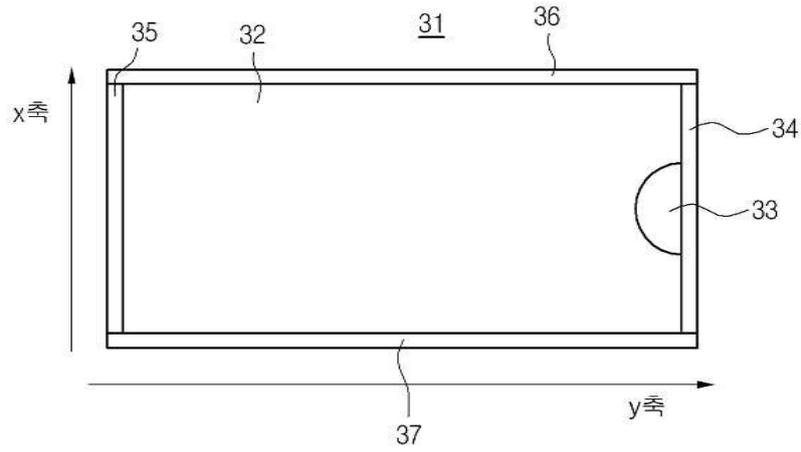
도면5



도면6



도면7



도면8

