



(12) 发明专利申请

(10) 申请公布号 CN 114299863 A

(43) 申请公布日 2022. 04. 08

(21) 申请号 202111669545.8

(22) 申请日 2021.12.31

(71) 申请人 湖北长江新型显示产业创新中心有限公司

地址 430205 湖北省武汉市东湖新技术开发区流芳园横路8号4栋M1TFT工厂办公区4楼

(72) 发明人 翟应腾

(74) 专利代理机构 北京允天律师事务所 11697
代理人 张忠魁

(51) Int. Cl.

G09G 3/32 (2016.01)

G09G 3/3225 (2016.01)

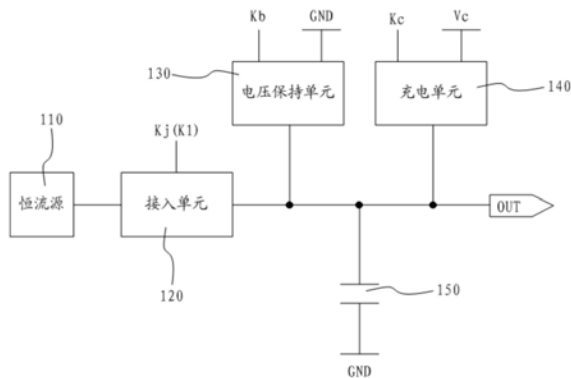
权利要求书3页 说明书13页 附图16页

(54) 发明名称

一种信号产生电路、扫描电路、显示面板及显示装置

(57) 摘要

本发明提供了一种信号产生电路、扫描电路、显示面板及显示装置,电压保持单元能够对充放电容进行复位及稳压处理,提高了信号产生电路的稳定性。以及,本发明提供的显示面板中,所有信号产生电路中至少一个信号产生电路生成的脉宽控制电压的初始时刻,与其余信号产生电路生成的脉宽控制电压的初始时刻不同,使得显示面板的所有像素驱动电路非同初始对发光元件进行点亮,避免了所有发光元件同初始时刻点亮时对像素驱动电路所连接的信号线造成压降过大的情况出现,进而提高了像素驱动电路的稳定性,提高了显示面板的显示效果。



1. 一种信号产生电路,其特征在于,包括:恒流源、接入单元、电压保持单元、充电单元和充放电容;

所述接入单元用于响应产生控制信号,而将所述恒流源与所述充放电容的第一极板连通,所述充放电容的第一极板与所述信号产生电路的输出端电连接,所述充放电容的第二极板与接地端电连接;

所述电压保持单元用于响应保持控制信号,而将接地端与所述充放电容的第一极板电连接;

所述充电单元用于响应充电控制信号,而将充电电压传输至所述充放电容的第一极板。

2. 根据权利要求1所述的信号产生电路,其特征在于,所述接入单元包括接入晶体管,所述接入晶体管的第一端与所述恒流源电连接,所述接入晶体管的第二端与所述充放电容的第一极板电连接,所述接入晶体管的栅极接入所述产生控制信号;

所述电压保持单元包括至少一个保持晶体管,所述保持晶体管的第一端与接地端电连接,所述保持晶体管的第二端与所述充放电容的第一极板电连接,所述保持晶体管的栅极接入所述保持控制信号;

所述充电单元包括充电晶体管,所述充电晶体管的第一端接入所述充电电压,所述充电晶体管的第二端与所述充放电容的第一极板电连接,所述充电晶体管的栅极接入所述充电控制信号。

3. 根据权利要求1所述的信号产生电路,其特征在于,所述信号产生电路还包括:电连接于所述充放电容的第一极板与所述信号产生电路的输出端之间的稳压单元。

4. 根据权利要求3所述的信号产生电路,其特征在于,所述稳压单元包括运算放大器,所述运算放大器的同相端与所述充放电容的第一极板电连接,所述运算放大器的反相端和所述运算放大器的输出端均与所述信号产生电路的输出端电连接。

5. 一种扫描电路,其特征在于,所述扫描电路包括:第一信号产生电路至第N信号产生电路,任意一信号产生电路为权利要求1-4任意一项所述的信号产生电路,N为大于或等于2的整数;

其中,在所述第一信号产生电路至第N信号产生电路中,至少一个所述信号产生电路接入所述产生控制信号的有效电平的初始时刻,与其余所述信号产生电路接入所述产生控制信号的有效电平的初始时刻不同。

6. 一种显示面板,其特征在于,包括:

多个像素驱动电路组,所述像素驱动电路组包括信号产生电路和像素驱动电路;

所述像素电路驱动电路包括脉宽调制单元、第一发光控制单元和驱动晶体管;所述脉宽调制单元用于参考脉宽控制电压而输出脉宽设定信号;所述第一发光控制单元用于响应第一发光控制信号,而将所述脉宽设定信号传输至所述驱动晶体管的栅极;

所述信号产生电路用于响应所述第一发光控制信号,而生成所述脉宽控制电压;其中,所有所述信号产生电路中至少一个所述信号产生电路生成的脉宽控制电压的初始时刻,与其余所述信号产生电路生成的脉宽控制电压的初始时刻不同。

7. 根据权利要求6所述的显示面板,其特征在于,所述信号产生电路包括:恒流源、接入单元、电压保持单元、充电单元和充放电容;

所述接入单元用于响应所述第一发光控制信号,而将所述恒流源与所述充放电电容的第一极板连通,所述充放电电容的第一极板与所述信号产生电路的输出端电连接,所述充放电电容的第二极板与接地端电连接;

所述电压保持单元用于响应保持控制信号,而将接地端与所述充放电电容的第一极板电连接;

所述充电单元用于响应充电控制信号,而将充电电压传输至所述充放电电容的第一极板。

8. 根据权利要求7所述的显示面板,其特征在于,所述接入单元包括接入晶体管,所述接入晶体管的第一端与所述恒流源电连接,所述接入晶体管的第二端与所述充放电电容的第一极板电连接,所述接入晶体管的栅极接入所述第一发光控制信号;

所述电压保持单元包括至少一个保持晶体管,所述保持晶体管的第一端与接地端电连接,所述保持晶体管的第二端与所述充放电电容的第一极板电连接,所述保持晶体管的栅极接入所述保持控制信号;

所述充电单元包括充电晶体管,所述充电晶体管的第一端接入所述充电电压,所述充电晶体管的第二端与所述充放电电容的第一极板电连接,所述充电晶体管的栅极接入所述充电控制信号。

9. 根据权利要求7所述的显示面板,其特征在于,所述信号产生电路还包括:电连接于所述充放电电容的第一极板与所述信号产生电路的输出端之间的稳压单元。

10. 根据权利要求9所述的显示面板,其特征在于,所述稳压单元包括运算放大器,所述运算放大器的同相端与所述充放电电容的第一极板电连接,所述运算放大器的反相端和所述运算放大器的输出端均与所述信号产生电路的输出端电连接。

11. 根据权利要求6-10任意一项所述的显示面板,其特征在于,所述脉宽调制单元接入第一控制信号、第二控制信号和所述第一发光控制信号,所述脉宽调制单元用于响应所述第一控制信号而接入复位电压,响应所述第二控制信号而接入第一数据电压,及响应所述第一发光控制信号而接入关断电压;

其中,所述显示面板包括N行的所述像素驱动电路,第 $i+1$ 行的像素电路的第一控制信号与第 i 行的像素电路的第二控制信号为同一控制信号, N 为大于或等于2的整数, i 为小于 N 的正整数。

12. 根据权利要求11所述的显示面板,其特征在于,所述信号产生电路包括所述恒流源、所述接入单元、所述电压保持单元、所述充电单元和所述充放电电容,所述接入单元包括所述接入晶体管,所述电压保持单元包括至少一个所述保持晶体管,且所述充电单元包括所述充电晶体管;

所述像素驱动电路组包括 M 行的像素驱动电路,其中,所述电压保持单元包括第一保持晶体管至第 $M+1$ 保持晶体管,所述保持控制信号包括第一子保持控制信号至第 $M+1$ 子保持控制信号,第 j 保持晶体管的栅极接入第 j 子保持控制信号, M 为大于或等于1的整数, j 为小于或等于 $M+1$ 的正整数。

13. 根据权利要求12所述的显示面板,其特征在于,在 M 等于1时,或者,在 M 大于1且 M 行的像素驱动电路为相邻行时:

所述第 k 子保持控制信号与第 k 行的像素驱动电路的第一控制信号为同一信号,及第 $M+$

1子保持控制信号与第M行的像素驱动电路的第二控制信号为同一信号,k为小于或等于M的正整数;

以及,当前像素驱动电路组的充电控制信号,与下一像素驱动电路组且相邻的第一行的像素驱动电路的第二控制信号为同一信号。

14.根据权利要求12所述的显示面板,其特征在于,M大于1且M行的像素驱动电路中至少之一者与其余所述像素驱动电路位于不同行。

15.根据权利要求6所述的显示面板,其特征在于,所述像素驱动电路包括发光元件且还包括发光复位单元,所述发光复位单元用于响应所述第二控制信号,将所述复位电压传输至所述发光元件。

16.一种显示装置,其特征在于,所述显示装置包括权利要求6-15任意一项所述的显示面板。

一种信号产生电路、扫描电路、显示面板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,更为具体地说,涉及一种信号产生电路、扫描电路、显示面板及显示装置。

背景技术

[0002] 随着显示技术的不断提高,人们对于显示装置的要求也在不断提高,在各种显示技术中,自发光显示装置,因具有自发光、轻薄、功耗低、高对比度、高色域、可实现柔性显示等优点,已被广泛地应用于包括电脑、手机等电子产品在内的各种电子设备中。现有的自发光显示装置中的自发光元件一般为有机发光二极管(Organic Light Emitting Diode, OLED)、量子点发光二极管(Quantum Dot Light Emitting Diodes, QLED)、微发光二极管(Micro Light Emitting Diodes, Micro LED)等;在实际的显示中,像素驱动电路参考为斜坡电压的脉宽控制电压而输出驱动电流来驱动发光元件发光,使显示装置达到画面显示的目的。

发明内容

[0003] 有鉴于此,本发明提供了一种信号产生电路、扫描电路、显示面板及显示装置,提高了信号产生电路的稳定性,并且提高了显示面板的显示效果。

[0004] 为实现上述目的,本发明提供的技术方案如下:

[0005] 一种信号产生电路,包括:恒流源、接入单元、电压保持单元、充电单元和充放电电容;

[0006] 所述接入单元用于响应产生控制信号,而将所述恒流源与所述充放电电容的第一极板连通,所述充放电电容的第一极板与所述信号产生电路的输出端电连接,所述充放电电容的第二极板与接地端电连接;

[0007] 所述电压保持单元用于响应保持控制信号,而将接地端与所述充放电电容的第一极板电连接;

[0008] 所述充电单元用于响应充电控制信号,而将充电电压传输至所述充放电电容的第一极板。

[0009] 可选的,所述接入单元包括接入晶体管,所述接入晶体管的第一端与所述恒流源电连接,所述接入晶体管的第二端与所述充放电电容的第一极板电连接,所述接入晶体管的栅极接入所述产生控制信号;

[0010] 所述电压保持单元包括至少一个保持晶体管,所述保持晶体管的第一端与接地端电连接,所述保持晶体管的第二端与所述充放电电容的第一极板电连接,所述保持晶体管的栅极接入所述保持控制信号;

[0011] 所述充电单元包括充电晶体管,所述充电晶体管的第一端接入所述充电电压,所述充电晶体管的第二端与所述充放电电容的第一极板电连接,所述充电晶体管的栅极接入所述充电控制信号。

[0012] 可选的,所述信号产生电路还包括:电连接于所述充放电电容的第一极板与所述信号产生电路的输出端之间的稳压单元。

[0013] 可选的,所述稳压单元包括运算放大器,所述运算放大器的同相端与所述充放电电容的第一极板电连接,所述运算放大器的反相端和所述运算放大器的输出端均与所述信号产生电路的输出端电连接。

[0014] 相应的,本发明还提供了一种扫描电路,所述扫描电路包括:第一信号产生电路至第N信号产生电路,任意一信号产生电路为上述的信号产生电路,N为大于或等于2的整数;

[0015] 其中,在所述第一信号产生电路至第N信号产生电路中,至少一个所述信号产生电路接入所述产生控制信号的有效电平的初始时刻,与其余所述信号产生电路接入所述产生控制信号的有效电平的初始时刻不同。

[0016] 相应的,本发明还提供了一种显示面板,包括:

[0017] 多个像素驱动电路组,所述像素驱动电路组包括信号产生电路和像素驱动电路;

[0018] 所述像素电路驱动电路包括脉宽调制单元、第一发光控制单元和驱动晶体管;所述脉宽调制单元用于参考脉宽控制电压而输出脉宽设定信号;所述第一发光控制单元用于响应第一发光控制信号,而将所述脉宽设定信号传输至所述驱动晶体管的栅极;

[0019] 所述信号产生电路用于响应所述第一发光控制信号,而生成所述脉宽控制电压;其中,所有所述信号产生电路中至少一个所述信号产生电路生成的脉宽控制电压的初始时刻,与其余所述信号产生电路生成的脉宽控制电压的初始时刻不同。

[0020] 可选的,所述信号产生电路包括:恒流源、接入单元、电压保持单元、充电单元和充放电电容;

[0021] 所述接入单元用于响应所述第一发光控制信号,而将所述恒流源与所述充放电电容的第一极板连通,所述充放电电容的第一极板与所述信号产生电路的输出端电连接,所述充放电电容的第二极板与接地端电连接;

[0022] 所述电压保持单元用于响应保持控制信号,而将接地端与所述充放电电容的第一极板电连接;

[0023] 所述充电单元用于响应充电控制信号,而将充电电压传输至所述充放电电容的第一极板。

[0024] 可选的,所述接入单元包括接入晶体管,所述接入晶体管的第一端与所述恒流源电连接,所述接入晶体管的第二端与所述充放电电容的第一极板电连接,所述接入晶体管的栅极接入所述第一发光控制信号;

[0025] 所述电压保持单元包括至少一个保持晶体管,所述保持晶体管的第一端与接地端电连接,所述保持晶体管的第二端与所述充放电电容的第一极板电连接,所述保持晶体管的栅极接入所述保持控制信号;

[0026] 所述充电单元包括充电晶体管,所述充电晶体管的第一端接入所述充电电压,所述充电晶体管的第二端与所述充放电电容的第一极板电连接,所述充电晶体管的栅极接入所述充电控制信号。

[0027] 可选的,所述信号产生电路还包括:电连接于所述充放电电容的第一极板与所述信号产生电路的输出端之间的稳压单元。

[0028] 可选的,所述稳压单元包括运算放大器,所述运算放大器的同相端与所述充放电

容的第一极板电连接,所述运算放大器的反相端和所述运算放大器的输出端均与所述信号产生电路的输出端电连接。

[0029] 可选的,所述脉宽调制单元接入第一控制信号、第二控制信号和所述第一发光控制信号,所述脉宽调制单元用于响应所述第一控制信号而接入复位电压,响应所述第二控制信号而接入第一数据电压,及响应所述第一发光控制信号而接入关断电压;

[0030] 其中,所述显示面板包括N行的所述像素驱动电路,第 $i+1$ 行的像素电路的第一控制信号与第 i 行的像素电路的第二控制信号为同一控制信号,N为大于或等于2的整数, i 为小于N的正整数。

[0031] 可选的,所述信号产生电路包括所述恒流源、所述接入单元、所述电压保持单元、所述充电单元和所述充放电容,所述接入单元包括所述接入晶体管,所述电压保持单元包括至少一个所述保持晶体管,且所述充电单元包括所述充电晶体管;

[0032] 所述像素驱动电路组包括M行的像素驱动电路,其中,所述电压保持单元包括第一保持晶体管至第M+1保持晶体管,所述保持控制信号包括第一子保持控制信号至第M+1子保持控制信号,第 j 保持晶体管的栅极接入第 j 子保持控制信号,M为大于或等于1的整数, j 为小于或等于M+1的正整数。

[0033] 可选的,在M等于1时,或者,在M大于1且M行的像素驱动电路为相邻行时:

[0034] 所述第 k 子保持控制信号与第 k 行的像素驱动电路的第一控制信号为同一信号,及第M+1子保持控制信号与第M行的像素驱动电路的第二控制信号为同一信号, k 为小于或等于M的正整数;

[0035] 以及,当前像素驱动电路组的充电控制信号,与下一像素驱动电路组且相邻的第一行的像素驱动电路的第二控制信号为同一信号。

[0036] 可选的,M大于1且M行的像素驱动电路中至少之一者与其余所述像素驱动电路位于不同行。

[0037] 可选的,所述像素驱动电路包括发光元件且还包括发光复位单元,所述发光复位单元用于响应所述第二控制信号,将所述复位电压传输至所述发光元件。

[0038] 相应的,本发明还提供了一种显示装置,所述显示装置包括上述的显示面板。

[0039] 相较于现有技术,本发明提供的技术方案至少具有以下优点:

[0040] 本发明提供了一种信号产生电路、扫描电路、显示面板及显示装置,包括:恒流源、接入单元、电压保持单元、充电单元和充放电容;所述接入单元用于响应产生控制信号,而将所述恒流源与所述充放电容的第一极板连通,所述充放电容的第一极板与所述信号产生电路的输出端电连接,所述充放电容的第二极板与接地端电连接;所述电压保持单元用于响应保持控制信号,而将接地端与所述充放电容的第一极板电连接;所述充电单元用于响应充电控制信号,而将充电电压传输至所述充放电容的第一极板。本发明提供的信号产生电路,首先通过电压保持单元对充放电容进行复位及稳压处理,而后通过充电单元对充放电容进行充电,最后接入单元将恒流源与充放电容的第一极板连通,与充放电容的放电过程同时作用生成斜坡电压。可见,本发明提供的电压保持单元能够对充放电容进行复位及稳压处理,提高了信号产生电路的稳定性。

[0041] 以及,本发明提供的显示面板中,所有信号产生电路中至少一个信号产生电路生成的脉宽控制电压的初始时刻,与其余信号产生电路生成的脉宽控制电压的初始时刻不

同,使得显示面板的所有像素驱动电路非同初始对发光元件进行点亮,避免了所有发光元件同初始时刻点亮时对像素驱动电路所连接的信号线造成压降过大的情况出现,进而提高了像素驱动电路的稳定性,提高了显示面板的显示效果。

附图说明

[0042] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据提供的附图获得其他的附图。

[0043] 图1为本发明实施例提供的一种信号产生电路的结构示意图;

[0044] 图2为本发明实施例提供的另一种信号产生电路的结构示意图;

[0045] 图3为本发明实施例提供的一种信号产生电路的时序图;

[0046] 图4为本发明实施例提供的一种恒流源的结构示意图;

[0047] 图5为本发明实施例提供的一种恒流源的时序图;

[0048] 图6为本发明实施例提供的又一种信号产生电路的结构示意图;

[0049] 图7为本发明实施例提供的又一种信号产生电路的结构示意图;

[0050] 图8为本发明实施例提供的一种扫描电路的结构示意图;

[0051] 图9为本发明实施例提供的一种显示面板的结构示意图;

[0052] 图10为本发明实施例提供的一种像素驱动电路的结构示意图;

[0053] 图11为本发明实施例提供的另一种像素驱动电路的结构示意图;

[0054] 图12为本发明实施例提供的一种像素驱动电路的时序图;

[0055] 图13为本发明实施例提供的一种像素驱动电路组的结构示意图;

[0056] 图14为本发明实施例提供的一种像素驱动电路组的时序图;

[0057] 图15为本发明实施例提供的相邻两个像素驱动电路组的结构示意图;

[0058] 图16为本发明实施例提供的相邻两个像素驱动电路组的时序图;

[0059] 图17为本发明实施例提供的又一种像素驱动电路的结构示意图;

[0060] 图18为本发明实施例提供的一种显示装置的结构示意图。

具体实施方式

[0061] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0062] 正如背景技术所述,随着显示技术的不断提高,人们对于显示装置的要求也在不断提高,在各种显示技术中,自发光显示装置,因具有自发光、轻薄、功耗低、高对比度、高色域、可实现柔性显示等优点,已被广泛地应用于包括电脑、手机等电子产品在内的各种电子设备中。现有的自发光显示装置中的自发光元件一般为有机发光二极管、量子点发光二极管、微发光二极管等;在实际的显示中,像素驱动电路参考为斜坡电压的脉宽控制电压而输出驱动电流来驱动发光元件发光,使显示装置达到画面显示的目的。

[0063] 基于此,本发明实施例提供了一种信号产生电路、扫描电路、显示面板及显示装置,提高了信号产生电路的稳定性,并且提高了显示面板的显示效果。

[0064] 为实现上述目的,本发明实施例提供的技术方案如下,具体结合图1至图18对本发明实施例提供的技术方案进行详细的描述。为了便于说明,本发明以下实施例提供的各电路结构中的晶体管均以P型晶体管为例进行描述。

[0065] 参考图1所示,为本发明实施例提供的一种信号产生电路的结构示意图,其中,本发明实施例提供的信号产生电路包括:

[0066] 恒流源110、接入单元120、电压保持单元130、充电单元140和充放电电容150。

[0067] 所述接入单元120用于响应产生控制信号Kj,而将所述恒流源110与所述充放电电容150的第一极板连通,所述充放电电容150的第一极板与所述信号产生电路的输出端OUT电连接,所述充放电电容150的第二极板与接地端GND电连接。

[0068] 所述电压保持单元130用于响应保持控制信号Kb,而将接地端GND与所述充放电电容150的第一极板电连接。

[0069] 所述充电单元140用于响应充电控制信号Kc,而将充电电压Vc传输至所述充放电电容150的第一极板,其中,充放电电压Vc大于接地端GND的电压,如接地端GND的电压为0V,充放电电压Vc的电压可以为6V,对此本发明不做具体限制。

[0070] 本发明实施例提供的信号产生电路的工作过程为:首先保持控制信号Kb控制电压保持单元130工作,将接地端GND与充放电电容150的第一极板电连接,由于充放电电容150的第二极板与接地端GND电连接,故而,电压保持单元130能够起到对充放电电容150进行复位和稳压处理;此时充电单元140和接入单元120均为非工作状态。而后,电压保持单元130停止工作,充电控制信号Kc控制充电单元140将充电电压Vc传输至充放电电容150的第一极板,以对充放电电容150进行充电;此时接入单元120为非工作状态。最后,电压保持单元130和充电单元140均保持非工作状态,产生控制信号Kj控制接入单元120将恒流源110与充放电电容150的第一极板连通,进而与充放电电容150的放电过程同时工作,使得输出端OUT输出斜坡电压。可见,本发明实施例提供技术方案,在产生斜坡电压之前电压保持单元130能够对充放电电容150进行复位及稳压处理,提高了信号产生电路的稳定性。

[0071] 参考图2所示,为本发明实施例提供的另一种信号产生电路的结构示意图,其中,本发明实施例提供的所述接入单元120包括接入晶体管Mj,所述接入晶体管Mj的第一端与所述恒流源110电连接,所述接入晶体管Mj的第二端与所述充放电电容150的第一极板电连接,所述接入晶体管Mj的栅极接入所述产生控制信号Kj。

[0072] 所述电压保持单元130包括至少一个保持晶体管Mb,所述保持晶体管Mb的第一端与接地端GND电连接,所述保持晶体管Mb的第二端与所述充放电电容150的第一极板电连接,所述保持晶体管Mb的栅极接入所述保持控制信号Kb。

[0073] 所述充电单元140包括充电晶体管Mc,所述充电晶体管Mc的第一端接入所述充电电压Vc,所述充电晶体管Mc的第二端与所述充放电电容150的第一极板电连接,所述充电晶体管Mc的栅极接入所述充电控制信号Kc。

[0074] 在本发明一实施例中,本发明提供的接入晶体管Mj、保持晶体管Mb和充电晶体管Mc可以均为N型晶体管、或均为P型晶体管或部分为N型晶体管而部分为P型晶体管。下面结合附图对本发明实施例提供的信号产生电路的工作过程进行更详细的描述。如图3所示,为

本发明实施例提供的一种信号产生电路的时序图,其中,信号产生电路的工作包括第一阶段S11、第二阶段S12和第三阶段S13。在第一阶段S11,保持控制信号Kb为低电平,控制保持晶体管Mb导通,将接地端GND与充放电电容150的第一极板相连接,以对充放电电容150进行复位和稳压处理。在第二阶段S12,充电控制信号Kc为低电平,控制充电晶体管Mc导通,将充电电压Vc传输至充放电电容150的第一极板,以对充放电电容150进行充电。在第三阶段S13,产生控制信号Kj控制接入晶体管Mj导通,将恒流源110与充放电电容150的第一极板相连接,同时,充放电电容150开始放电,使得输出端OUT输出斜坡电压。

[0075] 参考图4所示,为本发明实施例提供的一种恒流源的结构示意图,其中,恒流源包括第一恒流晶体管M1、第二恒流晶体管M2、第三恒流晶体管M3、第四恒流晶体管M4、第五恒流晶体管M5、第六恒流晶体管M6和保持电容C,其中,第一恒流晶体管M1的第一端与第五恒流晶体管M5的第二端和第三恒流晶体管M3的第一端均电连接,第一恒流晶体管M1的第二端与第四恒流晶体管M4的第二端和第六恒流晶体管M6的第一端均电连接,第一恒流晶体管M1的栅极与第三恒流晶体管M3的第二端、保持电容C的第一端和第二恒流晶体管M2的第二端均电连接;第二恒流晶体管M2的第一端接入参考电压Vre,第二恒流晶体管M2的栅极接入第一恒流控制信号L1;第三恒流晶体管M3的栅极接入第二恒流控制信号L2,第四恒流晶体管M4的第一端接入限定电压Vds,第四恒流晶体管M4的栅极接入第二恒流控制信号L2,第五恒流晶体管M5的第一端接入电压Vs,其中,电压Vs小于限定电压Vds,且电压Vs和限定电压Vds小于面板中接地端GND电压;第五恒流晶体管M5的栅极接入产生控制信号Kj,第六恒流晶体管M6的第二端为恒流源的输出端OUT1,第六恒流晶体管M6的栅极接入产生控制信号Kj。

[0076] 可以理解的,恒流源用于在信号产生电路中接入单元120工作时将电流输出至信号产生电路的输出端OUT,故而恒流源的工作过程包括与信号产生电路相同的第一阶段S11、第二阶段S12和第三阶段S13。如图5所示的时序图,在第一阶段S11时,第一恒流控制信号L1控制第二恒流晶体管M2导通,将参考电压Vre传输至第一恒流晶体管M1的栅极而对其进行复位处理;而后在第二阶段S12,第二恒流控制信号L2控制第三恒流晶体管M3和第四恒流晶体管M4导通,以维持第一恒流晶体管M1的导通状态;最后在第三阶段S13,产生控制信号Kj控制第五恒流晶体管M5和第六恒流晶体管M6导通,以形成电压Vs至输出端OUT1的通路而将电流输出。

[0077] 需要说明的是,本发明实施例对恒流源包括的晶体管的导通类型不做限制,其可以为N型晶体管或P型晶体管;以及,恒流源包括的晶体管中至少一个可以为双栅晶体管,以提高晶体管的响应速度和降低晶体管的漏电流,进而提高恒流源的性能。本发明上是实施例以恒流源包括的所有晶体管均为P型晶体管为例进行说明;对此,在本发明其他实施例中,恒流源包括的所有晶体管还可以均为N型晶体管;以及,在本发明其他实施例中,恒流源的电路结构还可以为其他类型,对此需要根据实际应用进行具体设计。

[0078] 参考图6所示,为本发明实施例提供的又一种信号产生电路的结构示意图,其中,本发明实施例提供的所述信号产生电路还包括:电连接于所述充放电电容150的第一极板与所述信号产生电路的输出端OUT之间的稳压单元160。进而,通过稳压单元160对输出端OUT输出的斜坡电压进行稳压后输出,提高信号产生电路的性能。

[0079] 本发明实施例提供的稳压单元可以包括运算放大器。具体参考图7所示,为本发明实施例提供的又一种信号产生电路的结构示意图,其中,本发明实施例提供的所述稳压单

元160包括运算放大器OP,所述运算放大器OP的同相端+与所述充放电电容150的第一极板电连接,所述运算放大器OP的反相端-和所述运算放大器OP的输出端均与所述信号产生电路的输出端OUT电连接。

[0080] 相应的,本发明实施例还提供了一种扫描电路。参考图8所示,为本发明实施例提供的一种扫描电路的结构示意图,其中,所述扫描电路包括:第一信号产生电路101至第N信号产生电路10n,任意一信号产生电路为上述任意一实施例提供的信号产生电路,N为大于或等于2的整数。

[0081] 其中,在所述第一信号产生电路101至第N信号产生电路10n中,至少一个所述信号产生电路接入所述产生控制信号的有效电平的初始时刻,与其余所述信号产生电路接入所述产生控制信号的有效电平的初始时刻不同。

[0082] 可以理解的,本发明实施例提供的产生控制信号的有效电平,即为控制接入单元将恒流源接入信号产生电路的输出端的相应控制电平;亦即,控制信号产生电路生成斜坡电压的控制电平。本发明实施例提供的至少一个信号差生电路接入产生控制信号的有效电平的初始时刻与其他不同,则表明至少一个信号产生电路输出斜坡电压的初始时刻不同。如图8所示,本发明实施例提供的第一信号产生电路101至第N信号产生电路10n可以每隔一定时间逐个接入产生控制信号的有效电平,由此,第一信号产生电路101至第N信号产生电路10n输出的斜坡电压的初始时刻有错位,且第一信号产生电路101至第N信号产生电路10n依次输出斜坡电压。如图8所示的虚线表示斜坡电压的初始时刻,第一信号产生电路101至第N信号产生电路10n每隔一定时间依次输出斜坡电压。

[0083] 相应的,本发明实施例还提供了一种显示面板。结合图9和图10所示,图9为本发明实施例提供的一种显示面板的结构示意图,图10为本发明实施例提供的一种像素驱动电路的结构示意图,其中,本发明提供的显示面板包括显示区域AA和位于显示区域AA外围的非显示区域NA,其中,显示面板包括:

[0084] 多个像素驱动电路组10,所述像素驱动电路组10包括信号产生电路100和像素驱动电路200,像素驱动电路200可以位于显示区域AA,而信号产生电路100可以位于非显示区域NA。

[0085] 所述像素电路驱动电路200包括脉宽调制单元210、第一发光控制单元231和驱动晶体管T0;所述脉宽调制单元210用于参考脉宽控制电压Sweep而输出脉宽设定信号;所述第一发光控制单元231用于响应第一发光控制信号K1,而将所述脉宽设定信号传输至所述驱动晶体管T0的栅极。

[0086] 所述信号产生电路100用于响应所述第一发光控制信号K1,而生成所述脉宽控制电压Sweep;其中,所有所述信号产生电路100中至少一个所述信号产生电路100生成的脉宽控制电压Sweep的初始时刻,与其余所述信号产生电路100生成的脉宽控制电压Sweep的初始时刻不同。

[0087] 如图10所示,为本发明实施例提供的像素驱动电路200还包括:幅度调制单元220、第二发光控制单元232和发光元件240。其中,幅度调制单元220用于输出幅度设定信号至驱动晶体管T0的栅极。驱动晶体管T0用于参考幅度设定信号和脉宽设定信号而生成驱动电流。第二发光控制单元232用于将驱动晶体管T0生成的驱动电流传输至发光元件240。发光元件240发出响应于驱动电流的光。

[0088] 可以理解的,本发明实施例提供的脉宽控制电压Sweep即为斜坡电压,其用于控制脉宽调制单元210生成脉宽设定信号,而脉宽设定信号用于控制驱动晶体管T0生成驱动电流的时长,亦即,脉宽设定信号用于控制与像素驱动电路相连的发光元件的发光时长。由于信号产生电路100响应第一发光控制信号K1而生成脉宽控制电压Sweep,且第一发光控制单元231用于响应第一发光控制信号K1将脉宽设定信号传输至驱动晶体管T0的栅极,因此脉宽控制电压Sweep的生成时间和脉宽设定信号传输至驱动晶体管T0的栅极的时间是同步的。

[0089] 由此,本发明实施例通过将所有信号产生电路100中至少一个所述信号产生电路100生成的脉宽控制电压Sweep的初始时刻,与其余所述信号产生电路100生成的脉宽控制电压Sweep的初始时刻设置为不同,相当于,所有脉宽设定信号中至少一个传输至相应驱动晶体管T0的栅极的初始时刻,与其余脉宽设定信号传输至相应驱动晶体管T0的栅极的初始时刻不同,进而,使得显示面板的所有像素驱动电路非同初始时刻对发光元件进行点亮,避免了所有发光元件同初始时刻点亮时对像素驱动电路所连接的信号线造成压降过大的情况出现,进而提高了像素驱动电路的稳定性,提高了显示面板的显示效果。

[0090] 下面结合附图对本发明实施例提供的显示面板中的信号产生电路的具体结构进行说明,其中,本发明提供的显示面板中的信号产生电路与上述任意一实施例提供的信号产生电路的组成结构可以相同,但由于本发明提供的信号产生电路具体应用于显示面板中,故而区别在于某些组成单元中接入的控制信号不同。具体结合图1所示,本发明实施例提供显示面板的所述信号产生电路包括:恒流源110、接入单元120、电压保持单元130、充电单元140和充放电电容150。

[0091] 所述接入单元120用于响应所述第一发光控制信号K1,而将所述恒流源110与所述充放电电容150的第一极板连通,所述充放电电容150的第一极板与所述信号产生电路的输出端OUT电连接,所述充放电电容150的第二极板与接地端GND电连接。所述电压保持单元130用于响应保持控制信号Kb,而将接地端GND与所述充放电电容150的第一极板电连接。所述充电单元140用于响应充电控制信号Kc,而将充电电压Vc传输至所述充放电电容150的第一极板,其中,充放电电压Vc大于接地端GND的电压,如接地端GND的电压为0V,充放电电压Vc的电压可以为6V,对此本发明不做具体限制。

[0092] 参考图2所示,本发明实施例提供显示面板的信号产生电路中,所述接入单元120包括接入晶体管Mj,所述接入晶体管Mj的第一端与所述恒流源110电连接,所述接入晶体管Mj的第二端与所述充放电电容150的第一极板电连接,所述接入晶体管Mj的栅极接入所述第一发光控制信号K1。所述电压保持单元130包括至少一个保持晶体管Mb,所述保持晶体管Mb的第一端与接地端GND电连接,所述保持晶体管Mb的第二端与所述充放电电容150的第一极板电连接,所述保持晶体管Mb的栅极接入所述保持控制信号Kb。所述充电单元140包括充电晶体管Mc,所述充电晶体管Mc的第一端接入所述充电电压Vc,所述充电晶体管Mc的第二端与所述充放电电容150的第一极板电连接,所述充电晶体管Mc的栅极接入所述充电控制信号Kc。

[0093] 参考图6所示,本发明实施例提供显示面板的所述信号产生电路还包括:电连接于所述充放电电容150的第一极板与所述信号产生电路的输出端OUT之间的稳压单元160。进而,通过稳压单元160对输出端OUT输出的斜坡电压(亦即脉宽控制电压Sweep)进行稳压后输出,提高信号产生电路的性能。具体参考图7所示,本发明实施例提供的显示面板的信号产

生电路中,所述稳压单元包括运算放大器,所述稳压单元160包括运算放大器OP,所述运算放大器OP的同相端+与所述充放电电容150的第一极板电连接,所述运算放大器OP的反相端-和所述运算放大器OP的输出端均与所述信号产生电路的输出端OUT电连接。

[0094] 参考图11所示,为本发明实施例提供的另一种像素驱动电路的结构示意图,其中,本发明实施例提供的所述脉宽调制单元210接入第一控制信号S1、第二控制信号S2和所述第一发光控制信号K1,所述脉宽调制单元210用于响应所述第一控制信号S1而接入复位电压Vref,响应所述第二控制信号S2而接入第一数据电压D1,及响应所述第一发光控制信号K1而接入关断电压Voff。幅度调制单元220接入第一控制信号S1和第二控制信号S2,幅度调制单元220用于响应第一控制信号S1而接入复位电压Vref,响应所述第二控制信号S2而接入第二数据电压D2。

[0095] 如图11所示,本发明实施例提供的脉宽调制单元210包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5和第一电容C1。第一发光控制单元231包括第六晶体管T6。幅度调制单元220包括第七晶体管T7、第八晶体管T8、第九晶体管T9和第二电容C2。及第二发光控制单元232包括第十晶体管T10和第十一晶体管T11。

[0096] 其中,第一晶体管T1的第一端接入复位电压Vref,第一晶体管T1的第二端与第二晶体管T2的栅极、第四晶体管T4的第二端和第一电容C1的第二端均电连接,第一晶体管T1的栅极接入第一控制信号S1,第一电容C1的第一端接入脉宽控制电压Sweep,其中,脉宽控制电压Sweep为线性下降电压。以及,第二晶体管T2的第一端与第三晶体管T3的第二端和第五晶体管T5的第二端均电连接,第二晶体管T2的第二端与第四晶体管T4的第一端和第六晶体管T6的第一端均电连接,第三晶体管T3的第一端接入第一数据电压D1,第三晶体管T3的栅极接入第二控制信号S2,第五晶体管T5的第一端接入关断电压Voff,第五晶体管T5的栅极接入第一发光控制信号K1,第六晶体管T6的第二端与驱动晶体管T0的栅极电连接,第六晶体管T6的栅极接入第一发光控制信号K1。

[0097] 第七晶体管T7的第一端接入复位电压Vref,第七晶体管T7的第二端与驱动晶体管T0的栅极、第八晶体管T8的第二端和第二电容C2的第二端均电连接,第七晶体管T7的栅极接入第一控制信号S1,第八晶体管T8的第一端与驱动晶体管T0的第二端电连接,第八晶体管T8的栅极接入第二控制信号S2,第二电容C2的第一端接入第一电源电压V1。以及,第九晶体管T9的第一端接入第二数据电压D2,第九晶体管T9的第二端与驱动晶体管T0的第一端电连接,第九晶体管T9的栅极接入第二控制信号S2。

[0098] 第十晶体管T10的第一端接入第一电源电压V1,第十晶体管T10的第二端与驱动晶体管T0的第一端电连接,第十晶体管T10的栅极接入第二发光控制信号K2。以及,第十一晶体管T11的第一端与驱动晶体管T0的第二端电连接,第十一晶体管T11的第二端与发光元件240的第一端电连接,第十一晶体管T11的栅极接入第二发光控制信号K2,及发光元件240的第二端接入第二电源电压V2,第一电源电压V1大于第二电源电压V2。

[0099] 在本发明一实施例中,本发明提供的所述显示面板包括逐行扫描的N行的所述像素驱动电路,第i+1行的像素电路的第一控制信号与第i行的像素电路的第二控制信号为同一控制信号,N为大于或等于2的整数,i为小于N的正整数。进而能够减少控制信号相应的传输线路,简化电路布线结构。

[0100] 结合图12所示,为本发明实施例提供的一种像素驱动电路的时序图,本发明实施

例提供的像素驱动电路的驱动方法包括依次进行的信号生成阶段S101和控制发光阶段S102。

[0101] 其中,信号生成阶段S101包括依次进行的第一子信号生成阶段S111和第二子信号生成阶段S112;其中在信号生成阶段S111时第二发光控制信号K2和第一发光控制信号K1为高电平,控制连接的晶体管截止。在第一子信号生成阶段S111时,第一控制信号S1为低电平,而第二控制信号S2为高电平;此时,第一控制信号S1控制第一晶体管T1和第七晶体管T7导通,由此,复位电压Vref传输至第二晶体管T2的栅极和驱动晶体管T0的栅极,以对第二晶体管T2和驱动晶体管T0进行复位;而栅极接入第二控制信号S2的晶体管此时截止。

[0102] 而后在第二子信号生成阶段S112时,第一控制信号S1为高电平,而第二控制信号S2为低电平;此时,第二控制信号S2控制第三晶体管T3、第四晶体管T4、第八晶体管T8和第九晶体管T9导通,第一数据电压D1通过第三晶体管T3、第二晶体管T2和第四晶体管T4传输至第二晶体管T2的栅极,完成第一数据电压D1的写入,亦即完成脉宽设定信号的生成过程;以及第二数据电压D2经过第九晶体管T9、驱动晶体管T0和第八晶体管T8传输至驱动晶体管T0的栅极,完成第二数据电压D2的写入,亦即完成幅度设定信号传输至驱动晶体管T0的栅极的过程。

[0103] 以及,控制发光阶段S102包括依次进行的发光子阶段S121和关闭子阶段S122;其中在控制发光阶段S102,第一控制信号S1和第二控制信号S2为高电平,而控制相连接的晶体管截止。在发光子阶段S121,第一发光控制信号K1和第二发光控制信号K2均为低电平,控制第五晶体管T5、第六晶体管T6、第十晶体管T10和第十一晶体管T11导通;此时脉宽控制电压Sweep通过第一电容C1控制第二晶体管T2保持截止,虽然第五晶体管T5导通,但是关断电压Voff无法通过第二晶体管T2传输至驱动晶体管T0的栅极,此时第六晶体管T6传输的脉宽设定信号实质为浮空信号;第十晶体管T10和第十一晶体管T11导通将第一电源电压V1至第二电源电压V2的路径导通,驱动晶体管T0生成的驱动电流传输至发光元件240。

[0104] 而后在关闭子阶段S122,发光控制信号K1和脉宽控制信号K2为低电平,而控制相应晶体管导通;以及,脉宽控制电压Sweep为线性下降电压的斜坡电压,此阶段下降至最低而无法通过第一电容C1维持第二晶体管T2保持截止而控制为导通状态,关断电压Voff通过第五晶体管T5、第二晶体管T2和第六晶体管T6传输至驱动晶体管T0的栅极而控制驱动晶体管T0截止,此时驱动晶体管T0不再产生驱动电流,而使得发光元件240保持熄灭。

[0105] 或者,在本发明其他实施例中,在关闭子阶段时,脉宽控制电压为线性下降电压的斜坡电压下降至最低的同时,第一发光控制信号和第二发光控制信号变换为高电平,而控制五晶体管、第六晶体管、第十晶体管和第十一晶体管截止,由此完成发光元件的熄灭控制,对此本发明不做具体限制。

[0106] 在本发明一实施例中,本发明提供的信号产生电路中控制信号可以复用像素驱动电路中的控制信号,以减少信号端口和相应线路。如图13所示,为本发明实施例提供的一种像素驱动电路组的结构示意图,其中以像素驱动电路组包括两行的像素驱动电路11和12(其中每行仅示出了一个像素驱动电路)为例进行说明。其中,所述信号产生电路100包括所述恒流源110、所述接入单元120、所述电压保持单元130、所述充电单元140和所述充放电电容150,所述接入单元120包括所述接入晶体管Mj,所述电压保持单元130包括至少一个所述保持晶体管,且所述充电单元140包括所述充电晶体管Mc。

[0107] 所述像素驱动电路组包括M行的像素驱动电路(第一行11和第二行12),其中,所述电压保持单元130包括第一保持晶体管至第M+1保持晶体管(第一保持晶体管Mb1至第三保持晶体管Mb3),所述保持控制信号包括第一子保持控制信号至第M+1子保持控制信号(第一子保持控制信号Kb1至第三子保持控制信号Kb3),第j保持晶体管的栅极接入第j子保持控制信号,M为大于或等于1的整数,j为小于或等于M+1的正整数。

[0108] 其中,本发明实施例提供的M等于1时,或者,本发明实施例提供的M大于1且M行的像素驱动电路为相邻行(如图13中相邻的第一行11和第二行12)时:所述第k子保持控制信号与第k行的像素驱动电路的第一控制信号为同一信号,及第M+1子保持控制信号与第M行的像素驱动电路的第二控制信号为同一信号,k为小于或等于M的正整数。以及,当前像素驱动电路组的充电控制信号,与下一像素驱动电路组且相邻的第一行的像素驱动电路的第二控制信号为同一信号。具体结合图14所示的一种像素驱动电路组的时序图,S101为第一行11的像素驱动电路的信号生成阶段,及S101'为第二行11的像素驱动电路的信号生成阶段;本发明实施例提供的当前像素驱动电路组的充电控制信号Kc,与下一像素驱动电路组且相邻的第一行的像素驱动电路的第二控制信号为同一信号,因而,在第二行12的像素驱动电路完成信号生成阶段S101'的工作后进入信号产生电路100的充放电电容150的充电阶段(亦即,与当前像素驱动电路组相邻的下一行像素驱动电路的第二子信号生成阶段)。而后完成入信号产生电路100的充放电电容150的充电后,第一发光控制信号K1和第二发光控制信号K2控制第一行11和第二行12中所有像素驱动电路生成驱动电流,以控制发光元件240发光。

[0109] 在本发明一实施例中,本发明提供的像素驱动电路组包括多行像素驱动电路时,至少一行像素驱动电路还可以与其他行像素电路不相邻,即,M大于1且M行的像素驱动电路中至少之一者与其余所述像素驱动电路位于不同行。可选的,本发明实施例提供像素驱动电路组包括一行或多行像素驱动电路时,且多行像素驱动电路相邻或不相邻时,信号产生电路中的控制信号还可以通过独立的驱动芯片提供,对此本发明不做具体限制。

[0110] 进一步结合图15和图16对本发明实施例提供的不同像素驱动电路组的工作过程进行详细的描述。参考图15所示,为本发明实施例提供的相邻两个像素驱动电路组的结构示意图,图16为本发明实施例提供的相邻两个像素驱动电路组的时序图。定义相邻两个像素驱动电路组为第一像素驱动电路组1001和第二像素驱动电路组1002。如图16所示:

[0111] 在阶段S1001,第一像素驱动电路组1001的第一控制信号S1为低电平,控制第一晶体管T1和第七晶体管T7导通,复位电压Vref传输至第二晶体管T2的栅极和驱动晶体管T0的栅极,以对第二晶体管T2和驱动晶体管T0进行复位。同时,第一像素驱动电路组1001中第一保持晶体管Mb1导通,将接地端GND与充放电电容150的第一极板电连接。

[0112] 在阶段S1002,第一像素驱动电路组1001的第二控制信号S1为低电平,控制第三晶体管T3、第四晶体管T4、第八晶体管T8和第九晶体管T9导通,第一数据电压D1通过第三晶体管T3、第二晶体管T2和第四晶体管T4传输至第二晶体管T2的栅极,完成第一数据电压D1的写入,亦即完成脉宽设定信号的生成过程;以及第二数据电压D2经过第九晶体管T9、驱动晶体管T0和第八晶体管T8传输至驱动晶体管T0的栅极,完成第二数据电压D2的写入,亦即完成幅度设定信号传输至驱动晶体管T0的栅极的过程。第一像素驱动电路组1001中第二保持晶体管Mb2导通,将接地端GND与充放电电容150的第一极板电连接。同时,第二像素驱动电路组1002的第一控制信号S1为低电平,控制第一晶体管T1和第七晶体管T7导通,复位电压

Vref传输至第二晶体管T2的栅极和驱动晶体管T0的栅极,以对第二晶体管T2和驱动晶体管T0进行复位。同时,第二像素驱动电路组1002中第一保持晶体管Mb1导通,将接地端GND与充放电电容150的第一极板电连接。

[0113] 在阶段S1003,第二像素驱动电路组1002的第二控制信号S1为低电平,控制第三晶体管T3、第四晶体管T4、第八晶体管T8和第九晶体管T9导通,第一数据电压D1通过第三晶体管T3、第二晶体管T2和第四晶体管T4传输至第二晶体管T2的栅极,完成第一数据电压D1的写入,亦即完成脉宽设定信号的生成过程;以及第二数据电压D2经过第九晶体管T9、驱动晶体管T0和第八晶体管T8传输至驱动晶体管T0的栅极,完成第二数据电压D2的写入,亦即完成幅度设定信号传输至驱动晶体管T0的栅极的过程。第二像素驱动电路组1002中第二保持晶体管Mb2导通,将接地端GND与充放电电容150的第一极板电连接。同时,第一像素驱动电路组1001的充电控制信号Kc为低电平而控制充电晶体管Mc导通,以对充放电电容150进行充电。

[0114] 在阶段S1004,第一像素驱动电路组1001的第一发光控制信号K1和第二发光控制信号K2为低电平,控制第五晶体管T5、第六晶体管T6、第十晶体管T10、第十一晶体管T11和接入晶体管Mj导通,信号产生电路100输出脉宽控制电压Sweep,以控制脉宽调制单元210生成脉宽设定信号并传输至驱动晶体管T0的栅极;第十晶体管T0和第十一晶体管T11导通将第一电源电压V1至第二电源电压V2的路径导通,驱动晶体管T0生成的驱动电流传输至发光元件240。同时,第二像素驱动电路组1002的充电控制信号Kc为低电平而控制充电晶体管Mc导通,以对充放电电容150进行充电。

[0115] 在阶段S1005,第二像素驱动电路组1002的第一发光控制信号K1和第二发光控制信号K2为低电平,控制第五晶体管T5、第六晶体管T6、第十晶体管T10、第十一晶体管T11和接入晶体管Mj导通,信号产生电路100输出脉宽控制电压Sweep,以控制脉宽调制单元210生成脉宽设定信号并传输至驱动晶体管T0的栅极;第十晶体管T0和第十一晶体管T11导通将第一电源电压V1至第二电源电压V2的路径导通,驱动晶体管T0生成的驱动电流传输至发光元件240。

[0116] 由上述内容可知,本发明实施例提供的技术方案,第一像素驱动电路组1001的发光元件在阶段S1003的初始时刻点亮,而第二像素驱动电路组1002的发光元件在阶段S1004的初始时刻点亮,避免了第一像素驱动电路组1001中发光元件240和第二像素驱动电路组1002中发光元件240同时刻点亮的情况出现,进而避免了像素驱动电路组共用的信号线上压降过大的情况出现,提高了像素驱动电路的稳定性,提高了显示面板的显示效果。

[0117] 参考图17所示,为本发明实施例提供的又一种像素驱动电路的结构示意图,其中,所述像素驱动电路包括发光元件240且还包括发光复位单元250,所述发光复位单元250用于响应所述第二控制信号S2,将所述复位电压Vref传输至所述发光元件240。可选的,发光复位单元250包括第十二晶体管T12,第十二晶体管T12的第一端接入复位电压Vref,第十二晶体管M12的第二端与发光元件240的第一端,第十二晶体管M12的栅极接入第二控制信号S2,第二控制信号S2控制第十二晶体管M12将复位电压Vref传输至发光元件240,以对发光元件240进行复位。

[0118] 相应的,本发明还提供了一种显示装置,显示装置包括上述任意一实施例提供的显示面板。

[0119] 参考图18所示,本发明实施例提供的显示装置1000可以为移动终端,移动终端包

括上述任意一实施例提供的显示面板。

[0120] 需要说明的是,本发明实施例提供的显示装置还可以为笔记本、平板电脑、电脑、可穿戴设备等,对此本发明不做具体限制。

[0121] 本发明实施例提供了一种信号产生电路、扫描电路、显示面板及显示装置,包括:恒流源、接入单元、电压保持单元、充电单元和充放电电容;所述接入单元用于响应产生控制信号,而将所述恒流源与所述充放电电容的第一极板连通,所述充放电电容的第一极板与所述信号产生电路的输出端电连接,所述充放电电容的第二极板与接地端电连接;所述电压保持单元用于响应保持控制信号,而将接地端与所述充放电电容的第一极板电连接;所述充电单元用于响应充电控制信号,而将充电电压传输至所述充放电电容的第一极板。本发明实施例提供的信号产生电路,首先通过电压保持单元对充放电电容进行复位及稳压处理,而后通过充电单元对充放电电容进行充电,最后接入单元将恒流源与充放电电容的第一极板连通,与充放电电容的放电过程同时作用生成斜坡电压。可见,本发明实施例提供的电压保持单元能够对充放电电容进行复位及稳压处理,提高了信号产生电路的稳定性。

[0122] 以及,本发明实施例提供的显示面板中,所有信号产生电路中至少一个信号产生电路生成的脉宽控制电压的初始时刻,与其余信号产生电路生成的脉宽控制电压的初始时刻不同,使得显示面板的所有像素驱动电路非同初始对发光元件进行点亮,避免了所有发光元件在相同初始时刻点亮时对像素驱动电路所连接的信号线造成压降过大的情况出现,进而提高了像素驱动电路的稳定性,提高了显示面板的显示效果。

[0123] 对所公开的实施例的上述说明,使本领域专业技术人员能够实现或使用本发明。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的,本文中所定义的一般原理可以在不脱离本发明的精神或范围的情况下,在其它实施例中实现。因此,本发明将不会被限制于本文所示的这些实施例,而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

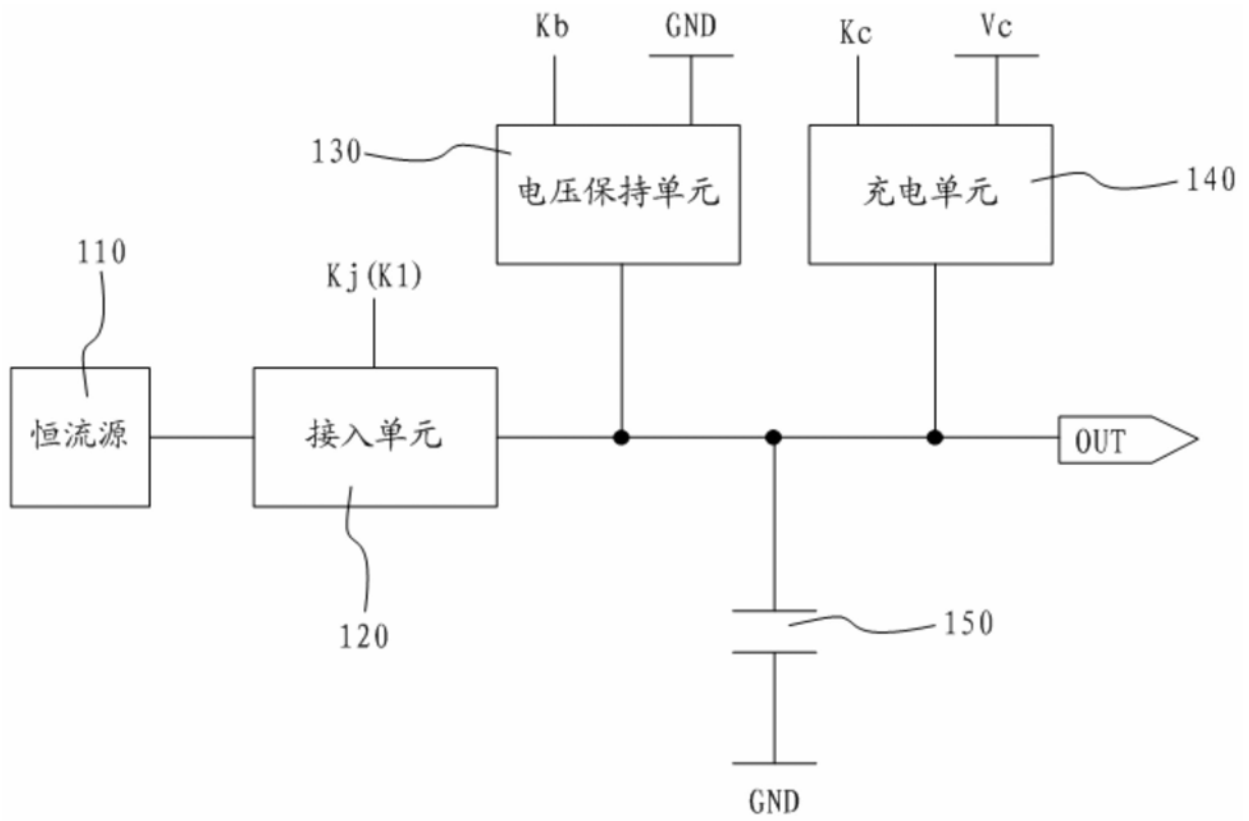


图1

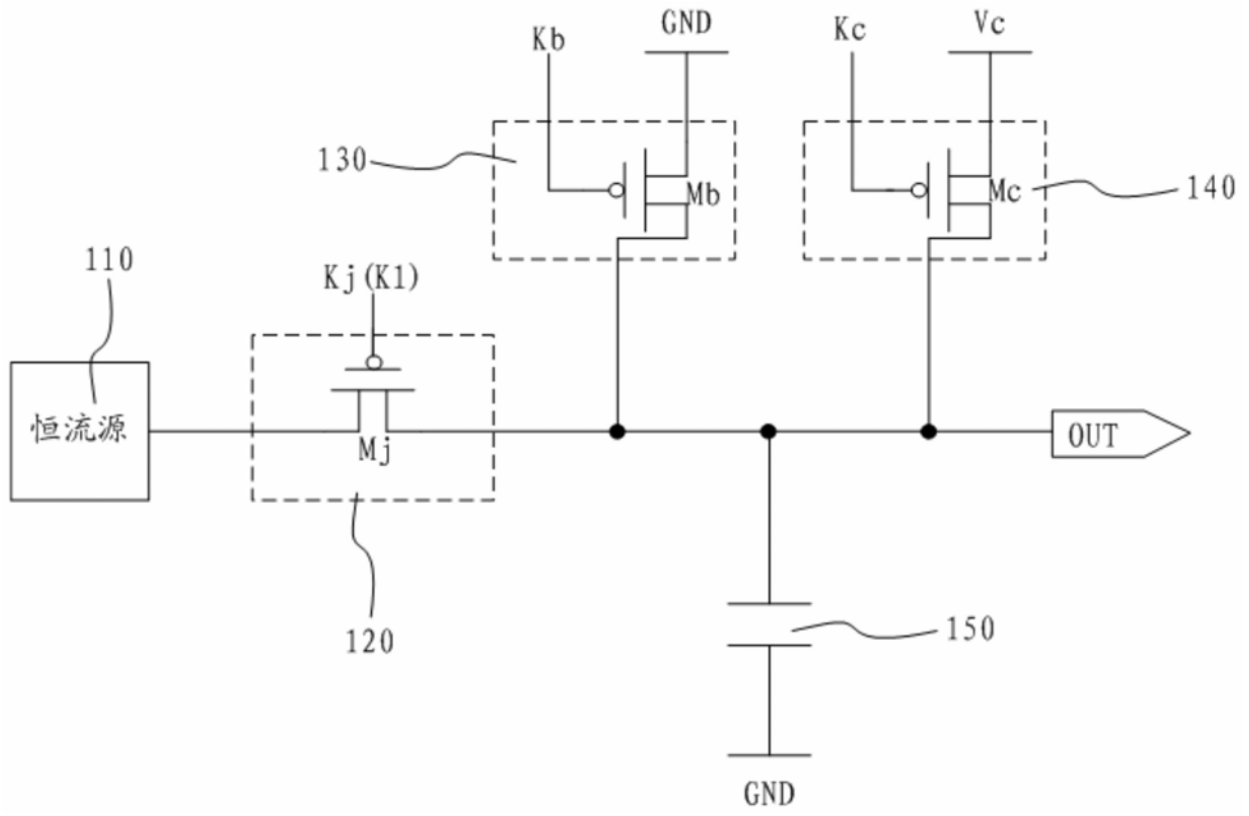


图2

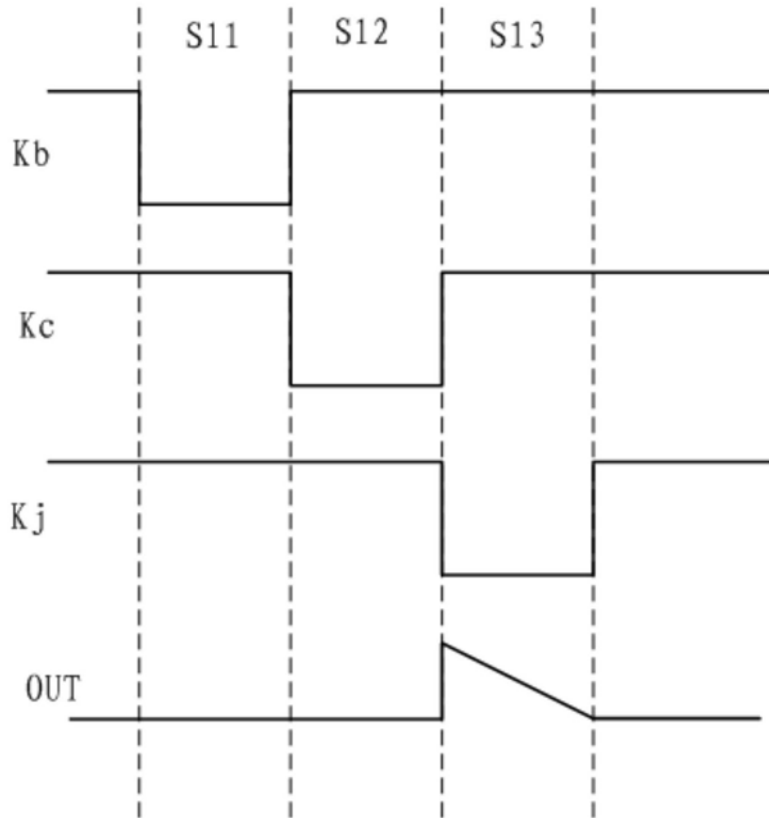


图3

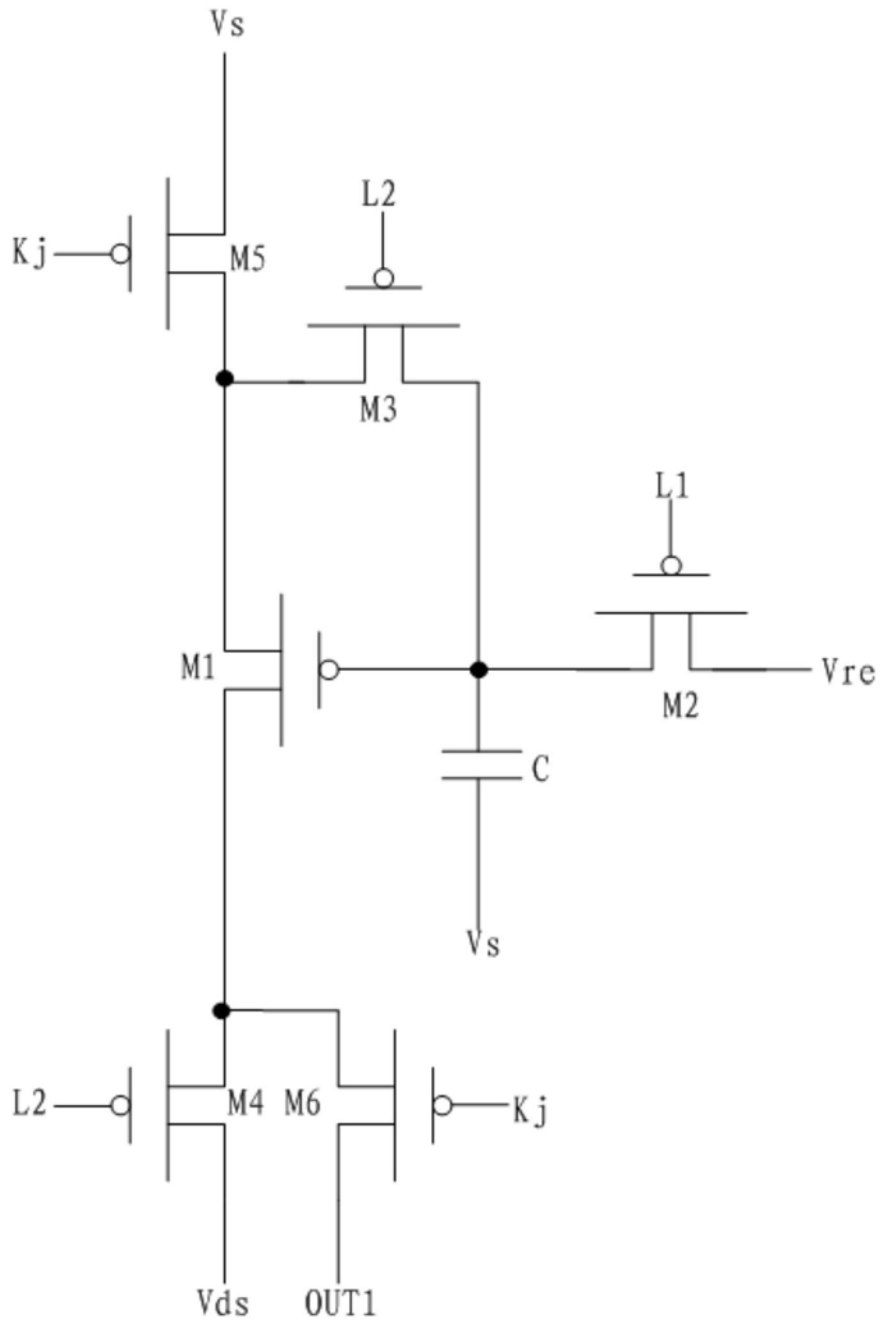


图4

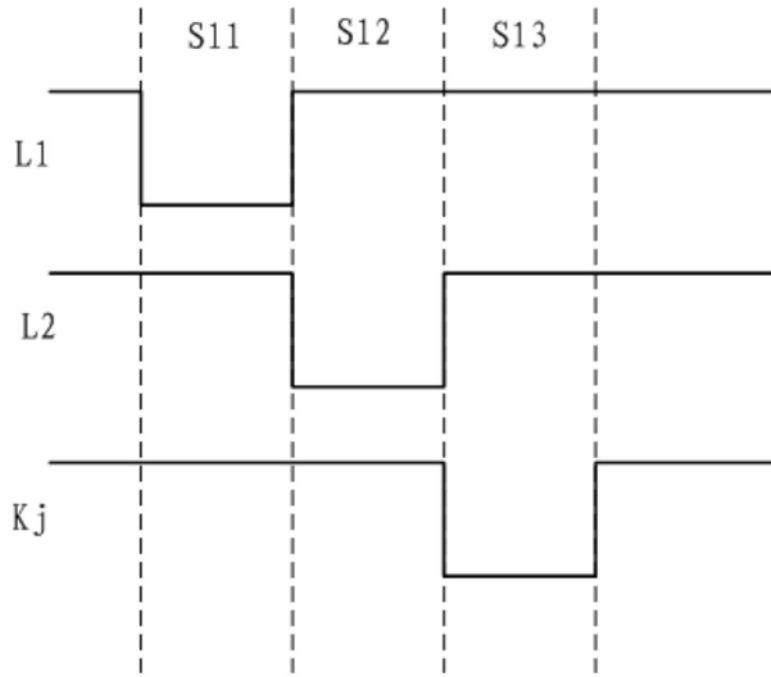


图5

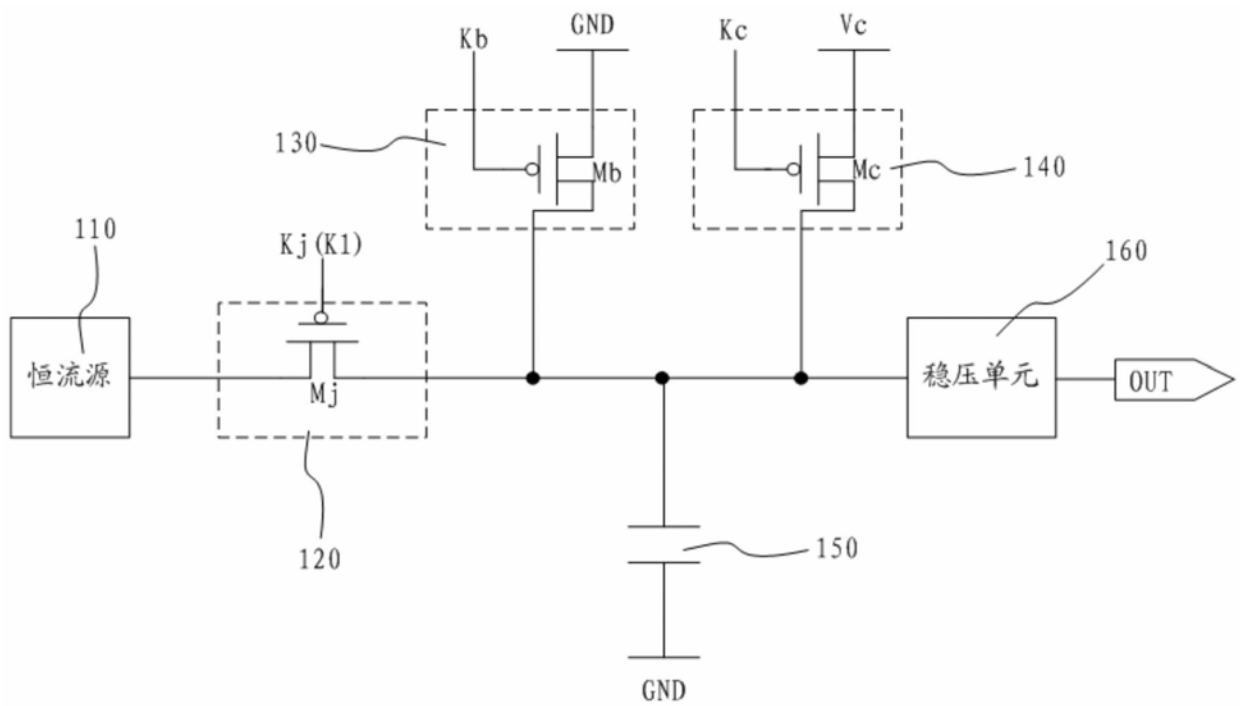


图6

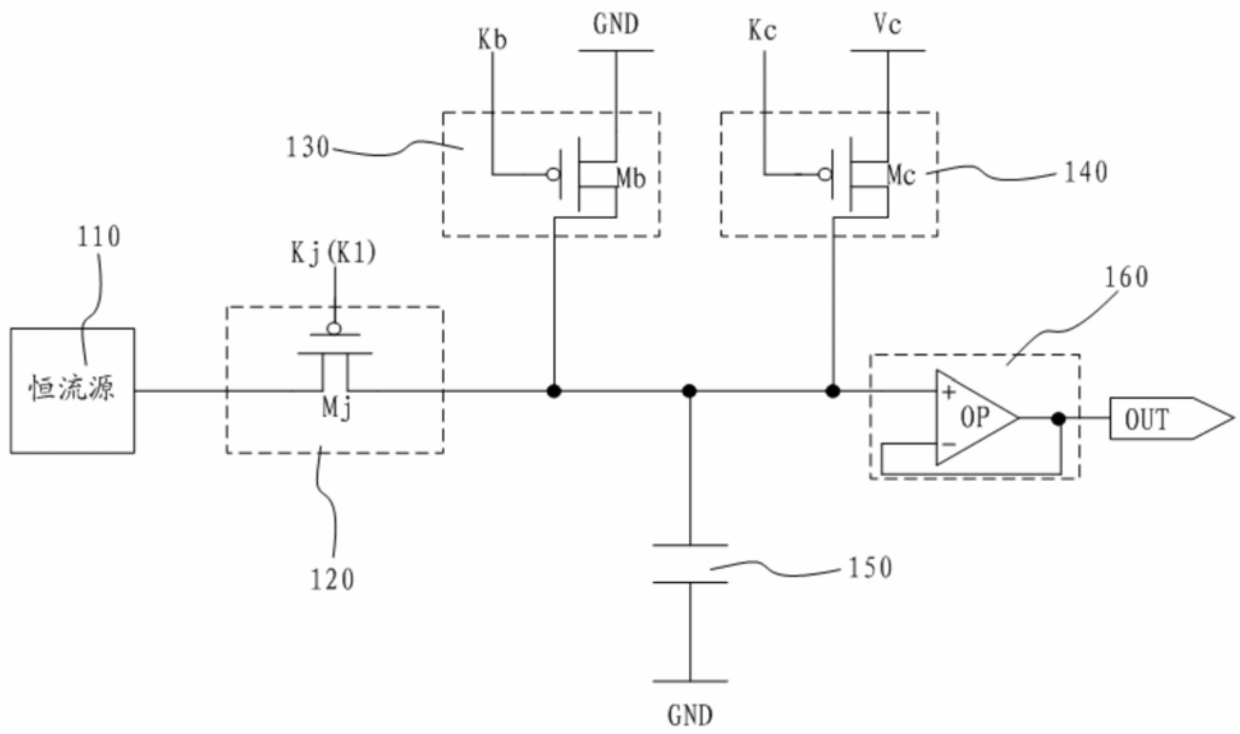


图7

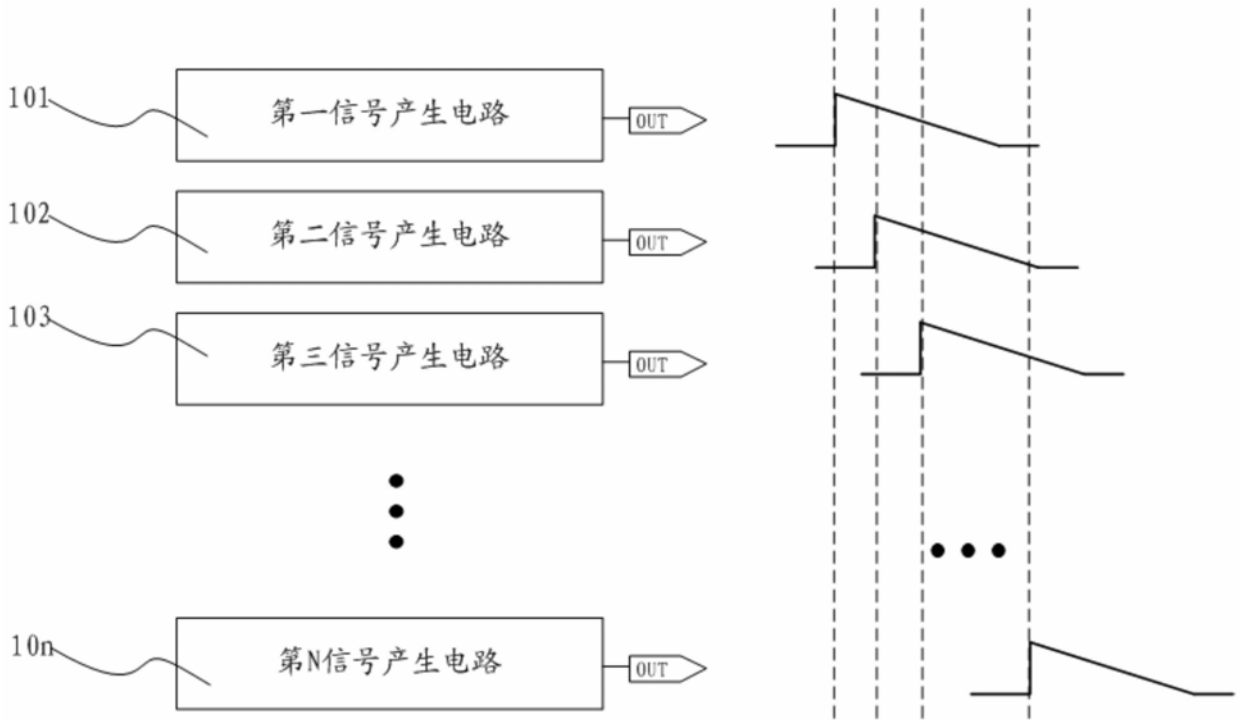


图8

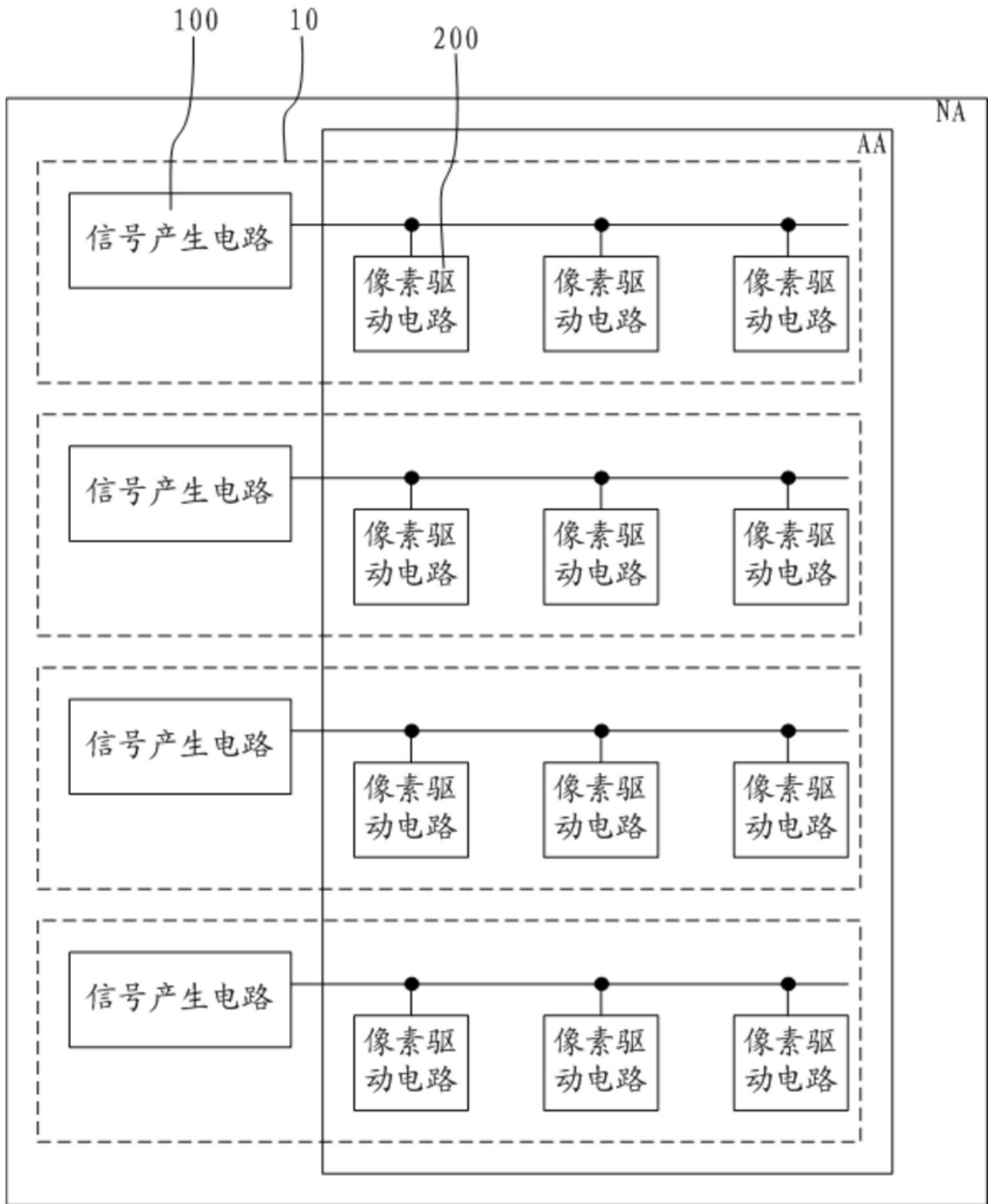


图9

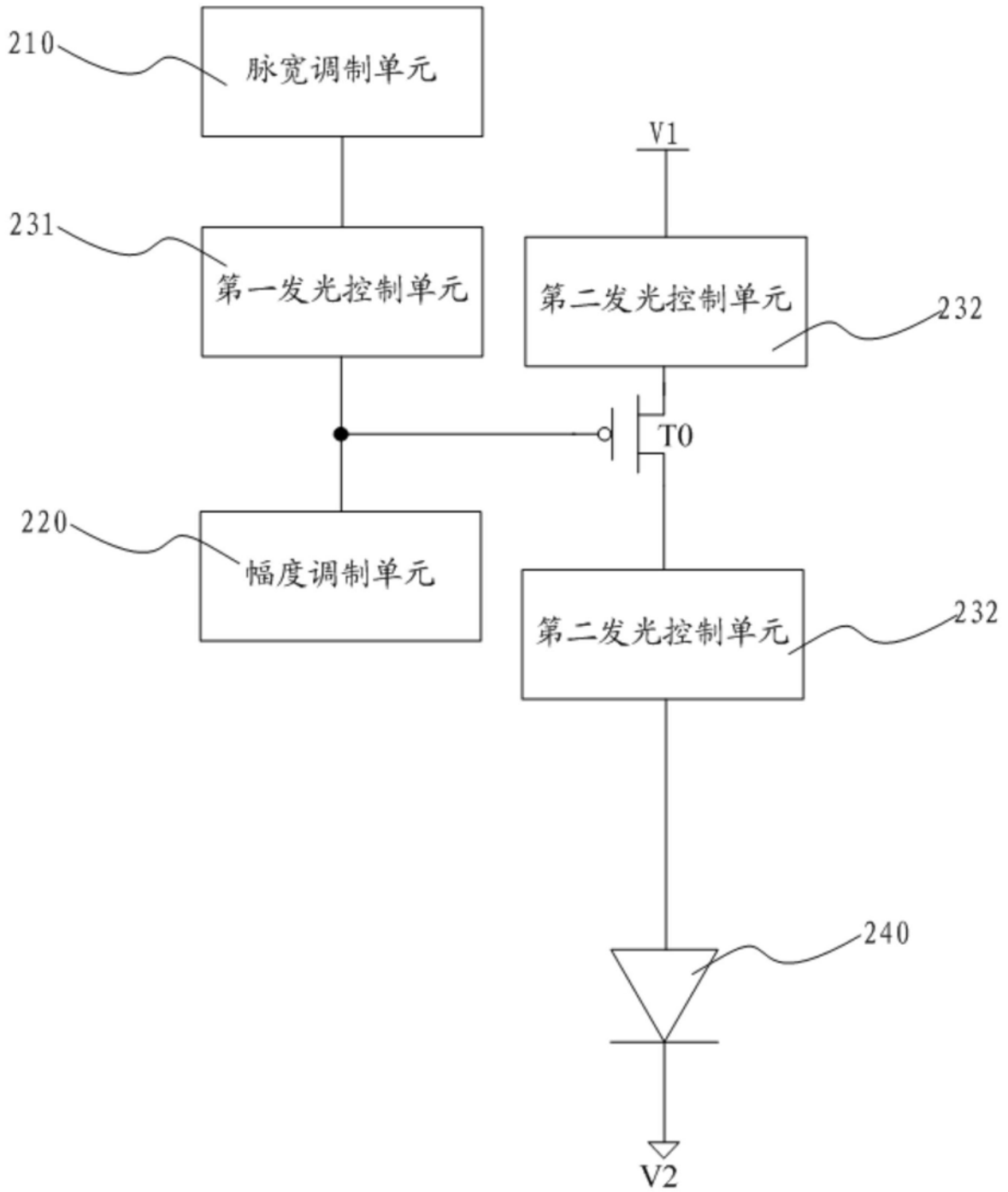


图10

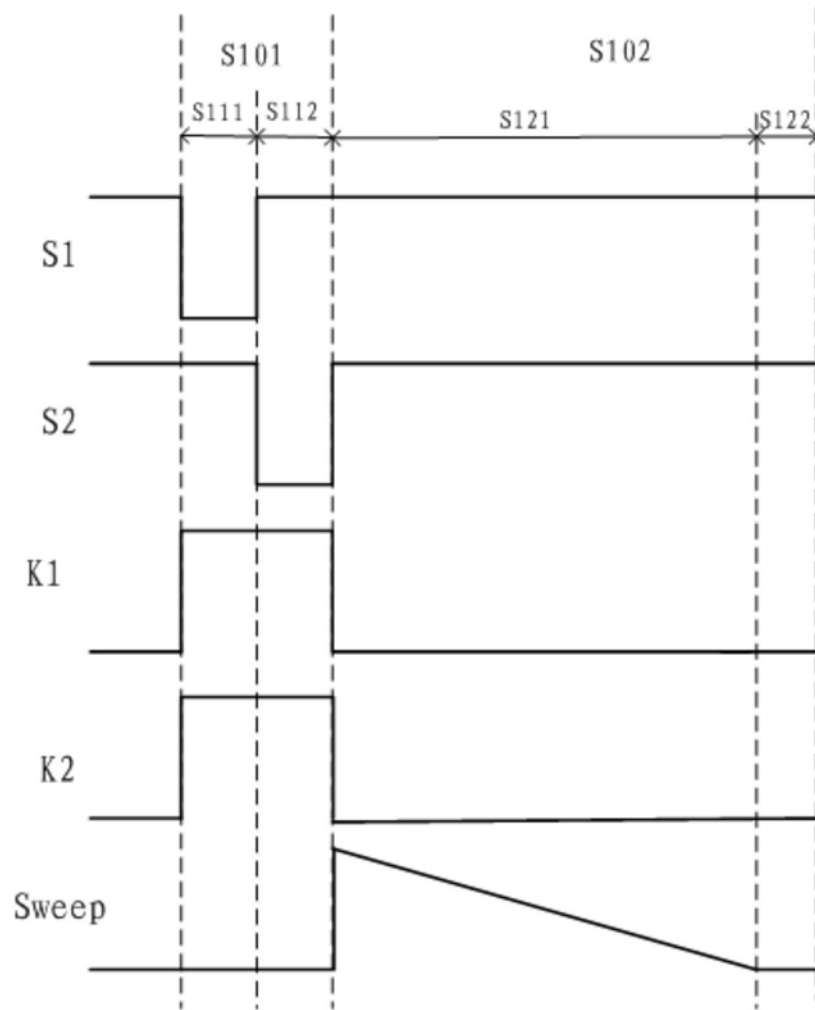


图12

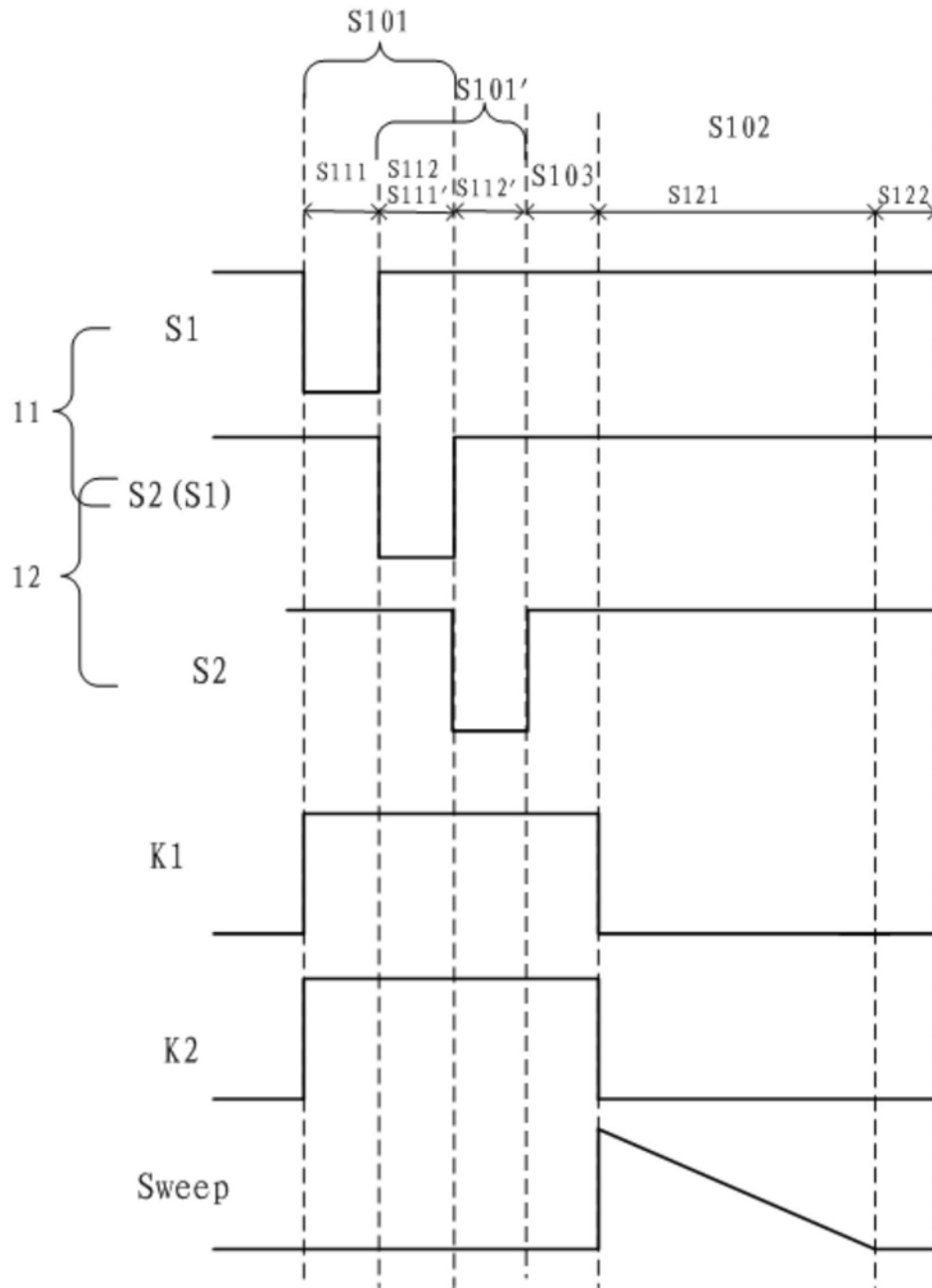


图14

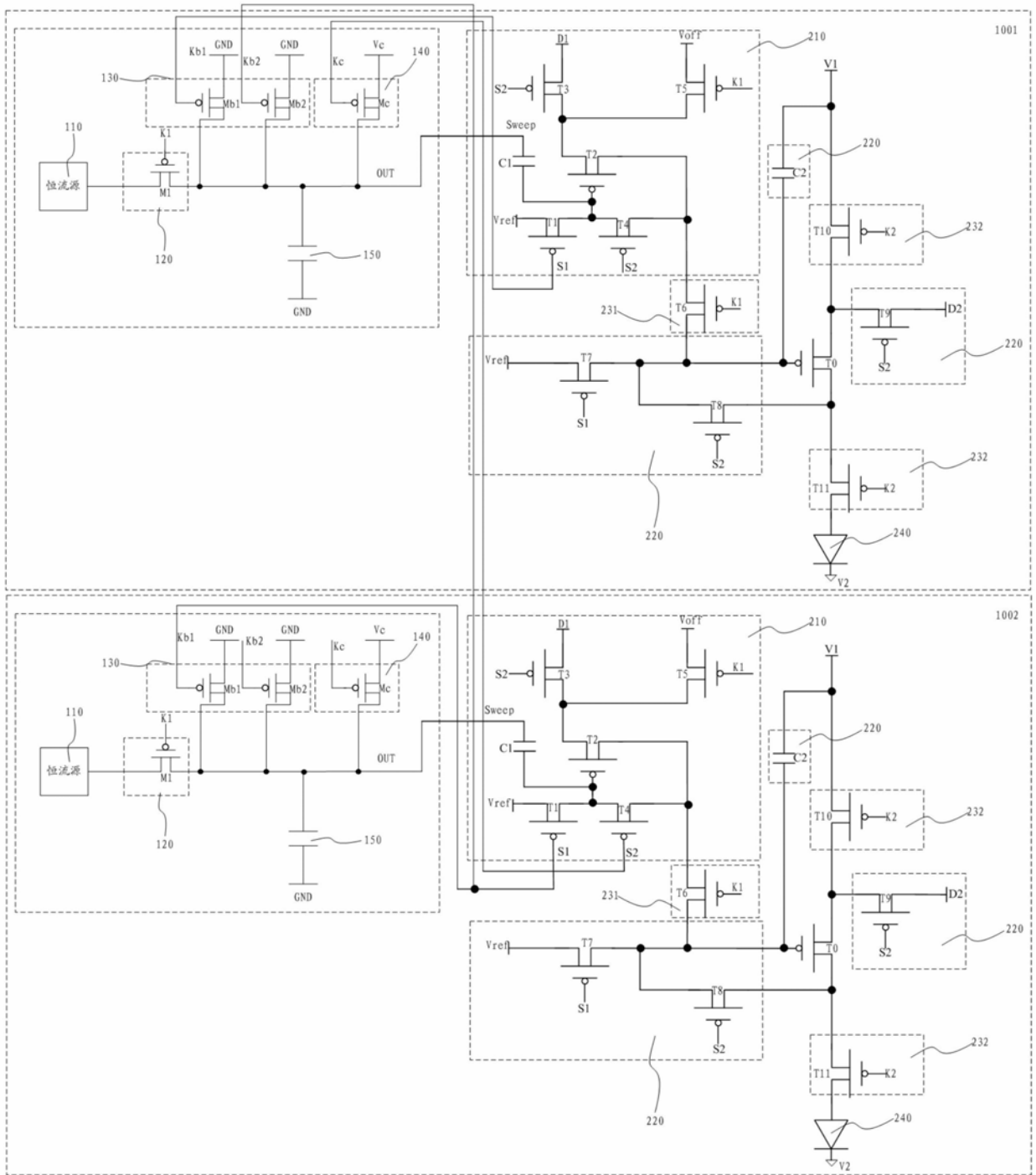


图15

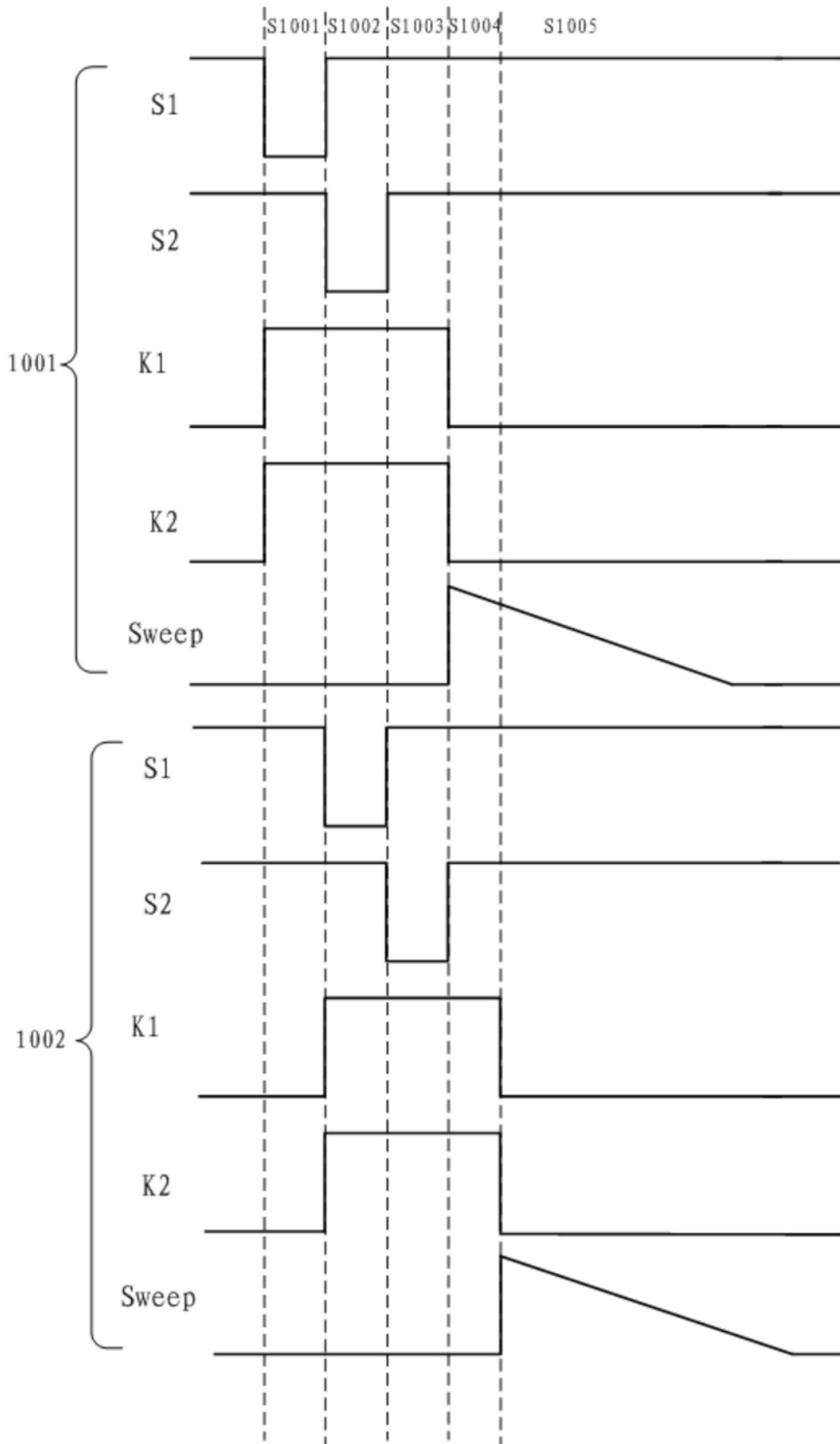


图16

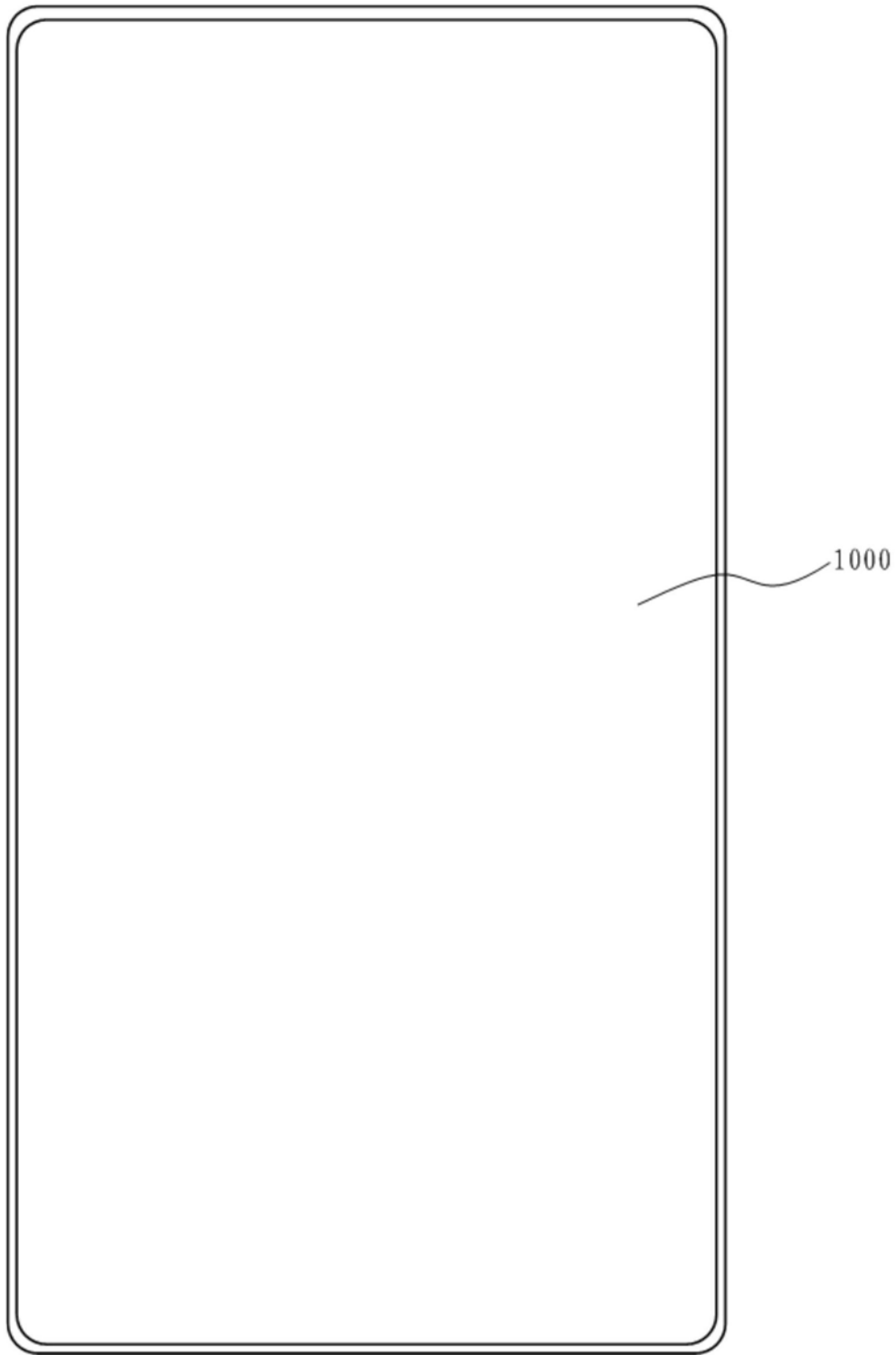


图18