

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H01L 21/48



[12] 发明专利申请公开说明书

[21] 申请号 02146294.1

H01L 21/60 H01L 21/28  
H05K 3/00

[43] 公开日 2004 年 4 月 28 日

[11] 公开号 CN 1492491A

[22] 申请日 2002.10.21 [21] 申请号 02146294.1

[71] 申请人 硅统科技股份有限公司

地址 台湾省新竹科学园区

[72] 发明人 谢翰坤 林蔚峰

[74] 专利代理机构 北京三友知识产权代理有限公司

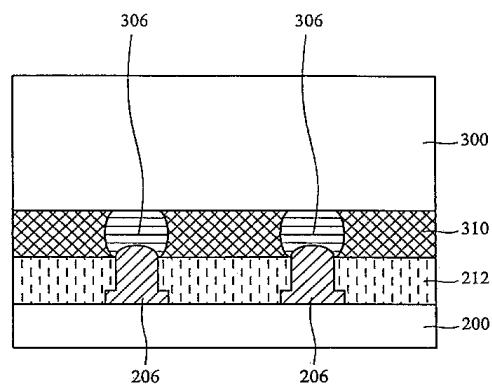
代理人 刘朝华

权利要求书 2 页 说明书 5 页 附图 4 页

[54] 发明名称 具有导电凸块的覆晶基板及其导电凸块的制造方法

[57] 摘要

一种具有导电凸块的覆晶基板及其导电凸块的制造方法，包含下列步骤：提供一覆晶基板，其表面具有多处导电点；于覆晶基板表面覆盖导电薄膜；在导电薄膜表面形成光阻层；图案化光阻层，于覆晶基板表面上形成多处开口，露出其下的多处导电点；进行铜电镀，以填满多处开口，而形成多处铜凸块；移除光阻层与导电薄膜；于基板表面形成防焊保护层，并露出多处铜凸块；对露出的多处铜凸块进行表面防氧化处理。具有简化封装基板上的凸块制程的功效。



I S S N 1 0 0 8 - 4 2 7 4

1、一种具有导电凸块的覆晶基板的制造方法，其特征是：它包含下列步骤：

5 (1) 提供一覆晶基板，其表面具有多处导电点；

(2) 覆盖一导电薄膜于该覆晶基板的表面；

(3) 形成一光阻层于该导电薄膜的表面；

(4) 图案化该光阻层，于该覆晶基板表面上形成多处开口，露出其下的多处导电点；

10 (5) 进行电镀，以填满该多处开口，形成多处导电凸块；

(6) 移除该光阻层与该导电薄膜；

(7) 于该基板表面形成一防焊保护层，并露出该多处导电凸块。

2、根据权利要求1所述的具有导电凸块的覆晶基板的制造方法，其特征是：该电镀为铜电镀，以形成导电的铜凸块。

15 3、根据权利要求1所述的具有导电凸块的覆晶基板的制造方法，其特征是：在形成该防焊保护层后，还包含对该露出的多处导电凸块进行表面防氧化处理。

4、根据权利要求3所述的具有导电凸块的覆晶基板的制造方法，其特征是：该表面防氧化处理是于该导电凸块的表面进行热空气焊锡涂布，以形成防氧化镀层。

20 5、根据权利要求1所述的具有导电凸块的覆晶基板的制造方法，其特征是：覆盖该导电薄膜是以无电极电镀，形成铜薄膜覆盖于该覆晶基板的表面。

6、一种导电凸块的制造方法，其特征是：它包含下列步骤：

(1) 提供一基板，其表面具有多处导电点；

(2) 覆盖一导电薄膜于该基板表面；

25 (3) 形成一光阻层于该基板表面；

(4) 图案化该光阻层，于该基板表面上形成多处开口，露出其下的多处导电点；

(5) 进行金属电镀，以填满该多数开口，形成多数金属凸块；

(6) 移除该光阻层与该导电薄膜；

(7) 于该基板表面形成一防焊保护层，并露出该多数金属凸块；

7、根据权利要求6所述的导电凸块的制造方法，其特征是：还包括对该露出的多数金属凸块进行表面防氧化处理的步骤。

8、根据权利要求7所述的导电凸块的制造方法，其特征是：该表面防氧化处理是于该导电凸块表面进行热空气焊锡涂布，以形成防氧化镀层。

9、根据权利要求6所述的导电凸块的制造方法，其特征是：该金属电镀为铜电镀，该导电凸块为铜凸块。

10、根据权利要求6所述的导电凸块的制造方法，其特征是：覆盖该导电薄膜是以无电极电镀形成金属薄膜覆盖于该基底表面。

## 具有导电凸块的覆晶基板及其导电凸块的制造方法

### 发明领域

5 本发明是有关于封装基板，特别关于一种以电镀方式制造具有导电凸块的  
覆晶基板及其导电凸块的制造方法。

### 发明背景

目前广泛应用球栅阵列（Ball Grid Array，以下简称BGA）封装于积体电  
路晶片组或图形晶片等的封装（packaging）。一般而言，BGA封装主要在一基  
10 板的背面形成多数锡球，并以栅状阵列方式在基板背面排列，作为晶片与印刷  
电路板间的引脚，替代以往的金属导线架。BGA封装的优点在于在相同尺寸下，  
引脚数目可增多，且引脚间的脚距亦加大。此外，由于BGA封装使印刷电路板与  
晶片间的导电路径缩短，因此其散热效果与导电性也随之提升。

随着封包尺寸缩小，而接脚数却日益增加的趋势，覆晶式球栅阵列封包  
15 （Flip chip on BGA，FCBGA）则成为主要封包技术之一。覆晶式球栅阵列封包  
乃将一积体电路晶片背面与一基底连接，而该基底以球栅阵列与一印刷电路板  
连接。由于覆晶式球栅阵列（FCBGA）结合覆晶与球栅阵列两种封装技术，因此  
具有节省空间，并可容纳更多引脚数等优点。

如图1所示，为传统的一种覆晶式球栅阵列封装方法，先在晶片102表面接合  
20 点上形成导电凸块（solder bump），接着再将晶片具有焊接凸块的一面与覆晶基  
板106上的导电凸块接合，而形成导电接脚104。而晶片与覆晶基板间的缝隙，则灌  
入填充材料（underfill）103，并使其牢固。而覆晶基板106的另一面，则具有焊  
接球脚（solderball）108，可与其它印刷电路板接合。其主要缺陷在于：

应用在上述用途的覆晶基板，一般是在绝缘或内部布有线路的基板上的焊  
25 接垫（bump pad），通过锡膏印刷技术制成凸块（Bump），作为导电接脚。而

此步骤一般称为前焊接 (Pre-soldering)。此种锡膏凸块印刷的缺点在于制程相当繁杂，必需通过印刷电路板专用机台进行锡膏凸块印刷制程，而多半形成锡铅合金 (Sn-Pb) 或其类似合金的凸块。而凸块间接合的品质往往受到锡或其合金的性质影响，接合可靠度受凸块性质影响甚大。

## 5 发明内容

本发明的主要目的在于提供一种导电凸块的制造方法，利用电镀 (plating) 制程制造覆晶基板上的金属凸块，达到简化封装基板上的凸块制程的目的。

本发明的再一个目的在于提供一种制造具有导电凸块的覆晶基板的制造方法，该导电凸块可在封装接合时形成可靠性佳的锡一铜共介合金层 (IMC)，达到简化覆晶基板的凸块制程的目的。

本发明的目的是这样实现的：一种通过电镀方式形成导电凸块的制造方法，包含下列步骤：提供一基板，其表面具有多处导电点；于基板表面覆盖导电薄膜；在导电薄膜上形成光阻层；图案化光阻层，于该基板表面上形成多处开口，并露出其下的多处导电点；进行金属电镀，以填满该多处开口，而形成多处金属凸块 (bump)；移除该光阻层与该导电薄膜；于该基板表面形成防焊保护层，并露出该多处金属凸块。

通过上述方法，以较为简易，且步骤简单的电镀方式，在定义的开口中沉积形成导电的金属凸块，以取代一般的凸块印刷技术。

本发明更提供一种导电凸块覆晶基板的制造方法，包含下列步骤：提供一覆晶基板，其表面具有多处导电点；于覆晶基板表面覆盖导电薄膜；在导电薄膜表面形成光阻层；图案化该光阻层，以于覆晶基板表面上形成多处开口，并露出其下的多处导电点；进行铜电镀，以填满该多处开口而形成多处铜凸块；移除光阻层与导电薄膜；于该基板表面形成防焊保护层，并露出该多处铜凸块；对露出的多处铜凸块进行表面防氧化处理。

通过上述方法，以电镀方式制造具有导电凸块的覆晶基板，而导电凸块与

晶片凸块焊接时，形成结合力更佳的锡一铜的焊接接面，提高封装的可靠性。

下面结合较佳实施例配合附图详细说明。

### 附图说明

图1为传统的覆晶式球栅阵列封包（FCBGA）的剖面示意图。

5 图2-图8为本发明的覆晶基板的导电凸块的制造流程侧视示意图。

图9为本发明的导电凸块覆晶基板与晶片接合的剖面示意图。

### 具体实施方式

参阅图2-图8所示，本发明的覆晶基板的导电凸块的制造流程包括如下步骤。

参阅图2所示，在一覆晶基板200中，可设置连结线路，而在基板200表面设  
10 置导电点作为内部连接线路对外的接合点，而较佳的导电点为铜垫（copper  
pad）202。接着在覆晶基板200的表面形成一导电薄膜204，较佳者可通过电镀  
(plating)方式，均匀的在覆晶基板200的表面电镀一层铜金属作为导电薄膜。  
例如以无电极电镀（electroless plating），在无外加电极（electrode）的情  
况下，在含有铜离子的电解溶液中，于覆晶基板200表面沉积形成铜薄膜作为  
15 导电层。由于无电极电镀具有良好的连续性与阶梯覆盖效果，因此，可在覆晶  
基板200与导电铜垫202表面上形成均匀铜薄膜。但本发明的导电薄膜并非仅限  
于上述的金属铜薄膜。

接着参阅图3所示，在覆晶基板200表面形成光阻层208，并对其进行一微影  
制程，以图案化光阻层208，而在铜垫202上方形成开口202a。

20 接着参阅图4所示，通过上述形成的铜薄膜作为晶种层，进行金属电镀  
(metal column plating)，以填满开口202a。较佳者为在铜垫202上以铜电镀  
形成铜凸块（copper bump）210。而较佳的凸块高度约等于光阻层的高度，或  
如图4所示，略高于光阻层208。

由于电镀铜具有良好的填洞能力，可以由开口202a底部向上填满形品质

良好的铜凸块。且电镀具有成本低、设备简单和沉积速度快的优点，可以取代一般的覆晶基板印刷凸块制程。且电镀铜程序一般广泛用于印刷电路板的其它制程中，因此无须额外添购设备。

参阅图5所示，在电镀沉积金属凸块210完成后，接着去除光阻层208。

5 接着参阅图6所示，一般在去除光阻层后，会继续进行酸液清洗，以去除光阻杂质。此时同时通过酸液清洗制程，利用酸液对铜金属的微蚀刻效果 (micro etching) 去除覆晶基板200表面露出的导电铜膜204，并同时将露出的铜凸块210与铜垫202的角度圆滑化，而形成弧形的铜凸块210，有助于后续接合。

接着参阅图7所示，将该覆晶基板200进行一防焊保护制程。在较佳实施例  
10 中，防焊保护制程可采用一般印刷电路板的焊锡掩膜 (solder mask) 制程，此制程通常称为防焊录漆。主要通过在覆晶基板上覆盖一高分子材料薄层，如热烤型环氧树脂 (epoxy resin) 或光感式丙烯酸酯 (Acrylates) 覆盖于金属凸块210表面的其它部分。此防焊保护层212可以避免后续制程中因焊锡溢流而产生的短路，并避免覆晶基板表面受外在环境破坏。

15 接着参阅图8所示，为了避免露出的导电凸块210表面受氧化破坏，可进一步进行金属凸块210表面的防氧化处理。在较佳实施例中，可直接利用印刷电路板制程中的热空气焊锡涂布技术 (hot air solder leveling. HASL)，此制程一般用于印刷电路板中的铜线路表面防氧化处理，是将覆晶基板浸于溶融的焊锡中，完成涂布后，则以高速吹送的热空气去除多余的焊锡，并于金属凸块210表面形成适当厚度的防氧化焊锡镀层214。亦可在金属凸块210表面，利用一般的OSP制程，即利用化学沉浸，形成适当厚度的抗氧化膜。

通过上述方法，可通过电镀方式在覆晶基板上形成金属凸块，如以电镀铜方式形成铜凸块。

25 参阅图9所示，说明本发明的方法所形成的铜凸块覆晶基板与一晶片接合的剖面示意图。晶片300上设置有接合凸块306，而将其以一般接合制程与覆晶基板200上的金属凸块206（即铜垫202、铜导电薄膜204与电镀铜凸块206的组合）

接合后，在晶片300与覆晶基板200之间填入填充材料310，以固定其接合效果。由于铜性质的原因，铜凸块206无法如一般印刷制程形成的锡铅凸块一般，与晶片上的凸块306形成熔融反应，然而由于电镀形成的铜凸块的接点包覆面积增加，使得接合后形成的锡一铜共介合金，其接合效果更优于传统的锡铅凸块。

5       综上所述，本发明方法的主要优点之一在于：通过电镀方式在覆晶基板上形成金属凸块，其制程简单，容易控制，优于一般的凸块印刷制程。

本发明方法的优点之二在于：利用电镀方式在覆晶基板上形成铜凸块，其具有较大的接合面积，因此铜凸块与晶片上的锡铅凸块，可形成稳定的锡一铜共介合金，接口较传统的锡一镍共介合金更佳。

10      木发明方法的优点之三在于：整个制程步骤无须引入额外的制程机台，仅需利用一般印刷电路板制造流程以及一般常用的电镀设备与微影制程即可完成，其制造流程更为简单，对于覆晶基板的生产更具有竞争力。

虽然本发明以较佳实施例揭露如上，然其并非用以限定本发明，任何熟悉此项技艺者，在不脱离本发明的精神和范围内，所做些许更动与润饰，都属于15 本发明的保护范围之内。

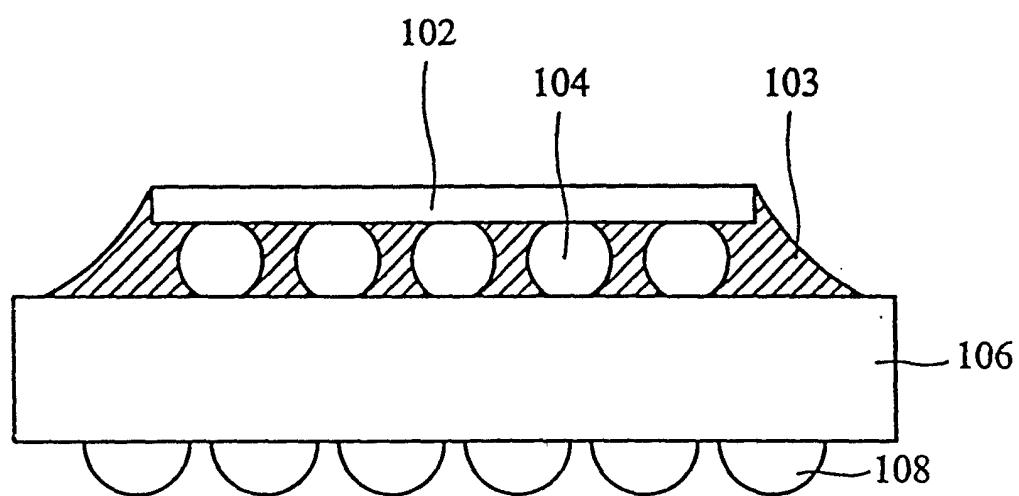


图 1

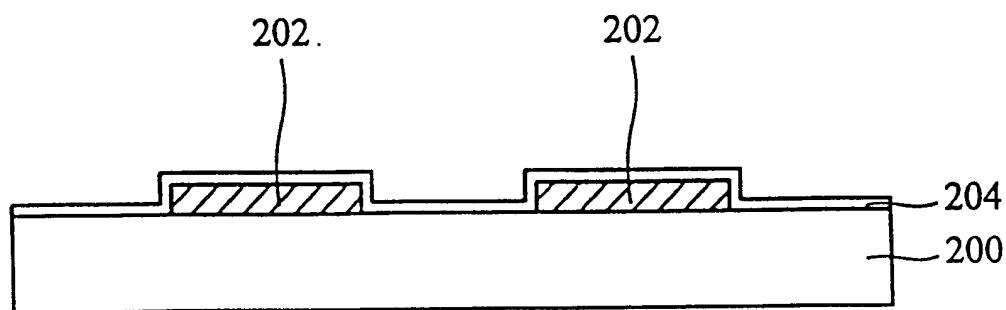


图 2

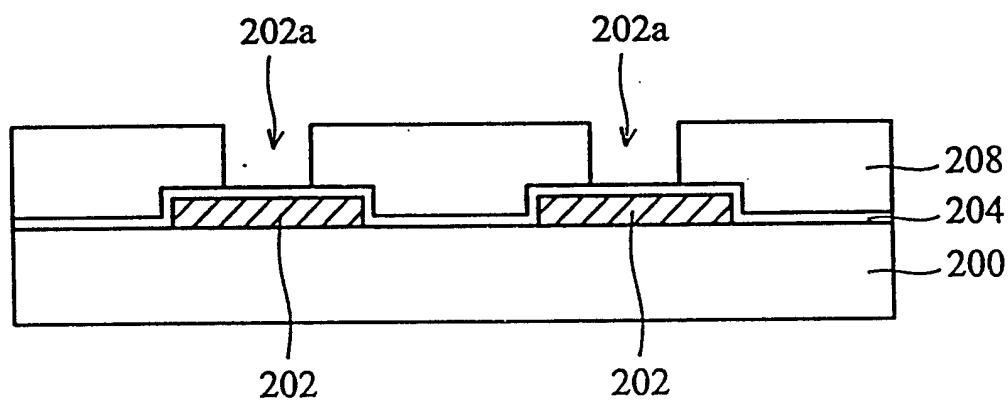


图 3

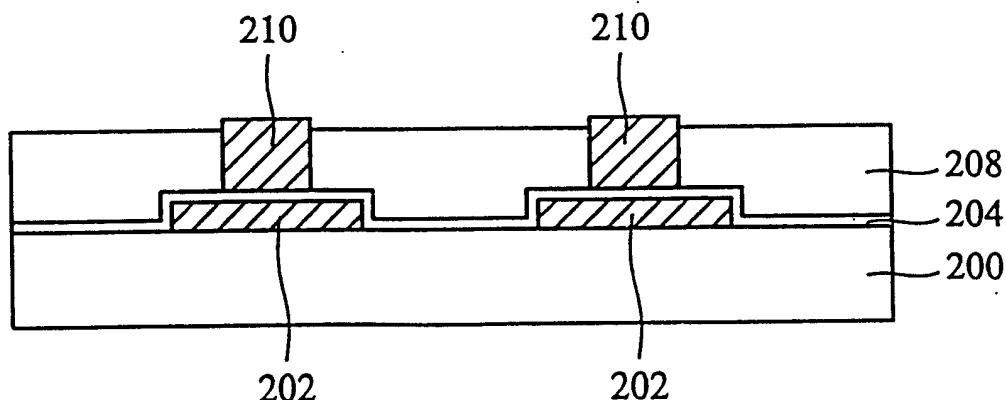


图 4

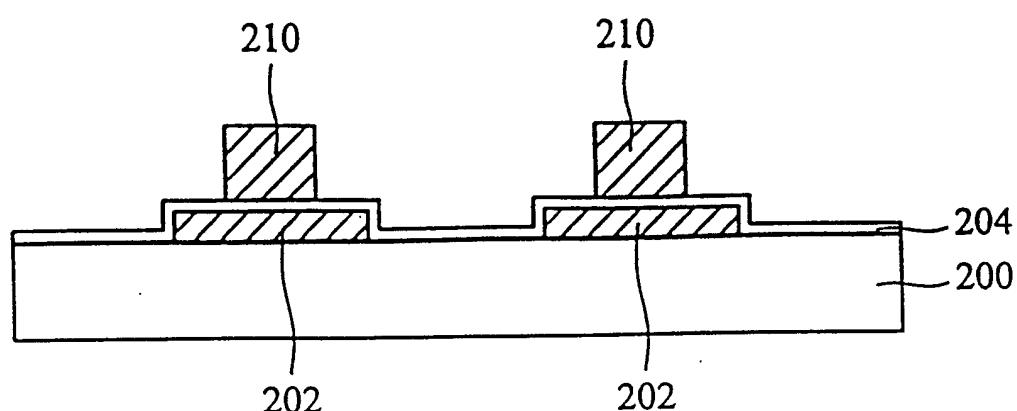


图 5

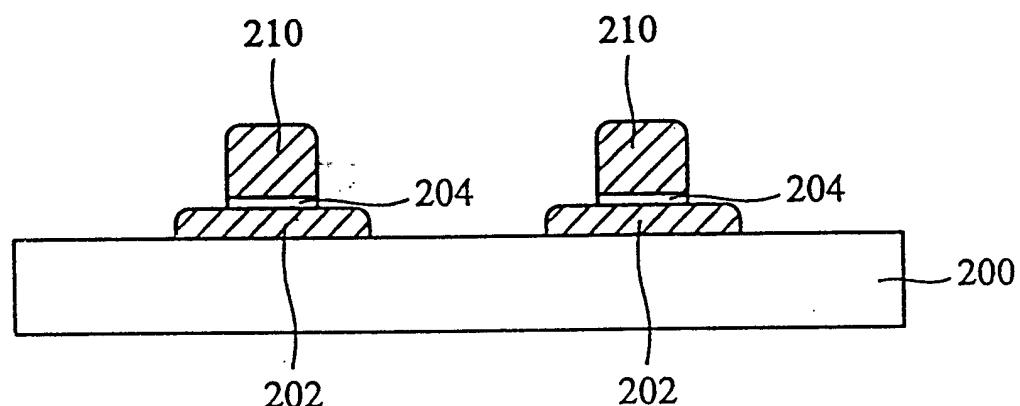


图 6

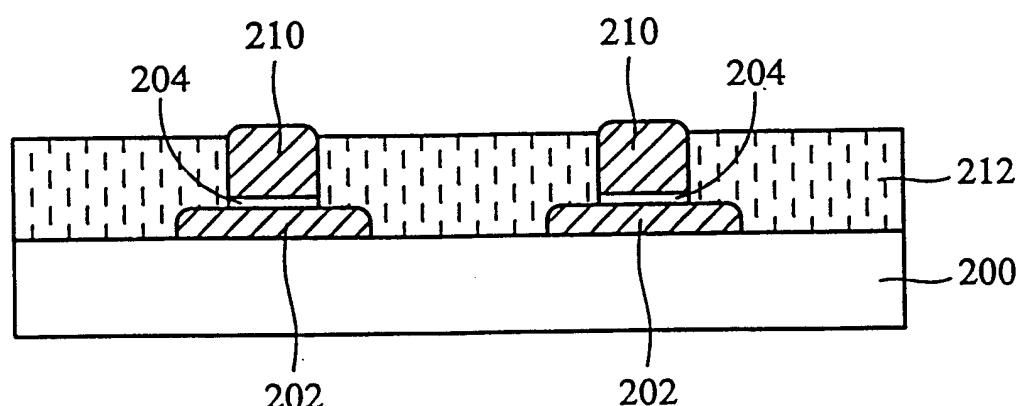


图 7

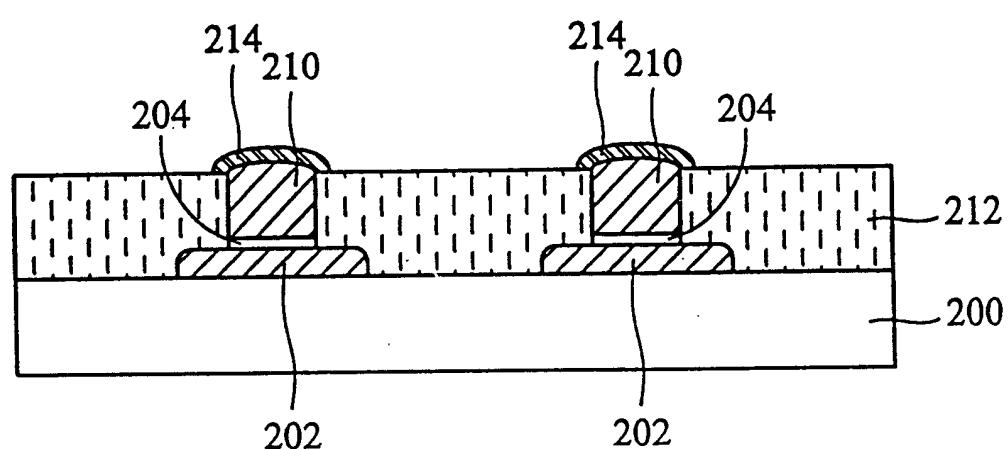


图 8

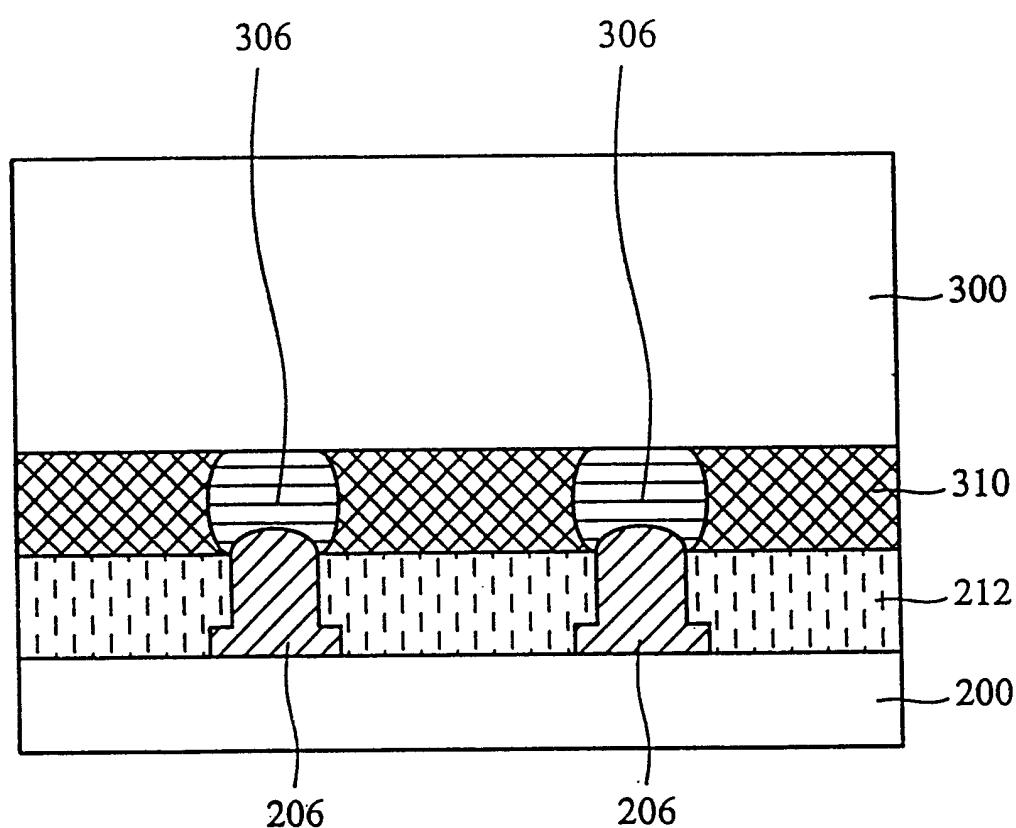


图 9