



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I389347B1

(45) 公告日：中華民國 102 (2013) 年 03 月 11 日

(21) 申請案號：097144439

(22) 申請日：中華民國 97 (2008) 年 11 月 13 日

(51) Int. Cl. : **H01L33/00 (2010.01)**

(71) 申請人：晶元光電股份有限公司 (中華民國) EPISTAR CORPORATION (TW)

新竹市科學工業園區力行五路 5 號

(72) 發明人：黃建富 HUANG, CHIEN FU (TW)；許嘉良 HSU, CHIA LIANG (TW)

(56) 參考文獻：

US 6800500B2

US 2006/0154389A1

審查人員：趙芝婷

申請專利範圍項數：17 項 圖式數：13 共 0 頁

(54) 名稱

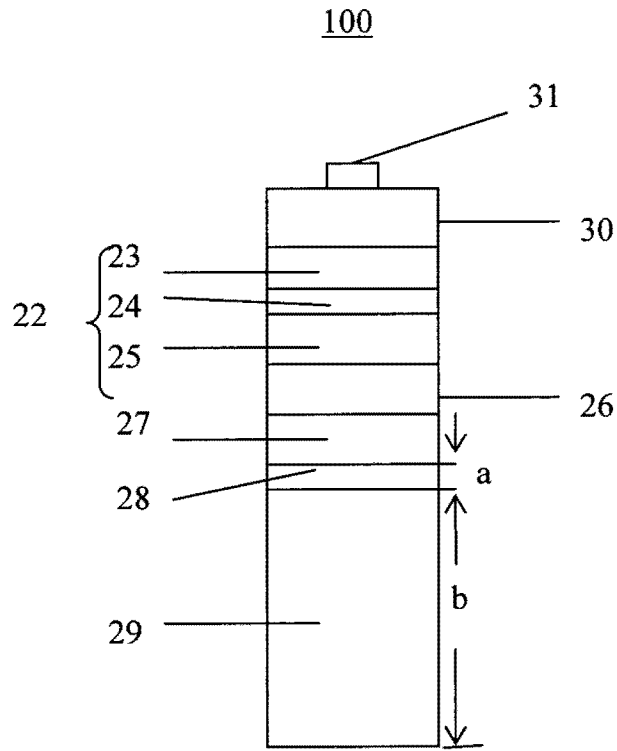
光電元件及其製作方法

OPTO-ELECTRONIC DEVICE STRUCTURE AND THE MANUFACTURING METHOD THEREOF

(57) 摘要

本發明揭示一具有應力平衡層之光電元件結構。此光電元件結構係包含一高導熱基板，一應力平衡層位於高導熱基板之上，一金屬反射層位於應力平衡層之上，及一磊晶結構位於金屬反射層之上。

The invention is related to an optoelectronic device structure including a stress-balanced layer. The optoelectronic structure device comprises a high thermal conductivity substrate, a stress-balanced layer on the high thermal conductivity substrate, a metal reflector on the stress-balanced layer and an epitaxial structure on the metal reflector.



第 5 圖

- 21 . . . 成長基板
- 22 . . . 磊晶結構
- 23 . . . 第一電性半導體層
- 24 . . . 活性層
- 25 . . . 第二電性半導體層
- 26 . . . 第二電性接觸層
- 27 . . . 反射層
- 28 . . . 應力平衡層
- 29 . . . 高導熱基板
- 30 . . . 第一電性接觸層
- 31 . . . 第一電極
- 32 . . . 切割道
- 100 . . . 發光二極體晶粒
- a . . . 應力平衡層厚度
- b . . . 高導熱基板厚度

發明專利說明書

101年5月28日修正替換頁

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97144439

※ 申請日：97.11.13

※ IPC 分類：H01L 33/00

一、發明名稱：(中文/英文)

(2010.01)

光電元件及其製作方法/

OPTO-ELECTRONIC DEVICE STRUCTURE AND THE
MANUFACTURING METHOD THEREOF

二、中文發明摘要：

本發明揭示一具有應力平衡層之光電元件結構。此光電元件結構係包含一高導熱基板，一應力平衡層位於高導熱基板之上，一金屬反射層位於應力平衡層之上，及一磊晶結構位於金屬反射層之上。

三、英文發明摘要：

The invention is related to an optoelectronic device structure including a stress-balanced layer. The optoelectronic structure device comprises a high thermal conductivity substrate, a stress-balanced layer on the high thermal conductivity substrate, a metal reflector on the stress-balanced layer and an epitaxial structure on the metal reflector.

四、指定代表圖：

(一) 本案指定代表圖為：第(5)圖。

(二) 本代表圖之元件符號簡單說明：

21~成長基板

22~磊晶結構

23~第一電性半導體層

24~活性層

25~第二電性半導體層

26~第二電性接觸層

27~反射層

28~應力平衡層

29~高導熱基板

30~第一電性接觸層

31~第一電極

32~切割道

100~發光二極體晶粒

a~應力平衡層厚度

b~高導熱基板厚度

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明揭露一具有應力平衡層之光電元件結構及其製造方法，特別是關於一種高導熱發光二極體結構及其製造方法。

【先前技術】

習知承載藍光發光二極體的氧化鋁(sapphire)基板屬於低熱傳導性材料(熱傳導係數約為 40W/mK)，在較高電流狀況下操作時，無法有效地傳遞熱量，造成熱量累積而影響發光二極體之可靠度。

目前市面出現將整片高熱傳導性金屬銅基板(熱傳導係數約為 400W/mK)以電鍍或黏貼方式與發光二極體連接，可有效地傳遞熱量。然而在移除成長基板後，內應力壓縮整片金屬銅

基板，造成晶片(wafer)翹曲而影響後續製程良率。

【發明內容】

本發明提供一種光電元件結構，其中之基板為高導熱基板，可由銅、鋁、鈾、矽、鍺、金屬基複合材料、銅合金、鋁合金或鈾合金組成。

本發明提供一種光電元件結構，其中之基板為高導熱基板，可由無電鍍、電鍍、或電鑄方式形成。

本發明提供一種光電元件結構，其中之應力平衡層可由單層材料或複數層材料所組成。

本發明提供一種光電元件結構，其中之應力平衡層可由鎳、鎢、鈾、鈷、鉑、金、或銅組成。

本發明提供一種光電元件結構，其中之應力平衡層可由無電鍍、電鍍、或電鑄方式形成。

本發明提供一種光電元件結構，其中之基板為高導熱基板，其熱膨脹係數與應力平衡層之熱膨脹係數相差不小於 $5\text{ppm}/^\circ\text{C}$ 。

本發明提供一種光電元件結構，其中應力平衡層之厚度不小於0.01倍且不大於0.6倍之高導熱基板厚度。

本發明提供一種光電元件結構，其中之應力平衡層具週期性圖案結構。

本發明提供一種光電元件結構，其中之具週期性圖案結構之應力平衡層每一圖案結構寬度不小於 0.01 倍光電元件之寬度，且不大於 1 倍光電元件之寬度。

本發明提供一種光電元件結構，其中之具週期性圖案結構之應力平衡層厚度不小於 0.01 倍且不大於 1.5 倍高導熱基板厚度。

本發明提供一種光電元件結構，其中之應力平衡層寬度大於高導熱基板之寬度。

本發明提供一種光電元件結構，其中之磊晶結構其材料包含一種或一種以上之物質，係選自鎘、鋁、銻、砷、磷及氮所構成之群組。

【實施方式】

本發明揭露一種具有應力平衡層之光電元件結構及其製造方法。為了使本發明之敘述更加詳盡與完備，可參照下列描述並配合第 1 圖至第 13 圖之圖式。

實施例一

本發明之光電元件結構以發光二極體為例，其結構與製作方法如第 1-5 圖所示。

第 1 圖所示，包含一成長基板 21，其材料可為砷化鎘、矽、

碳化矽、藍寶石、磷化銦、磷化鎵、氮化鋁或氮化鎵等。接著，於成長基板21上形成磊晶結構22。磊晶結構22係藉由一磊晶製程所形成，例如有機金屬氣相沉積磊晶法(MOCVD)、液相磊晶法(LPE)或分子束磊晶法(MBE)等磊晶製程。此磊晶結構22至少包含一第一電性半導體層23，例如為一n型磷化鋁鎵銦 $(Al_xGa_{1-x})_yIn_{1-y}P$ 層或一n型氮化鋁鎵銦 $(Al_xGa_{1-x})_yIn_{1-y}N$ 層；一活性層24，例如為磷化鋁鎵銦 $(Al_xGa_{1-x})_yIn_{1-y}P$ 或氮化鋁鎵銦 $(Al_xGa_{1-x})_yIn_{1-y}N$ 所形成的多重量子井結構；以及一第二電性半導體層25，例如為一p型磷化鋁鎵銦 $(Al_xGa_{1-x})_yIn_{1-y}P$ 層或一p型氮化鋁鎵銦 $(Al_xGa_{1-x})_yIn_{1-y}N$ 層。另外，本實施例之活性層24可由例如同質結構、單異質結構、雙異質結構、或是多重量子井結構所堆疊而成。

接著，於磊晶結構22上形成一第二電性接觸層26及一反射層27。第二電性接觸層26的材料可為氧化銦錫(Indium Tin Oxide)、氧化銦(Indium Oxide)、氧化錫(Tin Oxide)、氧化鎘錫(Cadmium Tin Oxide)、氧化鋅(Zinc Oxide)、氧化鎂(Magnesium Oxide)或氮化鈦(Titanium Nitride)等。反射層27可為金屬材料，例如銀，鋁，鈦，鉻，鉑，金等。

接著，將具有反射層27的磊晶結構以成長基板21在上，反

射層 27 在下的方式置入化學槽內進行電化學沉積法(electro chemical deposition)，例如：電鍍，電鑄；或無電化學沉積法(electroless chemical deposition) 製程，例如：無電鍍；以於反射層 27 之下形成一應力平衡層 28，其材料可選自鎳、鎢、鉬、鈷、鉑、金、或銅。形成結構如第 2 圖所示。當應力平衡層反射率較高時，可作為反射層，則反射層 27 可省略。

如第 3 圖所示，再將具有應力平衡層 28 之結構置入另一化學槽內進行另一次電化學沉積法(electro chemical deposition)，例如：電鍍，電鑄；或無電化學沉積法(electroless chemical deposition) 製程，例如：無電鍍；以於應力平衡層 28 之下形成一高導熱基板 29，以成為一晶圓(wafer)結構。其中高導熱基板材料可選自銅、鋁、鉬、矽、鍺、鎢、金屬基複合材料、銅合金、鋁合金、或鉬合金等。高導熱基板之材料選擇原則為其熱膨脹係數與磊晶結構 22 之熱膨脹係數相差不小於 $5\text{ppm}/^\circ\text{C}$ 。而應力平衡層厚度 a 最佳條件為不小於 0.01 倍且不大於 0.6 倍高導熱基板厚度 b ，即 $0.01b \leq a \leq 0.6b$ 。

接著如第 4 圖所示，藉由雷射剝離技術、蝕刻製程或化學機械研磨製程等方式部份或完全移除成長基板 21 後，裸露出磊晶結構 22 之第一電性半導體層 23 的表面。一般於移除成長基板後，高導熱基板與磊晶結構之間的內應力會壓縮整片高導熱基板，造成晶圓結構翹曲而影響後續製程良率。

應力平衡層之形成可降低高導熱基板與磊晶結構之間的內應力，抑制晶圓結構翹曲現象。接下來，再於第一電性半導體層 23 裸露出的表面上形成第一電性接觸層 30。第一電性接觸層 30 的材料可為氧化銦錫(Indium Tin Oxide)、氧化銦(Indium Oxide)、氧化錫(Tin Oxide)、氧化鎘錫(Cadmium Tin Oxide)、氧化鋅(Zinc Oxide)、氧化鎂(Magnesium Oxide)、氮化鈦(Titanium Nitride)、鍺金(Ge/Au)、鍺金鎳(Ge/Au/Ni) 或鉻鋁(Cr/Al)所形成之薄膜，並可選擇性地於薄膜上以蝕刻製程形成特定圖案。接著，利用熱蒸鍍(Thermal Evaporation)、電子束蒸鍍(E-beam)或離子濺鍍(Sputtering)等方法，於第一電性接觸層 30 的特定圖案間形成一第一電極 31。若第一電性接觸層 30 為連續薄膜層未形成特定圖案，第一電極 31 則可直接形成於第一電性接觸層 30 之上，其材料可為金錫合金或金銦合金。於此實施例中，高導熱基板 29 可作為第二電極。接著蝕刻複數道切割道 32，再沿著切割道將發光二極體切割成具有高導熱基板的發光二極體晶粒 100，如第 5 圖所示。

實施例二

本發明之另一實施例所形成之光電元件結構以發光二極體為例，結構與製作方法則如第 1 及 6-9 圖所示。其中磊晶結構與實施例一相同，如第 1 圖所示。如第 6 圖所示，將具有反射層

27 的磊晶結構以成長基板 21 在上，反射層 27 在下的方式置入化學槽內進行電化學沉積法(electro chemical deposition)，例如：電鍍，電鑄；或無電化學沉積法(electroless chemical deposition)製程，例如：無電鍍；以於反射層之下形成一應力平衡層 33，再利用黃光，蝕刻等製程使應力平衡層形成一具週期性圖案之結構。其材料可選自鎳、鎢、鉬、鈷、鉑、金或銅。當應力平衡層反射率較高時，可作為反射層，則反射層 27 可省略。

如第 7 圖所示，再將具週期性圖案結構之應力平衡層 33 之結構置入另一化學槽內進行另一次電化學沉積法(electro chemical deposition)，例如：電鍍，電鑄；或無電化學沉積法(electroless chemical deposition)製程，例如：無電鍍；使得具週期性圖案結構之應力平衡層之間隔處及下方形成一高導熱基板 29，以成為一晶圓(wafer)結構。其中高導熱基板材料可選自銅、鋁、鉬、矽、鍺、鎢、金屬基複合材料、銅合金、鋁合金、鉬合金等。其中具週期性圖案結構之應力平衡層之每一圖案結構寬度 c 不小於 0.01 倍之高導熱光電元件寬度 d ，且不大於 1 倍之高導熱光電元件之寬度，即 $0.01d \leq c \leq d$ 。週期性圖案結構之應力平衡層厚度 e 最佳條件為不小於 0.01 倍且不大於 1.5 倍之高導熱基板層厚度 b ，即 $0.01b \leq e \leq 1.5b$ 。

接著，如第 8 圖所示，利用雷射剝離技術、蝕刻製程或化學機械研磨製程等方式部份或完全移除成長基板 21。成

長基板21移除後，裸露出磊晶結構22之第一電性半導體層23的表面，再於其上形成第一電性接觸層30。第一電性接觸層30的材料可為氧化銦錫(Indium Tin Oxide)、氧化銦(Indium Oxide)、氧化錫(Tin Oxide)、氧化鎘錫(Cadmium Tin Oxide)、氧化鋅(Zinc Oxide)、氧化鎂(Magnesium Oxide)、氮化鈦(Titanium Nitride)、鍺金(Ge/Au)、鍺金鎳(Ge/Au/Ni) 或鉻鋁(Cr/Al)所形成之薄膜，並可選擇性地於薄膜上以蝕刻製程形成特定圖案。再分別於第一電性接觸層30上表面形成一第一電極31，於此實施例中，高導熱基板29可作為第二電極。其中第一電極之材料可為金錫合金或金銦合金。在此實施例中，亦可於第一電性接觸層30上表面及/或下表面形成一粗糙面。接著蝕刻複數道切割道32，再沿著切割道將發光二極體切割成具有高導熱基板的發光二極體晶粒200，如第9圖所示。

實施例三

本發明之再一實施例所形成之光電元件結構以發光二極體為例，結構與製作方法則如第 1-2 及 10-12 圖所示。其中磊晶結構與製作方法與實施例一相同，如第 1-2 圖所示。再如第 10 圖所示，於應力平衡層 28 下方形成複數道間隔距離為 g 的光阻 34，再將此結構置入另一化學槽內進行另一次電化學沉積法(electro chemical

deposition)，例如：電鍍，電鑄；或無電化學沉積法(electroless chemical deposition) 製程，例如：無電鍍，以於應力平衡層 28 之下複數道光阻間形成一高導熱基板 29，最後成為一晶圓(wafer)結構。其中高導熱基板材料可選自銅、鋁、鈾、矽、鍺、鎢、金屬基複合材料、銅合金、鋁合金、或鈾合金等。接著如第 11 圖所示，藉由雷射剝離技術、蝕刻製程或化學機械研磨製程等方式部份或完全移除成長基板 21 後，裸露出磊晶結構 22 之第一電性半導體層 23 的表面，再於其上形成第一電性接觸層 30。第一電性接觸層 30 的材料可為氧化銦錫 (Indium Tin Oxide)、氧化銦 (Indium Oxide)、氧化錫 (Tin Oxide)、氧化鎘錫 (Cadmium Tin Oxide)、氧化鋅 (Zinc Oxide)、氧化鎂 (Magnesium Oxide)、氮化鈦 (Titanium Nitride)、鍺金 (Ge/Au)、鍺金鎳 (Ge/Au/Ni) 或鉻鋁 (Cr/Al) 所形成之薄膜，並可選擇性地於薄膜上以蝕刻製程形成特定圖案。接著，利用熱蒸鍍 (Thermal Evaporation)、電子束蒸鍍 (E-beam) 或離子濺鍍 (Sputtering) 等方法，於第一電性接觸層 30 的特定圖案間形成一第一電極 31。若第一電性接觸層 30 為連續薄膜層未形成特定圖案，第一電極 31 則可直接形成於第一電性接觸層 30 之上，其材料可為金錫合金或金銦合金。於此實施例中，高導熱基板 29 可作為第二電極。接著蝕刻複數道切割道 32，再

沿著切割道將發光二極體切割成具有高導熱基板的發光二極體晶粒 300，如第 12 圖所示。本實施例與其他實施例不同之處在高導熱基板層 29 之寬度 g 小於應力平衡層 28 寬度 f ，即 $g < f$ 。高導熱基板寬度愈寬，其所受熱膨脹的內應力就愈大，但又須在允許寬度範圍內傳遞熱量，故設計使高導熱基板層之寬度 g 小於應力平衡層寬度 f 。

此外，上述之實施例一至三所揭示之發光二極體晶粒 100-300 更可以進一步地與其他元件組合連接以形成一發光裝置 (light-emitting apparatus)。第 13 圖為習知之發光裝置結構示意圖，如第 13 圖所示，一發光裝置 600 包含一具有至少一電路 602 之次載體 (sub-mount) 60；至少一焊料 62 (solder) 位於上述次載體 60 上，藉由此焊料 62 將上述發光二極體晶粒 100 黏結固定於次載體 60 上並使發光二極體晶粒 100 之基板 29 與次載體 60 上之電路 602 形成電連接；以及，一電性連接結構 64，以電性連接發光二極體晶粒 100 之電極 31 與次載體 60 上之電路 602；其中，上述之次載體 60 可以是導線架 (lead frame) 或大尺寸鑲嵌基底 (mounting substrate)，以方便發光裝置 600 之電路規劃並提高其散熱效果。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

第 1-5 圖係顯示本發明實施例之光電元件製作流程圖；

第 6-9 圖係顯示本發明另一實施例之光電元件製作流程圖；

第 10-12 圖係顯示本發明再一實施例之光電元件製作流程圖。

第 13 圖為習知發光裝置結構示意圖。

【主要元件符號說明】

21~成長基板

22~磊晶結構

23~第一電性半導體層

24~活性層

25~第二電性半導體層

26~第二電性接觸層

27~反射層

28~應力平衡層

29~高導熱基板

30~第一電性接觸層

31~第一電極

32~切割道

33~具週期性圖案結構之應力平衡層

34~光阻

60~次載體

62~焊料

64~電性連接結構

100、200、300~發光二極體晶粒

600~發光裝置

602~電路

a~應力平衡層厚度

b~高導熱基板厚度

c~具週期性圖案結構之應力平衡層之每一圖案結構寬度

d~光電元件寬度

e~具週期性圖案結構之應力平衡層厚度

f~應力平衡層寬度

g~高導熱基板寬度

七、申請專利範圍：

101年5月28日修正替換頁

1. 一光電元件製作方法，包含：

提供一成長基板，其係具有一第一平面及一第二平面；

形成一磊晶結構於該成長基板之第一平面上，其係至少具有一 n 型半導體層、一發光層及一 p 型半導體層；

形成一金屬反射層於該磊晶結構之上；

以電化學沉積法或無電化學沉積法形成一應力平衡層於該金屬反射層與該磊晶結構相對之一側；

以電化學沉積法或無電化學沉積法形成一高導熱基板於該應力平衡層與該磊晶結構相對之一側，其中該應力平衡層可降低該高導熱基板與該磊晶結構之間的內應力，且該高導熱基板與該磊晶結構之熱膨脹係數相差不小於 $5\text{ppm}/^\circ\text{C}$ ；

移除該成長基板，以暴露該磊晶結構之一表面；

形成一電極於該磊晶結構暴露之該表面上，其中該電極與該磊晶結構形成電連結；

蝕刻該磊晶結構，以形成複數道切割道；以及

沿著該切割道切割以形成該光電元件。

2. 如申請專利範圍第 1 項所述之光電元件製作方法，其中形成該應

力平衡層之電化學沉積法可為電鍍或電鑄。

3. 如申請專利範圍第 1 項所述之光電元件製作方法，其中形成該

應力平衡層之無電化學沉積法可為無電鍍。

4. 如申請專利範圍第 1 項所述之光電元件製作方法，其中形成該高導熱基板之電化學沉積法可為電鍍或電鑄。
5. 如申請專利範圍第 1 項所述之光電元件製作方法，其中形成該高導熱基板之無電化學沉積法可為無電鍍。
6. 如申請專利範圍第 1 項所述之光電元件製作方法，其中形成該複數道切割道之方法更包括黃光或顯影製程。
7. 一光電元件製作方法，包含：

提供一成長基板，其係具有一第一平面及一第二平面；

形成一磊晶結構於該成長基板之第一平面上，其係至少具有一 n 型半導體層、一發光層及一 p 型半導體層；

形成一金屬反射層於該磊晶結構之上；

以電化學沉積法或無電化學沉積法形成一應力平衡層於該金屬反射層與該磊晶結構相對之一側；

利用蝕刻製程使該應力平衡層形成一具週期性圖案之結構，其中該具週期性圖案結構之應力平衡層之每一圖案結構寬度不小於 0.01 倍該光電元件之寬度，且不大於 1 倍該光電元件之寬度；

以電化學沉積法或無電化學沉積法形成一高導熱基板於該具週期性圖案結構之應力平衡層與該磊晶結構相對之一側，其中該具週期性圖案結構之應力平衡層可降低該高導熱基板與該磊晶結構之間的內應力；

- 移除該成長基板，以暴露該磊晶結構之一表面；
- 形成一電極於該磊晶結構暴露之該表面上，其中該電極與該磊晶結構形成電連結；
- 蝕刻該磊晶結構，以形成複數道切割道；以及
- 沿著該切割道切割形成該光電元件。
- 8.如申請專利範圍第7項所述之光電元件製作方法，其中形成該具週期性圖案結構之應力平衡層之電化學沉積法可為電鍍或電鑄。
- 9.如申請專利範圍第7項所述之光電元件製作方法，其中形成該具週期性圖案結構之應力平衡層之無電化學沉積法可為無電鍍。
- 10.如申請專利範圍第7項所述之光電元件製作方法，其中形成該高導熱基板之電化學沉積法可為電鍍或電鑄。
- 11.如申請專利範圍第7項所述之光電元件製作方法，其中形成該高導熱基板之無電化學沉積法可為無電鍍。
- 12.如申請專利範圍第7項所述之光電元件製作方法，其中形成該複數道切割道之方法更包括黃光或顯影製程。
- 13.一光電元件製作方法，包含：
- 提供一成長基板，其係具有一第一平面及一第二平面；
- 形成一磊晶結構於該成長基板之第一平面上，其係至少具有一n型半導體層、一發光層及一p型半導體層；
- 形成一金屬反射層於該磊晶結構之上；

以電化學沉積法或無電化學沉積法形成一應力平衡層於該金屬反射層與該磊晶結構相對之一側；

形成複數道光阻於該應力平衡層之下方；

以電化學沉積法或無電化學沉積法形成一高導熱基板於該應力平衡層之下方且無該光阻覆蓋之區域，使得該高導熱基板之寬度小於該應力平衡層之寬度，且該應力平衡層可降低該高導熱基板與該磊晶結構之間的內應力；

移除於該應力平衡層之下方複數道光阻；

移除該成長基板，以暴露該磊晶結構之一表面；

形成一電極於該磊晶結構暴露之該表面上，其中該電極與該磊晶結構形成電連結；

蝕刻該磊晶結構，以形成複數道切割道；以及

沿著該切割道切割形成該光電元件。

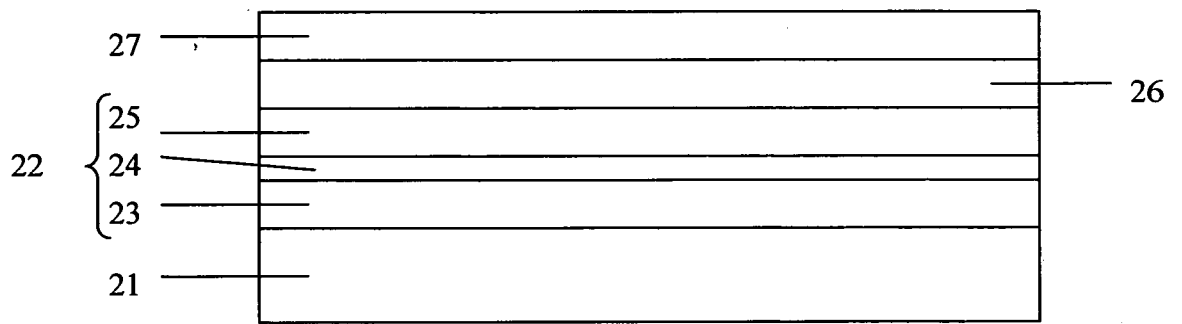
14.如申請專利範圍第 13 項所述之光電元件製作方法，其中形成該應力平衡層之電化學性沉積法可為電鍍或電鑄。

15.如申請專利範圍第 13 項所述之光電元件製作方法，其中形成該應力平衡層之無電化學性沉積法可為無電鍍。

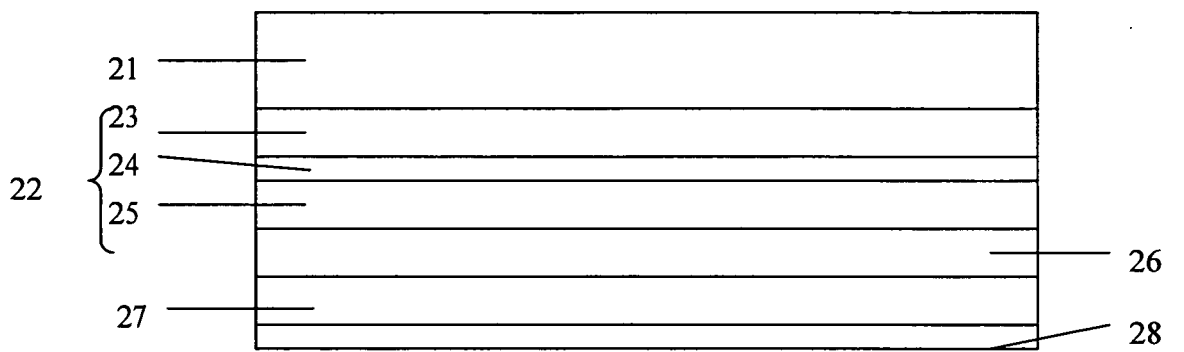
16.如申請專利範圍第 13 項所述之光電元件製作方法，其中形成該高導熱基板之電化學性沉積法可為電鍍或電鑄。

17.如申請專利範圍第 13 項所述之光電元件製作方法，其中形成該高導熱基板之無電化學性沉積法可為無電鍍。

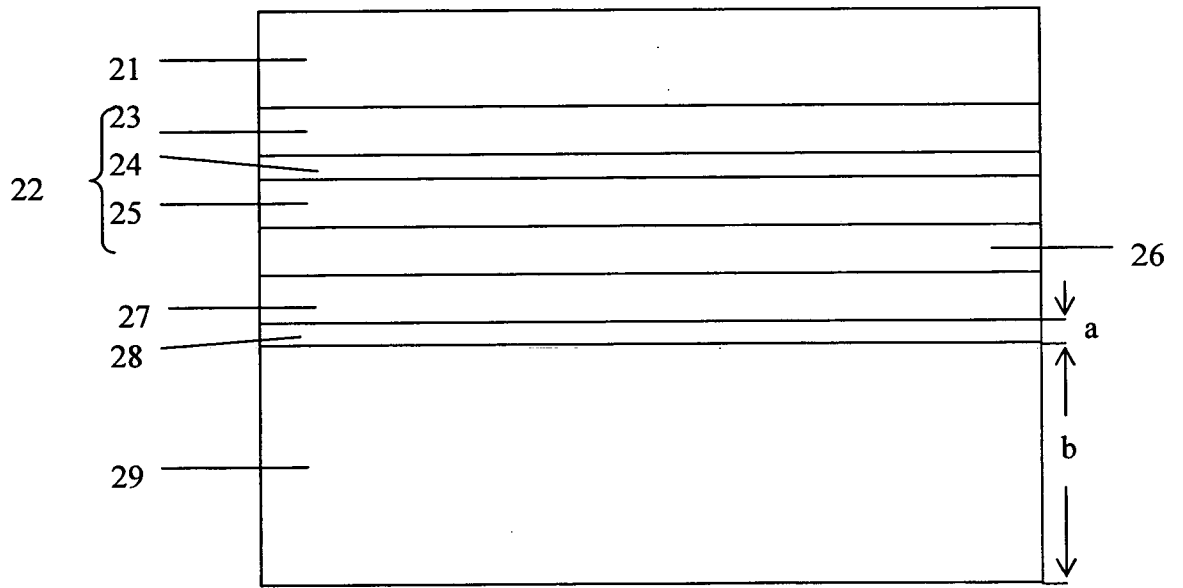
八、圖式：



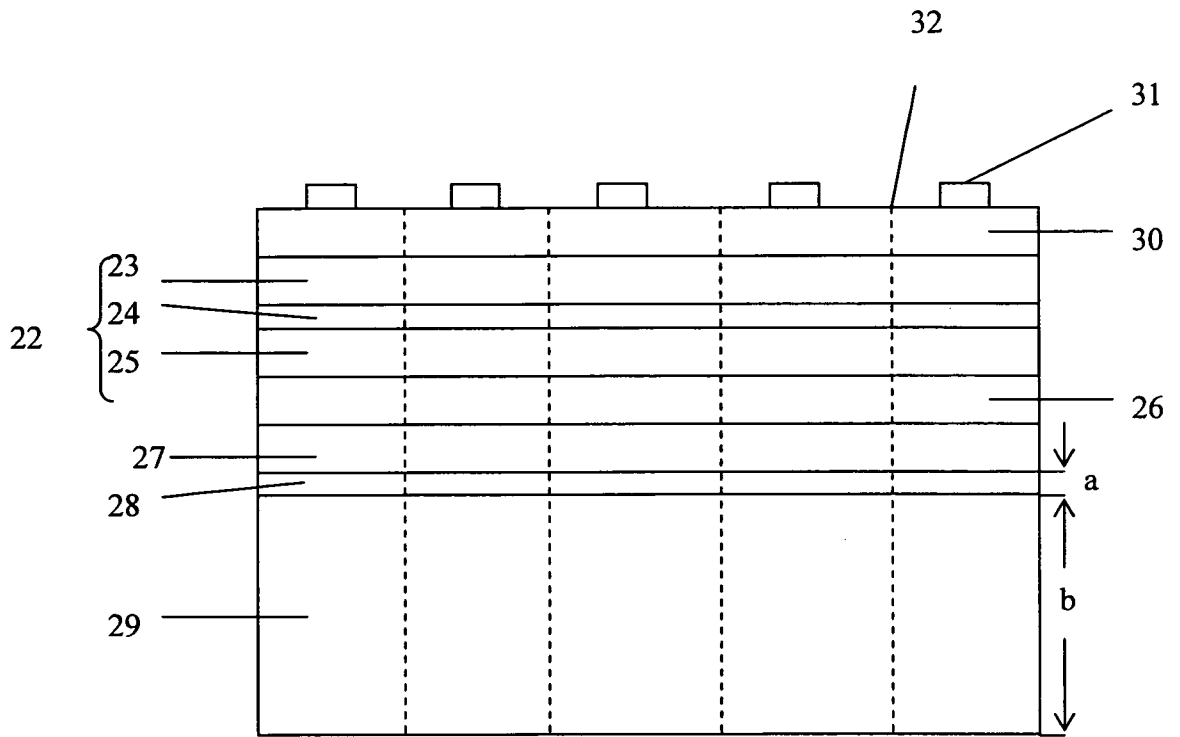
第 1 圖



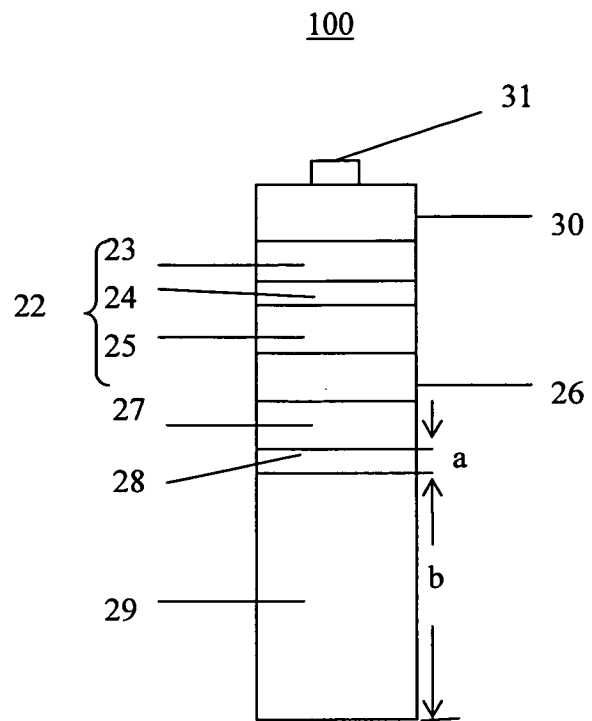
第 2 圖



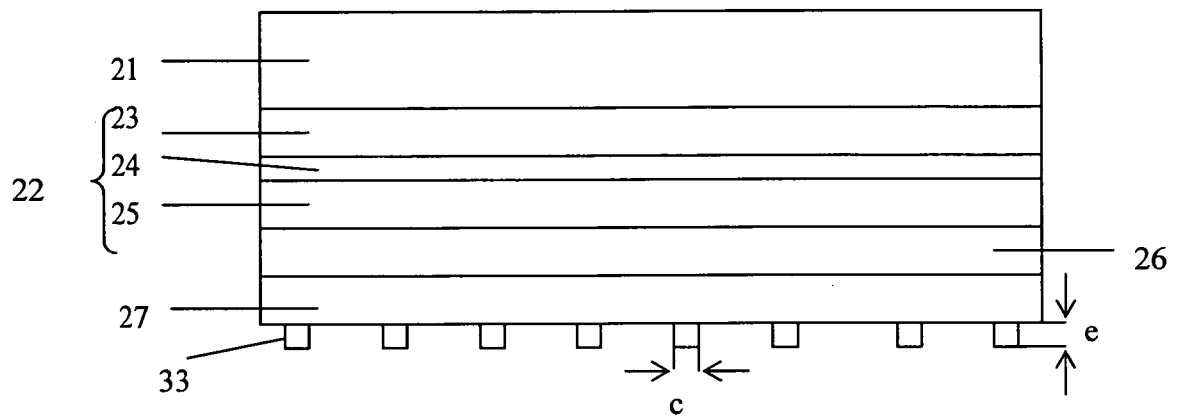
第 3 圖



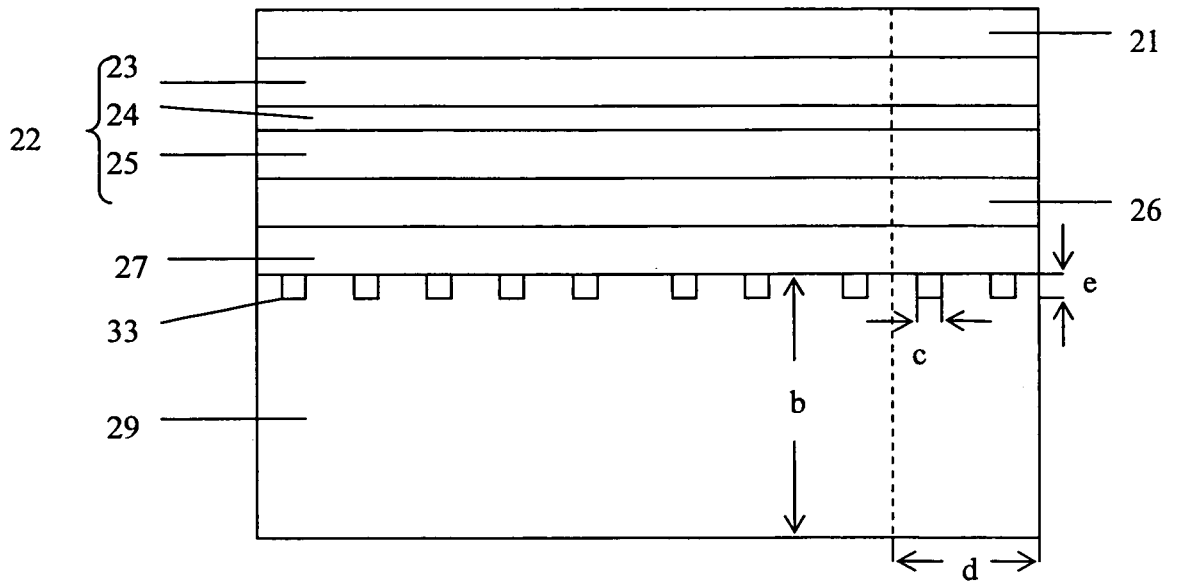
第 4 圖



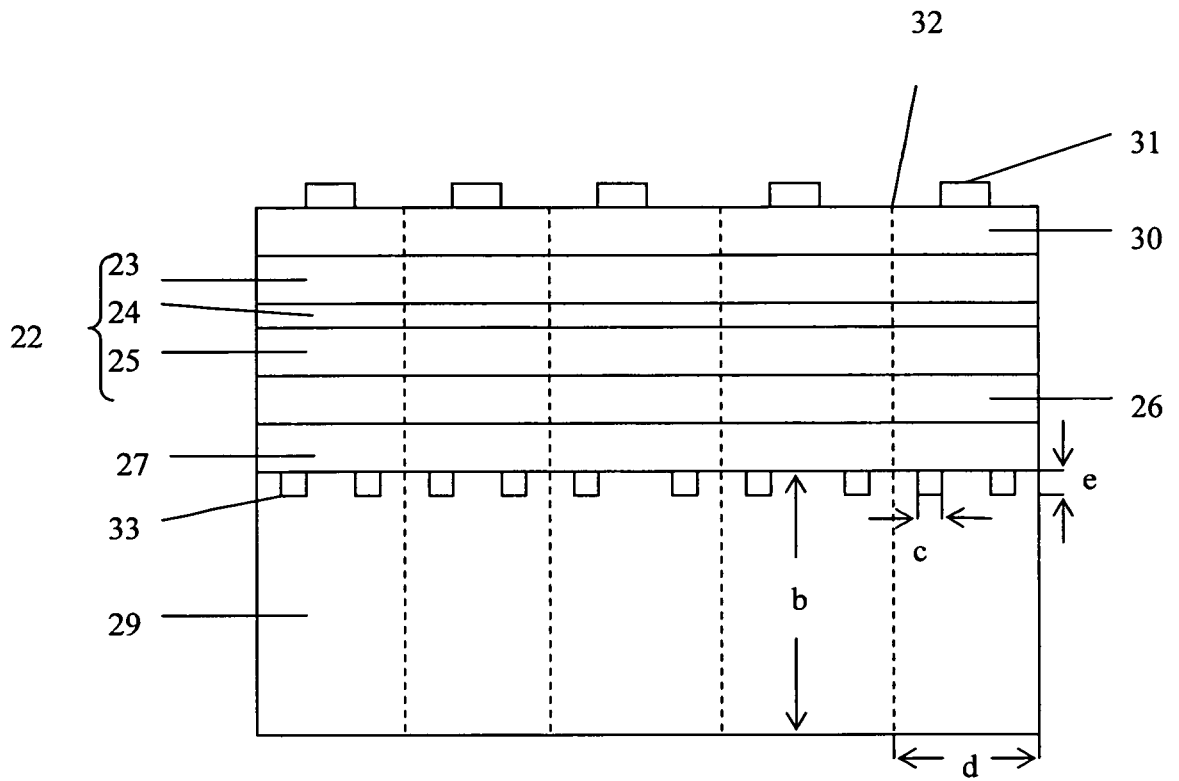
第 5 圖



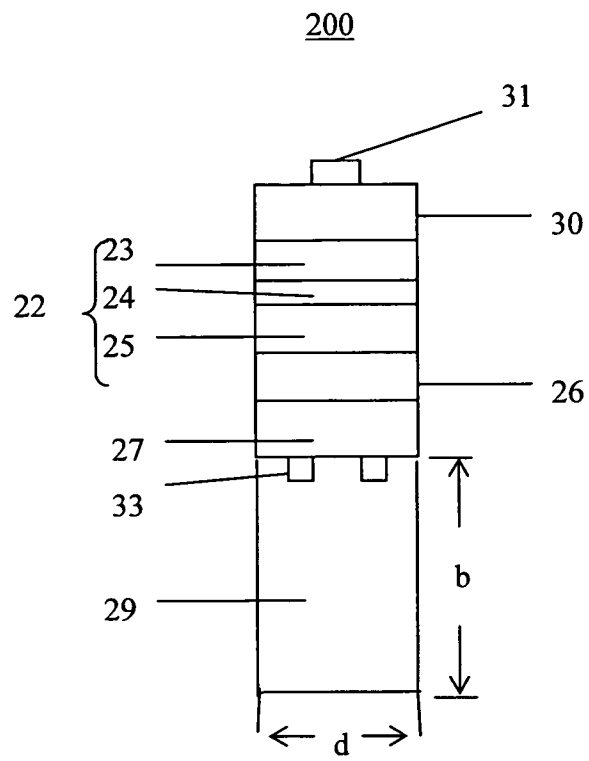
第 6 圖



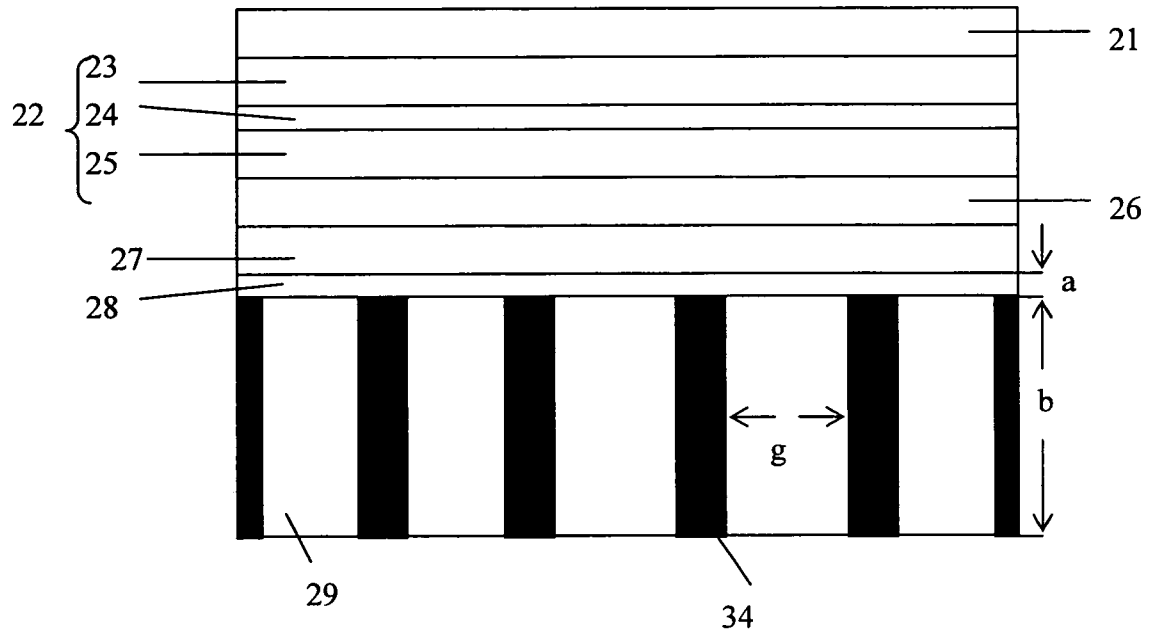
第 7 圖



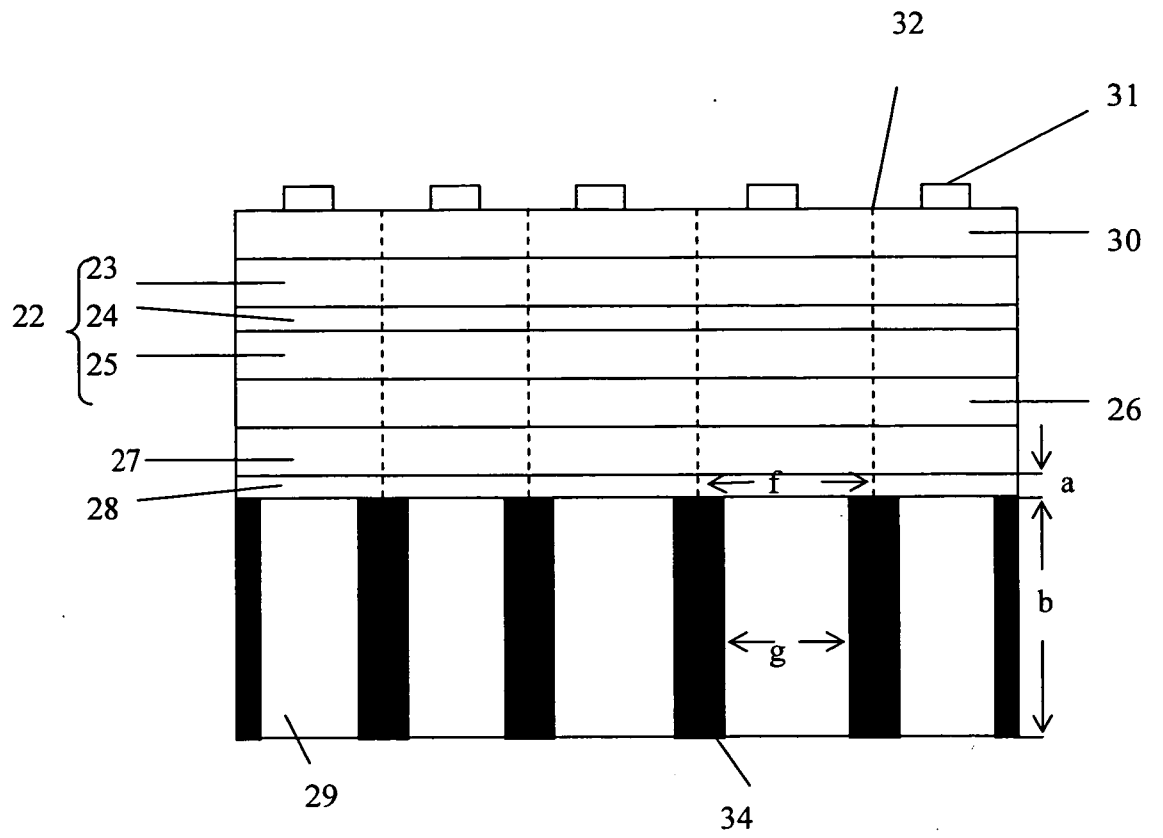
第 8 圖



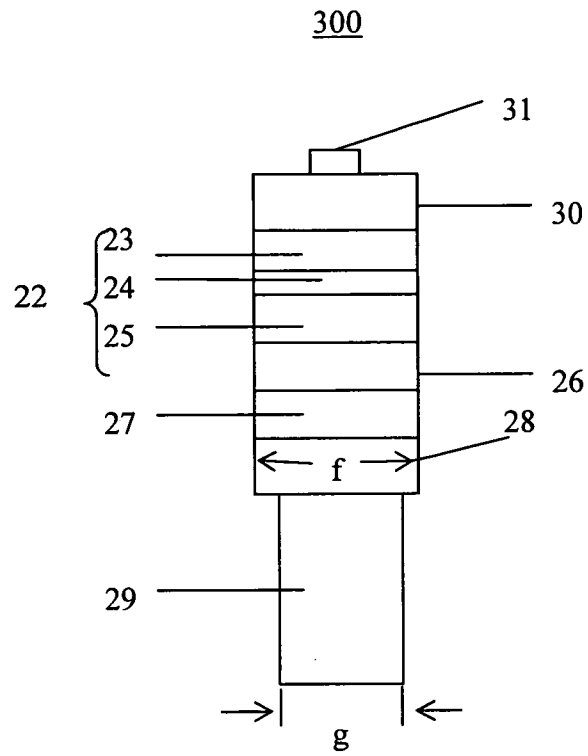
第 9 圖



第 10 圖

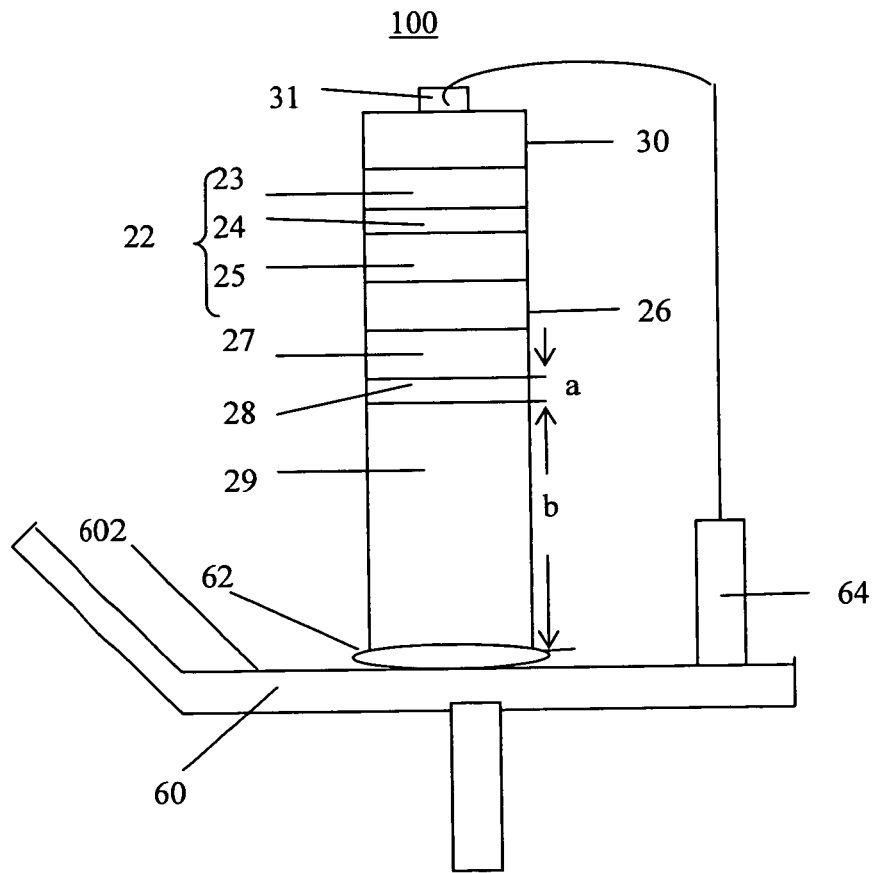


第 11 圖



第 12 圖

600



第 13 圖