(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第5059703号
(P5059703)
(45)発行日　平成24年10月31日(2012.10.31)　(24)登録日　平成24年8月10日(2012.8.10)

(51)Int.Cl.		F I		
H01L 29/786	(2006.01)	H01L	29/78	618G
H01L 21/336	(2006.01)	H01L	29/78	627G
H01L 21/20	(2006.01)	H01L	21/20	
H01L 51/50	(2006.01)	H05B	33/14	A

請求項の数 12　(全 11 頁)

(21)出願番号　特願2008-169193 (P2008-169193)
(22)出願日　平成20年6月27日 (2008.6.27)
(65)公開番号　特開2009-10391 (P2009-10391A)
(43)公開日　平成21年1月15日 (2009.1.15)
審査請求日　平成20年6月27日 (2008.6.27)
(31)優先権主張番号　10-2007-0063680
(32)優先日　平成19年6月27日 (2007.6.27)
(33)優先権主張国　韓国 (KR)

(73)特許権者　308040351
三星モバイルディスプレイ株式會社
Ｓａｍｓｕｎｇ　Ｍｏｂｉｌｅ　Ｄｉｓｐｌａｙ　Ｃｏ．，　Ｌｔｄ．
大韓民国京畿道龍仁市器興区農書洞山２４
Ｓａｎ　＃２４　Ｎｏｎｇｓｅｏ－Ｄｏｎｇ，Ｇｉｈｅｕｎｇ－Ｇｕ，Ｙｏｎｇｉｎ－Ｃｉｔｙ，Ｇｙｅｏｎｇｇｉ－Ｄｏ　４４６－７１１　Ｒｅｐｕｂｌｉｃ　ｏｆ　ＫＯＲＥＡ
(74)代理人　100146835
弁理士　佐伯　義文
(74)代理人　100089037
弁理士　渡邊　隆

最終頁に続く

(54)【発明の名称】薄膜トランジスタ、その製造方法、これを含む有機電界発光表示装置、及びその製造方法

(57)【特許請求の範囲】

【請求項１】

基板と；

前記基板上に位置して、チャネル領域及びソース／ドレイン領域を含み、金属触媒を利用して結晶化した半導体層と；

前記半導体層の一定領域に対応するように位置するゲート電極と；

前記半導体層と前記ゲート電極を絶縁させるために前記ゲート電極と前記半導体層間に位置するゲート絶縁膜；及び

前記半導体層のソース／ドレイン領域に電気的に連結されるソース／ドレイン電極を含み、

前記半導体層のチャネル領域には前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が０より大きく６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下で存在し、且つ前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が前記半導体層の表面から遠くなるほど増加する濃度勾配を有することを特徴とする薄膜トランジスタ。

【請求項２】

前記半導体層はＳＧＳ結晶化法によって結晶化したことを特徴とする請求項１に記載の薄膜トランジスタ。

【請求項３】

前記薄膜トランジスタは単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）が０より大きく４．０Ｅ－１３Ａ／μｍ以下であることを特徴とする請求項１に記載の薄膜トラ

ンジスタ。
【請求項４】
基板を形成して、
前記基板上にチャネル領域及びソース／ドレイン領域を含み、金属触媒を利用して結晶化した半導体層を形成して、
前記半導体層の一定領域に対応するように位置するゲート電極を形成して、
前記半導体層と前記ゲート電極を絶縁させるために前記ゲート電極と前記半導体層間に位置するゲート絶縁膜を形成して、
前記半導体層のソース／ドレイン領域に電気的に連結されるソース／ドレイン電極を形成することを含み、
前記半導体層のチャネル領域には前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が０より大きく６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下で存在するように、且つ前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が前記半導体層の表面から遠くなるほど増加する濃度勾配を有するように形成することを特徴とする薄膜トランジスタの製造方法。
【請求項５】
前記半導体層はＳＧＳ結晶化法によって結晶化することを特徴とする請求項４に記載の薄膜トランジスタの製造方法。
【請求項６】
前記薄膜トランジスタは単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）が０より大きく４．０Ｅ－１３Ａ／μｍ以下になるように形成することを特徴とする請求項４に記載の薄膜トランジスタの製造方法。
【請求項７】
基板と；
前記基板上に位置して、チャネル領域及びソース／ドレイン領域を含み、金属触媒を利用して結晶化した半導体層と；
前記半導体層のチャネル領域に対応するように位置するゲート電極と；
前記半導体層と前記ゲート電極を絶縁させるために前記ゲート電極と前記半導体層間に位置するゲート絶縁膜と；
前記半導体層のソース／ドレイン領域に電気的に連結されるソース／ドレイン電極と；
前記ソース／ドレイン電極と電気的に連結される第１電極と；
前記第１電極上に位置する発光層を含む有機膜層；及び
前記有機膜層上に位置する第２電極を含み、
前記半導体層のチャネル領域には前記半導体層の表面から１５０Åまで前記金属触媒の濃度が６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下で存在し、且つ前記半導体層の表面から１５０Åまで前記金属触媒の濃度が前記半導体層の表面から遠くなるほど増加する濃度勾配を有することを特徴とする有機電界発光表示装置。
【請求項８】
前記半導体層はＳＧＳ結晶化法によって結晶化したことを特徴とする請求項７に記載の有機電界発光表示装置。
【請求項９】
前記薄膜トランジスタは単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）が０より大きく４．０Ｅ－１３Ａ／μｍ以下であることを特徴とする請求項７に記載の有機電界発光表示装置。
【請求項１０】
基板を形成して、
前記基板上にチャネル領域及びソース／ドレイン領域を含み、金属触媒を利用して結晶化した半導体層を形成して、
前記半導体層の一定領域に対応するように位置するゲート電極を形成して、
前記半導体層と前記ゲート電極を絶縁させるために前記ゲート電極と前記半導体層間に

位置するゲート絶縁膜を形成して、
　前記半導体層のソース／ドレイン領域に電気的に連結されるソース／ドレイン電極を形成して、
　前記ソース／ドレイン電極と電気的に連結される第１電極を形成して、
　前記第１電極上に発光層を含む有機膜層を形成して、
　前記有機膜層上に第２電極を形成することを含み、
　前記半導体層のチャネル領域には前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が０より大きく６．５×Ｅ１７ａｔｏｍｓ／ｃｍ３以下で存在するように、且つ前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が前記半導体層の表面から遠くなるほど増加する濃度勾配を有するように形成することを特徴とする有機電界発光表示装置の製造方法。
【請求項１１】
　前記半導体層はＳＧＳ結晶化法によって結晶化することを特徴とする請求項１０に記載の有機電界発光表示装置の製造方法。
【請求項１２】
　前記薄膜トランジスタは単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）が０より大きく４．０Ｅ－１３Ａ／μｍ以下になるように形成することを特徴とする請求項１０に記載の有機電界発光表示装置の製造方法。
【発明の詳細な説明】
【技術分野】
【０００１】
　本発明は薄膜トランジスタ、その製造方法、及びこれを含む有機電界発光表示装置に係り、さらに詳細には金属触媒を利用して結晶化した半導体層のチャネル領域の位置によって金属触媒の濃度を調節して電気的特性が優れた薄膜トランジスタ、その製造方法、及びこれを具備する有機電界発光表示装置に関する。
【背景技術】
【０００２】
　一般的に、多結晶シリコン層は高い電界効果移動度と高速動作回路に適用が可能であってＣＭＯＳ回路構成が可能であることから、薄膜トランジスタ用半導体層の用途で多く用いられている。このような多結晶シリコン層を利用した薄膜トランジスタは主に能動マトリックス液晶ディスプレイ装置（ＡＭＬＣＤ）の能動素子と有機電界発光素子（ＯＬＥＤ）のスイッチング素子及び駆動素子に用いられる。
【０００３】
　前記非晶質シリコンを多結晶シリコンに結晶化する方法は固相結晶化法（Ｓｏｌｉｄ　Ｐｈａｓｅ　Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）、エキシマレーザ結晶化法（Ｅｘｃｉｍｅｒ　Ｌａｓｅｒ　Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）、金属誘導結晶化法（Ｍｅｔａｌ　Ｉｎｄｕｃｅｄ　Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）及び金属誘導側面結晶化法（Ｍｅｔａｌ　Ｉｎｄｕｃｅｄ　Ｌａｔｅｒａｌ　Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）等がある。固相結晶化法は非晶質シリコン層を約７００℃以下の温度、すなわち薄膜トランジスタで用いられるディスプレイ素子の基板を形成するガラスの変形温度、で数時間ないし数十時間にかけてアニーリングする方法である。エキシマレーザ結晶化法はエキシマレーザを非晶質シリコン層に照射して非常に短時間の間局部的に高い温度で加熱して結晶化する方法である。金属誘導結晶化法はニッケル、パラジウム、金、アルミニウム等の金属を非晶質シリコン層と接触させるか注入して、前記金属により非晶質シリコン層が多結晶シリコン層に相変化が誘導される現象を利用する方法である。金属誘導側面結晶化法は金属とシリコンが反応して生成されたシリサイドが側面に続けて伝播されながら順に非晶質シリコン層の結晶化を誘導する方法である。
【０００４】
　しかし、前記の固相結晶化法は工程時間が長いだけでなく高温で長時間熱処理することによって基板の変形が生じやすいという短所があって、エキシマレーザ結晶化法は高価の

レーザ装置が必要であるだけでなく多結晶化された表面の突起（ｐｒｏｔｒｕｓｉｏｎ）が発生して半導体層とゲート絶縁膜の界面特性が悪くなるという短所がある。

【０００５】

現在、金属を利用して非晶質シリコン層を結晶化する方法は固相結晶化（Ｓｏｌｉｄ　Ｐｈａｓｅ　Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）より低い温度で迅速な時間内に結晶化させることができる長所を有しているため多く研究されている。金属を利用した結晶化法は金属誘導結晶化（ＭＩＣ、Ｍｅｔａｌ　Ｉｎｄｕｃｅｄ　Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）法と金属誘導側面結晶化（ＭＩＬＣ、Ｍｅｔａｌ　Ｉｎｄｕｃｅｄ　Ｌａｔｅｒａｌ　Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）法、ＳＧＳ結晶化（Ｓｕｐｅｒ　Ｇｒａｉｎ　ＳｉｌｉｃｏｎＣｒｙｓｔａｌｌｉｚａｔｉｏｎ）法等がある。

【０００６】

薄膜トランジスタの特性を決定する重要な要素のうちの一つが漏れ電流であるが、特に前記の金属触媒を利用して結晶化した半導体層では前記金属触媒がチャネル領域に残留して漏れ電流を増加させる。したがってチャネル領域における金属触媒の濃度を一定濃度以下に制御しないと薄膜トランジスタの漏れ電流が増加して電気的特性が低下する問題点がある。

【特許文献１】特開２００２－１１０５４３号公報

【発明の開示】

【発明が解決しようとする課題】

【０００７】

本発明は前記した従来技術の問題点を解決するためのものであって、金属触媒を利用して結晶化した半導体層において、前記半導体層のチャネル領域の位置によって金属触媒の濃度を調節して電気的特性が優れた薄膜トランジスタ、その製造方法、及びこれを具備した有機電界発光表示装置を提供することに目的がある。

【課題を解決するための手段】

【０００８】

前記した目的を達成するために本発明は基板と；前記基板上に位置して、チャネル領域及びソース／ドレイン領域を含み、金属触媒を利用して結晶化した半導体層と；前記半導体層の一定領域に対応するように位置するゲート電極と；前記半導体層と前記ゲート電極を絶縁させるために前記ゲート電極と前記半導体層間に位置するゲート絶縁膜；及び前記半導体層のソース／ドレイン領域に電気的に連結されるソース／ドレイン電極を含み、前記半導体層のチャネル領域には前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が０より大きく６．５×Ｅ１７ａｔｏｍｓ（原子数）／ｃｍ^{3}以下で存在することを特徴とする薄膜トランジスタを提供する。

【０００９】

また本発明は基板を形成して、前記基板上にチャネル領域及びソース／ドレイン領域を含み、金属触媒を利用して結晶化した半導体層を形成して、前記半導体層の一定領域に対応するように位置するゲート電極を形成して、前記半導体層と前記ゲート電極を絶縁させるために前記ゲート電極と前記半導体層間に位置するゲート絶縁膜を形成して、前記半導体層のソース／ドレイン領域に電気的に連結されるソース／ドレイン電極を形成することを含み、前記半導体層のチャネル領域には前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が０より大きく６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下で存在するように形成することを特徴とする薄膜トランジスタの製造方法を提供する。

【００１０】

また本発明は基板と；前記基板上に位置して、チャネル領域及びソース／ドレイン領域を含み、金属触媒を利用して結晶化した半導体層と；前記半導体層の一定領域に対応するように位置するゲート電極と；前記半導体層と前記ゲート電極を絶縁させるために前記ゲート電極と前記半導体層間に位置するゲート絶縁膜と；前記半導体層のソース／ドレイン領域に電気的に連結されるソース／ドレイン電極と；前記ソース／ドレイン電極と電気的に連結される第１電極と；前記第１電極上に位置する発光層を含む有機膜層；及び前記有

機膜層上に位置する第２電極を含み、前記半導体層のチャネル領域には前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が０より大きく６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下で存在することを特徴とする有機電界発光表示装置を提供する。

【００１１】

また本発明は基板を形成して、前記基板上にチャネル領域及びソース／ドレイン領域を含み、金属触媒を利用して結晶化した半導体層を形成して、前記半導体層の一定領域に対応するように位置するゲート電極を形成して、前記半導体層と前記ゲート電極を絶縁させるために前記ゲート電極と前記半導体層間に位置するゲート絶縁膜を形成して、前記半導体層のソース／ドレイン領域に電気的に連結されるソース／ドレイン電極を形成して、前記ソース／ドレイン電極に電気的に連結される第１電極を形成して、前記第１電極上に発光層を含む有機膜層を形成して、前記有機膜層上に第２電極を形成することを含み、前記半導体層のチャネル領域には前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が０より大きく６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下に存在するように形成することを特徴とする有機電界発光表示装置の製造方法を提供する。

【発明の効果】

【００１２】

前記したように本発明によると、金属触媒を利用して結晶化した半導体層を利用した薄膜トランジスタ及び有機電界発光表示装置において、チャネル領域の位置によって金属触媒の濃度を調節して電気的特性が優れた薄膜トランジスタ、その製造方法、有機電界発光表示装置、及びその製造方法を提供することができる。

【発明を実施するための最良の形態】

【００１３】

以下、本発明をさらに具体的に説明するために本発明による望ましい実施形態を添付した図面を参照してさらに詳細に説明する。しかし本発明はここで説明される実施形態に限定されず、他の形態に具体化されることも可能である。

【００１４】

図１は本発明の第１実施形態による薄膜トランジスタを説明するための断面図である。

【００１５】

図１を参照すると、まず基板１００が用意される。前記基板１００はガラス基板またはプラスチック基板とすることができる。前記基板１００上にバッファー層１１０が位置する。前記バッファー層１１０は前記基板１００で発生する水分または不純物の拡散を防止するか、結晶化時熱の伝達速度を調節することによって、非晶質シリコン層の結晶化を十分に行わせることができ、シリコン酸化膜、シリコン窒化膜のような絶縁膜を利用して単層またはこれらの複層で形成することができる。

【００１６】

前記バッファー層１１０上にパターニングされている半導体層１２０が位置する。前記半導体層１２０はＭＩＣ（Ｍｅｔａｌ Ｉｎｄｕｃｅｄ Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）法、ＭＩＬＣ（Ｍｅｔａｌ Ｉｎｄｕｃｅｄ Ｌａｔｅｒａｌ Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）法またはＳＧＳ（Ｓｕｐｅｒ Ｇｒａｉｎ Ｓｉｌｉｃｏｎ）法等のように金属触媒を利用した結晶化法により結晶化した半導体層であり、チャネル領域１２１及びソース／ドレイン領域１２２、１２３を具備する。前記半導体層１２０はＭＩＣ法やＭＩＬＣ法に比べて非晶質シリコン層に拡散する金属触媒の濃度を低濃度に制御することができるＳＧＳ法により結晶化することが望ましい。

【００１７】

前記ＳＧＳ法は非晶質シリコン層に拡散する金属触媒の濃度を低濃度に調節して結晶粒の大きさを数μｍないし数百μｍまで調節することができる結晶化法である。前記非晶質シリコン層に拡散する金属触媒の濃度を低濃度に調節するための一実施形態で前記非晶質シリコン層上にキャッピング層を形成して、前記ギャッピング層上に金属触媒層を形成した後熱処理して金属触媒を拡散させることができ、工程によってはキャッピング層を形成せずに金属触媒層を低濃度で形成することにより、拡散する金属触媒の濃度を低濃度に調

節することができる。

【００１８】

　前記半導体層１２０のチャネル領域１２１には前記半導体層の表面から垂直方向に１５０Å内で前記金属触媒の濃度が０より大きく６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下で存在する。

【００１９】

　図２は金属触媒を利用して結晶化した半導体層において、特に半導体層のチャネル領域に存在する金属触媒の濃度による漏れ電流特性を示したグラフである。ここで横軸は金属触媒の濃度（ａｔｏｍｓ／ｃｍ^3）であり、縦軸は単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）を示す。

【００２０】

　図２を参照すると、金属触媒の濃度が６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}を超過する９．５５×Ｅ１８、５．９９×Ｅ１８、または１．３１×Ｅ１８ａｔｏｍｓ／ｃｍ^{3}の場合は、単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）が１．０Ｅ－１２Ａ／μｍ以上になることを確認することができる。しかし金属触媒の濃度が６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下の場合には単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）が４．０Ｅ－１３Ａ／μｍ以下になることを確認することができる。薄膜トランジスタの特性を決定する重要な要素のうちの一つが漏れ電流であるが、前記漏れ電流が単位長さ１μｍ当たりＥ－１３Ａ／μｍのオーダーまたはそれ以下の漏れ電流値Ｉｏｆｆ（Ａ／μｍ）を維持する場合、薄膜トランジスタは優れた電気的特性を有することができる。したがって電気的特性が優れた薄膜トランジスタを製造するためには、半導体層のチャネル領域で金属触媒の濃度が６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下に制御されなければならないことが分かる。

【００２１】

　また、図３Ａは図２で単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）が４．０Ｅ－１３Ａ／μｍ以下になる薄膜トランジスタにおいて、表面濃度測定装置を利用して半導体層の表面から垂直方向に各深さに該当する金属触媒の濃度値を示した表であり、図３Ｂは前記濃度値を深さによって示したグラフである。ここで横軸は半導体層の表面から垂直方向への深さ（Å）であり、縦軸は金属触媒の濃度（ａｔｏｍｓ／ｃｍ^3）である。

【００２２】

　図３Ａ及び図３Ｂを参照すると、図２で単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）が４．０Ｅ－１３Ａ／μｍ以下になる薄膜トランジスタにおいて、半導体層の表面から垂直方向に存在する金属触媒の総濃度を計算して見れば、半導体層の表面から垂直方向に１５０Å内に存在する金属触媒の総濃度が６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}になることを確認することができる。また半導体層の表面から垂直方向に１５０Åを超過する地点における金属触媒の総濃度は６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}を超過していることにもかかわらず、薄膜トランジスタの電気的特性が優秀なことから見て、前記１５０Åを超過している地点における金属触媒の濃度は薄膜トランジスタの漏れ電流特性を決定することにおいて影響をほとんど及ぼさないことが分かる。

【００２３】

　したがって図２及び図３Ａ、図３Ｂを参照すると、単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）がＥ－１３Ａ／μｍのオーダーまたはそれ以下を維持することができる電気的特性が優れた薄膜トランジスタを製造するためには半導体層のチャネル領域に存在する金属触媒の濃度を６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下に制御しなければならなくて、特に半導体層の表面から垂直方向に１５０Å内に存在する金属触媒の濃度を６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下に制御しなければならない。

【００２４】

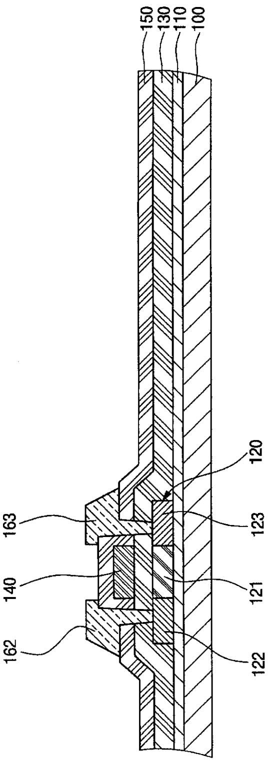
　続いて、図１を参照すると、前記半導体層１２０を含む基板全面にかけてゲート絶縁膜１３０が位置する。前記ゲート絶縁膜１３０はシリコン酸化膜、シリコン窒化膜またはこれらの二重層とすることができる。

【００２５】
前記ゲート絶縁膜１３０上に前記半導体層１２０の対応する一定領域にゲート電極１４０が位置する。前記ゲート電極１４０はアルミニウム（Ａｌ）またはアルミニウム－ネオジム（Ａｌ－Ｎｄ）のようなアルミニウム合金の単一層や、クロム（Ｃｒ）またはモリブデン（Ｍｏ）合金上にアルミニウム合金が積層された多重層とすることができる。
【００２６】
前記ゲート電極１４０を含む前記基板１００全面にかけて層間絶縁膜１５０が位置する。前記層間絶縁膜１５０はシリコン窒化膜、シリコン酸化膜またはこれらの多重層とすることができる。
【００２７】
前記層間絶縁膜１５０上に前記半導体層１２０のソース／ドレイン領域１２２、１２３と電気的に連結されるソース／ドレイン電極１６２、１６３が位置する。ここで、前記ソース／ドレイン電極１６２、１６３はモリブデン（Ｍｏ）、クロム（Ｃｒ）、タングステン（Ｗ）、モリブデンタングステン（ＭｏＷ）、アルミニウム（Ａｌ）、アルミニウム－ネオジム（Ａｌ－Ｎｄ）、チタン（Ｔｉ）、窒化チタン（ＴｉＮ）、銅（Ｃｕ）、モリブデン合金（Ｍｏ　ａｌｌｏｙ）、アルミニウム合金（Ａｌ　ａｌｌｏｙ）、及び銅合金（Ｃｕ　ａｌｌｏｙ）のうちから選択されるいずれか一つで形成することができる。これによって本発明の第１実施形態による薄膜トランジスタは完成される。
【００２８】
図４は本発明の第２実施形態による薄膜トランジスタを説明するための断面図である。下記で特別に言及する場合を除いては前記の第１実施形態で言及したことを参照する。
【００２９】
図４を参照すると、まず基板４００が用意される。前記基板４００上にバッファー層４１０が位置する。前記バッファー層４１０上にゲート電極４２０が位置する。前記ゲート電極４２０上にゲート絶縁膜４３０が位置する。
【００３０】
前記ゲート絶縁膜４３０上にパターニングされている半導体層４４０が位置する。前記半導体層４４０はＭＩＣ（Ｍｅｔａｌ　Ｉｎｄｕｃｅｄ　Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）法、ＭＩＬＣ（Ｍｅｔａｌ　Ｉｎｄｕｃｅｄ　Ｌａｔｅｒａｌ　Ｃｒｙｓｔａｌｌｉｚａｔｉｏｎ）法またはＳＧＳ（Ｓｕｐｅｒ　Ｇｒａｉｎ　Ｓｉｌｉｃｏｎ）法等のように金属触媒を利用した結晶化法により結晶化した半導体層であり、チャネル領域４４１及びソース／ドレイン領域４４２、４４３を具備する。前記半導体層４４０はＭＩＣ法やＭＩＬＣ法に比べて非晶質シリコン層に拡散する金属触媒の濃度を低濃度に制御することができるＳＧＳ法により結晶化することが望ましい。
【００３１】
前記半導体層４４０のチャネル領域４４１には前記半導体層４４０の表面から垂直方向に１５０Å内で前記金属触媒の濃度が６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下で存在する。前記第１実施形態で見たように、図２及び図３Ａ、図３Ｂを参照すると、単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）がＥ－１３Ａ／μｍのオーダーまたはそれ以下を維持することができる電気的特性が優れた薄膜トランジスタを製造するためには半導体層のチャネル領域に存在する金属触媒の濃度を６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下に制御しなければならなくて、特に半導体層の表面から垂直方向に１５０Å内に存在する金属触媒の濃度を６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下に制御しなければならない。
【００３２】
続いて、前記半導体層４４０上に前記ソース／ドレイン領域４４２、４４３と電気的に連結されるソース／ドレイン電極４６２、４６３が位置する。この時前記半導体層４４０と前記ソース／ドレイン電極４６２、４６３間にオーミックコンタクト層４５０を位置することができる。前記オーミックコンタクト層４５０は不純物がドーピングされた非晶質シリコン膜とすることが可能である。
【００３３】

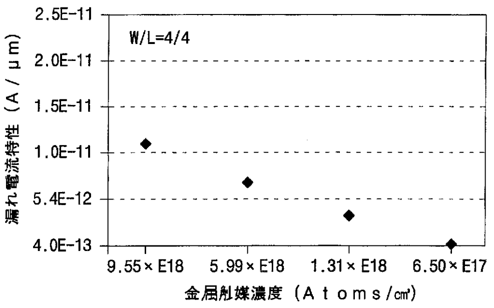
これによって、本発明の第２実施形態による薄膜トランジスタは完成される。
【００３４】
図５は本発明の一実施形態による薄膜トランジスタを含む有機電界発光表示装置の断面図である。
【００３５】
図５を参照すると、前記本発明の図１の実施形態による薄膜トランジスタを含む前記基板１００全面に絶縁膜５１０を形成する。前記絶縁膜５１０は無機膜であるシリコン酸化膜、シリコン窒化膜またはスピンオンガラス膜の中から選択されるいずれか一つ、または有機膜であるポリイミド（ｐｏｌｙｉｍｉｄｅ）、ベンゾシクロブテン系樹脂（ｂｅｎｚｏｃｙｃｌｏｂｕｔｅｎｅ　ｓｅｒｉｅｓ　ｒｅｓｉｎ）またはアクリレート（ａｃｒｙｌａｔｅ）のうちから選択されるいずれか一つで形成することができる。また前記無機膜と前記有機膜の積層構造で形成することもできる。
【００３６】
前記絶縁膜５１０をエッチングして前記ソースまたはドレイン電極１６２、１６３を露出させるビアホールを形成する。前記ビアホールを介して前記ソースまたはドレイン電極１６２、１６３のうちいずれか一つと連結される第１電極５２０を形成する。前記第１電極５２０はアノードまたはカソードで形成することができる。前記第１電極５２０がアノードである場合、前記アノードはＩＴＯ、ＩＺＯまたはＩＴＺＯのうちからいずれか一つで構成された透明導電膜で形成することができ、カソードである場合前記カソードはＭｇ、Ｃａ、Ａｌ、Ａｇ、Ｂａまたはこれらの合金を用いて形成することができる。
【００３７】
続いて、前記第１電極５２０上に前記第１電極５２０の表面一部を露出させる開口部を有する画素定義膜５３０を形成して、前記露出した第１電極５２０上に発光層を含む有機膜層５４０を形成する。前記有機膜層５４０はさらに、正孔注入層、正孔輸送層、正孔抑制層、電子抑制層、電子注入層及び電子輸送層で構成された群から選択される一つまたは複数の層を含むことができる。続いて、前記有機膜層５４０上に第２電極５５０を形成する。これによって本発明の一実施形態による有機電界発光表示装置を完成する。
【００３８】
したがって、本発明の実施形態による薄膜トランジスタ及び有機電界発光表示装置の半導体層のチャネル領域には半導体層の表面から１５０Åまで結晶化のための金属触媒の濃度が６．５×Ｅ１７ａｔｏｍｓ／ｃｍ^{3}以下で存在することで、単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）が４．０Ｅ－１３Ａ／μｍ以下になり、薄膜トランジスタがディスプレイに用いられる時優れた電気的特性を有することができる。
【図面の簡単な説明】
【００３９】
【図１】本発明の第１実施形態による薄膜トランジスタを説明するための断面図である。
【図２】金属触媒を利用して結晶化した半導体層において、特に半導体層のチャネル領域に存在する金属触媒の濃度による漏れ電流特性を示したグラフである。
【図３Ａ】図２で単位長さ１μｍ当たり漏れ電流値Ｉｏｆｆ（Ａ／μｍ）が４．０Ｅ－１３Ａ／μｍ以下になる薄膜トランジスタにおいて、表面濃度測定装置を利用して半導体層の表面から垂直方向に各深さに該当する金属触媒の濃度値を示した表である。
【図３Ｂ】前記濃度値を深さによって示したグラフである。
【図４】本発明の第２実施形態による薄膜トランジスタを説明するための断面図である。
【図５】本発明の一実施形態による薄膜トランジスタを含む有機電界発光表示装置を説明するための断面図である。
【符号の説明】
【００４０】
１００、４００　　基板
１１０、４１０　　バッファー層
１２０、４４０　　半導体層

１３０、４３０　　ゲート絶縁膜
１４０、４２０　　ゲート電極
１５０　　層間絶縁膜
１６２、１６３、４６２、４６３　　ソース／ドレイン電極
５１０　　絶縁膜
５２０　　第１電極
５３０　　画素定義膜
５４０　　有機膜層
５５０　　第２電極

【図１】



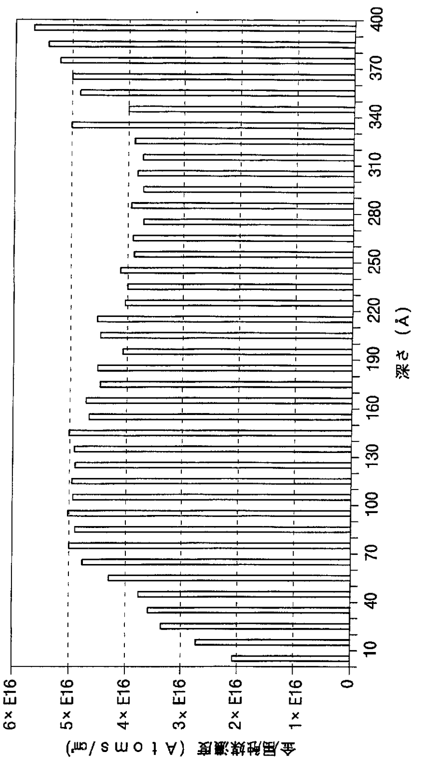
【図２】



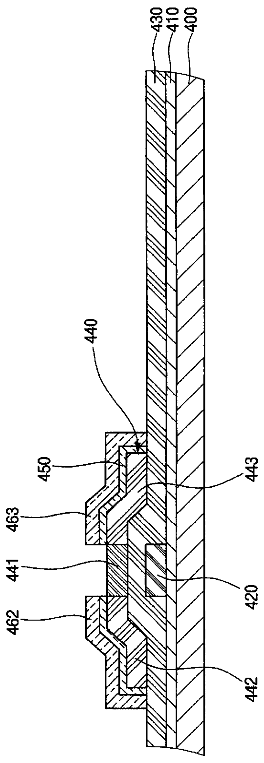
【図３Ａ】

深さ (Å)	金属触媒濃度 (Atoms/㎠)
10	2.15 × E16
20	2.88 × E16
30	3.43 × E16
40	3.68 × E16
50	3.83 × E16
60	4.30 × E16
70	4.76 × E16
80	4.98 × E16
90	4.88 × E16
100	5.01 × E16
110	4.93 × E16
120	4.96 × E16
130	4.90 × E16
140	4.92 × E16
150	4.97 × E16
160	4.67 × E16
170	4.71 × E16
180	4.48 × E16
190	4.53 × E16
200	4.13 × E16
210	4.50 × E16
220	4.56 × E16
230	4.10 × E16
240	4.05 × E16
250	4.17 × E16
260	3.95 × E16
270	3.96 × E16
280	3.79 × E16
290	4.01 × E16
300	3.82 × E16
310	3.90 × E16
320	3.80 × E16
330	3.94 × E16
340	4.95 × E16
350	4.01 × E16
360	4.85 × E16
370	4.99 × E16
380	5.20 × E16
390	5.45 × E16
400	5.68 × E16

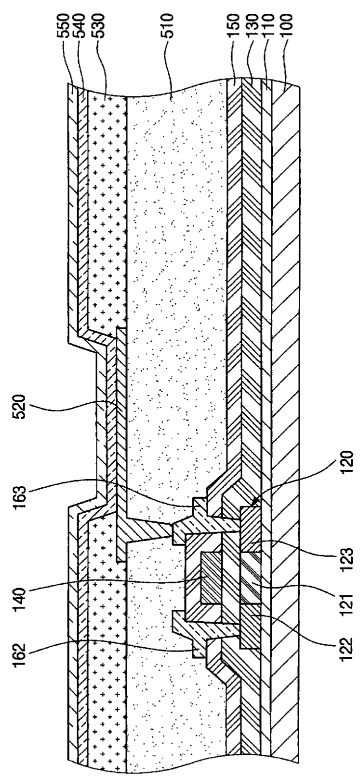
【図３Ｂ】



【図４】



【図５】



フロントページの続き

(74)代理人　100108453
弁理士　村山　靖彦
(72)発明者　梁　泰勳
大韓民国京畿道水原市靈通區新洞５７５番地　三星エスディアイ株式会社内
(72)発明者　朴　炳建
大韓民国京畿道水原市靈通區新洞５７５番地　三星エスディアイ株式会社内
(72)発明者　徐　晉旭
大韓民国京畿道水原市靈通區新洞５７５番地　三星エスディアイ株式会社内
(72)発明者　李　基龍
大韓民国京畿道水原市靈通區新洞５７５番地　三星エスディアイ株式会社内
(72)発明者　李　吉遠
大韓民国京畿道水原市靈通區新洞５７５番地　三星エスディアイ株式会社内

審査官　棚田　一也

(56)参考文献　特開平１１－０４０５００（ＪＰ，Ａ）
特開平１０－２２８２４８（ＪＰ，Ａ）
特開２００３－１７３９６７（ＪＰ，Ａ）
特開２００３－１９７５２９（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｌ　２９／７８６
Ｈ０１Ｌ　２１／２０
Ｈ０１Ｌ　２１／３３６
Ｈ０１Ｌ　５１／５０