



(12) 发明专利

(10) 授权公告号 CN 109474707 B

(45) 授权公告日 2021.02.02

(21) 申请号 201910039311.1

(22) 申请日 2019.01.16

(65) 同一申请的已公布的文献号
申请公布号 CN 109474707 A

(43) 申请公布日 2019.03.15

(73) 专利权人 浪潮集团有限公司
地址 250100 山东省济南市高新区浪潮路
1036号

(72) 发明人 李朋 赵鑫鑫 姜凯 于治楼

(74) 专利代理机构 济南信达专利事务所有限公
司 37100

代理人 孙园园

(51) Int.Cl.

H04L 29/08 (2006.01)

(56) 对比文件

- CN 101969498 A, 2011.02.09
- KR 20080097941 A, 2008.11.06
- CN 101145899 A, 2008.03.19
- CN 106375161 A, 2017.02.01
- CN 103064817 A, 2013.04.24
- CN 101262486 A, 2008.09.10
- CN 202257553 U, 2012.05.30
- CN 106896803 A, 2017.06.27
- CN 107547574 A, 2018.01.05
- CN 101964737 A, 2011.02.02

审查员 田雨润

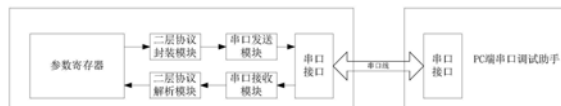
权利要求书3页 说明书5页 附图1页

(54) 发明名称

基于串口协议的二层协议设计及数据传输方法
方法及系统

(57) 摘要

本发明公开了一种基于串口协议的二层协议设计及数据传输方法及系统,属于电子领域,要解决的技术问题为如何在串口协议基础上实现对于超过8bit的数据传输,技术方案为:①基于串口协议的二层协议设计方法,将第一层原生串口协议和第二层串口帧间新组协议构成二层协议。②基于串口协议的二层协议数据传输方法,步骤如下:S1、PC端串口调试系统要配置一个M位的变量A;S2、需要N个原生串口协议帧,N个原生串口协议帧包括一帧起始帧和N-1个数据帧;S3、判断M是否为8的倍数。③基于串口协议的二层协议数据传输系统,包括基于串口协议的二层协议的设计的参数寄存器、二层协议封装模块、二层协议解析模块、串口发送模块、串口接收模块和串口接口。



1. 基于串口协议的二层协议设计方法,其特征在于,该方法是将第一层原生串口协议和第二层串口帧间新组协议构成二层协议,在串口协议基础上实现对于超过8bit的数据的传输;其中,第一层原生串口协议采用原传输8bit数据的串口协议;第二层串口帧间新组协议打破原有串口协议只传输8bit的限制,将2个或者多个串口帧作为一个新的协议帧,从而可以配置或者读取超过8bit内容的参数寄存器;

其中,第二层串口帧间新组协议包含若干原生串口协议帧,第二层串口帧间新组协议的第一个原生串口协议帧用来传输7位变量地址和读写控制标志,变量地址为7位,故第二层串口帧间新组协议能够配置 $2^7=128$ 个变量,每个变量包含若干原生串口协议帧,第二层串口帧间新组协议的大小主要取决于人为定义的变量位宽;

基于串口协议的二层协议数据传输方法包括如下步骤:

S1、PC端串口调试系统要配置一个M位的变量A;

S2、需要N个原生串口协议帧,N个原生串口协议帧包括一帧起始帧和N-1个数据帧;其中,帧数N的公式如下:

$$N = \begin{cases} = \frac{M}{8} \text{ 向下取整} + 2, & M \text{ 不是 } 8 \text{ 的倍数;} \\ = \frac{M}{8} + 1, & M \text{ 是 } 8 \text{ 的倍数;} \end{cases}$$

起始帧表示变量地址和读写控制标志;

数据帧表示M位变量A的不同位数据;

S3、判断M是否为8的倍数:

①、若M不是8的倍数,则最后一个串口帧的 $b[7:0] = \{(8-K) \text{ 个 } 0, A[M-1:8*(N-2)]\}$,其中,(N-2)为M/8的商,K为M/8的余数;

②、若M是8的倍数,则(N-1)为M/8的商。

2. 根据权利要求1所述的基于串口协议的二层协议设计方法,其特征在于,所述原生串口协议帧包括1位起始位,至多8位数据位,1位校验位和1位停止位或2位停止位,该协议串行传输不多于8位数据。

3. 基于串口协议的二层协议数据传输系统,其特征在于,该系统包括基于串口协议的二层协议的设计的参数寄存器、二层协议封装模块、二层协议解析模块、串口发送模块、串口接收模块和串口接口,串口接口通过串口线连通PC端串口调试助手工具的串口接口并相互传输数据;参数寄存器传输数据到二层协议封装模块,二层协议封装模块传输数据到串口发送模块,串口发送模块传输数据到串口接口,串口接口传输数据到串口接收模块,串口接收模块传输数据到二层协议解析模块,二层协议解析模块传输数据到参数寄存器,由参数寄存器、二层协议封装模块、二层协议解析模块、串口发送模块、串口接口和串口接收模块组成封闭的数据传输通道;

执行该系统的方法具体如下:

将第一层原生串口协议和第二层串口帧间新组协议构成二层协议,在串口协议基础上实现对于超过8bit的数据的传输;其中,第一层原生串口协议采用原传输8bit数据的串口

协议;第二层串口帧间新组协议打破原有串口协议只传输8bit的限制,将2个或者多个串口帧作为一个新的协议帧,从而可以配置或者读取超过8bit内容的参数寄存器;第二层串口帧间新组协议包含若干原生串口协议帧,第二层串口帧间新组协议的第一个原生串口协议帧用来传输7位变量地址和读写控制标志,变量地址为7位,故第二层串口帧间新组协议能够配置 $2^7=128$ 个变量,每个变量包含若干原生串口协议帧,第二层串口帧间新组协议的大小主要取决于人为定义的变量位宽;具体步骤如下:

S1、PC端串口调试系统要配置一个M位的变量A;

S2、需要N个原生串口协议帧,N个原生串口协议帧包括一帧起始帧和N-1个数据帧;其中,帧数N的公式如下:

$$N = \begin{cases} = \frac{M}{8} \text{ 向下取整} + 2, & M \text{ 不是 } 8 \text{ 的倍数;} \\ = \frac{M}{8} + 1, & M \text{ 是 } 8 \text{ 的倍数;} \end{cases}$$

起始帧表示变量地址和读写控制标志;

数据帧表示M位变量A的不同位数据;

S3、判断M是否为8的倍数:

①、若M不是8的倍数,则最后一个串口帧的 $b[7:0] = \{(8-K) \text{ 个 } 0, A[M-1:8*(N-2)]\}$,其中,(N-2)为M/8的商,K为M/8的余数;

②、若M是8的倍数,则(N-1)为M/8的商。

4. 根据权利要求3所述的基于串口协议的二层协议数据传输系统,其特征在于,所述参数寄存器用于基于串口协议的二层协议进行超过8bit的数据的传输;

二层协议封装模块用于控制串口发送模块,控制串口发送模块发送的时间和数据;

二层协议解析模块用于解析二层协议,将串口接收模块解析出的原始串口数据进行解析;

串口发送模块用于发送原始串口协议帧;

串口接收模块用于解析接收的原始串口协议帧;

串口接口用于连通PC端串口调试助手工具的串口接口并相互传输数据。

5. 根据权利要求3或4所述的基于串口协议的二层协议数据传输系统,其特征在于,该数据传输系统用硬件描述语言HDL开发FPGA/ASIC硬件设计代码,串口采用PC端串口调试助手工具对开发的FPGA/ASIC硬件进行变量读取和变量配置。

6. 根据权利要求5所述的基于串口协议的二层协议数据传输系统,其特征在于,所述参数寄存器、二层协议封装模块、二层协议解析模块、串口发送模块、串口接口和串口接收模块组成封闭的数据传输通道进行数据传输的步骤如下:

(1)、参数寄存器经二层协议封装模块后通过串口发送模块发送原始串口协议帧到串口接口;

(2)、串口接收模块接收原始串口协议帧,串口接收模块解析原始串口协议帧,再将结果数据送到二层协议解析模块进行二层协议解析,UART Frame1的 $b[7]$ 是0,则将接下来解

析的帧数据存到对应的参数数据位中；

(3)、PC端的串口调试助手工具读取变量A的数值,则只需发送UART Frame1,其中b[6:0]是人为分配的变量A的地址,此时读写控制标志b[7]设置为1,代表PC是需要读取参数寄存器中地址为b[6:0]的变量；

(4)、参数寄存器根据PC端串口调试助手工具发送过来的UART Frame1进行原始串口协议解析,得到b[7:0],再经二层协议解析模块解析,此时参数寄存器得到的b[7]为1,代表要将变量地址为b[6:0]的参数通过串口发送模块发送到PC端串口调试助手工具,发送的原始串口协议帧数量跟配置变量时的方法相同。

基于串口协议的二层协议设计及数据传输方法及系统

技术领域

[0001] 本发明涉及电子领域,具体地说是一种基于串口协议的二层协议设计及数据传输方法及系统。

背景技术

[0002] 串口是计算机上一种非常通用的设备通信协议(不要与通用串行总线Universal SerialBus或者USB混淆)。大多数计算机包含两个基于RS232的串口。串口同时也是仪器仪表设备通用的通信接口;很多GPIB兼容的设备也带有RS-232口。同时,串口通信协议也可以用于获取远程采集设备的数据。

[0003] 串口通信指串口按位(bit)发送和接收字节。尽管比按字节(byte)的并行通信慢,但是串口可以在使用一根线发送数据的同时用另一根线接收数据,实现全双工的模式。但是串口帧只能传输8bit数据,对于超过8bit的数据,一个串口帧无法完成,故如何在串口协议基础上实现对于超过8bit的数据的传输是目前现有技术中急需解决的技术问题。

[0004] 专利号为CN107347075A的专利文献公开了一种串口协议到SNMP协议的转换方法,所述转换方法包括以下步骤:启动SNMP服务器;获取按照串口协议发送的设备对应的数据,并将所述设备对应的数据共享到内存指定地址;获取上位机的设备请求指令;根据设备请求指令和内存指定地址得到请求指令所对应的值;将请求指令所对应的值按照SNMP协议进行转换并反馈至所述上位机,以实现串口协议到SNMP协议的转换。但是该技术方案不能在串口协议基础上实现对于超过8bit的数据传输。

发明内容

[0005] 本发明的技术任务是提供一种基于串口协议的二层协议设计及数据传输方法及系统,来解决如何在串口协议基础上实现对于超过8bit的数据传输的问题。

[0006] 本发明的技术任务是按以下方式实现的,基于串口协议的二层协议设计方法,该方法是将第一层原生串口协议和第二层串口帧间新组协议构成二层协议,在串口协议基础上实现对于超过8bit的数据的传输;其中,第一层原生串口协议采用原传输8bit数据的串口协议,第一层原生串口协议即为底层协议,保证了现有各种串口调试助手的继续实用,兼容性很好;第二层串口帧间新组协议打破原有串口协议只传输8bit的限制,将2个或者多个串口帧作为一个新的协议帧,从而可以配置或者读取超过8bit内容的参数寄存器,既满足了各自系统寄存器随意读写的要求,又有效利用了现有串口调试工具,不必开发新的协议助手。

[0007] 作为优选,所述原生串口协议帧包括1位起始位,至多8位数据位,1位校验位和1位停止位或2位停止位,该协议串行传输不多于8位数据。

[0008] 更优地,所述第二层串口帧间新组协议包含若干原生串口协议帧,第二层串口帧间新组协议的第一个原生串口协议帧用来传输7位变量地址和读写控制标志,变量地址为7位,故第二层串口帧间新组协议能够配置 $2^7=128$ 个变量,每个变量包含若干原生串口协议

帧,第二层串口帧间新组协议的大小主要取决于人为定义的变量位宽。

[0009] 基于串口协议的二层协议数据传输方法,该方法包括如下步骤:

[0010] S1、PC端串口调试系统要配置一个M位的变量A;

[0011] S2、需要N个原生串口协议帧,N个原生串口协议帧包括一帧起始帧和N-1个数据帧;

[0012] S3、S3、判断M是否为8的倍数:

[0013] ①、若M不是8的倍数,则最后一个串口帧的 $b[7:0] = \{(8-K) \text{ 个} 0, A[M-1:8*(N-2)]\}$,其中,(N-2)为M/8的商,K为M/8的余数;

[0014] ②、若M是8的倍数,则(N-1)为M/8的商。

[0015] 作为优选,所述步骤S2中的N的公式如下:

$$[0016] \quad N = \begin{cases} = \frac{M}{8} \text{ 向下取整} + 2, & M \text{ 不是 } 8 \text{ 的倍数;} \\ = \frac{M}{8} + 1, & M \text{ 是 } 8 \text{ 的倍数;} \end{cases}$$

[0017] 起始帧表示变量地址和读写控制标志(配置参数时此标志位为0);

[0018] 数据帧表示M位变量A的不同位数据,比如UART Frame2中的 $b[7:0] = A[7:0]$,UART Frame3中的 $b[7:0] = A[15:8]$,依次类推。

[0019] 基于串口协议的二层协议数据传输系统,该系统包括基于串口协议的二层协议的设计的参数寄存器、二层协议封装模块、二层协议解析模块、串口发送模块、串口接收模块和串口接口,串口接口通过串口线连通PC端串口调试助手工具的串口接口并相互传输数据;参数寄存器传输数据到二层协议封装模块,二层协议封装模块传输数据到串口发送模块,串口发送模块传输数据到串口接口,串口接口传输数据到串口接收模块,串口接收模块传输数据到二层协议解析模块,二层协议解析模块传输数据到参数寄存器,由参数寄存器、二层协议封装模块、二层协议解析模块、串口发送模块、串口接口和串口接收模块组成封闭的数据传输通道。

[0020] 作为优选,所述参数寄存器用于基于串口协议的二层协议进行超过8bit的数据的传输;

[0021] 二层协议封装模块用于控制串口发送模块,控制串口发送模块发送的时间和数据;

[0022] 二层协议解析模块用于解析二层协议,将串口接收模块解析出的原始串口数据进行解析;

[0023] 串口发送模块用于发送原始串口协议帧;

[0024] 串口接收模块用于解析接收的原始串口协议帧;

[0025] 串口接口用于连通PC端串口调试助手工具的串口接口并相互传输数据。

[0026] 更优地,该数据传输系统用硬件描述语言HDL开发FPGA/ASIC硬件设计代码,串口采用PC端串口调试助手工具对开发的FPGA/ASIC硬件进行变量读取和变量配置。

[0027] 更优地,所述参数寄存器、二层协议封装模块、二层协议解析模块、串口发送模块、

串口接口和串口接收模块组成封闭的数据传输通道进行数据传输的步骤如下：

[0028] (1)、参数寄存器经二层协议封装模块后通过串口发送模块发送原始串口协议帧到串口接口；

[0029] (2)、串口接收模块接收原始串口协议帧，串口接收模块解析原始串口协议帧，再将结果数据送到二层协议解析模块进行二层协议解析，UART Frame1的b[7]是0，则将接下来解析的帧数据存到对应的参数数据位中；

[0030] (3)、PC端的串口调试助手工具读取变量A的数值，则只需发送UART Frame1，其中b[6:0]是人为分配的变量A的地址，此时读写控制标志b[7]设置为1，代表PC是需要读取参数寄存器中地址为b[6:0]的变量；

[0031] (4)、参数寄存器根据PC端串口调试助手工具发送过来的UART Frame1进行原始串口协议解析，得到b[7:0]，再经二层协议解析模块解析，此时参数寄存器得到的b[7]为1，代表要将变量地址为b[6:0]的参数通过串口发送模块发送到PC端串口调试助手工具，发送的原始串口协议帧数量跟配置变量时的方法相同。

[0032] 本发明的基于串口协议的二层协议设计及数据传输方法及系统具有以下优点：

[0033] (一)、本发明在串口协议基础上进行二次开发实现更为友好的二层协议，既改进了串口协议只能读写8bit的限制，又兼容目前的串口调试工具，该设计具有实用性强、实施简便等特点，具有广阔的应用前景；

[0034] (二)、本发明的第一层协议采用原传输8bit数据的串口协议构成，底层协议采用原生串口协议保证了现有各种串口调试助手的继续实用，兼容性很好；

[0035] (三)、本发明的第二层协议打破原有串口协议只传输8bit的限制，将2个或者多个串口帧作为一个新的协议帧，从而可以配置或者读取超过8bit内容的参数寄存器，既满足了各自系统寄存器随意读写的要求，又有效利用了现有PC端串口调试助手工具，不必开发新的协议助手。

附图说明

[0036] 下面结合附图对本发明进一步说明。

[0037] 附图1为实施例2的示意图；

[0038] 附图2为基于串口协议的二层协议数据传输系统的结构示意图。

具体实施方式

[0039] 参照说明书附图和具体实施例对本发明的基于串口协议的二层协议设计及数据传输方法及系统作以下详细地说明。

[0040] 实施例1：

[0041] 本发明的基于串口协议的二层协议设计方法，该方法是将第一层原生串口协议和第二层串口帧间新组协议构成二层协议，在串口协议基础上实现对于超过8bit的数据的传输；其中，第一层协议采用原传输8bit数据的串口协议，底层协议采用原生串口协议，保证了现有各种串口调试助手的继续实用，兼容性很好；原生串口协议帧包括1位起始位，至多8位数据位，1位校验位和1位停止位或2位停止位，该协议串行传输不多于8位数据；第二层串口帧间新组协议打破原有串口协议只传输8bit的限制，将2个或者多个串口帧作为一个新

的协议帧,从而可以配置或者读取超过8bit内容的参数寄存器,既满足了各自系统寄存器随意读写的要求,又有效利用了现有串口调试工具,不必开发新的协议助手。第二层串口帧间新组协议包含若干原生串口协议帧,第二层串口帧间新组协议的第一个原生串口协议帧用来传输7位变量地址和读写控制标志,变量地址为7位,故第二层串口帧间新组协议能够配置 $2^7=128$ 个变量,每个变量包含若干原生串口协议帧,第二层串口帧间新组协议的大小主要取决于人为定义的变量位宽。

[0042] 实施例2:

[0043] 如附图1所示,根据串口需要传输的内容多少,制定相应的串口帧数。比如,想要传输一个12比特的数据到寄存器,那么可以首先发送第一帧串口帧,该帧8位数据分别表示7位变量地址(可以通过二层协议配置128个不同的参数)和以为读写标识位(0为写,1为读),第二帧串口帧发送寄存器的低8位数据,第三帧串口帧发送寄存器的高4位,其中串口帧有4位为冗余位。在此,地址为不限于用一帧串口帧表示,在变量多的情况下可以进行拓展,比如用前2帧串口帧的15位代表变量地址,第16位代表读写位。如上例子所示,一旦在接收端收到第一帧串口,根据地址可以判定出接下来2帧串口帧均为配置同一参数的不同位。那么等收完地址帧之后的2帧串口帧后,再收到的一帧串口帧为另一参数的地址及读写信息。

[0044] 实施例3:

[0045] 本发明的基于串口协议的二层协议数据传输方法,该方法包括如下步骤:

[0046] S1、PC端串口调试系统要配置一个M位的变量A;

[0047] S2、需要N个原生串口协议帧,N个原生串口协议帧包括一帧起始帧和N-1个数据帧;其中,

$$[0048] \quad N = \begin{cases} = \frac{M}{8} \text{ 向下取整} + 2, & M \text{ 不是 } 8 \text{ 的倍数;} \\ = \frac{M}{8} + 1, & M \text{ 是 } 8 \text{ 的倍数;} \end{cases}$$

[0049] 起始帧表示变量地址和读写控制标志(配置参数时此标志位为0);数据帧表示M位变量A的不同位数据,比如UART Frame2中的 $b[7:0]=A[7:0]$,UART Frame3中的 $b[7:0]=A[15:8]$,依次类推。

[0050] S3、S3、判断M是否为8的倍数:

[0051] ①、若M不是8的倍数,则最后一个串口帧的 $b[7:0]=\{(8-K) \text{ 个 } 0, A[M-1:8*(N-2)]\}$,其中,(N-2)为M/8的商,K为M/8的余数;

[0052] ②、若M是8的倍数,则(N-1)为M/8的商。

[0053] 实施例4:

[0054] 如附图2所示,本发明的基于串口协议的二层协议数据传输系统,该数据传输系统用硬件描述语言HDL开发FPGA/ASIC硬件设计代码,串口采用PC端串口调试助手工具对开发的FPGA/ASIC硬件进行变量读取和变量配置。该系统包括基于串口协议的二层协议的设计的参数寄存器、二层协议封装模块、二层协议解析模块、串口发送模块、串口接收模块和串口接口,串口接口通过串口线连通PC端串口调试助手工具的串口接口并相互传输数据;参

数寄存器传输数据到二层协议封装模块,二层协议封装模块传输数据到串口发送模块,串口发送模块传输数据到串口接口,串口接口传输数据到串口接收模块,串口接收模块传输数据到二层协议解析模块,二层协议解析模块传输数据到参数寄存器,由参数寄存器、二层协议封装模块、二层协议解析模块、串口发送模块、串口接口和串口接收模块组成封闭的数据传输通道。参数寄存器用于基于串口协议的二层协议进行超过8bit的数据的传输;二层协议封装模块用于控制串口发送模块,控制串口发送模块发送的时间和数据;二层协议解析模块用于解析二层协议,将串口接收模块解析出的原始串口数据进行解析;串口发送模块用于发送原始串口协议帧;串口接收模块用于解析接收的原始串口协议帧;串口接口用于连通PC端串口调试助手工具的串口接口并相互传输数据。参数寄存器、二层协议封装模块、二层协议解析模块、串口发送模块、串口接口和串口接收模块组成封闭的数据传输通道进行数据传输的步骤如下:

[0055] (1)、参数寄存器经二层协议封装模块后通过串口发送模块发送原始串口协议帧到串口接口;

[0056] (2)、串口接收模块接收原始串口协议帧,串口接收模块解析原始串口协议帧,再将结果数据送到二层协议解析模块进行二层协议解析,UART Frame1的b[7]是0,则将接下来解析的帧数据存到对应的参数数据位中;

[0057] (3)、PC端的串口调试助手工具读取变量A的数值,则只需发送UART Frame1,其中b[6:0]是人为分配的变量A的地址,此时读写控制标志b[7]设置为1,代表PC是需要读取参数寄存器中地址为b[6:0]的变量;

[0058] (4)、参数寄存器根据PC端串口调试助手工具发送过来的UART Frame1进行原始串口协议解析,得到b[7:0],再经二层协议解析模块解析,此时参数寄存器得到的b[7]为1,代表要将变量地址为b[6:0]的参数通过串口发送模块发送到PC端串口调试助手工具,发送的原始串口协议帧数量跟配置变量时的方法相同。

[0059] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

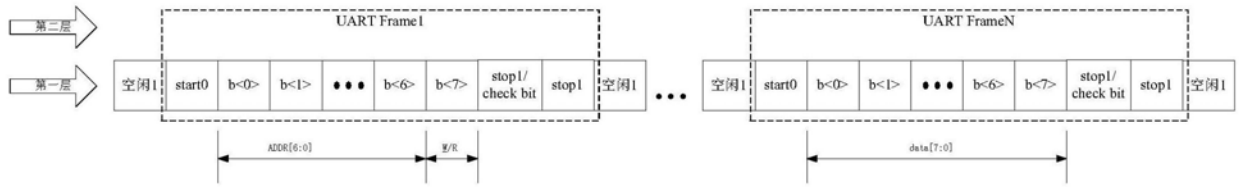


图1

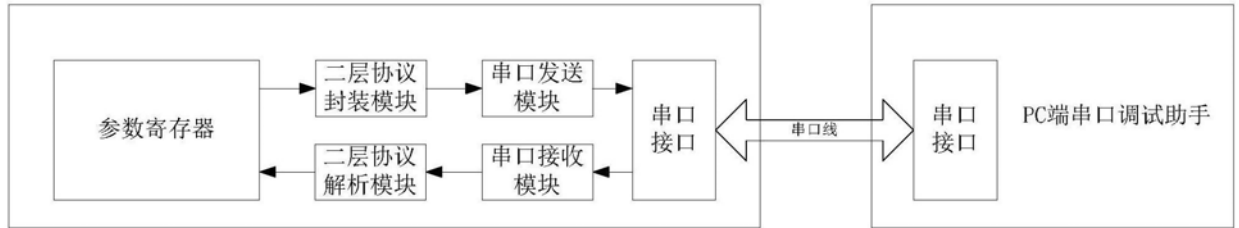


图2