

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005年7月14日 (14.07.2005)

PCT

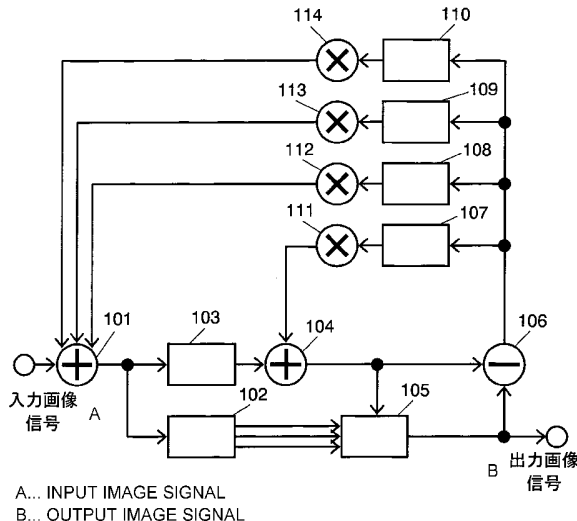
(10) 国際公開番号
WO 2005/064585 A1

- (51) 国際特許分類: **G09G 3/20**, G06T 5/00, G09G 3/36, 5/00, H04N 1/405, 5/66
- (21) 国際出願番号: PCT/JP2004/019696
- (22) 国際出願日: 2004年12月22日 (22.12.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2003-433153
2003年12月26日 (26.12.2003) JP
- (71) 出願人(米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1006番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 山田 和弘 (YAMADA, Kazuhiro).
- (74) 代理人: 岩橋 文雄, 外(IWASHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真 1006番地 松下電器産業株式会社内 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: IMAGE SIGNAL PROCESSING APPARATUS AND IMAGE SIGNAL PROCESSING METHOD

(54) 発明の名称: 画像信号処理装置および画像信号処理方法



(57) **Abstract:** A first adder circuit (101) adds an input image signal of a pixel of interest to each of values obtained by multiplying display errors of three pixels in a line immediately preceding the line of the pixel of interest by a weighting factor. Gradation candidate converting means (102) converts the gradation of the image signal as added into a plurality of usable gradations that may be used when adding the error of a left-hand adjacent pixel. A delay circuit (103) delays the image signal as added. A second adder circuit (104) adds the image signal as delayed to the value obtained by multiplying the error that has occurred at the left-hand adjacent pixel by the weighting factor. Gradation selecting means (105) selects, from among the plurality of gradation candidates, one that is the closest to the gradation of the image signal to which the error has been added, and outputs the selected one as the image signal of the pixel of interest. A difference circuit (106) calculates the display error of the pixel of interest.

(57) **要約:** 第1の加算回路(101)は、注目画素の1ライン前の3つの画素の表示誤差のそれぞれに重み係数を乗算した値と注目画素の入力画像信号とを加算する。階調候補変換手段(102)は、加算した画像信号の階調を、左隣の画素の誤差を加算したときに変換する可能性のある複数の使用可能な階調に変換する。遅延回路(103)は加算した画像信号を遅延する。第2の加算回路(104)は、左隣の画素で発

[続葉有]



WO 2005/064585 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が⁸可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

明 細 書

画像信号処理装置および画像信号処理方法

5 技術分野

本発明は、デジタル入力画像信号に対し多階調表示を行う表示装置において、階調不足による画質劣化を改善するための画像信号処理装置および画像信号処理方法に関する。

10 背景技術

表示可能な階調数が少ない表示装置において多階調表示を行う場合、明暗の滑らかな変化を表示できず、その結果、明るさがステップ状に変化して等高線状の様相が現れ、画質が劣化してしまう。

例えば、プラズマディスプレイパネル（PDP）やデジタルミラーデバイス（DMD）等のように、1フィールドを輝度重みの異なる複数のサブフィールドに分割してそれぞれのサブフィールドにおける発光・非発光を組み合わせることによって多階調を表示する表示装置においては、動画部分で動画擬似輪郭と呼ばれる特有のノイズが発生することが知られている。これを防止するために、動画擬似輪郭が発生しやすい階調を使用せず、擬似輪郭の発生しにくい階調（以下、「使用可能な階調」と略記する）のみを用いて画像表示を行う方法がある。ここで、使用可能な階調を用いてすべての階調を擬似的に表現するために誤差拡散法を用いることができる。例えば、特開2000-276100号公報には、表示すべき階調を使用可能な階調に変換する階調変換手段を備え、表示すべき階調が使用可能な階調でない場合には、表示すべき階調をその階調に最も近い使用可能な階調に変換し、このとき発生する誤差を周囲の画素に振分けて加算することにより、

25 使用可能な階調のみを用いて擬似的に表示すべき階調を表示する方法が開示されている。

ここで、コストあるいは実装の面から考えると、階調変換手段としてSRAM等のメモリ素子を用いるのが有利であるが、SRAMのアクセス時間は比較的遅

く、アクセス時間が1データ期間（例えば、1フレームが852×480画素のとき、1データ期間は約41nsである）を越える場合には、右隣の画素に誤差を拡散することができないので、このままではSRAMを階調変換手段として用いることができない。

- 5 この問題に対して、特開2000-276100号公報には、画像信号の下位ビットを仮の誤差として右隣の画素に拡散する方法についても開示されている。

しかしながら、上記の方法によれば右隣の画素に拡散する誤差が正確な値ではないため、正しく誤差拡散処理を行った場合と比べて画質が劣化してしまうという課題があった。

- 10 本発明は上記の課題を解決するためになされたものであり、階調を変換する手段のアクセス時間が1データ期間を越えてしまう場合であっても、右隣の画素に正確に誤差を拡散する誤差拡散処理を行うことが可能な画像信号処理装置および画像信号処理方法を提供することを目的とする。

15 発明の開示

- 本発明は、M階調の入力画像信号をN階調($N < M$)の出力画像信号に変換し、変換により発生する誤差を、対応する画素の周囲の画素に拡散することにより擬似的にM階調を表示する画像信号処理装置であって、ある画素に対して拡散すべき誤差の内その画素に対する入力画像信号へ拡散するタイミングに誤差の算出が
- 20 間に合う誤差を入力画像信号に拡散する第1の加算手段と、第1の加算手段で誤差を拡散された画像信号の階調を出力画像信号の階調の候補となる複数の階調候補に変換する階調候補変換手段と、第1の加算手段で誤差を拡散された画像信号を遅延する遅延手段と、ある画素に対して拡散すべき誤差の内その画素に対する
- 25 入力画像信号へ拡散するタイミングに誤差の算出が間に合わない誤差を遅延手段で遅延された画像信号に拡散する第2の加算手段と、第2の加算手段で誤差を拡散された画像信号の階調に基づき階調候補変換手段で変換された複数の階調候補の中から出力画像信号として1つの階調を選択する階調選択手段と、第2の加算手段で誤差を拡散された画像信号の階調と階調選択手段で出力画像信号として選択された階調との差分を変換により発生する誤差として算出する誤差算出手段と

を有することを特徴とする。

図面の簡単な説明

図 1 は本発明の実施の形態の画像信号処理装置において使用可能な階調と入力
5 画像信号の階調との対応の一例を示す図である。

図 2 は誤差拡散処理の基本的な考え方を説明するための図である。

図 3 は本発明の実施の形態における使用可能な階調と入力画像信号の階調との
対応を示す図である。

図 4 は本発明の実施の形態における画像信号処理装置の構成を示す回路ブロッ
10 ク図である。

図 5 は本発明の実施の形態における階調選択手段の一例の回路ブロック図であ
る。

図 6 は本発明の実施の形態における画像信号処理装置の動作を説明するための
タイミング図である。

図 7 は本発明の他の実施の形態における使用可能な階調と入力画像信号の階調
15 との対応を示す図である。

発明を実施するための最良の形態

以下、図面を参照して本発明の一実施の形態による画像信号処理装置について
20 説明する。図 1 は本実施の形態における使用可能な階調と入力画像信号の階調と
の対応の一例を示す図である。このように本実施の形態においては、使用可能な
階調が 0、1、3、6、12、23、41、71、115、175、255 であ
り、これら 11 個の階調を用いて 0 から 255 までの 256 階調を表示するもの
として説明する。また、1 フレームが 852×480 画素で構成されており、1
25 データ期間が約 41 ns であるものとして説明する。しかし本発明はこれらの数
値に限定されるものではない。

まず、本発明の画像信号処理方法の考え方について説明する。図 2 は誤差拡散
処理の基本的な考え方を説明するための図である。図 2 A に示すように、ある 1
つの画素 P_0 に注目し、対応する画像信号を入力したとする。このとき注目画素

P 0 の 1 ライン前の画素 P 1、P 2、P 3 および直前画素 P 4 の表示誤差それぞれに重み係数 k_1 、 k_2 、 k_3 および k_4 をそれぞれ乗算し、これらの合計を注目画素 P 0 の入力画像信号に加算する。そしてこの加算された画像信号と階調変換手段の数値とを比較し、加算された画像信号に最も近い数値を画素 P 0 の出漁
5 画像信号として出力する。それとともに、図 2 B に示すように、上記加算された画像信号と出力画像信号との差を表示誤差として求め、その結果に、注目画素 P 0 の次の画素 P 5 と 1 ライン後の画素 P 6、P 7、P 8 にそれぞれ重み係数 k_5 ($=k_4$)、 k_6 ($=k_3$)、 k_7 ($=k_2$)、 k_8 ($=k_1$) を乗じて拡散する。ここで、各重み係数は $k_1 + k_2 + k_3 + k_4 = 1$ となる値に設定されており、
10 図 2 には、 $k_1 = k_8 = 1/16$ 、 $k_2 = k_7 = 5/16$ 、 $k_3 = k_6 = 3/16$ 、 $k_4 = k_5 = 7/16$ として図示している。

ここで、1 ライン前の画素 P 1、P 2、P 3 については、それぞれの画素の表示誤差を求め、重み係数倍して注目画素 P 0 に加算するまで、およそ 1 ライン期間の時間的余裕がある。1 ライン期間は $41 \text{ ns} \times 852 \text{ 画素} = \text{約 } 3.5 \mu\text{s}$ であり、階調変換手段として SRAM を用いても余裕を持ってアクセスすることができる。しかし、直前画素 P 4 については、表示誤差を求め、重み係数倍して注目画素 P 0 に加算するまで、1 データ期間の時間的余裕しかない。
15

そこで本発明の実施の形態における画像信号処理方法は、まず時間的に余裕のある画素、すなわち 1 ライン前の画素 P 1、P 2、P 3 の表示誤差それぞれに重
20 み係数 k_1 、 k_2 、 k_3 をそれぞれ乗算した値を求め、これらの合計を注目画素 P 0 の入力画像信号に加算する。そしてこの加算した画像信号の階調を使用可能な階調に変換するのであるが、この時点では左隣の画素 P 4 の表示誤差が求まっていないので、画素 P 4 の誤差を加算したときに変換する可能性のある複数の使用可能な階調候補に変換しておく。そしてその後、左隣の画素 P 4 で発生した誤
25 差に重み係数 k_4 を乗算し、画素 P 1 ~ P 3 の誤差を含む注目画素 P 0 の画像信号に加算する。そして、この画像信号の階調に最も近い階調を複数の階調候補の中から選択し、注目画素 P 0 の画像信号として出力するとともに、表示誤差を算出し周囲の画素 P 5 ~ P 8 に拡散する。

図3は本実施の形態における使用可能な階調候補と入力画像信号の階調との対応を示す図であり、本実施の形態においては入力画像信号の階調を3つの階調候補に変換している。例えば、注目画素P0に対応する入力画像信号と1ライン上の3つの画素P1~P3で発生した誤差とを加算した値が「20」であった場合には、階調候補として「12」、「23」、「41」という3つの階調が出力される。そして、左隣の画素P4で発生した誤差が例えば「16」の場合は「16」に「7/16」を乗じ、その結果の「7」が「20」に加算されて「27」となり、最終的に「27」に最も近い「23」が注目画素P0の出力画像信号として出力される。そして「27」と「23」の差分である「4」が誤差として周囲の画素P5~P8に拡散される。

このようにして、SRAMのようにアクセス時間が1データ期間を越えてしまうメモリ素子を階調候補変換手段として用いても、右隣の画素に正確に誤差を拡散する誤差拡散処理を行うことが可能となる。

図4は、本発明の実施の形態における画像信号処理装置の構成を示す回路ブロック図である。遅延回路110は、1ライン期間と1データ期間から後述するSRAMのアクセス時間を引いた時間だけ画像信号を遅延し、乗算回路114は遅延回路110の出力に重み係数k1を乗ずる。遅延回路109は1ライン期間からSRAMのアクセス時間を引いた時間だけ画像信号を遅延し、乗算回路113は遅延回路109の出力に重み係数k2を乗ずる。遅延回路108は1ライン期間から1データ期間とSRAMのアクセス時間を引いた時間だけ画像信号を遅延し、乗算回路112は遅延回路108の出力に重み係数k3を乗ずる。遅延回路107は1データ期間の時間だけ画像信号を遅延し、乗算回路111は遅延回路107の出力に重み係数k4を乗ずる。

第1の加算手段としての第1の加算回路101は、入力された画像信号と乗算回路114の出力と乗算回路113の出力と乗算回路112の出力とを加算する。ここで、入力された画像信号が注目画素P0に対応する画像信号とすると、乗算回路114、113、112の出力は画素P1、P2、P3からの誤差信号である。

階調候補変換手段102は第1の加算回路101の出力に対し、図3に示した

ように3つの階調候補を出力する。ここで階調候補を、使用可能なN階調の内、第1の加算回路101の出力の階調以下でありかつ第1の加算回路101の出力の階調に最も近い階調と、その階調の次に大きい階調と、さらにその階調の次に大きい階調となるように変換しておくこと、表示誤差が負の数になることがなく第1の加算回路101や第2の加算回路104等の回路構成を簡素化できる。

階調候補変換手段102はアクセス時間の遅いメモリ素子、本実施の形態においてはアクセス時間が1データ期間の5倍であるSRAMを用いて構成されている。遅延手段としての遅延回路103は、第1の加算回路101の出力を階調候補変換手段102のアクセス時間と同じ時間だけ遅延する。したがって本実施の形態においては遅延回路103の遅延時間は5データ期間に等しい。

第2の加算手段としての第2の加算回路104は遅延回路103で遅延された画像信号と乗算回路111の出力とを加算する。乗算回路111の出力は画素P4からの誤差に対応するので、第2の加算回路104の出力には4つの隣接画素P1、P2、P3、P4の誤差が拡散されている。

階調選択手段105は、階調候補変換手段102から出力された3つの階調候補の中から、第2の加算回路104の出力に最も近い階調を選択し、出力画像信号として出力する。誤差算出手段としての差分回路106は、表示誤差、すなわち第2の加算回路104で誤差を拡散された画像信号の階調と階調選択手段105で出力画像信号として選択された階調との差分を求め、遅延回路110、109、108、107に画素P0に対する表示誤差として出力する。

図5は本発明の実施の形態における階調選択手段105の回路ブロック図の一例である。差分回路121、122、123のそれぞれは、第2の加算回路104の出力と3つの階調候補のそれぞれとの差を求める。最小値選択回路124は、差分回路121、122、123の出力の内、その絶対値の最も小さい値を選択する。そして加算回路125は、最小値選択回路124の出力に第2の加算回路104の出力を加算することにより、3つの階調候補の中で第2の加算回路104の出力に最も近い階調を出力する。このように階調選択手段105はランダムロジックを用いて構成することができるので、高速処理が可能である。

図6は本発明の実施の形態における画像信号処理装置の動作を説明するためのタイミング図である。なお、説明を簡単にするために、第1の加算回路101、第2の加算回路104、乗算回路111～114、差分回路106および階調選択手段105の処理時間は1データ期間と比較して十分に速く、無視できるものと仮定する。また、階調候補変換手段102のアクセス時間は5データ期間であるものと仮定する。

注目画像P0に対応する入力画像信号S0が入力されるデータ期間をT0とする。上述したように、1ライン前の画素P1、P2、P3から拡散される誤差を求めるまでおよそ1ライン期間あるので、遅延回路110、109、108の遅延量を調節することにより乗算回路114、113、112から画素P0に拡散される誤差 $\Delta \varepsilon 1$ 、 $\Delta \varepsilon 2$ 、 $\Delta \varepsilon 3$ の出力を期間T0に合わせることができる。したがって、期間T1において誤差 $\Delta \varepsilon 1$ 、 $\Delta \varepsilon 2$ 、 $\Delta \varepsilon 3$ を加算された信号S'0が第1の加算回路101から出力される。

階調候補変換手段102のアクセス時間は5データ期間であるので、3つの階調候補 $\Sigma 0 a$ 、 $\Sigma 0 b$ 、 $\Sigma 0 c$ が出力されるのは期間T5である。このとき遅延回路103によって信号S'0も期間T5まで遅延される。ここで期間T5において左隣の画素P4から拡散される誤差 $\Delta \varepsilon 4$ があれば、注目画素P0に対する出力信号 $\Sigma 0$ と表示誤差 $\varepsilon 0$ を求めることができる。ところで、左隣の画素P4の画像信号は注目画素P0の1クロック期間前に入力されているので、期間T5の1クロック期間前である期間T4において画素P4に対する表示誤差 $\varepsilon 4$ が求まっている。したがって、遅延回路107で1データ期間遅延し、乗算回路111で重み係数を乗ずることによって、期間T5において画素P4から画素P0に拡散すべき誤差 $\Delta \varepsilon 4$ が得られる。

このようにして本発明の実施の形態によれば、階調候補変換手段102のアクセス時間が1データ期間を越える場合であっても正確な誤差拡散処理を行うことができるので、画像信号処理を実行するロジック部から離れたLSI内の領域またはLSI外に設けたSRAMを階調候補変換手段102として用いることができる。

なお、本実施の形態においては、図3に示したように複数の階調候補として階

調そのものをSRAM等の記憶素子に格納した。しかし、階調そのものを格納するのではなく、階調候補の値と次の階調候補までの差分値とを格納しておき、加算回路等を用いて階調を再生してもよい。図7は、本発明の他の実施の形態における使用可能な階調候補と入力画像信号の階調との対応を示す図である。このように差分値を格納することにより記憶素子の記憶容量を削減することができる。5 実際、図7に示した値と図3に示した値とを比較すると記憶容量が2ビット分削減されていることが分かる。

また、ここでは3つの階調候補を備えた場合について説明したが、階調候補の数は必要に応じて任意の数に設定することができる。

10 さらに、本発明の実施の形態においては、第1の加算回路101、第2の加算回路104、乗算回路111～114、差分回路106および階調選択手段105の処理時間は無視できるものと仮定したが、これらの回路の処理時間がある程度大きい場合には、遅延回路103、107、108、109、110の遅延時間を調整することにより上述の効果をj得ることができる。

15 本発明の画像信号処理装置および画像信号処理方法によれば、階調を変換する手段のアクセス時間が1データ期間を越えてしまう場合であっても、右隣の画素に正確に誤差を拡散する誤差拡散処理を行うことが可能な画像信号処理装置および画像信号処理方法を提供することができる。

20 産業上の利用可能性

本発明の画像信号処理装置および画像信号処理方法は、階調候補変換手段のアクセス時間が1データ期間を越えてしまう場合であっても、右隣の画素に正確に誤差を拡散する誤差拡散処理を行うことができるので、デジタル入力画像信号に対し多階調表示を行う表示装置において、階調不足による画質劣化を改善するための画像信号処理装置および画像信号処理方法として有用である。25

請求の範囲

1. M階調の入力画像信号をN階調 ($N < M$) の出力画像信号に変換し、前記変換により発生する誤差を、対応する画素の周囲の画素に拡散することにより擬似的に前記M階調を表示する画像信号処理装置であって、
- 5 ある画素に対して拡散すべき誤差の内、その画素に対する前記入力画像信号へ拡散するタイミングに誤差の算出が間に合う誤差を前記入力画像信号に拡散する第1の加算手段と、
- 前記第1の加算手段で誤差を拡散された画像信号の階調を、出力画像信号の階調
- 10 の候補となる複数の階調候補に変換する階調候補変換手段と、
- 前記第1の加算手段で誤差を拡散された画像信号を遅延する遅延手段と、
- ある画素に対して拡散すべき誤差の内、その画素に対する前記入力画像信号へ拡散するタイミングに誤差の算出が間に合わない誤差を前記遅延手段で遅延された画像信号に拡散する第2の加算手段と、
- 15 前記第2の加算手段で誤差を拡散された画像信号の階調に基づき、前記階調候補変換手段で変換された複数の階調候補の中から前記出力画像信号として1つの階調を選択する階調選択手段と、
- 前記第2の加算手段で誤差を拡散された画像信号の階調と前記階調選択手段で前記出力画像信号として選択された階調との差分を、前記変換により発生する誤差
- 20 として算出する誤差算出手段とを有する画像信号処理装置。
2. 前記複数の階調候補は、前記N階調の内、前記第1の加算手段の出力の階調以下でありかつ前記第1の加算手段の出力の階調に最も近い階調と、その階調の次に大きい階調と、さらにその階調の次に大きい階調であることを特徴とする
- 25 請求項1に記載の画像信号処理装置。
3. M階調の入力画像信号をN階調 ($N < M$) の出力画像信号に変換し、前記変換により発生する誤差を、対応する画素の周囲の画素に拡散することにより擬似的に前記M階調を表示する画像信号処理方法であって、

ある画素に対して拡散すべき誤差の内、その画素に対する前記入力画像信号へ拡散するタイミングに誤差の算出が間に合う誤差を前記入力画像信号に拡散するステップ1と、

前記ステップ1で誤差を拡散された画像信号の階調を、出力画像信号の階調の候補となる複数の階調候補に変換するステップ2と、

前記ステップ1で誤差を拡散された画像信号を遅延するステップ3と、

ある画素に対して拡散すべき誤差の内、その画素に対する前記入力画像信号へ拡散するタイミングに誤差の算出が間に合わない誤差を前記ステップ3で遅延された画像信号に拡散するステップ4と、

10 前記ステップ4で誤差を拡散された画像信号の階調に基づき、前記ステップ2で変換された複数の階調候補の中から前記出力画像信号として1つの階調を選択するステップ5と、

前記ステップ4で誤差を拡散された画像信号の階調と前記ステップ5で前記出力画像信号として選択された階調との差分を、前記変換により発生する誤差として
15 算出するステップ6とを有する画像信号処理方法。

4. 前記複数の階調候補は、前記N階調の内、前記ステップ1における出力の階調以下でありかつ前記ステップ1における出力の階調に最も近い階調と、その階調の次に大きい階調と、さらにその階調の次に大きい階調であることを特徴とする請求項3に記載の画像信号処理方法。
20

1/8

FIG. 1

入力画像信号の階調 (256 階調)	使用可能階調 11 階調
0	0
1-2	1
3-5	3
6-11	6
12-22	12
23-40	23
41-70	41
71-114	71
115-174	115
175-254	175
255	255

FIG. 2A

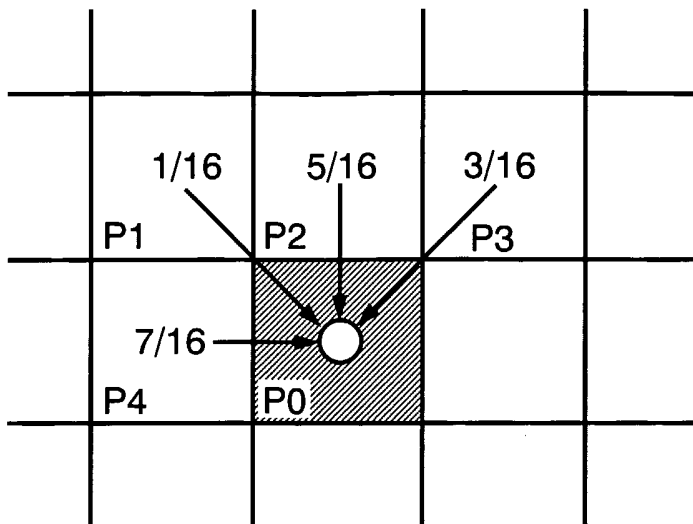
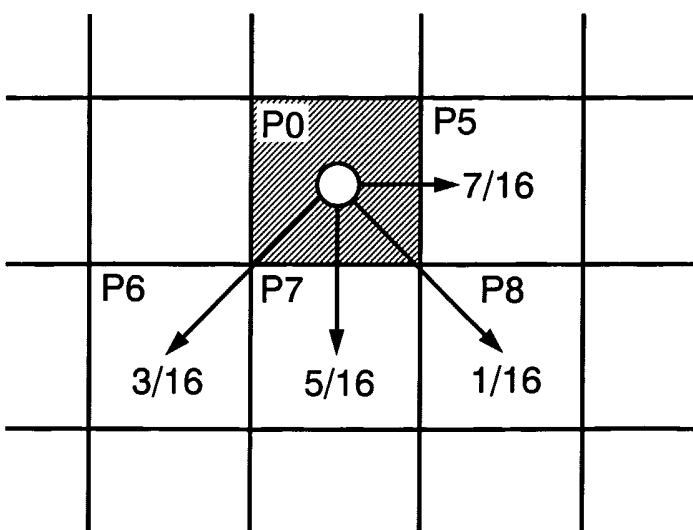


FIG. 2B



3/8

FIG. 3

入力画像信号の 階調	階調候補 A	階調候補 B	階調候補 C
0	0	1	3
1-2	1	3	6
3-5	3	6	12
6-11	6	12	23
12-22	12	23	41
23-40	23	41	71
41-70	41	71	115
71-114	71	115	175
115-174	115	175	255
175-254	175	255	255
255	255	255	255

FIG. 4

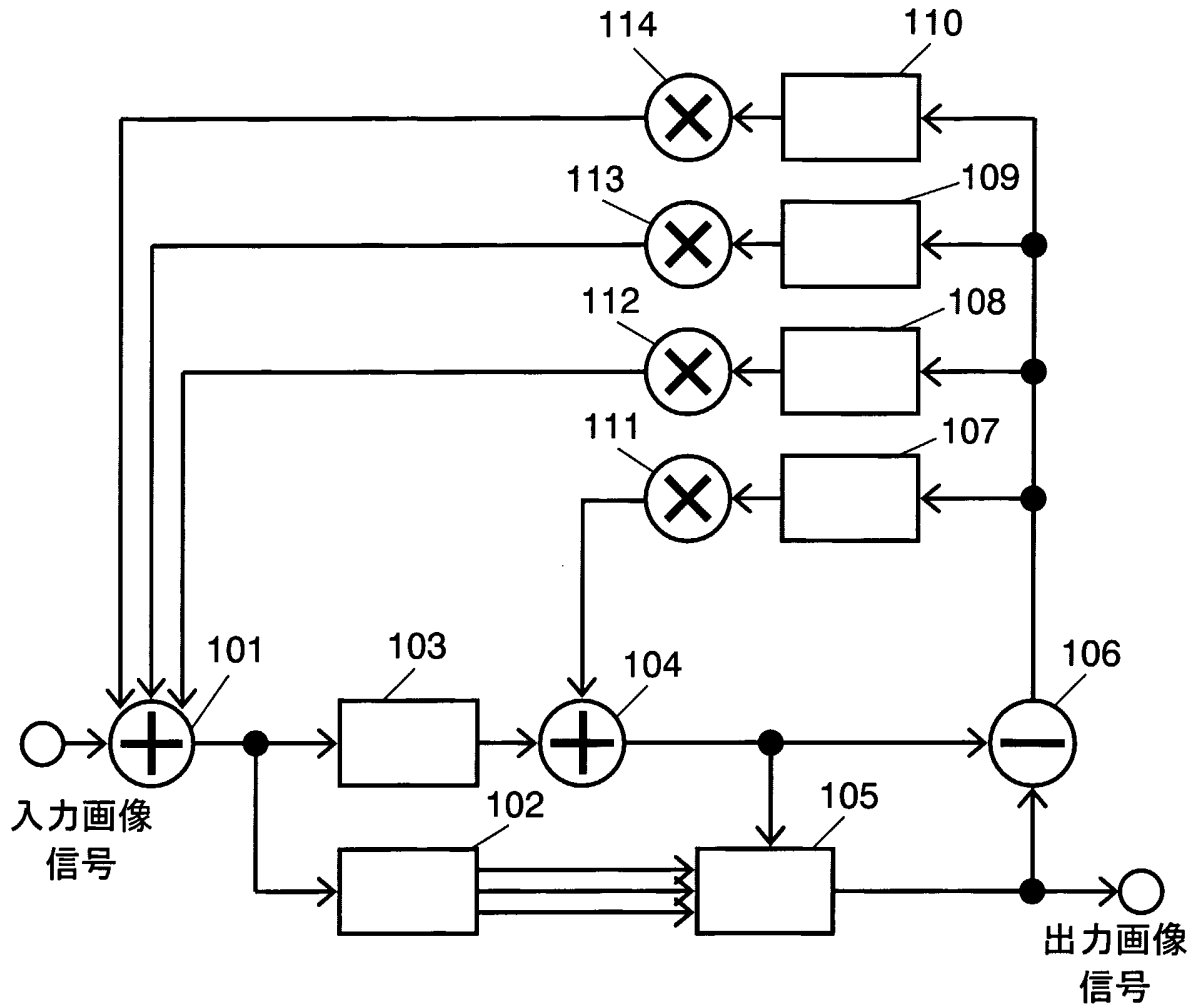
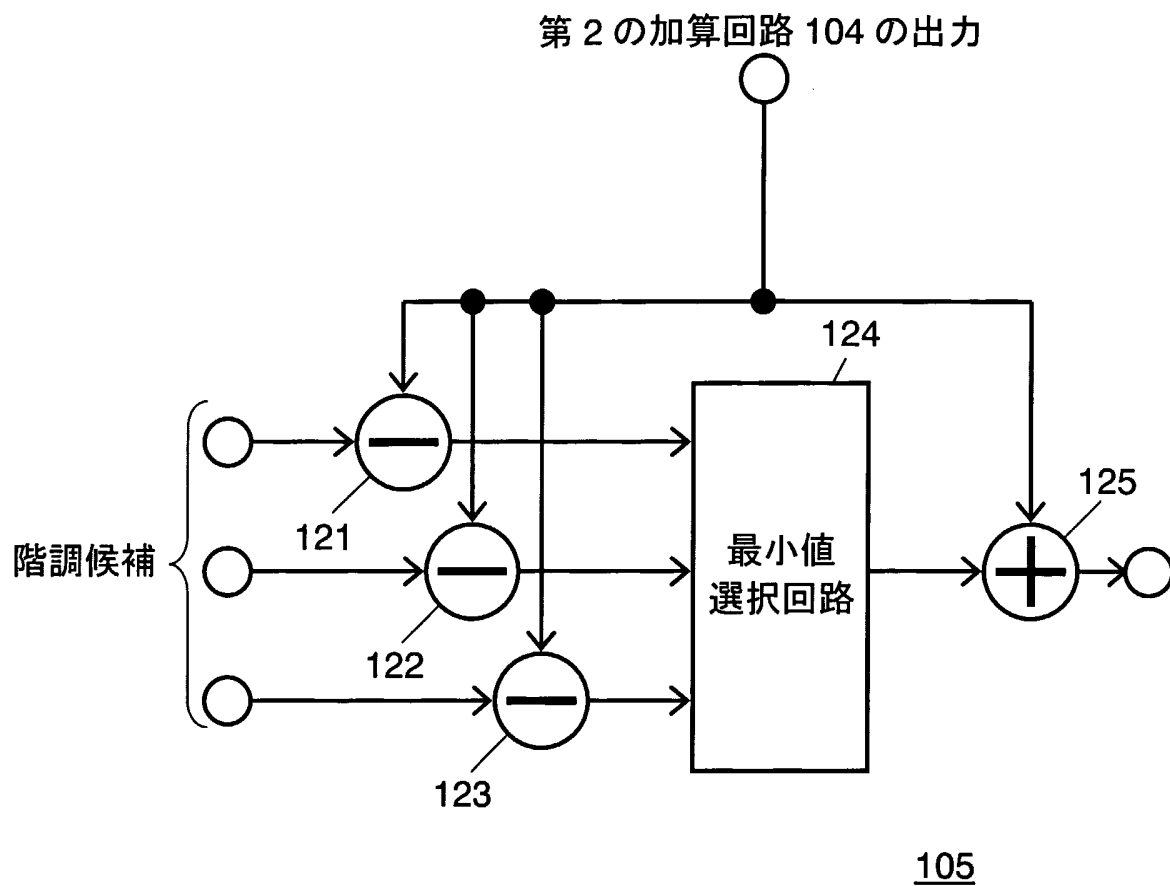
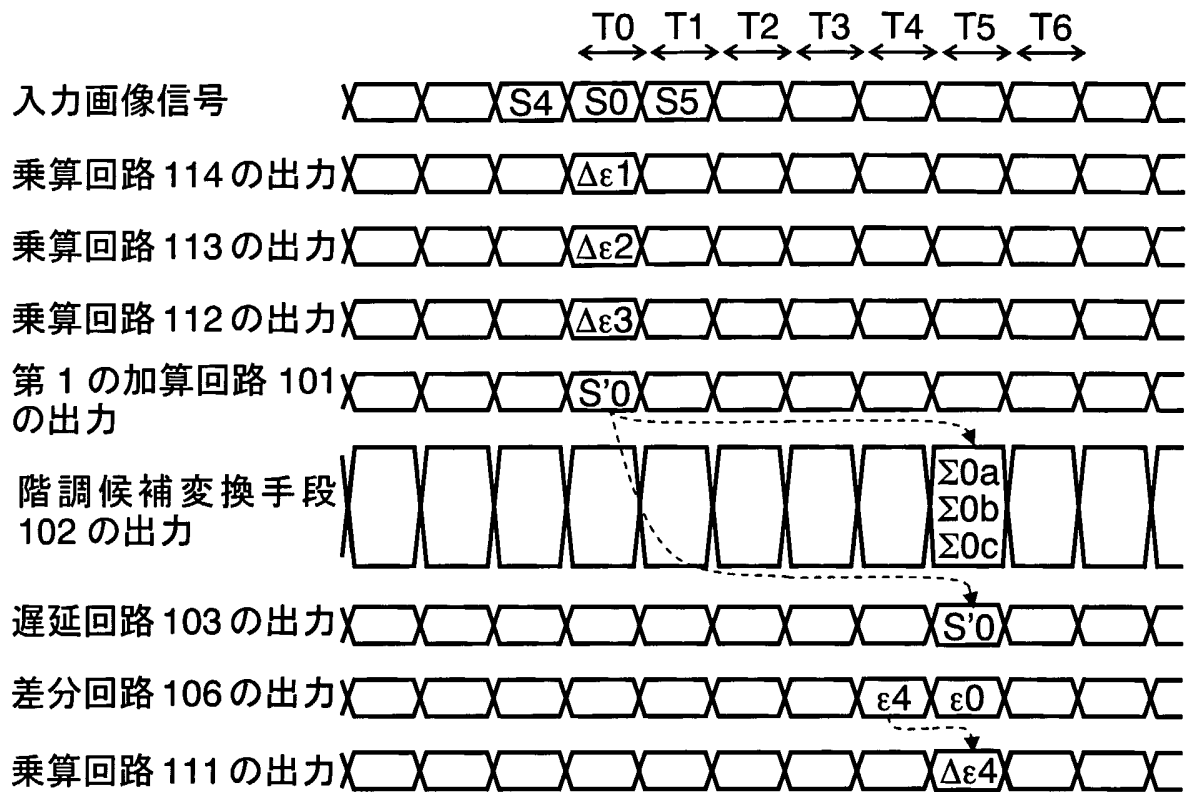


FIG. 5



6/8

FIG. 6



7/8

FIG. 7

入力画像信号 の階調	階調候補 A 8bit	階調候補 B -階調候補 A 7bit	階調候補 C -階調候補 B 7bit
0	0	1	2
1-2	1	2	3
3-5	3	3	6
6-11	6	6	11
12-22	12	11	18
23-40	23	18	30
41-70	41	30	44
71-114	71	44	60
115-174	115	60	80
175-254	175	80	0
255	255	0	0

図面の参照符号の一覧表

101	第1の加算回路
102	階調候補変換手段
103, 107, 108, 109, 110	遅延回路
104	第2の加算回路
105	階調選択手段
106, 121, 122, 123	差分回路
111, 112, 113, 114	乗算回路
124	最小値選択回路
125	加算回路

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/019696

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G09G3/20, G06T5/00, G09G3/36, 5/00, H04N/1405, 5/66

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G09G3/20, G06T5/00, G09G3/36, 5/00, H04N/1405, 5/66

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-211323 A (Minolta Co., Ltd.), 03 August, 2001 (03.08.01), Par. Nos. [0052] to [0054]; Figs. 2 to 3 (Family: none)	1-4
Y	JP 10-155086 A (Matsushita Electric Industrial Co., Ltd.), 09 June, 1998 (09.06.98), Par. Nos. [0004] to [0014], [0033] to [0041]; Figs. 2, 4, 20 to 26 & US 6134351 A & EP 844783 B1	1-4
A	JP 11-146202 A (Ricoh Co., Ltd.), 28 May, 1999 (28.05.99), Full text; all drawings (Family: none)	1-4

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
04 April, 2005 (04.04.05)

Date of mailing of the international search report
19 April, 2005 (19.04.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/019696

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-135582 A (Sharp Corp.), 10 May, 2002 (10.05.02), Full text; all drawings (Family: none)	1-4
A	JP 2003-283829 A (Ricoh Co., Ltd.), 03 October, 2003 (03.10.03), Full text; all drawings (Family: none)	1-4
A	JP 2000-152005 A (Toshiba Corp.), 30 May, 2000 (30.05.00), Full text; all drawings & US 6693727 B1	1-4
A	JP 11-312235 A (Ricoh Co., Ltd.), 09 November, 1999 (09.11.99), Full text; all drawings (Family: none)	1-4

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl.⁷ G09G3/20, G06T5/00, G09G3/36, 5/00, H04N1/405, 5/66

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl.⁷ G09G3/20, G06T5/00, G09G3/36, 5/00, H04N1/405, 5/66

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2001-211323 A (ミノルタ株式会社) 2001.08.03 段落番号【0052】-【0054】、図2-3 (ファミリーなし)	1-4
Y	J P 10-155086 A (松下電器産業株式会社) 1998.06.09, 段落番号【0004】-【0014】、【0033】-【0041】、図2, 4, 20-26 &US 6134351 A &EP 844783 B1	1-4

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 04.04.2005	国際調査報告の発送日 19.4.2005
--------------------------	-------------------------

国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 橋本 直明 電話番号 03-3581-1101 内線 3226	2G 9707
---	--	---------

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 11-146202 A (株式会社リコー) 1999.05.28, 全文・全図 (ファミリーなし)	1-4
A	JP 2002-135582 A (シャープ株式会社) 2002.05.10, 全文・全図 (ファミリーなし)	1-4
A	JP 2003-283829 A (株式会社リコー) 2003.10.03, 全文・全図 (ファミリーなし)	1-4
A	JP 2000-152005 A (株式会社東芝) 2000.05.30, 全文・全図 &US 6693727 B1	1-4
A	JP 11-312235 A (株式会社リコー) 1999.11.09, 全文・全図 (ファミリーなし)	1-4