

(19) 대한민국특허청(KR) (12) 등록특허공보(B1)

(51) Int. Cl.⁶
H04N 11/24

(45) 공고일자 2000년07월01일
(11) 등록번호 10-0260421
(24) 등록일자 2000년04월06일

(21) 출원번호	10-1997-0058703	(65) 공개번호	특1998-0042197
(22) 출원일자	1997년11월07일	(43) 공개일자	1998년08월17일
(30) 우선권주장	8/746294 1996년11월07일 미국(US)		
(73) 특허권자	삼성전자주식회사 윤종용		
(72) 발명자	경기도 수원시 팔달구 매탄3동 416 림버그 알렌 리로이		
(74) 대리인	비엔나 22181-4028 레이크베일 드라이브 2500 고정완 경기도 수원시 권선구 구운동 521-9 이건주		

심사관 : 김희곤

(54) 최종 중간 주파수 신호 포락선의 필드 동기화 코드에 응답하는정합필터를 구비한 디지털 수신기

요약

선택된 디지털 TV 신호를 수신하기 위한 무선 수신기는 기호속도의 배수인 반송파 주파수를 갖는 최종 중간 주파수 신호를 사용한다. 상기 무선 수신기는 각 데이터 필드의 초반부에 펄스화 응답을 발생하도록, 필드 동기화 코드 그룹에 따라 변조되는 중간-주파수 반송파의 진폭에 응답하고 디지털화된 중간-주파수의 정류된 샘플을 수신하는 정합 필터를 구비한다. 이러한 펄스화된 응답은 데이터 세그먼트 동기화 정보가 발생하는 시점을 결정하는데 사용되므로, 그 검출이 더욱 정확해지고, 데이터 세그먼트 동기화가 보다 신속하게 결정된다. 기호 동기화는 각 데이터 라인의 샘플들이 카운트될 수 있도록 필드 동기화 및 데이터 세그먼트 동기화로 부터 신속하게 추론된다. 상기 최종 중간 주파수 신호의 복소 반송파 주파수는 기저대역에 대한 동기 검파를 수행하기 위해, 데이터 라인 카운트당 샘플에 응답하여 발생된다. 상기 최종 중간 주파수 신호의 반송파 주파수를 기호 속도의 규정된 배수로 조절하는 동작은 동기 검파 결과로부터 발생된 자동-주파수 및 위상 제어 신호에 응답하여 수행된다.

대표도

도1

명세서

도면의 간단한 설명

도 1은 튜너, 중간 주파수(IF) 증폭기 회로, 최종 IF 증폭기의 응답을 디지털화하기 위한 아날로그-디지털 변환기, 필드 동기화 코드 그룹에 응답하여 변조되는 상기 최종 IF 증폭기 응답의 포락선에 응답하는 정합 필터, 상기 디지털화된 최종 IF 증폭기 응답의 심볼을 동기화하기 위해 상기 정합 필터의 응답에 응답하는 심볼 싱크로나이저 및, 데이터 클럭킹 회로를 구비하는 본 발명의 양호한 실시예에 따른 디지털 TV 수신기의 초반부의 회로구성을 나타낸 블록도,

도 2는 기저대역 심볼(baseband symbols)을 얻도록 QAM 방식의 디지털화된 최종 IF 증폭기 응답을 동기하여 검파하기 위한 회로, 기저대역 심볼을 얻도록 VSB 변조 방식의 디지털화된 최종 IF 증폭기 응답을 동기하여 검파하기 위한 회로, 심볼을 동기하여 검파하는 상기 회로로부터 선택된 심볼들에 대한 진폭 등화기, QAM 및 VSB에 대한 격자 디코더(trellis decoder) 및, 데이터 세그먼트 동기화 회로를 구비하는 본 발명의 양호한 실시예에 따른 디지털 TV 수신기의 또다른 회로구성을 나타낸 블록도,

도 3은 데이터 디-인터리버(de-interleaver), 리드-솔로몬 디코더, 데이터 디-랜더마이저(de-randomizer), 패킷 분류기(sorter), MPEG-2 비디오 디코더, 디지털 음향 디코더 및 디지털 TV 수신기의 비디오 및 오디오 회로를 구비하는 도 1 및 도 2에는 도시되지 않은 본 발명의 양호한 실시예에 따른 디지털 TV 수신기의 나머지 회로구성을 나타낸 블록도,

도 4는 도 2에 도시된 클럭 발생기의 회로구성을 나타낸 상세 블록도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 데이터 필드 및 라인 동기화와 심볼 동기화를 달성하기 위해 디지털 텔레비전 수신기에 의해 수신되는 디지털 데이터의 신호에 대한 동기화 검출에 관한 것이다.

고선명 텔레비전(HDTV) 신호의 무선 전송에 의해 지상에서 사용되는 잔류측대파(VSB)변조 신호는 변조 비율에 따라 진폭이 변하고 규정된 변조비율에 대응하는 고정 진폭의 파일럿 반송파로 교체될 수도 있는 자체 반송파를 갖는다. 이러한 비율 변조는 8가지의 레벨을 갖는 심볼 코드의 심볼 코드레벨의 최소 변화비 크기의 5/8(0.625)배가 되도록 표준화된다. 그러한 VSB 신호는 미국내에서의 무선 방송을 위해 선택되었고, 협대역방송 시스템 또는 유선 텔레비전 방송 시스템에서 사용될 수 있다. 그러나, 어떤 경우에는 VSB 변조 신호대신 반송파-억압 직교 진폭 변조(QAM) 신호를 이용하여 유선방송이 이루어질 수 있다.

최종 중간-주파수 신호가 기저대역이 아닌 대략 1~8 Mhz 주파수 범위에 있게 되는 디지털 텔레비전 신호 수신용 무선 수신기는 1995년 12월 26일자로 공고된, 'Digital VSB Detector with Bandpass Phase Tracker, as for inclusion in an HDTV Receiver(HDTV 수신기용의 대역통과 위상 트랙커를 구비한 디지털 VSB 검파기)'라는 발명의 명칭의 C.B.Patel씨등의 미국 특허 제 5,479,449 호에 개시되어 있고, 본 명세서에서도 참고로 언급된다. 상기한 수신기에서 복합 디지털 반송파를 발현시키기 위한 무한-임펄스 응답 필터의 사용에 관해서는 1996년 8월 20일자로 공고된 'Digital VSB Detector with Bandpass Phase Tracker using Rader Filters, as for use in an HDTV Receiver(HDTV 수신기용의 레이더 필터를 이용한 대역통과 위상 트랙커를 구비한 디지털 VSB 검파기)'라는 발명의 명칭의 C.B.Patel씨등의 미국 특허 제 5,479,449 호에 개시되어 있고, 본 명세서에서도 참고로 언급된다. 상기한 수신기에서 복합 디지털 반송파를 발현시키기 위한 유한-임펄스 응답 필터의 사용에 관해서는 1995년 12월 22일자로 출원된 'Digital VSB Detector with Bandpass Phase Tracker using NG Filters, as for use in an HDTV Receiver(HDTV 수신기용의 NG 필터를 이용한 대역통과 위상 트랙커를 구비한 디지털 VSB 검파기)'라는 발명의 명칭의 C.B.Patel씨등의 미국 특허 출원 제 08/577,469 호에 개시되어 있고, 본 명세서에서도 참고로 언급된다. 두가지 방식의 신호가 동일한 중간-주파수 증폭기 수신기를 통해 처리되는 VSB 및 QAM 신호용 수신기에 대한 설계는 1996년 4월 9일자로 공고된 'HDTV Signal Receiver with Imaginary-Sample Presence Detector for QAM/VSB Mode Selection(QAM/VSB 모드 선택을 위한 가상-샘플 존재 검출기를 구비한 HDTV 신호 수신기)'라는 발명의 명칭의 C.B.Patel씨등의 미국 특허 제 5,506,636 호에 개시되어 있고, 본 명세서에서도 참고로 언급된다. 1977년 2월 25일자로 공고된 'Digital VSB Detector with Final I-F Carrier at Submultiple of Symbol Rates, as for HDTV Receiver(HDTV 수신기용의 심볼약수 비율로된 최종 I-F 반송파를 갖는 디지털 VSB 검파기)'라는 발명의 명칭의 C.B.Patel씨등의 미국 특허 제 5,606,579 호의 기술 내용이 본 명세서에서도 참고로 언급된다. HDTV 수신기의 데이터 세그먼트 동기화 코드 그룹의 검출에 관한 내용은 1977년 1월 14일자로 공고된 'Line Sync Detector for Digital Television Receiver(디지털 텔레비전 수신기용의 라인 동기 검출기)'라는 발명의 명칭의 J.Yang씨의 미국 특허 제 5,594,506 호에 개시되어 있고, 본 명세서에서도 참고로 언급된다. 1996년 4월 23일자로 공고된 'Passband Sync Block Recovery(통과대역 동기블록 복구)'라는 발명의 명칭의 J.W.Ko씨등의 미국 특허 제 5,511,099 호에는 디지털 기록시 무선-주파수 반송파를 변조하는 고 자기상관 특성을 갖는 규정된 디지털 시퀀스를 검출하기 위한 정합 필터의 사용에 관한 내용이 개시되어 있고, 본 명세서에서도 참고로 언급된다. 이들 특허 및 특허출원은 모두 상기 특허 및 특허출원서에 개시된 기술이 발명된 시점에서 이미 법적으로 유효한 고용인 발명 계약에 따라 삼성전자주식회사에 양도된다.

미국 특허 제 5,506 636 호에 개시된 무선 수신기에는 최종 IF 신호가 디지털화되고, 기저대역 샘플을 얻기 위한 싱크로다인 과정이 디지털 방식으로 수행된다. 디지털 TV 신호들이 VSB 또는 QAM방식중 어떠한 방식을 이용하여 전송되든간에 상기 디지털 TV 신호들을 수신할 수 있는 능력을 갖게 되는 무선 수신기에서는 이들 디지털 TV 신호를 기저대역 바로 위의 최종 IF 신호로 변환시킴으로써, 튜너의 국부 발진기 주파수는 VSB 또는 QAM전송방식중 어떠한 방식을 이용하여 수신되든간에 동일한 상태로 남겨진다. 채널 내에서의 반송파 위치의 차이는 디지털 방식으로 수행되는 싱크로다인(Synchrodyning) 과정속에 수용된다.

디지털 TV 수신기의 설계시에 발생하는 문제점은 반송파 동기화, 심볼 동기화와, 데이터 라인 및 필드 동기화를, 프로그래밍의 수행여부와 프로그래밍의 특성이 무엇인지를 결정하기 위해 각 채널에서 너무 오래 동안 정지시키지 않고 대역에 걸친 동조동작이 수행될 수 있을 정도로 신속하게 달성하는데 있다. 종래의 디지털 TV 수신기 설계에 있어서는 데이터 라인 및 필드 동기화가 수행되기 이전에 반송파 동기화와 심볼 동기화가 요구된다. 반송파 동기화의 문제점은 파일럿 반송파를 수신하는 VSB 전송신호를 수신할 때보다 파일럿 반송파를 수신하지 않는 QAM 전송신호를 수신할 때 더욱 더 동기화가 어려워진다는데 있다. 어떤 경우에는 반송파 동기화가 수행되는데 약간의 시간이 소요되고, 심볼 동기화는 추가시간이 소요되는 동기 검출 과정이후에나 수행된다. 이들 과정이 수행되는데 필요한 시간으로 인해, 채널간 동조동작이 느려진다.

J.W.Ko씨등의 미국 특허 제 5,511,099 호에는 무선-주파수 반송파를 변조하는 고 자기상관 특성을 갖는 규정된 디지털 시퀀스를 검출하기 위한 정합 필터에 관한 내용이 개시되어 있다. 본 발명은 상-하 주파수 측대파대역(예, 16-상대 QAM 무선-주파수 반송파)을 갖는 변조된 무선-주파수 반송파를 이용한 디지털 VCR과 관련하여 개시되고 있지만, 상기 미국 특허 제 5,511,099 호에는 본 발명이 다른 분야에서도 응용될 수 있다고 예시하고 있다. 본 발명은 동기화 정보의 최소 한 부분을 부호화하기 위한 선택된 극성으로 반복적으로 사용되거나, 동기 서브-블록의 (초반, 통상적인 설계시)소정 시간속에 동기 신호로서 삽입되는 바커코드(Barker Code)또는 의사-랜덤(PR)시퀀스(pseudo-random(PR) sequence)(의사-랜덤 잡음 시퀀스(pseudo-random noise sequence)'로도 불리움)과 같은 고 자기상관특성을 갖는 규정된 짧은 디지털 시퀀스를 포함하는 기록된 정보의 각 동기 블록에 관해 개시된다. 상기 동기 정보의 규정된 시퀀스는 제로 값 직류 성분(Direct Component) 및 높은 값의 자기상관 특성을 갖도록 구성된다. 7-비트 바커 코드는 그 길이가 사용 가능한 대부분의 PR 시퀀스보다 짧기 때문에 미국 특허 제 5,511,099 호에 예시된다. 디지털 TV 신호에 대한 디지털 테이프 기록 기술의 개발시 기록용 변조 무선-주파수 반송파를 이용하기 보다는 24-25 변조를 이용한 전자기 비디오 테이프상에서의 NRZI 디지털 코드의 직접적인 기록을 더 선호하는 경

향이 있다.

방송용으로 제안된 디지털 TV 신호에 있어서, 각 데이터 필드는 313개의 데이터 세그먼트 또는 데이터 라인을 포함하고, 이들 필드는 그 발생순서에 따라 연속적으로 번호가 매겨진 모듈로-2이다. 상기 각 데이터 세그먼트 또는 데이터 라인은 +S, -S, -S 및 +S의 연속값을 갖는 4개의 심볼로된 세그먼트 동기화 코드 그룹으로 시작된다. +S 값은 최대 정(+) 데이터 엑스커션(excursion)이하의 한 레벨이고, -S 값은 최대 부(-) 데이터 엑스커션(excursion)이상의 한 레벨이다. 각 데이터 세그먼트 또는 데이터 라인은 77.3 마이크로초의 지속시간으로 구성되며, 약 10 메가비트/초의 심볼 속도를 위한 데이터 세그먼트당 832개의 심볼이 존재한다. 각 데이터 필드의 초기 세그먼트는 채널-등화 및 다중경로 억압 과정을 위한 트레이닝 신호를 부호화 하는 필드 동기화 코드 그룹이다. 상기 트레이닝 신호는 3가지의 63-샘플 PR 시퀀스를 수반하는 511-샘플 PR 시퀀스이다. 상기 필드 동기화 코드의 63-샘플 PN 시퀀스중 중간 것은 각 홀수번 데이터 필드의 첫번째 세그먼트에서는 제 1 논리규정에 따라 각 짝수번 데이터 필드의 첫번째 세그먼트에서는 제 2 논리규정에 따라 전송되고, 상기 제 1 논리규정 및 제 2 논리규정은 서로에 대해 상보관계에 있다. 기준 시퀀스가 분석되어 채널 특성이 결정되고, 적절한 필터등화가 수행될 수 있다.

디지털 TV 방송에 사용되는 +S, -S, -S 및 +S의 연속값을 갖는 4개의 심볼로된 데이터 세그먼트 동기화 코드 그룹 또는 데이터 라인 동기화 코드 그룹은 특별히 단 한번의 동조로 최고치에 이르게 되는 고 자기상관 특성을 갖지는 않는다. 그러나 각 데이터 필드의 초기 라인에 포함되는 필드 동기화 코드 그룹의 PR 시퀀스는 단 한번의 동조로 최고치에 이르게되는 고 자기 상관 특성을 갖도록 구성된다. 게다가 필드 동기화 코드 그룹의 PR 시퀀스는 제로값 직접 성분을 갖는데 만약, 상기 PR 시퀀스가 제로값 직접성분을 갖지 않는다면, 연속 필드로부터의 PR 시퀀스는 수반중인 직접 성분을 억압하도록 차등적으로 결합될 수 있다. 디지털 TV 수신기는 필드 동기화 코드 그룹의 PR 시퀀스용으로 선택될 가능성이 큰 복소-입력-샘플 디지털 필터로 구성될 수 있다. 즉, 이들 디지털 수신기는 필드 동기화 코드 그룹에 따라 변조되는 최종 IF 신호에 응답하는 정합 필터로 구성된다.

상기한 정합 필터의 응답으로 인해 반송파 동기화 및 심볼 동기화에 앞서 신속한 데이터 필드 동기화가 가능하다. 데이터 필드가 시작하는 시점을 알게 되면, 데이터 세그먼트가 시작 및 종료하는 시점을 예측할 수 있기 때문에 데이터-세그먼트 또는 데이터 라인 동기화가 채널을 획득한 바로 시초에 연속이러기 보다는 키입력되거나 게이트처리될 수 있다. 이렇게 함으로써 일반적인 디지털 TV 데이터의, 데이터-세그먼트 또는 데이터-라인 동기화 코드 그룹과 공교롭게도 유사한 4개의 심볼그룹에 대한 데이터 세그먼트의 락(lock) 오류의 발생 가능성을 제거할 수 있다.

또한, 상기 필드 동기화 코드 그룹에 대한 정합 필터의 응답으로 인해 만약, HDTV 방송용의 최종 표준이 데이터 전송 중에 사용된 심볼에 대해 각각 상기 PR 시퀀스의 일정한 동조를 규정하는 경우 반송파 동기화 및 심볼 동기화가 용이해진다. 이것은 잔류 측대파 진폭 변조방식을 이용하는 지상무선 HDTV 방송인 경우에도 마찬가지이다. 전체 측대파가 상기 PR 시퀀스의 전송 중에 파일럿 반송파보다 더 많은 에너지를 갖는 동안에는, 전송된 신호의 포락선이 상기 PR 시퀀스와 유사한 진폭 변화를 여전히 나타낼 것이다. 따라서 비록 동기 검출이 무선 수신기에서 아직 달성되지 않았다 하더라도 상기 포락선의 진폭 변화는 여전히 검출될 수 있고, 정합 필터링됨으로써 필드 동기화 코드 그룹의 발생 시점을 판단할 수 있다. 이렇게 함으로써, 무선 수신기에 의해 데이터 동기화 및 심볼 동기화의 신속한 결정이 용이해 지는데 그 이유는 동기 검출이 달성되기 전에 이들 과정이 진척되도록 시작될 수 있기 때문이다.

데이터 필드 동기화 정보의 의사-랜덤 시퀀스로 인해, 비교적 작은 파일럿 반송파가 존재할 경우 상기 시퀀스를 재생하는 중간-주파수 신호의 포락선의 변화가 야기되는 원인을 이해하려고 할 때 발명자들은 근본적으로 단일 측대파이며 상기 의사-랜덤 시퀀스를 전달하는 반송파-억압 진폭 변조가 위상-변조 반송파로 간주되어 한다고 제안하였다. 이때, 발명자들은 비교적 작은 파일럿 반송파가 상기 위상-변조 반송파의 단일-측대파 진폭 변조로 간주되어야 한다고 제안하였다. 비교적 작은 파일럿 반송파 및 비교적 큰 위상-변조 반송파가 유사한 위상을 가질 경우 결합된 신호의 포락선은 진폭의 증가를 나타낼 것이라고 발명자들은 언급한다. 비교적 작은 파일럿 반송파 및 비교적 큰 위상-변조 반송파가 유사하지 않은 위상을 가질 경우 상기 결합된 신호의 포락선은 진폭의 감소를 나타낼 것이라고 발명자들은 또 한차례 언급한다. 따라서, 발명자들은 기저대역 결합 신호의 대역통과 변환 형태인 중간-주파수 신호의 포락선은 데이터 필드 동기화 정보의 의사-랜덤 시퀀스의 정(+) 및 부(-) 엑스커션에 따라 진폭의 증가 및 감소를 나타낼 것이라고 지적한다.

32-상태 QAM 신호는 MPEG 표준밖의 압축 기술에 의존하지 않고, 단일 HDTV 신호에 대해 충분한 용량을 제공하지만 단일 HDTV 신호를 16-상태 QAM 신호로서 부호화하기 위해 통상 MPEG 표준밖의 일부 압축 기술이 이용된다. 규정된 24-비트 워드는 데이터-필드 인덱싱 정보로서 공급된다. 이러한 명세가 기입될 때, 상기 QAM HDTV 신호에는 트레이닝 신호가 포함되어 있지 않다. 또한 QAM HDTV 전송을 위한 데이터 라인 동기화 신호가 존재하지 않고, 표준으로서 선택된 최소 하나의 데이터 라인 동기화 신호도 존재하지 않는다. 본 발명을 개시하기 위해 VSB HDTV에 사용된 것과 유사한 필드 동기화 부호화 신호는 초당 5.38 메가심볼의 심볼속도를 갖는 16-상태 QAM 신호속에 포함되는 것으로 추정될 것이다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명의 목적은 디지털화된 중간-주파수 신호의 정류된 샘플을 수신하고 필드 동기화 코드 그룹에 따라 변조되는 중간-주파수 반송파의 진폭에 응답하여 각 데이터 필드의 초반부에 펄스를 발생시키기 위한 정합 필터를 구비하며, 디지털 TV 신호를 수신하는 무선 수신기를 제공하는데 있다.

발명의 구성 및 작용

상기한 목적을 달성하기 위해, 본 발명의 일면에 따라, 다수의 연속되는 각 데이터 필드의 초반부에 데이터 필드 동기화 코드의 의사-랜덤 시퀀스를 포함하고, 상기 연속되는 각 데이터 필드의 나머지 부분에 다양한 진폭의 심볼 코드를 포함하는 디지털 TV 신호를 수신하기 위한 무선 수신기가 제공되고, 상기 무선 수신기는 상기 의사-랜덤 시퀀스 및 상기 심볼 코드에 응답하여 진폭변화를 나타내는 포락선을 갖고, 상

기 디지털 TV 신호에 따라 변조되는 아날로그 중간-주파수 반송파를 공급하기 위한 튜너와, 포락선 검파기의 응답을 공급하도록, 상기 포락선 진폭 변화의 진폭을 검파하기 위한 포락선 검파기와, 입력 신호 및 상기 포락선 검파기의 응답을 수신하고 상기 의사-랜덤 시퀀스에 응답하여 진폭 변화가 상기 포락선 검파기의 응답 내에 발생할 때 마다, 심볼 동기화를 위해 상기 무선 수신기에 의해 사용되는 각각의 펄스화된 정합 필터 응답을 발생시키기 위한 정합 필터를 구비하는 것을 특징으로 한다.

본 발명의 상기한 특성에 따르면 중간-주파수 반송파 포락선의 진폭 변화가 검파되고 정합 필터링되어, 필드 동기화 코드 그룹의 발생 시점을 판단할 수 있게 되고, 이것은 비록, 동기 검파가 상기 무선 수신기에서 여전히 달성되지 않았을 경우에도 수행된다. 이들 과정은 동기 검파가 달성되기 전에 진척되기 시작하기 때문에, 무선 수신기에 의한 데이터 동기 및 심볼 동기의 판단이 신속하게 이루어진다. 그 결과 HDTV 채널간의 동조가 신속하게 수행될 수 있다.

이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하며 도면전체를 통하여 동일한 부분에는 동일한 도면부호를 사용하기로 한다. 또한, 본 발명의 주제와 관련이 없는 공지 구성요소의 기능에 대한 상세한 설명은 본 명세서에서 생략하기로 한다. 상기 도면의 블록도에서 블록 또는 제어 신호의 연결은 제어중인 신호의 연결과 구별되도록 점선으로 표시된다. 상기 블록도에서 지나치게 복잡해지는 것을 피하기 위해, 통상 회로 또는 시스템 설계자에 의해 그 필요성이 고려되며 디지털 회로에서 필요한 일부 시밍(shimming) 지연부가 생략된다.

도 1은 디지털 TV 신호를 위한 주파수 대역의 상이한 위치에 있는 채널들중 하나를 선택하고, 상기 선택된 채널을 최종 중간-주파수 대역의 최종 중간-주파수 신호로의 복수 주파수 변환을 수행하는 구성요소들을 포함하는 튜너(5)의 구성을 도시하고 있다. 도 1에는 상기 튜너(5)용의 디지털 TV 신호를 수신하도록 정렬된 방송 수신용 안테나(6)가 도시된다. 이와는 달리 상기 튜너(5)는 현대역방송 수신용 안테나 또는 유선 텔레비전 방송 송신 시스템으로부터 디지털 TV 신호를 수신하도록 연결될 수 있다.

보다 구체적으로 설명하면 도 1에 도시된 튜너(5)의, 사람이 작동하도록 설계된 채널 선택기(10)는 제 1 국부 발진기 역할을 하는 주파수 합성기(11)가 상기 안테나(6)로부터 수신된 디지털 TV 신호 또는 상기 디지털 TV 신호의 대체 신호원으로부터 수신되는 디지털 TV 신호를 헤테로다이닝하기 위해 제 1 믹서(12)에 공급되는 제 1 국부 발진 주파수를 결정한다. 상기 제 1 믹서(12)는 상기 선택된 채널의 수신 신호를 규정된 제 1 중간-주파수(예, 920 MHz 반송파를 가짐)로 상향 변환(upconversion)하고, LC 필터(13)는 상기 제 1 믹서(12)로부터 상향 변환으로 인해 발생하는 불필요한 영상 주파수를 제거하는데 사용된다. 상기 필터(13)의 응답으로서 공급되고 상기 상향 변환의 결과인 제 1 중간-주파수 신호는 제 1 표면 음향파(SAW) 필터(15)를 구동시키기 위해 증폭된 제 1 IF 신호를 공급하는 제 1 중간-주파수 증폭기(14)에 입력신호로서 인가된다. 약간 높은 제 1 중간 주파수로의 상향 변환으로 인해 다수의 극(極)과 영(零)을 갖는 제 1 SAW 필터(15)의 기능이 용이해진다. 제 2 국부 발진기(16)로부터 발생된 제 2 국부 발진신호는 제 2 중간 주파수(예, 41 MHz를 가짐)가 발생하도록 상기 제 1 SAW 필터(15)의 응답으로 헤테로다이닝하기 위한 제 2 믹서(17)에 공급된다. 제 2 SAW 필터(18)는 상기 제 2 믹서(17)로부터 공급된 하향 변환에 의해 발생하는 불필요한 영상 주파수를 제거하는데 사용된다. NTSC 텔레비전 송신에서 디지털 텔레비전 송신으로의 전이 과정 중에 상기 제 2 SAW 필터(18)는 통상적으로 인접-채널 NTSC 텔레비전 송신의 음향 및 비디오 반송파를 위한 트랩을 포함하게 된다. 상기 제 2 SAW 필터(18)의 응답으로서 공급되는 제 2 IF 신호는 제 2 중간-주파수 증폭기(19)에 입력 신호로서 인가되고, 상기 제 2 중간-주파수 증폭기(19)는 그 입력 신호에 응답하여 증폭된 제 2 IF 신호를 발생시킨다. 제 3 국부 발진기(20)로부터 발생된 발진신호는 제 3 믹서(21)에서 상기 증폭된 제 2 IF 신호로 헤테로다이닝된다.

상기 튜너(5)의 최종 중간-주파수 출력 신호인 상기 제 3 믹서(21)로부터 출력되는 제 3 IF 신호 응답은 아날로그 지연 회로(22)에 공급되고, 상기 아날로그 지연 회로(22)를 통해 전기적 제어 신호에 응답하여 조절될 수 있다. 상기 아날로그 지연 회로(22)는 전형적으로 상기 튜너(5)의 최종 IF 출력 신호를 수신하는 아날로그 지연선 및 탭들중 하나로 부터 지연 최종 IF 출력 신호를 선택하여 후속 아날로그-디지털 변환기(ADC)(23)에 인가하기 위해 단일 디지털 신호에 응답하는 아날로그 멀티플렉서를 구비한다. 이러한 최종 IF 신호는 6 MHz의 주파수 대역폭을 점유하고, 그중 가장 낮은 주파수는 제로 주파수상에 있게 된다. 아날로그-디지털 변환의 예비단계로서 상기 ADC(23)에서 수행되는 상기 지연 최종 IF 출력 신호 응답을 저주파 아날로그 필터링함으로써 제 3 중간 주파수의 영상 주파수가 억압되고, 상기 제 2 SAW 필터(18)는 디지털화하기 위한 상기 ADC(23)에 공급된 상기 지연 최종 IF 출력 신호의 대역폭을 제한한다. 따라서 상기 ADC(23)는 대역 통과 아날로그-디지털 변환기의 역할을 한다. 아날로그-디지털 변환의 다음단계로서 상기 ADC(23)에서 저역통과 아날로그 필터 응답의 샘플링 과정은 클럭 발생기(24)로부터 공급된 제 1 클럭 신호의 펄스에 응답하여 수행된다. 상기 클럭 발생기(24)는 수정에 의해 안정화된 주파수를 가지면서 심볼 속도의 배수로 칩소이달 발진을 발생시키기 위해 비교적 협소한 범위에 걸쳐 주파수 제어가 가능한 전압-제어 발진기(VCO)를 포함하는 것이 바람직하다. 대칭 클립퍼 또는 리미터는 상기 ADC(23)가 대역폭을 제한하기 위해 상기 최종 IF신호를 필터링한 후, 상기 최종 IF 신호의 샘플링 시간을 정하는데 사용하는 상기 제 1 클럭 신호가 발생하도록 3개의 칩소이달 발진신호에 대해 구형파 응답을 발생시킨다. 상기 클럭 발생기(24)의 VCO에 대한 자동 주파수 및 위상 제어(AFPC)신호의 발생에 관한 내용은 첨부도면의 도 4를 참조하여 본 명세서에서 상세히 설명될 것이다. 상기 제 1 클럭의 펄스는 21.52 메가샘플/초의 속도로 재현되는데 이는 VSB신호인 경우 10.76 메가심볼/초의 심볼속도의 2배이고, QAM 신호인 경우 5.38 메가심볼/초의 심볼속도의 4배에 해당한다. 상기 ADC(23)는 10 비트의 리얼 디지털 응답을 대역-제한된 지연 최종 IF 신호의 샘플에 공급하고, 상기 리얼 디지털 응답은 변환 회로(25)에 의해 복합 디지털 샘플로 변환된다.

상기 변환 회로(25)를 구성하는 다양한 방법은 공지되어 있고 상기 언급한 미국 특허 제 5,506,636 호에 설명되어 있다. 미국 특허 제 5,548,617 호에 설명되는 IIR 필터가 상기 변환 회로(25)에서 사용될 수 있다. 이와는 달리, 상기 변환 회로(25)는 1991년 11월 27일자로 공개된 'Quadrature Demodulator(직각 복조기)'라는 발명의 명칭의, T.F.S.Ng의 영국 특허 출원 제 2 244 410 A 또는 상기 언급한 미국 특허 출원 제 08/577,469 호에 개시된 FIR 필터를 사용할 수 있다. 또다른 대체 실시예에서 상기 변환 회로(25)는 실제 샘플이 힐버트 변환 필터의 대기시간을 보상하기 위한 지연회로와 함께 상기 실제 샘플에 응답하여 가상 샘플을 발생시키기 위한 힐버트 변환 필터를 포함할 수 있다. 만약, 상기 최종 IF신호에 의해 점유

된 6 MHz 주파수 대역폭이 최소 1 메가헤르츠 정도의 최저 주파수를 갖는다면, 상기 변환 회로(25)내의 힐버트 변환 필터의 탭의 수를 상당히 작게 유지할 수 있고, 그에 따라, 상기 힐버트 변환 필터의 대기시간을 상당히 짧게 유지할 수 있다. 상기 최종 IF 신호의 중간 주파수가 5.38 MHz위에 있도록 상기 최종 IF 신호를 위치시킴으로써, QAM 반송파내의 21.52 메가샘플/초 속도의 샘플의 수가, 심볼 디코딩을 위해 공급되는 싱크로다인 응답의 균일성을 불필요하게 감소시키는 4개 이하로 줄어든다. 도 1에 도시된 디지털 TV 수신기의 구별되는 특징부는 QAM 및 VSB 신호의 동기 검파이후에 기지대역 바로위가 아닌 디지털화된 IF 증폭기 응답상에서 동작하는 심볼 싱크로나이저이다. 상기 심볼 싱크로나이저는 포락선 검파를 제공하도록 상기 ADC(23)의 각 샘플을 정류하기 위한 절대값 회로(26), 반송파가 필드 동기화 코드그룹(각 데이터 필드의 첫번째 데이터 라인에 있는 하나 이상의 PR 시퀀스)에 의해 변조되었음을 암시하는 포락선에 응답하기 위한 정합 필터(27), 상기 정합 필터(27)의 응답을 억압하기 위한 한계값 검파기(28), 출력 펄스를 갖는 상기 정합 필터(27) 응답의 피크 또는 최대값에 응답하기 위한 피크 검파기(29), 심볼 위상이 너무 많이 진행되는지 아니면 너무 많이 지연되는지의 여부를 평가하기 위해 피크 또는 최대값중 어느 한쪽의 샘플들을 비교하는데 사용되는 감산기(30), 상기 감산기(30)에서 발생된 차이 값을 임의로 저장하기 위한 래치(31), 판독-전용-메모리(ROM) 어드레스가 발생하도록 상기 가산기(30)에서 발생된 차이값들을 적분하기 위한 무한-임펄스-응답(IIR) 디지털 저역 필터(LPF)(32) 및 제어값의 록업 테이블을 저장하기 위한 판독-전용-메모리(ROM)(33)를 포함한다. 이들 제어값은 일반적으로 1값을 갖는 한 장소를 제외하고, 모든 장소에 0값을 갖는 디지털 수의 형태를 취한다. 상기 제어 신호들은 1값을 갖는 장소의 위치와 관련하여 상이하하며, 그 각각의 위치로 인해 가변조정 지연 회로(22)의 탭핑 지연선의 각 탭으로 부터 발생된 신호가 상기 ADC(23)에 공급될 수 있다. 상기 LPF(32)는 심볼 동기화를 수행하도록 상기 제어값들중 어떤 제어값이 전기적으로 조절되는 지연 회로(22)에 인가될 것인지 선택한다.

도 1의 상기 피크 검파기(29)는 직렬 연결된 두개의 샘플 지연 소자 (291), (292)을 포함하고 있는 것으로 도시된다. 상기 직렬 연결된 지연 요소의 초반 및 종반부에 있는 샘플들은 디지털 가산기 (293) 및 (294)에 의해 증가되고, 최종 증가된 샘플들은 디지털 감산기 (295) 및 (296)에 각각 감산된 간섭 중심 샘플을 갖는다. 상기 중심 샘플이 상기 측면의 증가된 샘플보다 클 경우에만 상기 디지털 감산기 (295) 및 (296)에서 발생된 계산차가 부(-)의 값이 될 것이다. 상기 디지털 감산기 (295) 및 (296)에서 발생된 계산차값의 부호는 상기 중심 샘플이 상기 측면의 증가된 샘플보다 클 경우에만 논리 1 출력으로 응답하는 유선 연결부 (297) 및 (298)과 앤드게이트(AND Gate)(299)에 의해 선택된다. 상기 앤드게이트(299)는 피크 또는 최대치인 변곡점에 최근접한 상기 정합 필터(27) 응답의 샘플들을 검파한다. 상기 한계값 검파기(28)는 상기 PR 시퀀스의 에지의 정합 필터(27)응답의 낮은값에서 발생할 때와 같은 국부 피크 또는 최대치인 변곡점의 검파를 피할 수 있다.

심볼 동기화가 정확하면, 피크 또는 최대치인 변곡점에 최근접한 상기 정합 필터(27)응답의 샘플들은 근본적으로 그들 변곡점과 일치할 것이고, 바로 전후의 샘플들은 실질적으로 진폭이 동일할 것이다. 상기 감산기(30)에서 발생된 차 출력 신호는 0값이거나 0값에 근접할 것이다. 만약, 심볼 동기화가 시간적으로 너무 앞서서 진행되면, 초기 샘플들의 진폭은 나중 샘플들의 진폭보다 커질 것이다. 따라서 상기 초기 및 나중 샘플들이 피감수 및 감수로서 상기 가산기(30)에 각각 인가 된다면, 상기 감산기(30)에서 발생된 차 출력 신호는 실질적으로 정(+)의 값이 될 것이다. 만약, 심볼 동기화가 시간적으로 너무 지연되면, 나중 샘플들의 진폭은 초기 샘플의 진폭보다 커질 것이다. 따라서 상기 초기 및 나중 샘플들이 피감수 및 감수로서 상기 가산기(30)에 각각 인가 된다면, 상기 감산기(30)에서 발생된 차 출력 신호는 실질적으로 부(-)의 값이 될 것이다. 피크 또는 최대치인 중심 샘플을 검출함으로써 상기 앤드 게이트(299)의 응답은 전술한 바와같이 1값이 되도록 조절되고, 그 결과 상기 래치(31)는 감산기(30)에서 계산된 상기 초기 및 나중 샘플의 진폭간의 차이값을 임의로 저장하도록 조절된다. 상기 IIR 디지털 LPF(32)는 잡음 필터링시에 일부 데이터 필드의 시간상수를 제공한다.

이와는 달리 상기 전기제어 아날로그 지연회로(22)는 아날로그 제어신호에 응답하는 방식의 전기제어 아날로그 지연회로로 대체될 수도 있다. 일부 데이터 필드상에서 고는 긴 시간상수를 얻기 위해서는 상기 IIR 디지털 LPF(32)를 사용하는 것이 바람직하다. 그러나 상기 IIR 디지털 LPF(32)의 응답은 디지털-아날로그 변환기에 의해 아날로그 형태로 변환되어 아날로그 제어신호에 응답하는 방식의 전기제어 아날로그 지연회로에 인가된다. 전자 시스템 설계에 종사하는 당업자는 심볼 동기화를 수행하기 위해 조절 가능한 지연신호를 상기 ADC(23)에 공급된 상기 최종 IF 출력신호속에 도입하기 보다는 본 발명의 대체 실시예에서 조절 가능한 지연신호가 상기 ADC(23)에 공급된 상기 클럭신호속에 도입될 수 있다. 그러나 후속 디지털 회로의 클럭킹에 대해 상기 ADC(23)의 클럭킹의 동조와 관련하여 볼 때 문제점이 없기 때문에, 조절 가능한 지연신호를 상기 최종 IF 출력신호속에 도입하는 것이 유리하다.

C.C.Patel씨등의 미국 특허 제 5,606,579 호에 개시된 디지털 TV 수신기와 같은 본 발명의 디지털 TV 수신기의 경우, 최종 IF 반송파 주파수는 심볼 주파수의 약수로 선택된다. 그러나, C.C.Patel씨등에 의해 설명된 디지털 TV 수신기에 있어서, 동기 검파중에 사용되는 반송파의 위상은 심볼 동기화를 수행하기 위해 샘플링 클럭과 관련하여 조절된다. 그러나, 본 발명의 심볼 동기화를 수행하기 위해, IF 신호 및 샘플링 클럭의 반송파의 상대적 타이밍이 동기 검파에 앞서 조절된다. 이렇게 함으로써 동기 검파중에 사용된 반송파의 위상은 상기 샘플링 클럭에 대해 타이밍시와 같이 일정해 진다. 사실 검파될 전체 데이터 구조 심볼 동기화중의 IF 신호의 반송파에 대해 조절이전에도 상기 샘플링 클럭에 대해 일정한 시간 관계에 있게 된다. 그 결과 데이터 라인당 클럭샘플 및 데이터 필드당 데이터 라인을 카운트하는 카운터 구조의 계수부분은 상기 제 3 믹서(21)로 부터 발생된 최종 IF 신호의 동기 검파용의 반송파를 발생시키는 판독-전용-메모리(ROM)의 주소지정시에 직접 사용될 수 있다. 이러한 카운터 구조는 피크 검파기(29)의 응답에 필드 동기화 정합 필터(27)의 응답에 의해 데이터 필드당 한번씩 리셋된다. 데이터 라인 펄스에 응답하는 상기 클럭 발생기(24)내의 VCO의 자동 주파수 및 위상 제어(AFPC)는 데이터 필드 시간상수 이하의 범위 내에서 매우 신속하게 수행될 수 있다. 즉, 심볼 동기화가 수행되자마자 클럭 VCO의 AFPC 및 반송파 동기화가 완료된다. 상기 제 3 믹서(21)로 부터 발생된 최종 IF 신호의 동기 검파에 좌우되는 상기 제 2 국부 발진기(16)(또는 제 3 국부 발진기(20))의 AFPC는 데이터 필드 시간상수 이하의 범위 내에서 매우 신속하게 수행될 수 있다. 따라서 본 발명의 실시예에 따른 디지털 TV 수신기의 설치는 심볼 동기화를 위한 시간상수에 따라 매우 신속하게 완료된다. 본 발명에 따라 구성되는 더욱 복잡한 디지털 TV 수신기의 경우, 상기 IIR 및 LPF(32)의 시간상수가 조절됨으로써 수신 채널의 변경후 신속하게 설치할 수 있고, 그

후에 응답이 더더짐으로 심볼 동기화는 랜덤 이벤트에 의해 영향을 덜 받는다. 랜덤 이벤트 또는 잡음은 상기 구성소자 (27), (28) 및 (29)가 응답에 있어 매우 선택적이기 때문에 여하튼 심볼 동기화에 영향을 미치지 않는다.

데이터 라인당 클럭샘플 및 데이터 필드당 데이터 라인을 카운트하는 도 1의 카운터 구조는 이하에서 상세히 설명된다. 카운터(34)는 데이터 라인 카운트당 샘플신호를 발생시키기 위해 상기 클럭 VCO에 의해 공급된 클럭 펄스의 전이를 카운트한다. 디코더(35)는 데이터 라인당 클럭 샘플의 전체 카운트값에 언제 도달하는지를 검출하여 출력신호로서 종래의 논리 0값보다는 논리 1값을 발생시킨다. 상기 논리 1값은 리셋 논리 회로(36)에 공급되고, 상기 리셋 논리 회로(36)는 상기 데이터 라인 카운트당 샘플신호를 상기 클럭 VCO를 통해 상기 카운터(34)에 공급되는 클럭 펄스의 다음번 천이에 응답하는 초기 카운트 리셋을 시킨다. 상기 디코더(35)의 출력신호의 논리 1 펄스의 발생이 카운터(37)에 의해 카운팅되어 데이터 필드 카운트당 데이터 라인 신호가 발생된다. 디코더(38)는 데이터 필드당 데이터 라인 신호의 전체 카운트값에 1을 더한 값에 언제 도달하는지를 검출하여 출력신호로서 종래의 논리 0값보다는 논리 1값을 발생시킨다. 상기 디코더(38)에서 발생된 논리 1값 및 상기 피크 검파기(29)에서 발생된 데이터 필드 동기 펄스는 오아 게이트(39)에 대한 각각의 입력신호이고, 상기 오아 게이트(OR Gate)(39)는 논리 1값을 리셋-세트(또는 RS)플립-플롭(40)에 공급하기 위해 하이상태에 있는 입력 신호중 하나에 응답한다. 상기 RS플립-플롭(40)의 세트 단자에 인가되는 논리 1값에 의해 상기 RS플립-플롭(40)의 Q 출력단자가 하이상태가 되도록 조절된다. 상기 RS플립-플롭(40)의 Q 출력단자는 앤드 게이트(41)의 두개 입력중 하나에 연결되고, 상기 앤드 게이트(41)의 나머지 한 입력은 상기 디코더(35)의 출력 신호를 수신하도록 연결된다. 상기 앤드 게이트(41)의 출력은 상기 카운터(37)의 리셋에 연결되고, 상기 앤드 게이트(41)는 상기 카운터(37)에서 발생된 데이터 필드 카운트당 데이터 라인 신호를 데이터 필드의 최초 데이터 라인의 종료부에 있는 두개의 초기값으로 리셋시킨다. 상기 데이터 필드당 데이터 라인 카운터(37)의 상기와 같은 배열로 인해, 그 데이터 라인 카운트는 부정확해지고, 디지털 TV 수신기는 이러한 사실을 고려하여 구성된다.

데이터 필드내의 데이터가 데이터 필드의 초기 라인의 PR 시퀀스와 유사해질 가능성이 있다. 이것이 중대사안인 경우, 상기 피크 검파기(29)와 상기 오아 게이트(39)간의 직접 연결부(42)는 상기 디코더(38)의 출력신호가 로우상태일 때 발생하는 상기 피크 검파기(29)의 펄스 출력이 연속적인 데이터 필드의 동일 데이터 라인중에 반복되지 않는 경우에 상기 펄스 출력을 제거하는 회로로 대체될 수 있다. 상기 피크 검파기(29)의 각 펄스에 응답하여 상기 카운터(37)에서 발생된 데이터 라인 카운트값이 시프트 레지스터에 임시로 저장된다. 상기 시프트 레지스터의 스테이지에 있는 데이터 라인 카운트값들이 비교되고, 데이터 라인 카운트값의 대응치를 구함으로써, 상기 피크 검파기(29)의 펄스 출력이 상기 OR 게이트(39)에 인가될 수 있다(예컨대, 앤드 게이트를 경유함).

도 2의 수신기 회로의 경우 도 1의 실-복소 샘플 변환회로(25)에서 공급된 최종 IF 신호의 복소 디지털 샘플은 복소-진폭-변조(complex-amplitude-modulation)신호를 나타내는 실 샘플 스트림 및 허 샘플 스트림이 심볼 디-인터리버(de-interleaver)(44)에 병렬로 공급되도록 상기 QAM 신호를 기저대역으로 싱크로다이닝하기 위한 회로(43)에 인가된다. 상기 QAM 싱크로다이닝 회로(43)는 QAM 복소 반송파 ROM(45)로부터, 최종 중간 주파수로 변환되고 상호 구적관계(quadrature relationship)에 있는 QAM 반송파의 두개 위상의 복소수 디지털 신호를 수신한다. QAM 반송파 주파수용의 사인 및 코사인 록업 테이블을 포함하는 상기 ROM(45)은 상기 카운터(34)에서 출력된 데이터 라인 카운트당 샘플 신호에 의해 어드레싱되고, 필요한 경우에는, 상기 카운터(37)에서 출력된 데이터 필드 카운트당 데이터 라인 신호 및, 마이크로컴퓨터(58)에서 공급된 데이터 필드 카운트 신호에 의해 어드레싱되며, 상기 마이크로컴퓨터(58)의 기능은 나중에 상세히 설명될 것이다.

도 2의 수신기 회로에서 도 1의 실-복소 샘플 변환회로(25)에서 공급된 최종 IF 신호의 복소 디지털 샘플은 잔류-축대파 변조신호를 나타내는 실 샘플 스트림이 발생되도록 상기 VSB 신호를 기저대역으로 싱크로다이닝하기 위한 회로(46)에 인가된다. 상기 VSB 싱크로다이닝 회로(43)는 VSB 복소 반송파 ROM(48)으로부터, 최종 중간 주파수로 변환되고 상호 구적관계에 있는 VSB 반송파의 두개 위상의 복소수 디지털 신호를 수신한다. VSB 반송파 주파수용의 사인 및 코사인 록업 테이블을 포함하는 상기 ROM(48)은 상기 카운터(34)에서 출력된 데이터 라인 카운트당 샘플 신호, 상기 카운터(37)에서 출력된 데이터 필드 카운트당 데이터 라인 신호 및, 상기 마이크로컴퓨터(58)에서 출력된 데이터 필드 카운트 신호에 의해 어드레싱된다.

디지털-신호 멀티플렉서(49)는 두개의 복소수 디지털 입력신호중 첫번째 또는 두번째 신호를 그 응답으로서 선택하는 싱크로다이닝 결과 선택기역할을 수행하는데, 이러한 선택은 상기 VSB 싱크로다이닝 회로(46)의 실 샘플의 제로-주파수 항을 검파하기 위한 검파기(50)에 의해 제어된다. 상기 제로-주파수 항이 근본적으로 VSB 신호를 수반하는 파일럿 반송파 신호의 부재를 나타내는 제로 에너지를 갖는 경우, 상기 디지털-신호 멀티플렉서(49)는 상기 심볼 디-인터리버(44)에서 공급된 QAM 싱크로다이닝-기저대역 결과인 제 1 복소수 디지털 입력 신호에 선택적으로 응답한다. 만약, 상기 제로-주파수 항이 근본적으로 VSB 신호를 수반하는 파일럿 반송파 신호의 존재를 나타내는 실질적 에너지를 갖는 경우, 상기 디지털-신호 멀티플렉서(49)는 그 제 2 복소수 디지털 입력 신호에 선택적으로 응답하고, 그 실수 항은 상기 VSB 싱크로다이닝 회로(46)에서 공급되고, 그 허수 항은 모든 배선 연산 제로값을 갖는다.

데이터당 심볼의 수 및 데이터 필드당 데이터 라인의 수는 VSB 디지털 텔레비전 송신신호가 수신중인지 아니면 QAM 디지털 텔레비전 송신신호가 수신중인지에 따라 변할 수 있다. 만약, 그러한 차이가 두가지 표준으로 얻어진다면 상기 검파기(50)에 의해 공급되는 파일럿 신호의 부재 또는 존재를 나타내는 신호가 도 1에는 도시되지 않은 연결부에 의해 도 1의 디코더(35) 및 (38)에 공급된다. 상기 신호에 응답하여 상기 디코더(35)는 데이터 라인의 종료부로서 디코딩된 샘플 카운트값을 변경시킬 수 있고, 상기 디코더(38)는 데이터 필드의 종료부 바로 이후의 것으로서 디코딩된 데이터 라인 카운트값을 변경시킬 수 있다.

상기 ROM(45) 및 (48)이 제 1 클럭 신호를 카운팅하여 발생된 어드레싱에 응답하여 각각의 최종 중간 주파수로 변환되는 상기 QAM 및 VSB 신호 반송파의 디지털 복소수 신호를 발생시키는데 사용될 수 있기 위해서는, 현재 수신된 디지털 TV 신호의 반송파인 최종 중간 주파수를 제 1 클럭 신호 주파수의 배수의 약

수로 고정시킬 대책이 마련되어야 한다. 즉, 이들 최종 중간 주파수는 상기 제 1 클럭 신호 주파수와 정수비가 되어야 한다. 자동 위상 및 주파수 제어(AFPC)신호는 현재 수신된 디지털 TV 신호를 검파하는 싱크로다이닝 회로(43) 및 (46)중 어느 한 회로의 출력으로 부터 발생되고, 이러한 AFPC 신호는 튜너(5)의 국부 발진기(11), (16) 및 (20)중 어느 한 발진기의 주파수 및 위상을 제어하는데 사용된다. 고정-주파수의 제 3 국부 발진기(20)를 이용하고, 상기 제 2 국부 발진기(16)가 제공하는 발진신호의 주파수 및 위상을 제어하는 것은 상기 제 2 SAW 필터(18)와 제 2 IF 신호의 정렬이 용이하게 보장된다는 점에서 바람직하다. 상기 제 2 SAW 필터(18)는 통상적으로 인접-채널 신호성분을 위한 트랩을 포함하고, 그 경우 이들 트랩사이에서의 상기 제 2 IF 신호의 적절한 정렬은 그 동일성을 보존함에 있어 중요하다. 높은 정도의 주파수 안정성을 나타내기 위해 심볼 클럭킹이 수행된다. 상기 최종 중간-주파수(IF)신호의 반송파의 주파수 및 위상을 심볼 클럭 주파수의 배수의 약수로 고정시킴으로써, 최종 중간 주파수로 변환되는 반송파의 주파수 및 위상 에러를 정정하기 위한 상기 AFPC는 동적심볼 위상에러를 정정하기 위해 일정하게 동작하므로, 동적심볼 위상에러를 정정하기 위한 분리된 위상 트랙커의 필요성이 제거된다.

도 2에서는 디지털 멀티플렉서(51)를 'AFPC 선택기'로 명명한다. 상기 멀티플렉서(51)는 상기 VSB 싱크로다이닝 회로(46)의 기저대역 응답의 허수 출력신호를 디지털 저역 필터(52)의 입력 신호로서 선택하기 위해, 현재 수신된 TV 신호에 파일럿 반송파가 포함되어 있는지를 나타내는 상기 파일럿 반송파 존재 검파기(50)에 응답한다. 상기 저역 필터(52)의 응답은 디지털-아날로그 변환기(DAC)(53)에 입력 신호로서 공급되는 디지털 AFPC 신호이다. 상기 DAC(53)의 출력신호는 아날로그 저역 필터(54)에서 더 이상 저역 필터링되지 않는 아날로그 AFPC신호이고, 상기 필터(54)의 응답은 상기 제 2 국부 발진기(16)가 제공하는 발진신호의 주파수 및 위상을 제어하는데 사용된다. 아날로그 저역 필터링은 디지털 저역 필터링과 비교해 볼때, 능동소자의 필요성이 줄어들기 때문에 긴 시정수 저역 필터링을 실현하는데 유리하게 사용된다. 저항-용량 저역 필터의 분포 커패시터는 튜너(5)의 IC와 디지털 싱크로다이닝 회로를 포함하는 IC간의 인터페이스에 배치될 수 있기 때문에, 아날로그 저역 필터링은 IC 핀-아웃이 있어서 어떠한 비용도 들이지 않고 수행될 수 있다. 그러나, 디지털 저역 필터의 응답이 상기 DAC(53)에 서브 샘플링될 수 있기 때문에, 일부 디지털 저역 필터링을 수행하는 것이 유리할 수 있다. 디지털-아날로그 변환기 속도의 요건이 줄어들므로써 상기 DAC(53)의 비용이 감소한다.

상기 멀티플렉서(51)는 QAM 디지털 TV 신호를 처리하기 위한 회로로 부터 상기 디지털 저역 필터(52)용 입력 신호를 선택하기 위해 현재 수신된 디지털 TV신호에 파일럿 반송파가 포함되어 있지 않음을 나타내는 상기 파일럿 반송파 존재 검파기(50)에 응답한다. 도 2는 그러한 선택을 위해 제공되는 디지털 승산기(55)의 곱 출력신호를 도시하고 있다. 상기 디지털 승산기(55)는 필터링되지 않은 디지털 AFPC 신호를 발생시키기 위해 상기 QAM 싱크로다이닝 회로(43)의 실수 신호와 허수 출력 신호를 함께 승산한다. 상기 필터링되지 않은 디지털 AFPC 신호의 발생은 공지된 코스타스 루프(costas loop)에서의 그것과 매우 유사하다. 도 2의 배열은 이러한 과정으로 부터 출발하고, 상기 AFPC 신호는 상기 제 2 국부 발진기(16)에 의해 발생된 아날로그 발진 신호의 주파수 및 위상을 제어하는데 사용된다. 이렇게 함으로써 디지털 방식으로 기저대역으로 후속하여 싱크로다이닝하고 디지털화하기 위해 상기 ADC(23)에 공급된 최종 IF 신호의 주파수 및 위상이 조절된다. 상기 코스타스 루프의 경우에서와 같이, 상기 승산기(55)는 허 신호를 승산하기 위해 실 신호가 터너리(ternary)신호로 변환되는 특수 설계되는 것이 유리하다. 즉, 그 결과 디지털 승산기(55)의 구성이 단순화되고, AFPC 루프의 풀-인(Pull-in) 특성이 향상된다.

상기 QAM 디지털 TV 신호의 반송파 및 상기 VSB 디지털 TV 신호의 반송파는 각 중간 주파수로 변환되고, 그 각각은 상기 QAM 디지털 TV 신호의 5.38 MHz 심볼 주파수의 4배 고조파이고 상기 VSB 디지털 TV 신호의 10.76MHz 심볼 주파수의 2배 고조파인 21.52 MHz 샘플속도의 배수의 약수이다. 상기 QAM 디지털 TV 신호의 반송파가 6-MHz 대역폭의 TV 채널의 중앙에 위치하는 반면, 상기 VSB 디지털 TV 신호의 반송파는 6-MHz 대역폭의 TV 채널의 최저 주파수상의 310kHz이기 때문에, 이들 두개의 각 중간 주파수는 상호 2.690 MHz 이격되어 있다. 미국 특허 제 5,506,636 호에는 VSB 디지털 TV 신호의 반송파가 변환되는 최종 중간 주파수가 QAM 디지털 TV 신호의 반송파가 변환되는 최종 중간 주파수보다 낮도록 선택되는 상기 튜너(5)의 국부 발진기(11), (16) 및 (20)의 주파수들이 설명되어 있다. 이것으로 인해, 1976년 12월 IEEE Transactions on Communications의 pp.1326-1330에 실린 S.U.H Qureshi의 'Timing Recover for Equalized Partial-Response Systems(등화 부분-응답 시스템을 위한 타이밍 복원)'라는 제목의 논문에서 언급된 펄스 진폭변조(PAM)신호용으로 사용되는 것과 유사한 방식으로 VSB 디지털 TV 신호가 수신될 때 심볼 동기화가 용이하게 달성된다.

QAM 디지털 TV 신호의 반송파가 변환되는 최종 중간 주파수는 최종 IF 신호의 최저 주파수를 2.38 MHz이하로 기준 억제하는 21.52 MHz 샘플에 따라 사이클당 최소 4배로 샘플링될 수 있도록 5.38 MHz로 되는 것이 유리하다. 상기 최종 IF 신호의 최고 주파수대 상기 최종 IF 신호의 최저 주파수의 비를 실질적으로 8:1이하로 유지하기 위해, 상기 최종 IF 신호의 최저 주파수는 1 MHz이상이 유리하며, 그 결과 실-복소 샘플 변환기(25)의 필터링 요건이 완화됨으로써 VSB 디지털 TV 신호의 반송파가 변환되는 중간 주파수는 1.310 MHz이상이 된다.

43.04 MHz의 8번째 및 16번째 서브 고조파는 정확히 이들 서브 고조파간의 원하는 2.69 MHz를 나타내고, 각각은 상기 카운터(34)에서 출력된 데이터 라인 카운트당 샘플 신호에 의해 상기 ROMs 45 및 48의 직접적인 어드레싱을 허용하도록 3328 샘플(832개의 심볼)의 하나의 데이터 라인에 정수 사이클을 갖는다. 다른 서브 고조파 세트는 원하는 2.69 MHz 오프셋과 관련하여 비교적 높은 에러를 나타내고 3328개의 샘플의 한 데이터 라인에 정수 사이클을 갖지 않기 때문에 선호되지 않는다. 만약, 상기 QAM 반송파의 주파수가 상기 VSB 반송파의 주파수보다 높아지면, 상기 VSB 반송파는 43.04 MHz의 1/16 서브 고조파인 2.690 MHz 이 되고, 상기 QAM 반송파는 43.04 MHz의 1/8 서브 고조파인 5.380 MHz이 된다.

각 데이터 필드의 초기 라인에 포함된 필드 동기화 코드 그룹의 PR 시퀀스가 심볼 간격에 대해 정확하게 위상 동조되는 경우 심볼 동기화는 샘플링 클럭을 상기 PR 시퀀스로 동기화함으로써 달성될 수 있고, Qureshi에 의해 설명된 것과 유사한 방법으로 심볼 동기화를 달성하기 위한 요건을 더 이상 충족시킬 필요가 없다. 따라서, VSB 디지털 TV 신호의 반송파가 변환되는 최종 중간 주파수가 QAM 디지털 TV 신호의 반송파가 변환되는 최종 중간 주파수보다 높아지도록 상기 튜너(5)의 국부 발진(11), (16) 및 (20)의 주파수를 선택하지 않아도 된다. 즉, 파일럿 반송파를 최종-IF 대역의 하부-주파수 에지로 부터의 310 kHz

가 아닌 그 상부-주파수 에너지로 부터의 310 kHz에 위치시킬 필요가 없다. 데이터는 그 속에 억압된 하부 주파수 내용을 갖기 때문에, 데이터 변조는 그 에너지의 대부분을 반송파로부터 이격시키려는 경향이 있다. 상기 VSB 신호의 전체 변조 측대파를 하부 주파수에 위치시킨다는 것은 (샘플링 클럭의 시간축 불안정성으로 인한) 부정확한 샘플 타이밍은 기저대역에 대한 싱크로다인에 보다 적은 에너지를 야기시킨다는 것을 의미한다. 만약, 상기 QAM 반송파의 주파수가 43.04 MHz의 1/8 서브 고조파인 5.380 MHz에 남아 있다면, 상기 VSB 반송파는 8.07 MHz에 위치한다.

상기 최종 IF 신호의 상기 각 QAM 및 VSB 반송파를 원하는 약속 주파수로 고정시키는데 필요한 공칭 제 2 국부 발진기(16) 주파수의 정정은 그 발진신호의 매우 적은 비율의 960 MHz이다. 따라서, 그 발진신호의 안정성은 AFPC에 의해 영향을 받지 않는다. 제 2 중간 주파수의 시프트는 상기 주파수가 상기 제 2 SAW 필터(18)의 트랩속에 속하는 한, 중대한 고려사항이다. 이러한 시프트의 효과는 수신 모드중에 크리스탈 탱크회로를 스위칭된 용량으로 분포시킴으로써 제 3 국부 발진기(20)의 주파수를 몇 kHz로 변경시켜 카운터링될 수 있다. 과거 NTSC TV수신기의 상업적 설계에 있어서, 30 kHz로 튜닝 오동작은 주파수-선택 요소인 인덕터 및 커패시터를 갖는 별개의 스테이지로 구성되는 IF 증폭기에서 용인되어 왔고, 좀더 큰 튜닝 오동작이 SAW 필터를 이용한 모노리식(monolithic) IF 증폭기에서 용인되어 왔다.

상기 디지털-신호(싱크로다인 결과 선택) 멀티플렉서(49)의 응답은 (데이터 라인당 샘플 카운터(34)로 부터의 최하위 비트에 응답하여 재 샘플링을 수행하는) 2:1 데시메이션 회로(56)에서 재 샘플링되어, 복소 기저대역 응답의 샘플 속도가 5.38 MHz QAM 심볼 속도의 두배인 10.76 MHz VSB 심볼 속도로 감소된다. 상기 멀티플렉서(49)의 응답을 입력신호로서 이퀄라이저(57)에 인가하기 전에 상기 멀티플렉서(49)의 응답에 대해 2:1 데시메이션 과정을 수행함으로써 상기 이퀄라이저(57)에 필요한 하드웨어의 수가 줄어든다. 이와는 달리, 상기 디지털-신호 멀티플렉서(49)이후에 상기 2:1 데시메이션 회로(57)를 이용하는 대신 상기 디지털-신호 멀티플렉서(49)앞에서 2:1 데시메이션 과정을 수행하기 위해 상기 QAM 싱크로다닝 회로(43) 및 상기 VSB 싱크로다닝 회로(46)의 기저대역 응답이 각각 재 샘플링될 수 있다.

상기 이퀄라이저(57)는 조절 가능한 가중 계수를 갖는 다중-탭 디지털 필터이고, 갱신 탭 웨이트를 계산하기 위한 마이크로컴퓨터(58)에 의해 수행된다. 상기 이퀄라이저(57)는 내-심볼(inter-symbol) 에너지를 야기시키는 경향이 있는 진폭-대-주파수 특성을 갖는 기저대역 응답을 내-심볼 에러의 가능성을 최소화시키는 최적 진폭-대-주파수 특성으로 변환한다. 상기 마이크로컴퓨터(58)는 상기 디코더(38)의 출력신호 1에 응답하여 선택되는 각 데이터 필드의 초기 라인의 PR 시퀀스로 부터 탭 무게를 계산한다. 상기 마이크로컴퓨터(58)는 7개의 데이터 필드로 부터 PR 시퀀스를 누산하여 트레이닝 신호를 발생시키고, 이때 상기 트레이닝 신호는 진폭 등화를 위한 이퀄라이저(57)에서 사용되는 다중-탭 디지털 필터의 갱신 탭 무게를 계산하기 위해 이상 트레이닝 신호와 비교된다. 또한, 마이크로컴퓨터(58)는 데이터 필드를 카운트하여 데이터 필드 카운트 신호를 발생시켜 상기 QAM 및 VSB IF 신호를 싱크로다닝하기 위한 복소 반송파를 발생시키는 상기 ROM(45) 및 (48)에 공급하고, 모듈로-2 필드 카운트를 발생시켜 도 3에 도시된 MPEG-2 비디오 디코더(73)에 공급한다.

상기 이퀄라이저(57)의 응답은 QAM 원래 신호로 부터 디지털 데이터 스트림을 복원하는 심볼 디코딩을 수행하는 2-차원 격자 디코더(59)에 입력신호로서 공급된다. 또한, 상기 진폭 이퀄라이저(57)의 응답은 VSB-원래 신호로 부터 디지털 데이터 스트림을 복원하는 심볼 디코딩을 수행하는 1-차원 격자 디코더(60)에 입력신호로서 공급된다. 디지털-신호 멀티플렉서(61)는 두개의 디지털 입력 신호중 첫번째 또는 두번째 신호를 그 응답으로서 선택하는 데이터 소스 선택기역할을 수행하고, 이러한 선택은 상기 VSB 싱크로다닝 회로(46)로 부터의 실 샘플의 제로-주파수 항을 검파하기 위한 검파기(50)에 의해 제어된다. 상기 제로-주파수 항이 근본적으로 VSB를 수반하는 파일럿 반송파의 부재를 나타내는 제로 에너지를 갖는 경우 상기 멀티플렉서(61)는 상기 QAM 신호속에 수신된 심볼들을 디코딩하는 상기 2-차원 격자 디코더(59)를 디지털 데이터 출력의 소스로서 선택하는 제 1 디지털 입력 신호에 선택적으로 응답한다. 상기 제로-주파수 항이 근본적으로 VSB를 수반하는 파일럿 반송파의 존재를 나타내는 실질적 에너지를 갖는 경우, 상기 멀티플렉서(61)는 상기 VSB 신호속에 수신된 심볼들을 디코딩하는 상기 1-차원 격자 디코더(60)를 디지털 데이터 출력의 소스로서 선택하는 제 2 디지털 입력 신호에 선택적으로 응답한다.

라인 동기 게이트(63)가 상기 카운터(34)에서 출력된 데이터 라인 카운트당 샘플 신호를 디코딩하는 디코더(62)에 의해 작동상태로 될 경우, 상기 라인 동기 게이트(63)는 상기 멀티플렉서(61)에 의해 선택된 데이터의 라인 동기 코드그룹을 선택하여 라인 동기 정합 필터(64)의 입력 연결부에 공급한다. 상기 라인 동기 정합 필터(64)는 라인 동기 코드그룹의 오커런스에 응답하는 펄스를 발생시킨다. 이 펄스는 도 1의 데이터 라인당 샘플 카운터(34)에 공급하기 위해 상기 리셋 논리 회로(36)에 인가된다.

도 3에는 도 2의 디지털 신호 멀티플렉서(61)에 의해 선택되는 데이터를 그 입력 신호로서 수신하는 데이터 디-인터리버(65) 및 상기 데이터 디-인터리버(65)에서 공급된 디-인터리빙 데이터의 에러를 정정하기 위한 리드-솔로몬 디코더(66)가 도시된다. 상기 데이터 디-인터리버(65)는 종종 그 자체의 모노리식 IC내에 구성되고, 상기 파일럿 반송파 존재 검파기(50)로 부터의 출력 지시에 응답하여 QAM 또는 VSB 방식이든지간에 현재 수신되는 디지털 TV 신호에 적절한 리드-솔로몬 디코딩 알고리즘을 선택하도록 제조되며, 이것은 단지 설계상의 문제이다. 상기 리드-솔로몬 디코더(66)는 종종 그 자체의 모노리식 IC내에 구성되고, 상기 파일럿 반송파 존재 검파기(50)로 부터의 출력 지시에 응답하여 QAM 또는 VSB 방식이든지간에 현재 수신되는 디지털 TV 신호에 적절한 리드-솔로몬 디코딩 알고리즘을 선택하도록 제조되며, 이것 역시 단지 설계상의 문제이다. 에러-정정 데이터는 상기 리드-솔로몬 디코더(66)에서 데이터 디-랜더마이저(de-randomizer)(67)에 공급되고, 상기 데이터 디-랜더마이저(67)는 패킷 분류기(68)에 인가하기 위한 데이터 패킷을 재생한다. 상기 데이터 디-랜더마이저(67)는 상기 파일럿 반송파 존재 검파기(50)로 부터의 출력 지시에 응답하여 QAM 또는 VSB 방식이든지간에 현재 수신되는 디지털 TV 신호에 적절한 데이터 디-랜더마이징 알고리즘을 선택하도록 제조되며, 이것 역시 단지 설계상의 문제이다.

상기 패킷 분류기(68)는 연속적인 데이터 패킷의 헤더 코드에 응답하여 다양하게 인가하기 위해 데이터 패킷을 분류한다. 디지털 TV 프로그램의 오디오부를 나타내는 데이터 패킷은 상기 패킷 분류기(68)에 의해 디지털 음향 디코더(69)에 공급된다. 상기 디지털 음향 디코더(69)는 좌측-채널 및 우측-채널 스테레오 음향 신호를 복수-채널 오디오 증폭기(70)에 공급하여 복수의 확성기(71) 및 (72)를 구동시킨다. 디지

털 TV 프로그램의 비디오부를 나타내는 데이터 패킷은 상기 패킷 분류기(68)에 의해 MPEG-2 비디오 디코더(73)에 공급된다. 키네스코프(75)의 뉴잉 스크린의 래스터 주사를 위해 제공된 키네스코프 편향 회로(74)는 도 2의 라인 동기 정합 필터(64) 및 도 1의 필드 동기 정합 회로(27)로부터 수평(H) 및 수직(V) 동기신호를 각각 수신한다. 또한, 상기 MPEG-2 비디오 디코더(73) 역시 이들 수평(H) 및 수직(V) 동기신호를 수신하고, 이들 동기신호는 키네스코프 구동기 증폭기(76)에 공급되는 입력신호를 동기화하기 위해 상기 MPEG-2 비디오 디코더(73)에 의해 사용되어, 증폭된 적색(R), 녹색(G) 및 청색(B) 구동 신호를 키네스코프(75)에 인가한다. 도 1 및 도 2에 도시된 디지털 TV 수신기의 변형예에 있어서, 상이한 디스플레이 장치가 상기 키네스코프(75)를 대신하거나 상기 키네스코프(75)에 추가하여 사용될 수도 있고, 단일 오디오 채널로 구성되거나 간단한 스테레오 음향 재생 시스템보다 더욱 정교한 음향 복원 시스템이 상이하게 구성될 수도 있다.

도 4는 클럭 발생기(24)의 구성을 나타낸 상세 블록도이다. 이러한 구성은 21.52 MHz 공칭 주파수의 칩소이달 발진신호를 발생시키는 전압-제어 발진기(240)를 포함한다. 상기 발진기(240)는 제어 발진기이고, 그 발진신호의 주파수 및 위상은 자동 주파수 및 위상 제어(AFPC)신호에 의해 제어된다. 이러한 AFPC 신호는 자동 주파수 및 위상 제어(AFPC) 검파기(241)에 의해 발생되고, 상기 AFPC 검파기(241)는 상기 발진기(240)의 발진 신호를 디지털-아날로그 변환기(DAC)(242)에서 공급된 21.52 MHz 기준 반송파와 비교한다. 상기 발진기(240)는 그 발진 신호의 자연적인 주파수 및 위상을 안정화시키기 위해 수정을 이용한 형태로 구성된다. 대칭 클리퍼 또는 리미터(243)는 이들 칩소이달 발진신호에 대한 구형파 응답을 발생시키는데 이것은 상기 ADC(23)의 지연 최종 IF 신호의 샘플링의 타이밍을 위해 제 1 클럭 신호로서 사용된다. 주파수-분할기 플립-플롭(244)은 앤드 회로(245)가 도 2에 도시된 2:1 데시메이션 회로(56)에 의해 사용되는 제 2 클럭 신호를 발생시키기 위해 상기 제 1 클럭 신호로 앤드 처리하는 또다른 구형파를 발생시키기 위한 규정된 방식으로 상기 제 1 클럭 신호의 전이에 응답한다.

상기 디지털-아날로그 변환기(242)로부터 공급된 21.52 MHz 기준 반송파는 기저대역으로 싱크로다이닝될 때와 같은 수신된 디지털 TV 신호의 강한 심볼 주파수 성분을 검파하고 적절한 횡수를 제공하여 심볼 주파수에 적절한 인자를 곱함으로써 발생된다. 이들 과정은 우선 상기 수신된 디지털 TV 신호가 21.52 MHz 기준 반송파를 발생시키기 위해 한번 제공되어야 하는 10.76 MHz 주파수를 갖는 VSB신호라고 가정한 후 설명된다.

디지털 멀티플렉서(246)는 상기 수신된 디지털 TV 신호를 수반하는 파일럿 반송파를 검파하는 파일럿 반송파 존재 검파기(50)에 응답하는데, 이것은 상기 수신된 디지털 TV 신호가 VSB 신호라는 것을 의미하고, 상기 VSB 싱크로다이닝 회로(46)에서 공급된 VSB 신호의 실 샘플을 선택하여 10.76 MHz에 중심이 있는 선택 응답을 제공하고 상기 VSB 신호의 10.76 MHz 심볼 주파수를 선택하는 대역통과 FIR 디지털 필터(247)에 인가한다. 상기 필터(247)의 응답은 디지털 승산기(248)에 의해 제공처리되고, 상기 디지털 승산기(248)는 논리 게이트로 구성되거나 록업 테이블을 저장하는 ROM에 의해 제공된다. 샘플들을 제공하도록 작동하는 상기 디지털 승산기(248)의 곱 출력신호는 상기 필터(247) 응답의 10.76 MHz 성분의 제 2 고조파에 강 성분을 갖고, 21.52 MHz에 중심이 있는 선택 응답을 제공하는 상기 대역통과 FIR 디지털 필터(249)는 상기 제 2 고조파를 선택하여 21.52 MHz 기준 반송파 아날로그 출력신호를 나타내는 디지털 입력 신호로서 상기 DAC(242)에 인가한다.

상기 디지털 멀티플렉서(246)는 상기 수신된 디지털 TV 신호를 수반하는 파일럿 반송파를 검파하지 않는 파일럿 반송파 존재 검파기(50)에 응답하는데, 이것은 상기 수신된 디지털 TV 신호가 QAM 신호라는 것을 의미하고, 디지털 승산기(24A)의 곱 출력 신호를 선택하여 10.76 MHz에 중심이 있는 선택 응답을 제공하는 대역통과 FIR 디지털 필터(247)에 인가한다. 논리 게이트로 구성되거나 록업 테이블을 저장하는 ROM에 의해 제공될 수 있는 상기 디지털 승산기(24A)는 5.38 MHz에 중심이 있는 선택응답을 상기 QAM 싱크로다이닝 회로(43)에서 공급된 기저대역의 QAM 신호의 실수 또는 허수 샘플에 제공하는 대역통과 FIR 디지털 필터(24B)에서 공급되는 샘플들을 제공처리한다.

본 발명의 실시예는 현재 수신중인 디지털 TV 신호가 QAM방식인지 아니면 VSB방식인지를 결정하기 위해 상기 파일럿 반송파 존재 검파기(50)를 사용하지 않는 것으로 고려된다. 예컨대, 상기 VSB 싱크로다이닝 회로의 직각-위상 동기 검파기로 부터 발생된 허상 샘플들은 제공처리되고, 제공된 샘플들은 저역 필터링되고, 저역 필터 응답은 한계값 검출된다. 만약, 현재 수신중인 디지털 TV 신호가 VSB방식이면, 상기 VSB 싱크로다이닝 회로의 직각-위상 동기 검파기로 부터 발생된 허상 샘플들은 실질적으로 0 값을 가지며, 제공된 샘플들은 실질적으로 0 값을 갖고, 저역 필터 응답은 실질적으로 0 값을 가지므로, 한계값 검파기의 한계 레벨을 초과하지 않는다. 반면에 현재 수신중인 디지털 TV 신호가 QAM방식이면, 상기 VSB 싱크로다이닝 회로의 직각-위상 동기 검파기로 부터 발생된 허상 샘플들은 최소 0이 아닌 시간값을 가지며, 제공된 허수 샘플에 대한 저역 필터 응답은 상기 한계값 검파기의 한계 레벨을 초과하는 직접 항을 포함한다. 상기 파일럿 반송파 존재 검파기(50)는 상기 튜너(5)의 변환 이득을 제어하기 위한 AGC 회로에 사용되는 것이 바람직하다.

본 발명의 바람직하지 않은 실시예는 상기 2-차원 격자 디코더(59) 및 1-차원 격자 디코더(60)의 출력 신호가 데이터 디-인터리버에 각각 공급되고, 데이터 소스 선택은 데이터 디-인터리빙동작이 완료될 때까지 지연되는 것으로 고려된다. 본 발명의 바람직하지 않은 다른 실시예는 상기 2-차원 격자 디코더(59)의 출력 신호가 상기 데이터 디-인터리버에 의해 디-인터리빙된 다음, 리드-솔로몬 디코더에 의해 디코딩되어 에러-정정 데이터의 제 1 스트림이 발생되고, 상기 1-차원 격자 디코더(60)의 출력 신호가 상기 데이터 디-인터리버에 의해 디-인터리빙된 다음, 리드-솔로몬 디코더에 의해 디코딩되어 에러-정정 데이터의 제 2 스트림이 발생되며 데이터 소스 선택은 상기 에러-정정 데이터의 제 1 및 제 2 스트림사이에서 이루어지는 것으로 고려된다. 상기와 같은 본 발명의 바람직하지 않은 다른 실시예의 변형 실시예에 있어서, 상기 에러-정정 데이터의 제 1 및 제 2 스트림은 데이터 소스 선택이 이루어지기 전에 데이터 디-랜더마이저들을 분리시키도록 공급된다. 또다른 변형 실시예의 경우, 분리된 리드-솔로몬 디코더는 상기 QAM 및 VSB신호용으로 사용되고, 한쪽 데이터 디-인터리버는 상기 QAM 및 VSB신호용으로 사용되며, 한쪽 데이터 디-랜더마이저는 상기 에러-정정 데이터의 제 1 및 제 2 스트림용으로 사용된다.

본 발명의 양호한 실시예에서 상기 디지털 TV 신호에 따라 변조되는 아날로그 중간 주파수 반송파는 상기

조절 가능한 아날로그 지연회로(22)에 의해 지연되는 것과 같은 디지털화된 변조 반송파를 기저대역으로 싱크로다이닝하기 위한 VSB 싱크로다이닝 회로(46)를 이용하여 동기 검파이전에 디지털화된다. 본 발명의 양호한 실시예에서, 상기 변조된 중간 주파수 반송파의 포락선 검파는 절대값 회로(26)를 포락선 검파기로서 사용하여 디지털 방식으로 수행된다. 또한 본 발명은 아날로그 방식으로 동기검파가 수행되고 그러한 동기 검파의 아날로그 기저대 결과와 저역방식의 수 비트 분해능의 아날로그-디지털 변환기에 의해 디지털화되는 디지털 무선 수신기에서도 선택적으로 실시될 수 있다. 상기 아날로그 변조된 중간 주파수 반송파의 포락선 검파역시 아날로그 포락선 검파기의 응답으로 아날로그 방식으로 수행될 수 있는데, 상기 아날로그 포락선 검파기는 전형적으로 불완전한 적분기를 수반하는 정류기를 포함하고, 상기 아날로그 포락선 검파기의 응답은 필드 동기 정합 필터용의 입력신호를 발생시키기 위해 저역 방식의 1 비트 또는 수 비트 분해능의 아날로그-디지털 변환기로 공급된다. 이렇게 함으로써 상기 포락선 검파가 디지털 방식으로 수행될 경우 사용될 수 있는 저역 방식의 수 비트 분해능의 제 2 아날로그-디지털 변환기의 필요성이 제거된다. 상기 아날로그 변조된 중간 주파수 반송파는 포락선 검파이전에 제거되어 감소된 비트 분해능으로 아날로그-디지털 변환이 용이하게 수행될 수 있다.

상기 아날로그 지연회로(22)를 직접 연결부 또는 고정 지연부로 대체하기 위해 도 1의 회로를 변형시킬 수 있고, 심볼 동기화는 상기 ADC(23)에 공급된 아날로그 최종 중간 주파수 신호의 지연을 조절하는 대신에 상기 아날로그-디지털 변환기(23)에 인가된 클럭의 위상을 조절함으로써 수행될 수 있다. 클럭 위상은 증분된 2개의 위상간에 제어의 중단없이 클럭 위상의 연속적인 조절이 허용되도록 조절되어야 한다. 원하는 형태의 위상 조절은 카운터 클럭 발진기 출력 신호의 한개의 위상을 선택하기 위한 적절한 논리회로를 구비한 링 카운터 클럭 발진기를 사용하여 수행될 수 있다.

발명의 효과

전술한 바와 같이 본 발명에 의하면 종래와는 달리 중간-주파수 반송파 포락선의 진폭 변화가 검파되고 정합 필터링되어, 필드 동기화 코드 그룹의 발생 시점을 판단할 수 있게 되고, 비록 동기 검파가 상기 무선 수신기에서 여전히 달성되지 않았을 경우에도 수행되며, 이들 과정이 동기 검파가 달성되기 전에 진척되기 시작하기 때문에 무선 수신기에 의한 데이터 동기 및 심볼 동기의 판단이 신속하게 이루어진다. 그 결과 HDTV 채널간의 동조가 신속하게 수행될 수 있는 효과가 있다.

지금까지 특정 실시예와 관련하여 본 발명이 설명되었지만 상기 본 발명에 대한 개시는 단지 본 발명의 적용예에 불과한 것이고, 본 발명을 수행하기 위한 최상 모드로서 본 명세서에 개시된 특정 실시예에 국한되는 것은 아니다.

또한 하기 특허청구범위에 의해 마련되는 본 발명의 정신이나 분야를 이탈하지 않는 범위내에서 본 발명이 다양하게 개조 및 변경될 수 있다는 것을 당업계에서 통상의 지식을 가진자라면 용이하게 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1

다수의 연속되는 각 데이터 필드의 초반부에 데이터 필드 동기화 코드의 의사-랜덤 시퀀스를 포함하고, 상기 연속되는 각 데이터 필드의 나머지 부분에 다양한 진폭의 심볼 코드를 포함하는 디지털 TV 신호를 수신하기 위한 무선 수신기에 있어서,

상기 의사-랜덤 시퀀스 및 상기 심볼 코드에 응답하여 진폭변화를 나타내는 포락선을 갖고, 상기 디지털 TV 신호에 따라 변조되는 아날로그 중간-주파수 반송파를 공급하기 위한 튜너와,

포락선 검파기의 응답을 공급하도록 상기 포락선 진폭 변화의 진폭을 검파하기 위한 포락선 검파기와,

상기 포락선 검파기의 응답을 입력 신호로서 수신하고 상기 의사-랜덤 시퀀스에 응답하여 진폭 변화가 상기 포락선 검파기의 응답내에 발생할 때 마다, 심볼 동기화를 위해 상기 무선 수신기에 의해 사용되는 각각의 펄스화된 정합 필터 응답을 발생시키기 위한 정합 필터를 구비함을 특징으로 하는 무선 수신기.

청구항 2

제1항에 있어서, 상기 디지털 TV 신호를 복원하도록 상기 아날로그 중간-주파수 반송파를 동기하여 검파하기 위해 상기 펄스화된 정합 필터 응답에 의해 제어되는 심볼 동기화 회로를 구비하는 동기 검파 회로를 더 구비함을 특징으로 하는 무선 수신기.

청구항 3

제2항에 있어서, 상기 동기 검파 회로는 상기 디지털 TV 신호에 따라 변조되는 디지털화된 중간-주파수 반송파를 발생시키기 위해 상기 디지털 TV 신호에 따라 변조되는 아날로그 중간-주파수 반송파에 응답하는 아날로그-디지털 변환기와,

상기 디지털 TV 신호에 따라 변조되는 상기 디지털화된 중간-주파수 반송파에 대해 상기 펄스화된 정합 필터 응답에 의해 제어되는 지연을 나타내는 지연 응답을 발생시키기 위해 상기 심볼 동기화 회로내에 배치되는 가변조절 지연 회로와,

상기 디지털 TV 신호를 복원하도록 상기 지연응답을 기저대에 싱크로다이닝하기 위한 디지털 회로를 구비함을 특징으로 하는 무선 수신기.

청구항 4

제3항에 있어서, 상기 포락선 진폭변화의 진폭을 검파하기 위한 상기 포락선 검파기는 상기 아날로그-디지털 변환기에 의해 발생된 상기 디지털 TV 신호에 따라 변조되는 상기 디지털화된 중간-주파수 반송파에

응답하여 디지털 방식으로 동작함을 특징으로 하는 무선 수신기.

청구항 5

제4항에 있어서, 상기 포락선 검파기는 절대값 회로를 구비함을 특징으로 하는 무선 수신기.

청구항 6

제1항에 있어서, 상기 포락선 진폭변화의 진폭을 검파하기 위한 상기 포락선 검파기가 디지털 방식으로 동작하고, 상기 무선 수신기는 입력신호로서 상기 포락선 검파기에 공급되는 상기 디지털 TV 신호에 따라 변조되는 디지털화된 중간-주파수 반송파를 발생시키기 위해 상기 디지털 TV 신호에 따라 변조되는 아날로그 중간-주파수 반송파에 응답하는 아날로그-디지털 변환기를 더 구비함을 특징으로 하는 무선 수신기.

청구항 7

다수의 연속되는 각 데이터 필드의 초반부에 데이터 필드 동기화 코드의 의사-랜덤 시퀀스를 포함하고, 상기 연속되는 각 데이터 필드의 나머지 부분에 다양한 진폭의 심볼 코드를 포함하는 디지털 TV 신호를 수신하기 위한 무선 수신기에 있어서,

상기 디지털 TV 신호에 따라 변조되는 아날로그 중간-주파수 반송파를 공급하기 위한 튜너와,

상기 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파에 응답하여 디지털 데이터 샘플 스트림을 발생시키기 위한 아날로그-디지털 변환기와,

필드 동기화 코드 그룹에 따라 변조되는 중간-주파수 반송파의 진폭을 나타내는 상기 정류된 대응 디지털 데이터 샘플의 스트림이 발생하도록 상기 각 디지털 데이터 샘플의 절대값을 확인하기 위한 포락선 검파기와,

각 데이터 필드의 초반부에 펄스화된 정합 필터 응답이 발생하도록 상기 필드 동기화 코드 그룹에 따라 변조되는 상기 중간-주파수 반송파의 진폭을 나타내는 상기 정류된 디지털 데이터 샘플에 응답하고 상기 정류된 디지털 데이터 샘플을 수신하는 정합 필터를 구비함을 특징으로 하는 무선 수신기.

청구항 8

제7항에 있어서, 상기 무선 수신기는 최소 하나의 제 1 디지털 클럭 신호를 발생시키기 위한 클럭 신호 발생기와,

상기 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파와 상기 제 1 디지털 클럭 신호와의 타이밍 관계를 조절하기 위해 상기 펄스화된 정합 필터에 응답하는 회로와,

상기 디지털 TV 신호를 검파하고 상기 제 1 디지털 클럭 신호에 따라 타이밍되는 상기 디지털 TV 신호의 샘플을 공급하기 위해 상기 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파 및 상기 제 1 디지털 클럭 신호에 응답하는 디지털 TV 신호 검파회로를 더 구비함을 특징으로 하는 무선 수신기.

청구항 9

제8항에 있어서, 상기 디지털 TV 신호 검파회로는 상기 디지털 TV 신호를 복원하도록 상기 지연응답을 기저대에 싱크로다이닝하기 위한 디지털 회로를 구비함을 특징으로 하는 무선 수신기.

청구항 10

제7항에 있어서,

규정된 한계값을 초과하는 진폭을 갖는 상기 펄스화된 정합필터 응답 부분에 한계값 검출기 응답을 공급하는 한계값 검출기와,

상기 한계값 검출기 응답이 인가되는 입력 탭, 출력 탭 및 중앙 탭을 갖추고 있고, 상기 입력 탭에 인가되는 상기 한계값 검출기 응답에 대한 상기 중앙 탭의 지연된 한계값 검출기 응답의 지연이 상기 중앙 탭의 상기 지연된 한계값 검출기 응답에 대한 또다른 상기 출력 탭의 상기 지연된 한계값 검출기 응답의 지연과 동일하게 되는 지연 회로와,

각각의 진폭이 미리 규정된 오프셋값에 의해 증가되며 상기 지연 회로의 중앙 탭의 지연된 한계값 검출기 응답의 진폭을 상기 지연 회로의 입력 탭에 인가되는 상기 한계값 검출기 응답의 진폭 및 상기 지연 회로의 출력 탭의 상기 지연된 또다른 한계값 검출기 응답의 진폭과 비교하기 위한 회로와,

상기 지연 회로의 중앙 탭의 지연된 한계값 검출기 응답의 진폭이 상기 지연 회로의 입력 탭에 인가되는 상기 한계값 검출기 응답의 진폭 및 상기 지연 회로의 출력 탭의 상기 지연된 또다른 한계값 검출기 응답의 진폭을 초과하는 경우 펄스를 발생시키기 위한 회로를 더 구비함을 특징으로 하는 무선 수신기.

청구항 11

제7항에 있어서, 차등 응답이 발생하도록 상기 지연 회로의 입력 탭에 인가되는 상기 한계값 검출기 응답과 상기 지연 회로의 출력 탭의 상기 지연된 또다른 한계값 검출기 응답을 차등적으로 결합하기 위한 회로와,

상기 차등 응답을 래칭하기 위해 상기 펄스에 응답하는 래치와,

상기 아날로그-디지털 변환기에 의해 디지털화되는 과정에서 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파의 샘플링 타이밍을 제어하기 위해 상기 래칭된 차등 응답에 응답하는 회로를 더 구비함을 특징으로 하는 무선 수신기.

청구항 12

다수의 연속되는 각 데이터 필드의 초반부에 데이터 필드 동기화 코드의 의사-랜덤 시퀀스를 포함하고 상기 연속되는 각 데이터 필드의 나머지 부분에 다양한 진폭의 심볼 코드를 포함하는 디지털 TV 신호를 수신하기 위한 무선 수신기에 있어서,

상기 디지털 TV 신호에 따라 변조되는 아날로그 중간-주파수 반송파를 공급하기 위한 튜너와,

상기 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파에 대해 조절가능한 지연 응답이 발생하도록 상기 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파를 제어신호에 응답하여 조절 가능한 양으로 지연하기 위한 가변조절 지연회로와,

디지털 데이터 샘플 스트림이 발생하도록 상기 조절 가능한 지연 응답을 디지털화하기 위한 아날로그-디지털 변환기와,

필드 동기화 코드 그룹에 따라 변조되는 상기 중간-주파수 반송파에 대한 상기 조절 가능한 지연 응답의 진폭을 나타내는 상기 정류된 대응 디지털 데이터 샘플의 스트림이 발생하도록 상기 각 디지털 데이터 샘플의 절대값을 확인하기 위한 포락선 검파기와,

각 데이터 필드의 초반부에 펄스화된 정합 필터 응답이 발생하도록 상기 필드 동기화 코드 그룹에 따라 변조되는 상기 조절 가능한 지연 응답의 진폭을 나타내는 상기 정류된 디지털 데이터 샘플에 응답하고 상기 정류된 디지털 데이터 샘플을 수신하는 정합 필터를 구비함을 특징으로 하는 무선 수신기.

청구항 13

제 12항에 있어서,

상기 무선 수신기는 최소 하나의 제 1 디지털 클럭 신호를 발생시키기 위한 클럭 신호 발생기와,

상기 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파와 상기 제 1 디지털 클럭 신호와의 타이밍 관계를 조절하기 위해, 상기 펄스화된 정합 필터에 응답하는 회로와,

상기 디지털 TV 신호를 검파하고 상기 제 1 디지털 클럭 신호에 따라 타이밍되는 상기 디지털 TV 신호의 샘플을 공급하기 위해, 상기 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파 및 상기 제 1 디지털 클럭 신호에 응답하는 디지털 TV 신호 검파회로를 추가로 포함하는 것을 특징으로 하는 무선 수신기.

청구항 14

제 13 항에 있어서,

규정된 한계값을 초과하는 진폭을 갖는 상기 펄스화된 정합필터 응답 부분에 한계값 검출기 응답을 공급하는 한계값 검출기와,

상기 한계값 검출기 응답이 인가되는 입력 탭, 중앙 탭을 갖추고 있고, 상기 입력 탭에 인가되는 상기 한계값 검출기 응답에 대한 상기 중앙 탭의 지연된 한계값 검출기 응답의 지연이 상기 중앙 탭의 상기 지연된 한계값 검출기 응답에 대한 지연된 출력 탭의 한계값 검출기 응답의 지연과 동일하게 되는 지연 회로와,

각각의 진폭이 미리 규정된 오프셋값에 의해 증가되며 상기 지연 회로의 중앙 탭의 지연된 한계값 검출기 응답의 진폭을 상기 지연 회로의 입력 탭에 인가되는 상기 한계값 검출기 응답의 진폭 및 상기 지연 회로의 출력 탭의 상기 지연된 또다른 한계값 검출기 응답의 진폭과 비교하기 위한 회로와,

상기 지연 회로의 중앙탭의 지연된 한계값 검출기 응답의 진폭이 상기 지연 회로의 입력 탭에 인가되는 상기 한계값 검출기 응답의 진폭 및 상기 지연 회로의 출력 탭의 상기 지연된 또다른 한계값 검출기 응답의 진폭을 초과하는 경우 펄스를 발생시키기 위한 회로를 추가로 포함하는 것을 특징으로 하는 무선 수신기.

청구항 15

제 14항에 있어서, 차등 응답이 발생하도록 상기 지연 회로의 입력 탭에 인가되는 상기 한계값 검출기 응답과 상기 지연 회로의 출력 탭의 상기 지연된 또다른 한계값 검출기 응답을 차등적으로 결합하기 위한 회로와,

상기 차등 응답을 래칭하기 위해 상기 펄스에 응답하는 래치와,

상기 조절 가능한 지연회로가 상기 조절가능한 지연 응답이 발생할 때 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파의 지연을 제어신호에 응답하여 조절하도록 상기 제어신호를 발생하는 래칭된 차등 응답에 응답하는 회로를 더 구비함을 특징으로 하는 무선 수신기.

청구항 16

제 15항에 있어서, 상기 제어신호를 발생시키기 위한 회로는 상기 래칭된 차등 응답을 입력신호로서 수신하고 저주파 통과 응답을 발생시키는 무한-임펄스-응답 디지털 저역 필터와,

상기 제어신호를 공급하기 위해 상기 디지털 저역 필터의 상기 저주파 통과 응답에 의해 어드레싱되는 판독-전용-메모리를 더 구비함을 특징으로 하는 무선 수신기.

청구항 17

제 15항에 있어서,

상기 아날로그-디지털 변환기에 의해 디지털화되는 과정중에 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파에 대해 상기 조절 가능한 지연응답의 샘플링 타이밍을 제어하기 위해 상기 아날로그-디지털 변환기에 인가되는 심볼 클럭을 발생시키는 클럭 발생기와,

카운트값이 발생되도록 상기 심볼 클럭을 카운팅하기 위한 카운터와,

상기 아날로그 중간-주파수 반송파의 디지털 표시를 발생시키기 위해 상기 카운트값에 의해 어드레싱되는 판독-전용-메모리와,

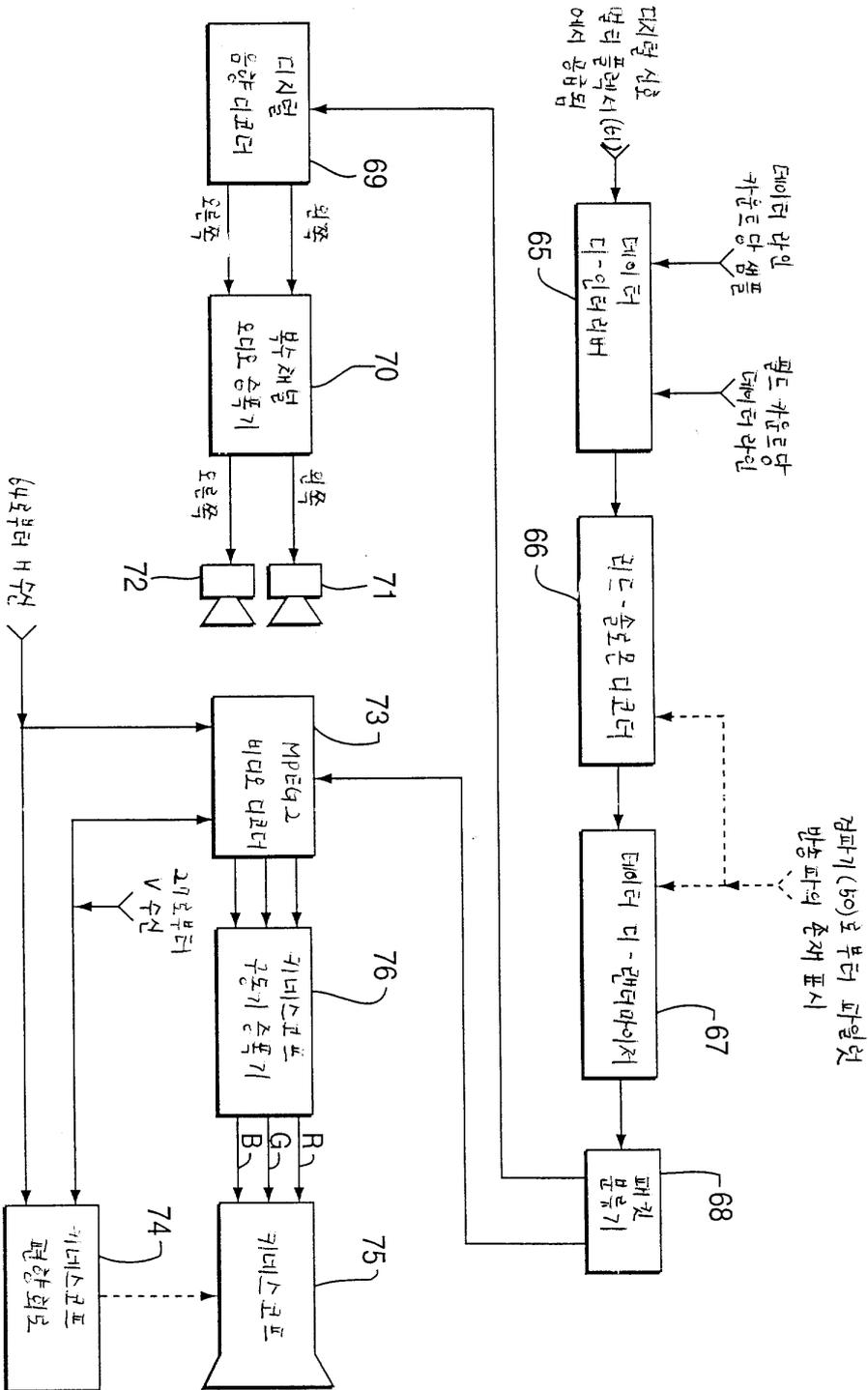
상기 아날로그-디지털 변환기에 의해 발생된 상기 디지털 데이터 샘플의 스트림을 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파에 대해 상기 조절 가능한 지연응답의 각 복소 샘플로 변환하기 위한 회로와,

복소 기저대역 샘플이 발생하도록 상기 아날로그 중간-주파수 반송파가 발생되어야 하는 디지털 표시와 함께 상기 디지털 TV 신호에 따라 변조되는 상기 아날로그 중간-주파수 반송파에 대해 상기 조절 가능한 지연응답의 상기 복소 샘플을 싱크로다이닝하기 위한 회로와,

주파수 반송파의 위상 및 주파수를 제어하기 위한 자동 주파수 및 위상 제어신호를 상기 튜너에 공급하기 위해 적어도 상기 복소 기저대역 샘플의 허수부에 응답하는 회로를 더 구비함을 특징으로 하는 무선 수신기.

도면

도면3



도면4

