



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2017년02월01일  
(11) 등록번호 10-1701257  
(24) 등록일자 2017년01월24일

(51) 국제특허분류(Int. Cl.)  
H01L 51/52 (2006.01) H01L 21/02 (2006.01)  
H01L 21/28 (2006.01)  
(52) CPC특허분류  
H01L 51/5253 (2013.01)  
H01L 21/0228 (2013.01)  
(21) 출원번호 10-2015-7029085  
(22) 출원일자(국제) 2014년03월10일  
심사청구일자 2016년06월21일  
(85) 번역문제출일자 2015년10월13일  
(65) 공개번호 10-2015-0129841  
(43) 공개일자 2015년11월20일  
(86) 국제출원번호 PCT/US2014/022765  
(87) 국제공개번호 WO 2014/159267  
국제공개일자 2014년10월02일  
(30) 우선권주장  
61/785,171 2013년03월14일 미국(US)  
(56) 선행기술조사문헌  
KR1020100035320 A  
US20120199872 A1  
JP2011210544 A  
WO2012067230 A1

(73) 특허권자  
어플라이드 머티어리얼스, 인코포레이티드  
미국 95054 캘리포니아 산타 클라라 바우어스 애  
브뉴 3050  
(72) 발명자  
쿠마르, 하스카  
미국 95054 캘리포니아 산타 클라라 넨터킷 씨클  
1610 #116  
하야스, 디에터  
미국 95135 캘리포니아 새너제이 살마트 코트  
3244  
(74) 대리인  
특허법인 남앤드남

전체 청구항 수 : 총 20 항

심사관 : 이옥우

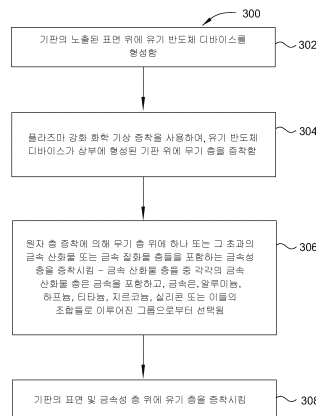
(54) 발명의 명칭 **박막 캡슐화 - OLED 어플리케이션을 위한 얇은 초고 배리어 층**

**(57) 요약**

다층 배리어 구조를 증착하기 위한 방법 및 장치가 본원에서 개시된다. 일 실시예에서, 유기 반도체 위에 형성되는 얇은 배리어 층은, 비-킨포멀한 유기 층, 비-킨포멀한 유기 층 위에 형성되는 무기 층, 무기 층 위에 형성되는 금속성 층, 및 금속성 층 위에 형성되는 제 2 유기 층을 포함한다. 다른 실시예에서, 배리어 층을 증착하

(뒷면에 계속)

**대표도** - 도3



는 방법은, 기판의 노출된 표면 위에 유기 반도체 디바이스를 형성하는 단계, CVD를 이용하여 무기 층을 증착하는 단계, ALD에 의해 무기 층 위에 하나 또는 그 초과금속 산화물 또는 금속 질화물 층들을 포함하는 금속성 층을 증착하는 단계 - 금속 산화물 또는 금속 질화물 층들 중 각각의 층은 금속을 포함하며, 금속은, 알루미늄, hafnium, 티타늄, 지르코늄, 실리콘, 또는 이들의 조합들로 이루어진 그룹으로부터 선택됨 -, 및 금속성 층 위에 유기 층을 증착하는 단계를 포함한다.

(52) CPC특허분류

*H01L 21/28194* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

얇은 다층 배리어 구조로서:

유기 반도체 디바이스 위에 형성되는 비-컨포멀한(non-conformal) 유기 층;

상기 비-컨포멀한 유기 층 위에 형성되며, 금속 산화물, 금속 질화물, 또는 금속 산질화물을 포함하는 무기 층;

상기 무기 층 위에 형성되며, 하나 또는 그 초과 산화물 층 또는 질화물 층을 포함하는 ALD 층 - 각각의 산화물 층 또는 질화물 층은 금속을 포함하고, 각각의 산화물 층 또는 질화물 층에 대한 금속은, Al, Hf, Ti, Zr, 및 Si로 이루어진 그룹으로부터 독립적으로 선택됨 -; 및

상기 ALD 층 위에 형성되는 제 2 유기 층

을 포함하고,

상기 제 2 유기 층에는 나노입자들이 매립된 상태로 증착되고, 상기 나노입자들은 금속 또는 금속 산화물들로 구성되는,

얇은 다층 배리어 구조.

#### 청구항 2

제 1 항에 있어서,

상기 무기 층은, 실리콘 산질화물(SiON), 실리콘 산화물(SiO), 실리콘 탄화물(SiC), 또는 이들의 조합들을 포함하는,

얇은 다층 배리어 구조.

#### 청구항 3

제 1 항에 있어서,

상기 ALD 층은, 알루미늄 산화물( $Al_2O_3$ ), hafnium 붕소 산화물(HfBO), hafnium 이산화물( $HfO_2$ ), 티타늄 이산화물( $TiO_2$ ), 지르코늄 이산화물( $ZrO_2$ ), 실리콘 산화물( $SiO_2$ ) 또는 이들의 조합들을 포함하는,

얇은 다층 배리어 구조.

#### 청구항 4

제 1 항에 있어서,

상기 제 2 유기 층 위에 형성되며, 금속 산화물, 금속 질화물 또는 금속 산질화물을 포함하는 제 2 무기 층을 더 포함하는,

얇은 다층 배리어 구조.

#### 청구항 5

제 1 항에 있어서,

상기 무기 층은 90%보다 더 큰 투명도를 갖는,

얇은 다층 배리어 구조.

#### 청구항 6

제 1 항에 있어서,

상기 비-컨포멀한 유기 층, 상기 무기 층, 상기 ALD 층, 및 상기 제 2 유기 층은 함께 70%보다 더 큰 투명도를 갖는,

얇은 다층 배리어 구조.

**청구항 7**

제 1 항에 있어서,

상기 ALD 층은 둘 또는 그 초과인 산화물 층 또는 질화물 층을 포함하는 나노라미네이트 스택(nanolaminate stack)인,

얇은 다층 배리어 구조.

**청구항 8**

얇은 다층 배리어 구조로서:

유기 반도체 디바이스 위에 형성되며, 금속 산화물, 금속 질화물, 또는 금속 산질화물을 포함하는 무기 층;

상기 무기 층 위에 형성되며, 둘 또는 그 초과인 금속 산화물 층 또는 금속 질화물 층을 포함하는 금속성 층 - 각각의 금속 산화물 층 또는 금속 질화물 층은 금속을 포함하고, 각각의 금속 산화물 층 또는 금속 질화물 층에 대한 금속은, Al, Hf, Ti, Zr, 및 Si로 이루어진 그룹으로부터 선택됨 -;

상기 금속성 층 위에 형성되는 유기 층 - 상기 유기 층에는 나노입자들이 매립된 상태로 증착되고, 상기 나노입자들은 금속 또는 금속 산화물들로 구성됨 -;

상기 유기 층 위에 형성되며, 하나 또는 그 초과인 금속 산화물 층 또는 금속 질화물 층을 포함하는 제 2 금속성 층

을 포함하며,

각각의 금속 산화물 층 또는 금속 질화물 층은 금속을 포함하며, 각각의 금속 산화물 층 또는 금속 질화물 층에 대한 금속은, Al, Hf, Ti, Zr, 및 Si로 이루어진 그룹으로부터 선택되는,

얇은 다층 배리어 구조.

**청구항 9**

제 8 항에 있어서,

상기 유기 층과 상기 제 2 금속성 층 사이에 형성되며, 금속 산화물, 금속 질화물, 또는 금속 산질화물을 포함하는 제 2 무기 층을 더 포함하는,

얇은 다층 배리어 구조.

**청구항 10**

제 8 항에 있어서,

상기 제 2 금속성 층 위에 형성되며, 금속 산화물, 금속 질화물, 또는 금속 산질화물을 포함하는 제 2 무기 층을 더 포함하는,

얇은 다층 배리어 구조.

**청구항 11**

제 8 항에 있어서,

상기 무기 층은, 실리콘 산질화물(SiON), 실리콘 산화물(SiO), 실리콘 탄화물(SiC), 또는 이들의 조합들을 포함하는,

얇은 다층 배리어 구조.

**청구항 12**

제 8 항에 있어서,  
상기 무기 층은 90%보다 더 큰 투명도를 갖는,  
얇은 다층 배리어 구조.

**청구항 13**

제 8 항에 있어서,  
상기 무기 층, 상기 금속성 층, 상기 유기 층, 및 상기 제 2 금속성 층은 함께 70%보다 더 큰 투명도를 갖는,  
얇은 다층 배리어 구조.

**청구항 14**

얇은 다층 배리어 구조를 증착하는 방법으로서,  
기판의 노출된 표면 위에 유기 반도체 디바이스를 형성하는 단계;  
플라즈마 강화 화학 기상 증착(PECVD)을 이용하여, 상기 유기 반도체 디바이스가 상부에 형성된 기판 위에, 금속 산화물, 금속 질화물, 또는 금속 산질화물을 포함하는 무기 층을 증착하는 단계;  
원자 층 증착에 의해 상기 무기 층 위에 하나 또는 그 초과와 금속 산화물 층 또는 금속 질화물 층을 포함하는 금속성 층을 증착하는 단계 - 각각의 상기 금속 산화물 층 또는 금속 질화물 층은 금속을 포함하고, 상기 금속은, 알루미늄, 하프늄, 티타늄, 지르코늄, 실리콘, 또는 이들의 조합들로 이루어진 그룹으로부터 선택됨 -; 및  
상기 기판의 표면 및 상기 금속성 층 위에 유기 층을 증착하는 단계  
를 포함하고, 상기 유기 층에는 나노입자들이 매립된 상태로 증착되고, 상기 나노입자들은 금속 또는 금속 산화물들로 구성되는,  
얇은 다층 배리어 구조를 증착하는 방법.

**청구항 15**

제 14 항에 있어서,  
PECVD를 이용하여 상기 유기 층 위에 제 2 무기 층을 증착하는 단계; 및  
원자 층 증착(ALD)에 의해 상기 제 2 무기 층 위에, 하나 또는 그 초과와 금속 산화물 층 또는 금속 질화물 층을 포함하는 제 2 금속성 층을 증착하는 단계  
를 더 포함하는,  
얇은 다층 배리어 구조를 증착하는 방법.

**청구항 16**

제 15 항에 있어서,  
상기 무기 층 또는 상기 제 2 무기 층은 마이크로파 PECVD에 의해 증착되는,  
얇은 다층 배리어 구조를 증착하는 방법.

**청구항 17**

제 14 항에 있어서,  
상기 금속성 층은 알루미늄 산화물( $Al_2O_3$ )로 된 적어도 하나의 층을 포함하는,  
얇은 다층 배리어 구조를 증착하는 방법.

**청구항 18**

제 14 항에 있어서,  
 상기 금속성 층 또는 제 2 금속성 층은 플라즈마 강화 ALD에 의해 증착되는,  
 얇은 다층 배리어 구조를 증착하는 방법.

**청구항 19**

제 14 항에 있어서,  
 상기 무기 층, 상기 금속성 층, 및 상기 유기 층은 섭씨 100도 미만의 온도로 증착되는,  
 얇은 다층 배리어 구조를 증착하는 방법.

**청구항 20**

제 14 항에 있어서,  
 상기 유기 층은 나노입자들을 포함하는,  
 얇은 다층 배리어 구조를 증착하는 방법.

**발명의 설명**

**기술 분야**

[0001] 본원에서 개시되는 실시예들은 일반적으로, 다층 초박막 배리어의 증착에 관한 것이다. 보다 구체적으로, 실시예들은 일반적으로, 하나 또는 그 초과 피쳐들 상에, 낮은 투과성을 갖는 배리어 층들을 증착하는 방법들에 관한 것이다.

**배경 기술**

[0002] 텔레비전 스크린들, 컴퓨터 모니터들, 모바일 폰들, 다른 휴대용(hand-held) 디바이스들, 또는 정보를 디스플레이하기 위한 다른 디바이스들의 제조시, 유기 반도체 디바이스들, 이를테면 유기 발광 다이오드들(OLED)이 사용된다. 전형적인 OLED는 2개의 전극들 사이에 배치되는 유기 물질로 된 층들을 포함할 수 있으며, 이들 모두는, 개별적으로 활성화가능한(energizable) 픽셀들을 갖는 매트릭스 디스플레이 패널을 형성하는 방식으로 기판 상에 증착된다. OLED는 일반적으로 2개의 유리 패널들 사이에 배치되며, 유리 패널들의 엣지들은 밀봉되어, OLED를 유리 패널들 내에 캡슐화한다.

[0003] 캡슐화는, UV-경화되는 에폭시 수지의 비드(bead)에 의해 고정되는 유리 리드(glass lid)를 사용하여, 불활성 분위기 내에 활성 물질들(active materials)을 밀봉시킴으로써 달성된다. 활성 OLED 물질들을 수분(water moisture) 및 산소로부터 보호하기 위해서, 내구성 있으며 가요성 있는 캡슐화가 필요한 경우, 경질 캡슐화(rigid encapsulation)는 가요성 디스플레이들에 적용가능하지 않다. 수분 및 산소 침투에 대한 배리어로서 다층 배리어 구조를 사용하는 것이 한가지 접근법이다. 주 배리어 층으로서, 무기 층들이 다층 배리어 구조 내로 통합될 수 있다. 유기 층들은 또한, 응력 완화를 위해 그리고 물/산소 확산 채널 디커플링 층(water/oxygen diffusion channel decoupling layer)으로서 통합될 수 있다.

**발명의 내용**

**해결하려는 과제**

[0004] 캡슐화 구조 내로 다양한 층들이 통합되었지만, 이러한 층들 중 각각의 층은 환경에 대해 어느 정도의 투과성을 갖는다. 따라서, 하부의 디바이스들을 보호하기 위해, 캡슐화/배리어 막들에서의 개선된 수-배리어(water-barrier) 성능에 대한 끊임없는 필요성이 존재한다.

**과제의 해결 수단**

[0005] 기판 상에 다층 배리어 구조를 증착하는 방법 및 장치가 설명된다. 다층 배리어 구조는, 하나 또는 그

초과의 유기 층들, 하나 또는 그 초과의 무기 층들 및 하나 또는 그 초과의 금속성 층들을 포함할 수 있다. 금속성 층들은, ALD 또는 플라즈마 강화(PE)ALD에 의해 증착된, 둘 또는 그 초과의 금속 산화물 또는 금속 질화물 층들을 포함할 수 있다. 무기 층 및 유기 층과 함께 금속성 층을 증착함으로써, 견고한 증착을 유지하고 박막 필링(peeling)의 위험성을 감소시키면서, 보다 우수한 기공 밀봉(pore sealing)이 달성될 수 있다.

[0006] [0006] 일 실시예에서, 얇은 배리어 층은, 유기 반도체 디바이스 위에 형성되는 비-견고한 유기 층; 비-견고한 유기 층 위에 형성되며, 금속 산화물, 금속 질화물, 또는 금속 산질화물을 포함하는 무기 층; 무기 층 위에 형성되며, 하나 또는 그 초과의 금속 산화물 또는 금속 질화물 층들을 포함하는 금속성 층 - 각각의 금속 산화물 또는 금속 질화물은 금속을 포함함 -; 및 금속성 층 위에 형성되는 제 2 유기 층을 포함할 수 있다. 각각의 금속 산화물 또는 금속 질화물 층에 대한 금속은, Al, Hf, Ti, Zr, 또는 Si로 이루어진 그룹으로부터 독립적으로 선택될 수 있다.

[0007] [0007] 다른 실시예에서, 얇은 배리어 층은, 유기 반도체 디바이스 위에 형성되며, 금속 산화물, 금속 질화물, 또는 금속 산질화물을 포함하는 무기 층; 무기 층 위에 형성되며, 둘 또는 그 초과의 금속 산화물 또는 금속 질화물 층들을 포함하는 금속성 층 - 각각의 금속 산화물 또는 금속 질화물은 금속을 포함함 -; 금속성 층 위에 형성되는 유기 층; 및 유기 층 위에 형성되며, 하나 또는 그 초과의 금속 산화물 또는 금속 질화물 층들을 포함하는 제 2 금속성 층을 포함할 수 있으며, 각각의 금속 산화물 또는 금속 질화물은 금속을 포함한다. 각각의 금속 산화물 또는 금속 질화물 층에 대한 금속은, Al, Hf, Ti, Zr, 또는 Si로 이루어진 그룹으로부터 독립적으로 선택될 수 있다.

[0008] [0008] 다른 실시예에서, 얇은 배리어 층을 증착하는 방법은, 기관의 노출된 표면 위에 유기 반도체 디바이스를 형성하는 단계; 플라즈마 강화 화학 기상 증착(PECVD)을 이용하여, 유기 반도체 디바이스가 상부에 형성된 기관 위에, 금속 산화물, 금속 질화물, 또는 금속 산질화물을 포함하는 무기 층을 증착하는 단계; 원자 층 증착에 의해, 무기 층 위에 하나 또는 그 초과의 금속 산화물 또는 금속 질화물 층들을 포함하는 금속성 층을 증착하는 단계 - 금속 산화물 또는 금속 질화물 층 중 각각의 층은 금속을 포함함 -; 및 기관의 표면 및 금속성 층 위에 유기 층을 증착하는 단계;를 포함할 수 있다. 각각의 금속 산화물 또는 금속 질화물 층에 대한 금속은, Al, Hf, Ti, Zr, 또는 Si로 이루어진 그룹으로부터 독립적으로 선택될 수 있다.

**도면의 간단한 설명**

[0009] [0009] 본 발명의 상기 열거된 특징들이 상세히 이해될 수 있는 방식으로, 앞서 간략히 요약된 본 발명의 보다 구체적인 설명이 실시예들을 참조로 하여 이루어질 수 있는데, 이러한 실시예들의 일부는 첨부된 도면들에 예시되어 있다. 그러나, 첨부된 도면들은 본 발명의 단지 전형적인 실시예들을 도시하는 것이므로 본 발명의 범위를 제한하는 것으로 간주되지 않아야 한다는 것이 주목되어야 하는데, 이는 본 발명이 다른 균등하게 유효한 실시예들을 허용할 수 있기 때문이다.

[0010] 도 1은 하나 또는 그 초과의 실시예에서 이용가능한 프로세스 챔버이다;

[0011] 도 2는 일 실시예에 따른, 다층 배리어 구조가 최상부 상에 증착된 유기 반도체 디바이스의 개략적 단면도이다; 그리고

[0012] 도 3은 일 실시예에 따른, 기관 상에 다층 배리어 구조를 형성하는 방법을 도시하는 흐름도이다.

[0013] 이해를 용이하게 하기 위해, 도면들에 공통적인 동일한 엘리먼트들을 지시하기 위해, 가능한 경우, 동일한 참조 번호들이 사용되었다. 일 실시예에서 개시된 엘리먼트들은 구체적인 설명 없이도 다른 실시예들에서 유리하게 활용될 수 있는 것으로 생각된다.

**발명을 실시하기 위한 구체적인 내용**

[0010] [0014] 유기 반도체 디바이스들과 사용하기 위한 다층 배리어 스택이 본원에서 설명된다. 다층 배리어 스택은, 무기 층, 금속성 층, 및 유기 층을 포함할 수 있다. 이 층들은, 디바이스의 필요성들에 기초하여, 다양한 순서들로 기관 및 유기 반도체 디바이스 위에 증착될 수 있다. 무기 층, 금속성 층, 및 유기 층의 조합들은, 수증기 전달 레이트(water vapor transmission rate) 및 다공성(porosity)에 관하여 측정될 때, 층을 통하는 매우 낮은 전달 레이트를 생성한다. 본원에서 개시되는 실시예들은, 하기에 도면들을 참조로 하여 보다 명확하게 설명된다.

[0011] [0015] 도 1은 일 실시예에 따른, ALD 또는 순차적인 층 증착을 위해 적용된 가스 전달 시스템(130)을 포함하

는 프로세스 챔버(100)의 개략적 단면도이다. 프로세스 챔버(100)는, 측벽들(104) 및 바닥(106)을 갖는 챔버 본체(102)를 포함한다. 프로세스 챔버(100) 내의 슬릿 밸브(108)는, 프로세스 챔버(100)로 및 프로세스 챔버로부터, 기관(110), 이를테면 200 mm, 300 mm, 또는 그보다 큰 반도체 웨이퍼 또는 유리 기관을 전달하고 회수하도록(retrieve), 로봇(미도시)에 대한 액세스를 제공한다.

[0012] [0016] 프로세스 챔버(100) 내에서 기관 지지부(112)가 기관 수용 표면(111) 상에 기관(110)을 지지한다. 기관 지지부(112)는, 기관 지지부(112) 및 기관 지지부 상에 배치된 기관(110)을 상승시키고 하강시키는 리프트 모터(114)에 장착된다. 리프트 모터(114)에 연결되는 리프트 플레이트(116)는 프로세스 챔버(100) 내에 장착되며, 기관 지지부(112)를 통하여 이동가능하게 배치되는 리프트 핀들(120)을 상승시키고 하강시킨다. 리프트 핀들(120)은 기관 지지부(112)의 표면 위로 기관(110)을 상승시키고 하강시킨다. 기관 지지부(112)는, 프로세스 동안 기관 지지부(112)에 기관(110)을 고정하기 위한, 진공 척(미도시), 정전 척(미도시), 또는 클램프 링(미도시)을 포함할 수 있다.

[0013] [0017] 기관 지지부(112)는, 기관 지지부 상에 배치된 기관(110)을 가열하기 위해 가열될 수 있다. 예를 들면, 기관 지지부(112)는, 저항성 히터(미도시)와 같은 매립형 가열 엘리먼트를 사용하여 가열될 수 있거나, 기관 지지부(112) 위에 배치된 가열 램프들(미도시)과 같은 복사열을 사용하여 가열될 수 있다. 기관 지지부(112) 상에 퍼지 링(122)이 배치되어서, 퍼지 채널(124)을 정의할 수 있으며, 퍼지 채널은 기관(110)의 주변 부분에 퍼지 가스를 제공하여서 기관의 주변 부분 상의 증착을 방지한다.

[0014] [0018] 챔버 본체(102)의 상부 부분에는 가스 전달 시스템(130)이 배치되어서, 프로세스 가스 및/또는 퍼지 가스와 같은 가스를 프로세스 챔버(100)에 제공할 수 있다. 프로세스 챔버(100)로부터 임의의 희망 가스들을 진공배기하고(evacuate), 프로세스 챔버(100)의 펌핑 구역(166) 내에 희망 압력 또는 희망 압력 범위를 유지하는 것을 돕기 위해, 진공 시스템(178)이 펌핑 채널(179)과 소통할 수 있다.

[0015] [0019] 일 실시예에서, 가스 전달 시스템(130)은 챔버 리드 조립체(132)를 포함한다. 챔버 리드 조립체(132)는 챔버 리드 조립체(132)의 중심 부분으로부터 연장하는 확장 채널(134) 및 확장 채널(134)로부터 챔버 리드 조립체(132)의 주변 부분으로 연장하는 하부 표면(160)을 포함할 수 있다. 하부 표면(160)은 기관 지지부(112) 상에 배치되는 기관(110)을 실질적으로 커버하는 크기로 만들어지고(sized) 형성된다. 확장 채널(134)은 2개의 유사한 밸브들의 쌍들(142a/152a, 142b/152b)로부터의 가스 유동들을 제공하는 가스 유입구들(136a, 136b)을 가지며, 2개의 유사한 밸브들의 쌍들은 함께 그리고/또는 별도로 제공될 수 있다.

[0016] [0020] 한가지 구성에서, 밸브(142a) 및 밸브(142b)는 별도의 반응 가스 소스들에 커플링되지만, 바람직하게는 동일한 퍼지 가스 소스에 커플링된다. 예를 들면, 밸브(142a)는 반응 가스 소스(138)에 커플링되고, 밸브(142b)는 반응 가스 소스(139)에 커플링되며, 양쪽 밸브들(142a, 142b)은 퍼지 가스 소스(140)에 커플링된다. 각각의 밸브(142a, 142b)는 전달 라인(143a, 143b)을 포함하고, 각각의 밸브(152a, 152b)는 퍼지 라인(145a, 145b)을 포함한다. 전달 라인(143a, 143b)은 반응 가스 소스(138, 139)와 유체 소통하고, 확장 채널(134)의 가스 유입구(136a, 136b)와 유체 소통한다. 퍼지 라인(145a, 145b)은 퍼지 가스 소스(140)와 유체소통하며, 전달 라인(143a, 143b)의 밸브 시트 조립체(144a, 144b)의 하류의 전달 라인(143a, 143b)과 교차한다. 캐리어 가스가 반응 가스 소스(138, 139)로부터 반응 가스들을 전달하는데 사용되는 경우, 바람직하게는 동일한 가스가 캐리어 가스 및 퍼지 가스로서 이용된다(즉, 캐리어 가스 및 퍼지 가스로서 아르곤 가스가 이용된다). 각각의 밸브 쌍(142a/152a, 142b/152b)은 반응 가스 및 퍼지 가스의 분리된 가스 유동들 및/또는 결합된 가스 유동들을 제공하도록 적응될 수 있다.

[0017] [0021] 밸브들(142a, 142b)의 전달 라인들(143a, 143b)은 가스 도관들(150a, 150b)을 통해 가스 유입구들(136a, 136b)에 커플링될 수 있다. 가스 도관들(150a, 150b)은 통합될 수 있거나, 밸브들(142a, 142b)로부터 분리될 수 있다. 일 양태에서, 밸브들(142a, 142b)은 확장 채널(134)에 매우 근접하여 커플링되어서, 밸브들(142a, 142b)과 가스 유입구들(136a, 136b) 사이의 가스 도관들(150a, 150b) 및 전달 라인(143a, 143b)의 임의의 불필요한 용적을 감소시킨다.

[0018] [0022] 일반적인 ALD 챔버로서 여기에서 도시되었지만, 본 발명의 하나 또는 그 초과 실시예들과 사용될 수 있는 챔버들을 제한하는 것으로 의도되지 않는다. 하나 또는 그 초과 실시예들과 사용될 수 있는 가능한 챔버들에는, 다층 배리어 구조의 하나 또는 그 초과 층들을 증착할 수 있는, PECVD, PVD, PEALD, 또는 다른 챔버들이 포함된다.

[0019] [0023] 도 2는 일 실시예에 따른, 다층 배리어 구조(204)가 최상부에 증착된, 여기서는 OLED 디바이스(200)로



서 도시된, 유기 반도체 디바이스를 도시한다. 다층 배리어 구조(204)는, 본원에서 설명되는 방법들을 사용하여 기판(202) 상에 증착될 수 있다. 일 실시예에서, 애노드 층(208)이 기판(202) 상에 증착된다. 이 실시예에서 기판(202)은, 박막들, 이를테면 금속, 유기 물질, 실리콘, 유리, 석영, 폴리머 물질들, 또는 폴리에틸렌 테레프탈레이트(PET) 또는 폴리에틸렌 나프탈레이트(PEN)와 같은 플라스틱으로 된 얇은 시트를 증착하는데 사용되는 표준 기판일 수 있다. 또한, 임의의 적합한 기판(202) 크기가 프로세싱될 수 있다. 하나 또는 그 초과 실시예들에서 사용가능한 애노드 층(208)의 예시는 인듐-주석-산화물(ITO)이다. 일 실시예에서, 애노드 층(208)은 약 200 옴스트롬 내지 약 2000 옴스트롬의 두께를 가질 수 있다.

[0020] [0024] 애노드 층(208), 이를테면 인듐 주석 산화물(ITO) 층이 기판(202) 상에 증착된 후, 애노드 층(208) 상에 유기 스택(220)이 증착된다. 유기 스택(220)은 정공-주입 층(210), 정공-운반 층(212), 방사 층(214), 전자-운반 층(216) 및 전자 주입 층(218)을 포함할 수 있다. OLED 디바이스(206)의 유기 스택(220)을 쌓기(build) 위해, 반드시 5개의 모든 층들이 요구되는 것은 아님이 주목되어야 한다. 일 실시예에서, 유기 스택(220)을 형성하기 위해, 정공-운반 층(212) 및 방사 층(214)만이 사용된다. 증착 후에, 유기 스택(220)은 패터닝된다.

[0021] [0025] 유기 스택(220)의 표면을 패터닝한 뒤에, 캐소드 층(222)이 그 다음에 증착되고 패터닝된다. 캐소드 층(222)은 금속, 금속들의 혼합물, 또는 금속들의 합금일 수 있다. 캐소드 물질의 예는, 약 1000 옴스트롬 내지 약 3000 옴스트롬의 두께 범위의, 마그네슘(Mg), 은(Ag), 및 알루미늄(Al)의 합금이다.

[0022] [0026] 다층 배리어 구조(204)는, OLED 디바이스(206)의 구성이 완료된 후에 기판의 표면의 최상부 상에 증착된다. 일 실시예에서, 다층 배리어 구조(204)는 기판 표면 위에 형성된 무기 층을 포함한다. 무기 층(224)은, 약 100 nm 내지 약 5  $\mu\text{m}$ , 이를테면 약 100 nm 내지 약 1  $\mu\text{m}$ 의 두께 범위로 증착되는, 금속 산질화물 막, 금속 산화물 막, 또는 금속 질화물 막으로 된 얇은 층일 수 있다. 무기 층(224)은, 매우 낮은 수분 및 산소 투과성을 가지면서, 입자 커버리지를 제공하고 주 배리어 층을 생성하는 것으로 생각된다. 일 실시예에서, 특히, 실리콘 질화물(SiN), 실리콘 산질화물(SiON), 실리콘 산화물(SiO), 및 실리콘 탄화물(SiC)이 무기 층 물질로서 사용될 수 있다.

[0023] [0027] 본 발명의 일 실시예는, 기판(202) 상에 증착되는 다층 배리어 구조(204)가, 무기 층(224), 금속성 층(226) 및 유기 층(228)의 조합들을 포함하는, 배리어/캡슐화 물질들로 된 하나 또는 그 초과 층들을 포함하는 것을 제공한다. 무기 층(224)은 금속 산화물, 금속 질화물, 또는 금속 산질화물일 수 있다. 무기 층(224)의 실시예들은 실리콘 질화물, 실리콘 산화물, 또는 실리콘 산질화물을 포함할 수 있다. 무기 층(224)은, PECVD, 이를테면 CCP-PECVD, 또는 MW-PECVD, PVD, 또는 다른 공지된 증착 기술들을 사용하여 증착될 수 있다. 무기 층(224)은 100 nm 내지 5  $\mu\text{m}$ 의 두께를 가질 수 있다. 일 실시예에서, 무기 층(224)은 100 nm 내지 1  $\mu\text{m}$ 의 두께를 갖는다. 무기 층(224)의 투명도는 90% 초과, 이를테면 95%일 수 있다.

[0024] [0028] 여기서 금속성 층(226)으로서 설명된 ALD 층이 무기 층(224) 위에 증착될 수 있다. 금속성 층(226)은 원자 층 증착에 의해 증착된 금속 산화물일 수 있다. 금속성 층(226)은, Al, Hf, Ti, Zr, 또는 Si를 포함하는 그룹으로부터 선택된 금속을 포함할 수 있다. 금속성 층(226)의 예시들에는 알루미늄 산화물( $\text{Al}_2\text{O}_3$ ), 하프늄 붕소 산화물(HfBO), 하프늄 이산화물( $\text{HfO}_2$ ), 티타늄 이산화물( $\text{TiO}_2$ ), 지르코늄 이산화물( $\text{ZrO}_2$ ), 또는 실리콘 산화물( $\text{SiO}_2$ )이 포함될 수 있다. 금속성 층(226)은 하나 초과 층을 포함할 수 있다. 또한, 금속성 층(226)의 각각의 층은 임의의 이전 층과 상이한 조성일 수 있다. 다른 방식으로 말하면, 금속성 층(226)은 다수의 ALD 증착된 층들의 복합체(composite)일 수 있으며, 각각의 ALD 증착된 층은, 이전의 또는 후속하는 층들과 상이한, 금속, 도펀트, 또는 다른 컴포넌트들을 포함한다. 금속성 층(226)은 두께가 5 Å 내지 100 Å일 수 있다.

[0025] [0029] 임의의 특정 이론에 제한되지 않고, ALD에 의해 층을 증착하는 것은 기공들을 거의 갖지 않는 매우 얇은 층(1 Å 내지 10 Å)을 생성하는 것으로 생각된다. ALD 성장된 층들은 매우 컴포밀한 것으로 알려져 있기 때문에, 입자들 또는 결합들이 캡핑될(capped) 수 있으며, ALD 층을 사용하여 기공들이 플러그될(plugged) 수 있으며, 이는 수증기 또는 대기 중의 다른 컴포넌트들이 층을 통하여 전달되는 것을 제한할 수 있는 것으로 생각된다. 그러나, ALD 층 두께는, 우수한 배리어 성능을 달성하기에 알맞은(decent) 커버리지를 달성하기 위해 임계 두께 한계(critical thickness limit)를 초과할 필요가 있다. 또한, 이러한 ALD 층들은 거의 결함이 없기 때문에, 매우 효과적인 배리어 특성들을 제공한다. 동일한 또는 상이한 조성일 수 있는 부가적인 ALD 층들을 제공함으로써, 배리어 특성들이 더 개선될 수 있다.

[0026] [0030] 또한, ALD 층은 ALD 나노라미네이트 스택(nanolaminate stack)일 수 있다. ALD 나노라미네이트 스택은, 둘 또는 그 초과 층들과 같은 다수의 층들을 가질 수 있다. ALD 나노라미네이트 스택은 1Å 내지 100Å

의 전체 두께를 가질 수 있다. ALD 나노라미네이트 스택은 상이한 두께들의 층들(예를 들면, 2Å의 제 1 층 및 4Å의 제 2 층)을 포함할 수 있거나, 이 층들은 균일한 두께로 이루어질 수 있다(예를 들면, 각각의 층이 3Å의 두께를 갖는, 제 1, 제 2 및 제 3 층). 층들은 금속 산화물 또는 금속 산질화물, 이를테면 TiO<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>, ZrO<sub>2</sub>, HfO<sub>2</sub> 또는 다른 금속 산화물로 제조된다. 다른 실시예에서, 층들은 임의의 ALD 증착된 산화물 또는 산질화물로 제조될 수 있다.

[0027] [0031] OLED 디바이스(206) 위에는 유기 층이 선택적으로 증착될 수 있다. 유기 층(228)은 도 2에서 무기 층(224) 아래에 증착된 것으로 도시되어 있지만, 이는 제한하는 것으로 의도되지 않는다. 유기 층(228)은 선택적으로, 금속성 층(226) 위에, 금속성 층(226)과 무기 층(224) 사이에, 또는 무기 층(224) 아래에 증착될 수 있다. 유기 층(228)은, 다양한 탄소-함유 물질들 및 폴리머-타입 유기 물질들, 예를 들면, 비정질 탄소, 다이아몬드-형 탄소, 탄소-도핑된 실리콘 함유 물질, 등을 포함할 수 있다. 유기 층(228)은 접착을 강화하고, 다층 배리어 구조(204)를 연화시키며, 다층 배리어 구조(204)의 다른 층들 내의 응력의 영향들을 감소시킬 수 있다.

[0028] [0032] 하나 또는 그 초과 실시예들은, 하나 또는 그 초과 제 2 무기 층들, 하나 또는 그 초과 제 2 금속성 층들, 하나 또는 그 초과 유기 층들, 또는 이들의 조합들(미도시)을 포함할 수 있다. 무기, 금속성, 및 유기 층들은 각각, 이전의 무기, 금속성, 또는 유기 층과 상이한 조성을 가질 수 있다. 각각의 층의 이용 및 다층 배리어 구조(204) 내에서의 그러한 층의 순서는 일반적으로, 층의 희망 특성들과 관련되며, 동작들 마다(from operation to operation) 달라질 수 있다. 일 실시예에서, 다층 배리어 구조는 70% 초과 투명도, 이를테면 90% 초과 투명도를 갖는다. 다른 실시예에서, 다층 배리어 구조는 90% 미만의 투명도를 갖는다.

[0029] [0033] 상기의 층들은 단일한 순서(유기 층, 무기 층, 금속성 층)로 증착되는 것으로 도시되어 있지만, 이러한 순서는 제한하는 것으로 의도되지 않는다. 이 층들은, 사용자의 요구들에 맞도록, 임의의 순서로 증착될 수 있다. 무기 층은, 입자 커버리지를 제공하고 주 배리어 층으로서 작용하는 것으로 생각된다. 무기 층은 또한, 매우 낮은 수분 및 산소 투과성을 갖는 것으로 생각된다. 금속성 층은, 하나 초과 금속성 층이 사용되는 경우, 하부에 놓인 금속성 층들에 그리고 무기 층에 결함 밀봉(defect sealing)을 제공하는 것으로 생각된다. 그에 따라, 금속성 층은 제 2 배리어 층으로서 작용하며, 제 2 배리어 층은 무기 층의 투과성을 개선하며, 그에 따라 초-저 투과성 배리어를 더 형성한다. 유기 층은 평탄화 층으로서 작용하는 것으로 생각되며, 또한 배리어 스택의 기계적 안정성을 제공한다. 뿐만 아니라, 유기 층은, 무기 층 및 금속성 층 내의 편향들 또는 결함들을 디커플링한다(decouple).

[0030] [0034] 도 3은 일 실시예에 따른, 기판 상에 다층 배리어 구조를 형성하는 프로세스(300)를 도시하는 흐름도이다. 프로세스(300)는 단계(302)에서와 같이, 기판의 노출된 표면 위에 유기 반도체 디바이스가 형성되는 것으로 시작한다. 이 단계에서, 기판은 기판 지지 조립체 상에 위치되며, 프로세싱 영역으로 이동된다. 다음으로, 유기 반도체 디바이스, 이를테면 OLED 구조가 그 후, 포지셔닝된 기판의 표면 상에 형성된다. 일 실시예에서, OLED 구조는, 도 2를 참조로 하여 설명된 바와 같이, 캐소드 층 및 애노드 층과 함께, 적어도 정공-전달 층 및 방사 층을 포함한다. 그러나, OLED 구조는, 전술된 애노드 및 캐소드 층들뿐 아니라 5개의 모든 층들 또는 이들의 기능적 등가물들을 포함할 수 있다.

[0031] [0035] 단계(304)에서와 같이, 금속 산화물, 금속 질화물, 또는 금속 산질화물을 포함하는 무기 층이 그 후, 유기 반도체 디바이스를 갖는 기판 위에 증착될 수 있다. 무기 층은 플라즈마 강화 화학 기상 증착(PECVD)을 이용하여 증착될 수 있다. 전술된 바와 같이, 무기 층은 100 nm 내지 5 μm의 두께로 증착될 수 있다. 층의 투명도는 90% 초과일 수 있다. 무기 층은, 실리콘 질화물과 같이, 얇은 두께에서 우수한 수증기 전달 특성들을 갖는, 다양한 금속 질화물들, 금속 산화물들 또는 금속 산질화물들로부터 선택될 수 있다. 일 실시예에서, 무기 층은 85%의 상대 습도 및 85°C에서 약 1x10<sup>-3</sup> g/m<sup>2</sup>/day의 수증기 전달 레이트(WVTR)를 갖는 실리콘 질화물이다.

[0032] [0036] 임의의 특정 이론에 제한되지 않으면서, 100°C 미만의 온도에서 증착되는, 약 1x10<sup>-6</sup> g/m<sup>2</sup>/day 또는 그 미만의 WVTR을 갖는 다층 배리어 구조 층에 의해 만족스러운 결과들이 달성될 수 있다. 유기 반도체 디바이스들은 많은 경우들에서 온도에 민감하며, 100°C 미만의 온도들을 필요로 할 수 있다. 배리어 구조들은, 유기 반도체 디바이스 이후에 증착되어야 한다. 따라서, 다층 배리어 구조는 온도에 민감한 실시예들을 보호하기 위해, 100°C 미만의 온도들에서 증착되어야 한다.

[0033] [0037] 단계(306)에서와 같이, 하나 또는 그 초과 금속 산화물 또는 금속 질화물 층들을 포함하는 금속성 층이 그 후, 원자 층 증착에 의해 무기 층 위에 증착될 수 있다. 금속 산화물 층들 중 각각의 금속 산화물 층은

금속을 포함할 수 있으며, 금속은 알루미늄, hafnium, 티타늄, 지르코늄, 실리콘, 텅스텐, 탄탈륨, 코발트, 망간, 주석, 에르븀, 인듐, 니오브, 바륨, 바나듐, 또는 이들의 조합들로 이루어진 그룹으로부터 선택된다. 가능한 금속 질화물 층들은 티타늄 질화물(TiN), 탄탈륨 질화물(TaN), 알루미늄 질화물(AlN), 텅스텐 질화물(WN), 실리콘 질화물(SiN), 코발트 질화물(CoN), 망간 질화물(MnN), 니오브 질화물(NbN), 및 hafnium 질화물(HfN)을 포함할 수 있다. 가능한 금속 산화물 층들은, 알루미늄 산화물(Al<sub>2</sub>O<sub>3</sub>), hafnium 산화물(HfO<sub>2</sub>), 지르코늄 산화물(ZrO<sub>2</sub>), 티타늄 산화물(TiO<sub>2</sub>), 아연 산화물(ZnO), 인듐 산화물(In<sub>2</sub>O<sub>3</sub>), 주석 산화물(SnO<sub>2</sub>), 인듐 주석 산화물(ITO), 탄탈륨 산화물(Ta<sub>2</sub>O<sub>5</sub>), 실리콘 산화물(SiO<sub>2</sub>), 에르븀 산화물(Er<sub>2</sub>O<sub>3</sub>), 망간 산화물(MnO<sub>2</sub>), 니오브 산화물(Nb<sub>2</sub>O<sub>5</sub>), 니켈 산화물(NiO<sub>2</sub>), 코발트 산화물(CoO<sub>2</sub>), 철 산화물(Fe<sub>2</sub>O<sub>3</sub>), 바나듐 산화물(V<sub>2</sub>O<sub>5</sub>) 및 바륨 티타늄 산화물(BaTiO<sub>3</sub>)을 포함할 수 있다. ALD에 의해 증착된 다양한 층들은, 증착이 결함이 없는 한, 금속성 층으로서 기능할 수 있다.

[0034] [0038] 수분 및 대기 조건들은 유기 반도체 층에 해로운 것으로 생각된다. 그러나, 낮은 증착 온도들(100°C 미만의 온도들)에서 수분(water)을 제거하는 것은 매우 어렵다. 이는, 단지 열적(thermal) ALD 접근법만을 이용하여서는 불완전한 ALD 층들이 되게 한다. PEALD는 산소, 질소 및 수소 라디칼들과 같은 다양한 종을 여기시키는데 사용될 수 있으며, 이는 ALD 프로세스 케미스트리들의 범위를 확대하기 위해 이용될 수 있다. 금속 산화물 및 금속 질화물 박막들은 활성화된 종을 이용하여 저온들에서 증착될 수 있다. 원격 소스는, 매우 낮은 이온 카운트(count)이지만 여전히 높은 반응 종 플럭스(high reactive species flux)로 인하여, 플라즈마 손상이 없이 취성 기관들 및 정밀한 디바이스 구조들의 프로세싱을 가능하게 한다.

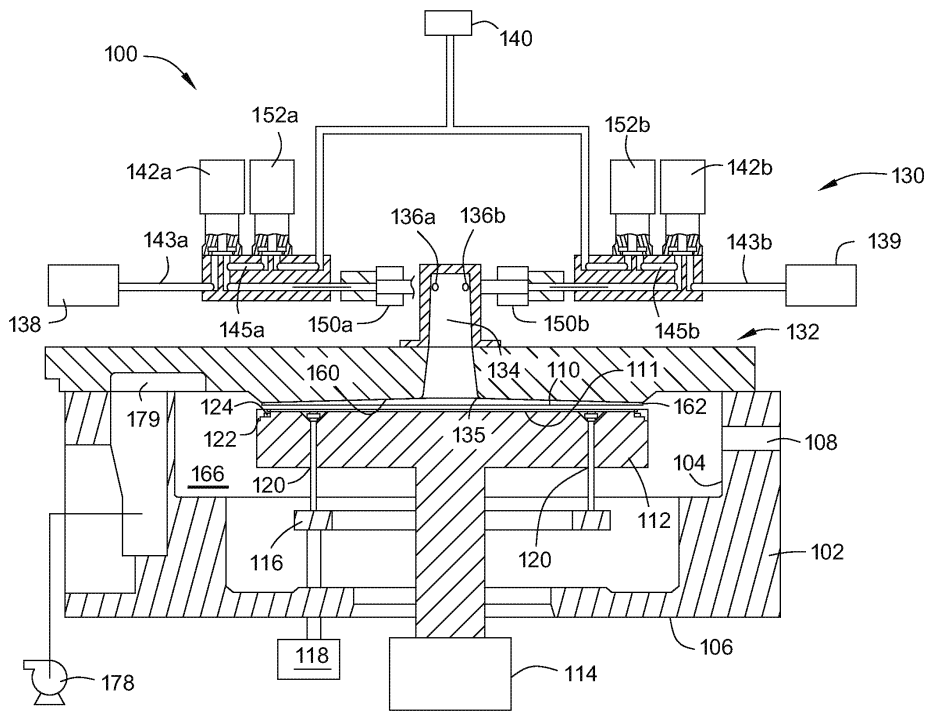
[0035] [0039] 단계(308)에서와 같이, 기관의 표면 및 금속성 층 위에 유기 층이 증착될 수 있다. 유기 층(228)은, CVD, 잉크젯 프린팅, PVD, 스프레이 코팅, 블레이드 또는 와이어 바 코팅, 또는 임의의 다른 코팅 방법과 같이 기술분야에 공지되어 있는 표준 기술들을 사용하여 증착될 수 있다. 일 실시예에서, 유기 층은 아크릴레이트, 메타크릴레이트, 아크릴 산, 또는 이들의 조합들을 사용하여, 잉크젯 프린팅에 의해 증착된다. 유기 층은, 기관을 평탄화하여서, 증착된 층들 내의 결함들을 디커플링하고, 하부에 놓인 층들 내의 핀홀들을 밀봉하며, 그리고 수분 또는 산소와 반응하고 수분 또는 산소를 보유하도록 기능할 수 있다. 일 실시예에서, 유기 층은, 나노입자들이 유기 층 내에 매립된 상태로 증착된다. 나노입자들은 금속 또는 금속 산화물들로 구성될 수 있다. 나노입자들은 수분 또는 산소를 보유하는 역할을 할 수 있다. 유기 층은 0.5 μm 내지 50 μm의 두께를 가질 수 있다. 또한, 유기 층은 90% 초과 투명도를 가질 수 있다.

[0036] [0040] 현대의 유기 반도체 구조들은 섭씨 100도 초과 온도들에 민감하다. 배리어 구조는, OLED 구조가 형성된 후에 증착되기 때문에, 배리어 구조는, 하부에 놓인 유기 반도체의 기능에 영향을 미치지 않는 온도들에서 최적으로 증착된다. 일 실시예에서, 캡슐화 구조는 섭씨 90도 미만의 온도들, 이를테면 섭씨 85도 또는 그 미만의 온도들에서 증착된다. ALD 증착된 금속성 층들과 함께 무기 층들을 사용하여 배리어 구조를 증착함으로써, 보다 낮은 온도들에서 층들을 증착하면서 투과성이 감소될 수 있다.

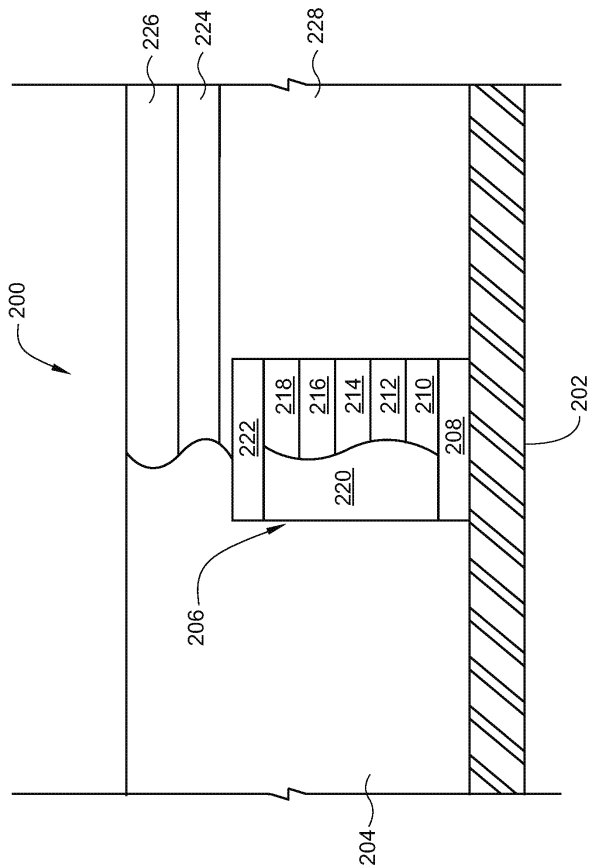
[0037] [0041] 전술한 내용은 본 발명의 실시예들에 관한 것이지만, 본 발명의 기본 범위로부터 벗어나지 않고 본 발명의 다른 그리고 추가의 실시예들이 안출될 수 있으며, 본 발명의 범위는 하기의 청구항들에 의해 결정된다.

도면

도면1



도면2



도면3

