



(12)发明专利申请

(10)申请公布号 CN 108878349 A

(43)申请公布日 2018. 11. 23

(21)申请号 201810675123.3

(22)申请日 2018.06.27

(71)申请人 北京工业大学

地址 100124 北京市朝阳区平乐园100号

(72)发明人 王智勇 黄瑞 代京京

(74)专利代理机构 北京思海天达知识产权代理有限公司 11203

代理人 张慧

(51)Int. Cl.

H01L 21/762(2006.01)

H01L 27/12(2006.01)

H01L 23/367(2006.01)

H01L 23/373(2006.01)

H01L 23/58(2006.01)

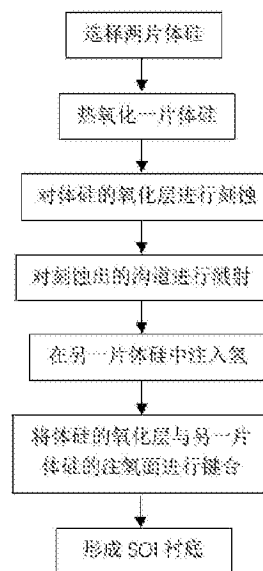
权利要求书1页 说明书8页 附图9页

(54)发明名称

一种新型SOI衬底的结构及其制备方法

(57)摘要

本发明公开一种SOI衬底的结构包括:第一Si片和第二Si片,采用热氧化的方法对第一Si片进行氧化,得到一层氧化层,对第一Si片的氧化层进行刻蚀,形成带有沟道的氧化层;然后对第二Si片片注入氢,将第一Si片a和第二Si片b进行键合,并减薄顶层第二Si片的厚度,形成SOI衬底。本发明还提供一种SOI衬底结构的制备方法。可以有效减小传统SOI衬底中固定正电荷产生的电场对外延生长的影响,并提高BOX埋层的热导率。



1. 一种SOI衬底的结构,其特征在于,包括:第一Si片和第二Si片,采用热氧化法对第一Si片上表面进行氧化,得到一定厚度的氧化层,对所述氧化层进行刻蚀,刻蚀出数条沟道区,对沟道区溅射金属;对第二Si片注入氢离子,得到在一定深度处氢离子分布的Si片,第二Si片位于第一Si片的上面,将第一Si片氧化层和第二Si片注入氢离子表面进行键合,减薄顶层第二Si片的厚度至 $0.05\sim 0.3\mu\text{m}$,形成SOI衬底。

2. 如权利要求1所述的SOI衬底的结构,其特征在于,氧化层厚度为 $0.2\sim 1.2\mu\text{m}$ 。

3. 如权利要求1所述的SOI衬底的结构,其特征在于:沟道区深度,宽度和沟道间距依据需要而定。

4. 如权利要求1所述的SOI衬底的结构,其特征在于:沟道区截面形状可以为矩形、三角形、梯形、平行四边形中的一种或几种。

5. 如权利要求1所述的SOI衬底的结构,其特征在于:溅射的金属为铬(Cr)、钨(W)、钼(Mo)、铂(Pt)、钛(Ti)、钽(Ta)及其它们与其他金属的混合物,最终的金属合金的热膨胀系数与埋层氧化物相近。

6. 如权利要求1所述的SOI衬底的结构,其特征在于:对第二Si片注入氢离子的深度为 $0.05\sim 0.3\mu\text{m}$ 。

7. 如权利要求1所述的SOI衬底的结构,其特征在于:还可以采用热氧化法对第二Si片进行氧化,得到一定厚度的氧化层,对所述氧化层进行刻蚀,形成数条沟道,同时对沟道进行溅射金属。将第一Si片的氧化层与第二Si片的氧化层进行键合,得到双氧化层的衬底。

8. 一种SOI衬底结构的制备方法,其特征在于,包括:

提供第一Si片和第二Si片,对第一Si片上表面进行热氧化,氧化层厚度为 $0.1\sim 1.2\mu\text{m}$;
对第一Si片氧化层进行抛光;

对所述第一Si片的氧化层进行刻蚀,刻蚀出数条沟道区,其深度为 $0.2\sim 0.5\mu\text{m}$,宽度 $0.2\sim 8\mu\text{m}$,沟道间距 $0.2\sim 8\mu\text{m}$;

对沟道区溅射金属,最后将氧化层中非沟道区的多余金属层进行清除;

将所述第一Si片a作为下层基体材料;

在第二Si片中注入氢,注入的深度为 $0.05\sim 0.3\mu\text{m}$,作为上层基体材料;

将所述第二Si片注入氢的表面与第一Si片的氧化层表面进行键合,具体为:分三个阶段升高温度,第一阶段的升温范围为 $300\sim 400^\circ\text{C}$,持续时间 $2\sim 3\text{h}$,实现第一Si片和第二Si片的键合;第二阶段的升温范围为 $450\sim 650^\circ\text{C}$,持续时间 $30\sim 45\text{min}$,使得顶层硅变薄至厚度为 $0.1\sim 0.3\mu\text{m}$,第三阶段的升温范围为 $950\sim 1050^\circ\text{C}$,持续时间约为 2min ,以增强第一Si片和第二Si片的键合强度;

在超高真空环境中,退火至室温,取出SOI衬底。

9. 如权利要求8所述的SOI衬底结构的制备方法,其特征在于,沟道区截面形状可以为矩形、三角形、梯形、平行四边形中的一种或几种。

10. 如权利要求9所述的SOI衬底结构的制备方法,其特征在于,溅射金属采用的工艺为直流溅射、射频溅射、反应溅射、磁控溅射、准直溅射中的一种,溅射金属为铬(Cr)、钨(W)、钼(Mo)、铂(Pt)、钛(Ti)、钽(Ta)及其它们与其他金属的混合物,最终的金属合金的热膨胀系数与埋层氧化物相近。

一种新型SOI衬底的结构及其制备方法

技术领域

[0001] 本发明属于半导体芯片技术领域,尤其涉及一种SOI衬底的结构及其制备方法。

背景技术

[0002] SOI全称为Silicon-On-Insulator,即为绝缘衬底上硅,简单地说就是在顶层硅与底部衬底之间引入了一层埋层氧化物。SOI衬底相对体硅衬底更具有优势,比如高速度、低功耗、低软错、抗闭锁效应等。SOI衬底广泛应用于0.18 μm 级以下的微处理器等产品、高性能专用电路以及医学生物等领域。

[0003] 然而,SOI衬底也存在其固有的特性。最典型特性之一就是自加热效应。自加热效应是由于SOI衬底中埋层氧化物的导热性能不好,载流子碰撞产生的热量都被聚集在阱里,这会减小载流子的寿命。此外,SOI衬底中BOX埋层氧化物与顶层硅之间还存在固定正电荷,固定正电荷会产生自建电场,电场的存在会对衬底上面外延层的生长产生影响,降低外延层生长的质量。

发明内容

[0004] 本发明的目的在于提供一种SOI衬底的结构与制备方法,在SOI衬底的氧化层中刻蚀出沟道,并对沟道区溅射金属,这样可以解决传统SOI衬底中存在的BOX埋层氧化物导热性能差的问题,同时溅射的金属能够起到屏蔽自建电场作用。SOI衬底中BOX埋层的导热系数低,比如 SiO_2 的导热系数为7.6W/mK,而Si的导热系数为150W/mK。金属的导热性比BOX埋层的导热性好,能够提高埋层中热量的传导效率。同时,对BOX埋层中的沟槽区溅射金属,会在沟槽区的底部聚集大量负电荷,与BOX埋层和顶层Si之间的大量正电荷形成闭合电场。可以降低固定正电荷所产生的自建电场对SOI衬底上外延层生长的影响。因此溅射的金属可以起到屏蔽自建电场的作用。同时,沟槽区截面积的大小可以根据固定正电荷所产生的电场强度有所调整。

[0005] 一种SOI衬底的结构,包括:第一Si片和第二Si片,采用热氧化法对第一Si片进行氧化,氧化一定厚度后,形成一层氧化层,对所述氧化层进行刻蚀,形成数条沟道,对沟道区进行溅射金属;对第二Si片注入一定深度范围的氢离子,第二Si片位于第一Si片的上面,将第一Si片氧化层和第二Si片注入氢离子表面进行键合,对第二Si片厚度减薄至0.05~0.3 μm ,形成SOI衬底。

[0006] 作为优选,氧化层厚度为0.2~1.2 μm 。

[0007] 作为优选,沟道区的特征为:深度为0.2~0.5 μm ,宽度0.2~8 μm ,沟道间距0.2~8 μm 。

[0008] 作为优选,沟道区的截面形状为矩形、三角形、梯形、平行四边形中的一种或几种

[0009] 作为优选,溅射的金属可以为铬(Cr)、钨(W)、钼(Mo)、铂(Pt)、钛(Ti)、钽(Ta)及它们与其他金属的混合物,最终的金属合金的热膨胀系数与埋层氧化物相近。

[0010] 作为优选,对第二Si片注入氢离子的深度为0.05~0.3 μm 。

[0011] 作为优选,还可以在采用热氧化法对第二Si片进行氧化,得到一层氧化层,对所述氧化层进行刻蚀,形成数条沟道,同时对沟道进行溅射金属。

[0012] 一种SOI衬底结构的制备方法,包括:

[0013] 提供第一Si片和第二Si片,对第一Si片上表面进行热氧化,氧化层厚度为0.2~1.2 μm ,并对第一Si片氧化层进行抛光;

[0014] 对所述第一Si片的氧化层进行刻蚀,刻蚀出数条沟道区,深度为0.2~0.5 μm ,宽度0.2~8 μm ,沟道间距0.2~8 μm ;

[0015] 对所述第一Si片氧化层表面进行化学机械抛光(CMP)工艺,然后对沟道区进行溅射金属,最后将氧化层中非沟道区的多余金属层进行清除;

[0016] 将所述第一Si片a作为下层基体材料;

[0017] 在第二Si片b中注入氢离子,注入的深度为0.05~0.3 μm ,作为上层基体材料;

[0018] 将所述第二Si片b注入氢离子的表面与第一Si片的氧化层表面进行键合,具体为:分三个阶段升高温度,第一阶段的升温范围为300~400 $^{\circ}\text{C}$,持续时间2~3h,实现第一Si片和第二Si片的键合;第二阶段的升温范围为450~650 $^{\circ}\text{C}$,持续时间30~45min,使得顶层硅变薄至厚度为0.05~0.3 μm ,第三阶段的升温范围为950~1050 $^{\circ}\text{C}$,持续时间约为2min,以增强第一Si片和第二Si片的键合强度;

[0019] 在超高真空环境中,退火至室温,取出SOI衬底。

[0020] 作为优选,对第一Si片的氧化层进行刻蚀,刻蚀的深度为氧化层厚度的20~70%,并且相邻沟道之间的距离约为沟道宽度。

[0021] 作为优选,沟道区截面形状为矩形、三角形、梯形、平行四边形中的一种或几种。

[0022] 作为优选,溅射金属采用的工艺为直流溅射、射频溅射、反应溅射、磁控溅射、准直溅射中的一种。

[0023] 作为优选,溅射金属为铬(Cr)、钨(W)、钼(Mo)、铂(Pt)、钛(Ti)、钽(Ta)及其它它们与其他金属的混合物,最终的金属合金的热膨胀系数与埋层氧化物相近。

[0024] 作为优选,沟道区的截面面积占整个氧化物层截面面积的百分比根据系统的整体性能确定。

[0025] 作为优选,对第一Si片进行热氧化的工艺为干氧氧化、湿氧氧化和水汽氧化中的其中一种。

[0026] 本发明的SOI衬底的结构及其制备方法,提供第一Si片和第二Si片,通过在第一Si片的上表面进行热氧化,形成一定厚度的氧化层。对第一Si片的氧化层进行刻蚀,刻蚀出数条沟道。接着,对氧化层的沟道区溅射金属,接着,对第二Si片注入氢离子,然后将第二Si片注入氢离子的表面与第一Si片的氧化层表面进行键合。接着升高温度,减薄第二Si片的厚度,并采用化学机械抛光(CMP)工艺对第二Si片表面进行抛光磨平。最后将温度降低至室温,得到一片新型SOI衬底。

[0027] 本发明一种新型的SOI衬底的结构与制备方法具有以下优点:

[0028] 1. SOI衬底的BOX埋层氧化中包含金属沟槽,由于金属的导热性能更好,有助于提高BOX埋层的导热能力。

[0029] 2. 由于对氧化物层的沟道区溅射了某种金属,溅射的金属会在沟道区底部聚集负电荷,会与BOX埋层和顶层Si之间的固定正电荷形成闭合电场。溅射的金属能够起到屏蔽部

分电场的作用,这为后面的外延层生长创造一个良好的环境。

[0030] 3.所采用的工艺简单,易操作,而且可以节约材料,适合于大规模的工业生产。

附图说明

[0031] 图1为新型SOI衬底制作的流程示意图;

[0032] 图2为对Si片进行氧化的示意图;

[0033] 图3为对Si片的氧化层进行刻蚀沟道的示意图;

[0034] 图4为对图3中氧化层沟道区进行溅射某种金属的结构示意图;

[0035] 图5为对Si片注入氢的结构示意图;

[0036] 图6为实施例1中上下层基体材料键合的结构示意图;

[0037] 图7为实施例1的一种新型SOI衬底的结构示意图;

[0038] 图8为对Si片进行氧化并注入氢的结构示意图;

[0039] 图9为对图8的氧化层进行刻蚀后的结构示意图;

[0040] 图10为对图9中氧化层沟道进行溅射某种金属的结构示意图;

[0041] 图11为实施例3中上下层基体材料键合的结构示意图;

[0042] 图12为实施例3的一种新型SOI衬底的结构示意图;

[0043] 图13为实施例4中上下层基体材料键合的结构示意图;

[0044] 图14为实施例4的一种新型SOI衬底的结构示意图;

[0045] 图15为实施例1的温度结果变化曲线图;

[0046] 图16为实施例2的温度结果变化曲线图;

[0047] 图17为实施例3的温度结果变化曲线图;

[0048] 图18为实施例4的温度结果变化曲线图。

[0049] 图中:1、SOI衬底顶部薄层硅;2、对沟槽区溅射的某种金属;3、衬底中的氧化层;4、SOI衬底的下层基体材料中的硅支撑片;5、对Si片中注入的氢离子。

具体实施方式

[0050] 以下,将参照附图来描述本公开的实施例。但是,这些描述只是示例性的,并不是要限制本公开的范围。在以下的附图中是根据公开实施例的各种结构示意图,为了能够清楚地表达而放大了某些区域。

[0051] 为了不使人们混淆,在这里仅描述对于这种结构制备的重要步骤,常规工艺流程在这里不会详细描述,比如清洗、前期准备等。

[0052] 本发明实施例提供一种SOI衬底的结构及其制备方法,采用的是两片常规的第一Si片和第二Si片。

[0053] 以下参照图1~14,来对本发明制备的单层和双层金属隧道的SOI衬底进行阐述,具体步骤如下:

[0054] 实施例1:

[0055] 一种单层金属沟道SOI衬底的第一种制备方法,步骤如下:

[0056] 步骤1,SOI衬底下层基体材料的制备,如图2、图3、图4所示。

[0057] 1a.选取第一Si片,对第一Si片的上表面进行热氧化,首先将硅片放置于炉腔内,

并把炉腔抽成真空。接着,抽完真空后,设定程序开始加热。当温度到达1050℃后,快速通入一个大气压的纯氧气。然后通氧结束后,保持20h,在抽成真空。最后将硅片在真空中保存,自然降到常温后将硅片取出。第一Si片的氧化层厚度为1μm;

[0058] 1b.采用CMP工艺对第一Si片氧化层表面进行抛光。首先固定第一Si片的氧化层表面在抛光头的最下面,将抛光垫放置在研磨盘上。接着,在抛光的时候,旋转的抛光头压在旋转的抛光垫上。接着,让研磨液在硅片表面和抛光垫之间流动,研磨液会均匀分布在抛光垫上。接着,研磨液中的化学物质会与Si片表面材料发生反应,将不溶的物质转化为易溶的物质。接着,通过磨粒的微机械摩擦作用将这些化学反应物从Si片表面去除。最后进行清洗、烘干,得到平整的氧化层;

[0059] 1c.采用光刻,对第一Si片上的氧化层进行刻蚀,首先对硅片进行涂胶,胶层厚度为1μm,接着对涂完胶的硅片进行烘焙,温度150℃,时间2min。采用波长330nm的紫外光对胶面进行曝光,硅片与光刻版紧密接触,用负胶显影液对硅片进行显影,时间5min,显影液温度为40℃,将硅片放进恒温箱中,温度为190℃,时间30min,并用红外灯照射10min,距离胶面6cm,采用湿法腐蚀对硅片进行腐蚀。接着,去除硅片中的剩余胶面,最后对硅片进行清洗,干燥。刻蚀出的数条沟道区,深度为0.5μm,宽度4μm,沟道间距4μm;

[0060] 1d.用遮盖材料层(例如抗蚀剂)对第一Si片氧化层的非沟道区进行遮挡,采用磁控溅射,对第一Si片氧化层中的沟道区进行溅射金属。首先,使反应室达到真空条件,一般控制压强在 2×10^{-5} torr。接着,向反应室内通入氩气,并开启直流电源。接着氩气会发生电离生成氩离子和一个电子。接着,在电场的作用下,电子会加速飞向阳极,同时,氩离子会加速飞向阴极的靶材,即某种金属,使得靶材被击出到达基片的表面,生成金属薄膜。溅射完毕后,采用CMP工艺对氧化层中非沟道区的多余金属和遮挡材料层进行清除,并对溅射有金属的沟道表面进行平整。

[0061] 步骤2,SOI衬底上层基体材料的制备,如图5所示。

[0062] 2a.选取第二Si片,采用CMP工艺对第二Si片上表面进行抛光平整;

[0063] 2b.对第二Si片进行氢离子注入,注入的深度为0.3μm。

[0064] 步骤3,对上下层基体材料进行键合,如图6所示

[0065] 3a.将第一Si片和第二Si片相对放置在超高真空环境中,其压强控制为 10^{-6} Pa,将温度升高至350℃,持续时间2h,使得第一Si片的氧化层与第二Si片的注氢层进行键合;

[0066] 3b.继续升高温度至600℃,持续时间40min,第二Si片会在注入氢层处断裂,同时剥离第二Si片断裂面多余的Si,会在第一Si片的氧化层上保留0.3μm左右的薄层硅;

[0067] 3c.继续升高温度至1050℃左右,持续时间约为2min,然后退火2h,增强第一Si片和第二Si片的键合强度。

[0068] 步骤4,构成一片新型的SOI衬底,如图7所示

[0069] 4a.在超高真空环境(压强约为 10^{-6} Pa)中,退火至室温;

[0070] 4b.采用CMP工艺对得到的SOI衬底表面进行抛光平整,最终得到一片SOI衬底。制备出的SOI衬底,其BOX埋层的综合导热率提高了20%,外延层生长质量有所提高。

[0071] 步骤5,传统SOI衬底与新型SOI衬底的散热比较

[0072] 1a.通过传统的CMOS工艺分别在传统SOI衬底和新型SOI衬底上加工全耗尽绝缘体上硅(FD-SOI)n通道金属氧化物半导体场效应管(MOSFETs)。栅极和漏极的电压分别为3V和

8V,在器件工作的过程中通过高分辨率红外热显微镜直接测量器件的温度。测出的温度结果变化率曲线如图15所示,图中横坐标代表漏极与源极之间的距离,纵坐标代表器件上的温度。三角形表示传统SOI衬底上器件的温度变化,正方形表示新型SOI衬底上器件的温度变化。

[0073] 实施例2:

[0074] 一种单层金属沟道SOI衬底的第二种制备方法,步骤如下:

[0075] 步骤1,SOI衬底下层基体材料的制备,如图2、图3、图4所示。

[0076] 1a.选取第一Si片,对第一Si片的上表面进行热氧化,首先将硅片放置于炉腔内,并把炉腔抽成真空。接着,抽完真空后,设定程序开始加热。当温度到达1050℃后,快速通入一个大气压的纯氧气。然后通氧结束后,保持20h,在抽成真空。最后将硅片在真空中保存,自然降到常温后将硅片取出。第一Si片的氧化层厚度为0.6μm;

[0077] 1b.采用CMP工艺对第一Si片氧化层表面进行抛光。首先固定第一Si片的氧化层表面在抛光头的最下面,将抛光垫放置在研磨盘上。接着,在抛光的时候,旋转的抛光头压在旋转的抛光垫上。接着,让研磨液在硅片表面和抛光垫之间流动,研磨液会均匀分布在抛光垫上。接着,研磨液中的化学物质会与Si片表面材料发生反应,将不溶的物质转化为易溶的物质。接着,通过磨粒的微机械摩擦作用将这些化学反应物从Si片表面去除。最后进行清洗、烘干,得到平整的氧化层;

[0078] 1c.采用光刻,对第一Si片上的氧化层进行刻蚀,首先对硅片进行涂胶,胶层厚度为1μm,接着对涂完胶的硅片进行烘焙,温度150℃,时间2min。采用波长330nm的紫外光对胶面进行曝光,硅片与光刻版紧密接触,用负胶显影液对硅片进行显影,时间5min,显影液温度为40℃,将硅片放进恒温箱中,温度为190℃,时间30min,并用红外灯照射10min,距离胶面6cm,采用湿法腐蚀对硅片进行腐蚀。接着,去除硅片中的剩余胶面,最后对硅片进行清洗,干燥。刻蚀出的数条沟道区,深度为0.2μm,宽度7μm,沟道间距5μm;

[0079] 1d.用遮盖材料层(例如抗蚀剂)对第一Si片氧化层的非沟道区进行遮挡,采用磁控溅射,对第一Si片氧化层中的沟道区进行溅射金属。首先,使反应室达到真空条件,一般控制压强在 2×10^{-5} torr。接着,向反应室内通入氩气,并开启直流电源。接着氩气会发生电离生成氩离子和一个电子。接着,在电场的作用下,电子会加速飞向阳极,同时,氩离子会加速飞向阴极的靶材,即某种金属,使得靶材被击出到达基片的表面,生成金属薄膜。溅射完毕后,采用CMP工艺对氧化层中非沟道区的多余金属和遮挡材料层进行清除,并对溅射有金属的沟道表面进行平整。

[0080] 步骤2,SOI衬底上层基体材料的制备,如图5所示。

[0081] 2a.选取第二Si片,采用CMP工艺对第二Si片上表面进行抛光平整;

[0082] 2b.对第二Si片进行氢离子注入,注入的深度为0.1μm。

[0083] 步骤3,对上下层基体材料进行键合,如图6所示

[0084] 3a.将第一Si片和第二Si片相对放置在超高真空环境中,其压强控制为 10^{-6} Pa,将温度升高至370℃,持续时间2h,使得第一Si片的氧化层与第二Si片的注氢层进行键合;

[0085] 3b.继续升高温度至630℃,持续时间35min,第二Si片会在注入氢层处断裂,同时剥离第二Si片断裂面多余的Si,会在第一Si片的氧化层上保留0.3μm左右的薄层硅;

[0086] 3c.继续升高温度至980℃左右,持续时间约为2min,然后退火2h,增强第一Si片和

第二Si片片的键合强度。

[0087] 步骤4,构成一片新型的SOI衬底,如图7所示

[0088] 4a.在超高真空环境(压强约为 10^{-6} Pa)中,退火至室温;

[0089] 4b.采用CMP工艺对得到的SOI衬底表面进行抛光平整,最终得到一片SOI衬底。

[0090] 步骤5,传统SOI衬底与新型SOI衬底的散热比较

[0091] 1a.通过传统的CMOS工艺分别在传统SOI衬底和新型SOI衬底上加工全耗尽绝缘体上硅(FD-SOI)n通道金属氧化物半导体场效应管(MOSFETs)。栅极和漏极的电压分别为3V和8V,在器件工作的过程中通过高分辨率红外热显微镜直接测量器件的温度。测出的温度结果变化率曲线如图16所示,图中横坐标代表漏极与源极之间的距离,纵坐标代表器件上的温度。三角形表示传统SOI衬底上器件的温度变化,正方形表示新型SOI衬底上器件的温度变化。

[0092] 实施例3:

[0093] 一种单层金属沟道SOI衬底的第三种制备方法,步骤如下:

[0094] 步骤1,SOI衬底中上层基体材料的制备,如图8、图9、图10所示。

[0095] 1a.选取第一Si片,对第一Si片的上表面进行注入氢,注入的深度为 $1.5\mu\text{m}$;

[0096] 1b.注完氢后,对第一Si片的上表面进行热氧化,首先将硅片放置于炉腔内,并把炉腔抽成真空。接着,抽完真空后,设定程序开始加热。当温度到达 1050°C 后,快速通入一个大气压的纯氧气。然后通氧结束后,保持20h,在抽成真空。最后将硅片在真空中保存,自然降到常温后将硅片取出。氧化层的厚度为 $1\mu\text{m}$;

[0097] 1c.采用CMP工艺对第一Si片氧化层表面进行抛光,首先固定第一Si片在抛光头的最下面,将抛光垫放置在研磨盘上。接着,在抛光的时候,旋转的抛光头压在旋转的抛光垫上。接着,让研磨液在硅片表面和抛光垫之间流动,研磨液会均匀分布在抛光垫上。接着,研磨液中的化学物质会与Si片表面材料发生反应,将不溶的物质转化为易溶的物质。接着,通过磨粒的微机械摩擦作用将这些化学反应物从Si片表面去除;

[0098] 1d.采用光刻,对第一Si片上的氧化层进行刻蚀,首先对硅片进行涂胶,胶层厚度为 $1\mu\text{m}$,接着对涂完胶的硅片进行烘焙,温度 150°C ,时间2min。采用波长330nm的紫外光对胶面进行曝光,硅片与光刻版紧密接触,用负胶显影液对硅片进行显影,时间5min,显影液温度为 40°C ,将硅片放进恒温箱中,温度为 190°C ,时间30min,并用红外灯照射10min,距离胶面6cm,采用湿法腐蚀对硅片进行腐蚀。接着,去除硅片中的剩余胶面,最后对硅片进行清洗,干燥。刻蚀出的数条沟道区,深度为 $0.2\mu\text{m}$,宽度 $2.5\mu\text{m}$,沟道间距 $2.5\mu\text{m}$;

[0099] 1e.用遮盖材料层(例如抗蚀剂)对第一Si片氧化层的非沟道区进行遮挡,采用磁控溅射,对第一Si片氧化层中的沟道区进行溅射某种金属。首先,使反应室达到真空条件,一般控制压强在 2×10^{-5} torr。接着,向反应室内通入氩气,并开启直流电源。接着氩气会发生电离生成氩离子和一个电子。接着,在电场的作用下,电子会加速飞向阳极,同时,氩离子会加速飞向阳极的靶材,即某种金属,使得靶材被击出到达基片的表面,生成金属薄膜。溅射完毕后,采用CMP工艺对氧化层中非沟道区的多余金属进行清除,并对溅射有金属的沟道表面进行平整。

[0100] 步骤2,选取下层基体材料,下层基体材料可以为第二Si片。

[0101] 步骤3,对上下层基体材料进行键合,如图11所示

[0102] 3a.将第一Si片和第二Si片相对放置在超高真空环境中,其压强控制为 10^{-6} Pa,温度升高至 400°C ,持续时间1.5h,使得第二Si片上表面与第一Si片的氧化层进行键合;

[0103] 3b.继续升高温度至 500°C ,持续时间45min,使得a片会在注入氢处发生断裂,同时剥离第一Si片断裂面多余的Si,会在第二Si片上保留 $1.2\mu\text{m}$ 左右的薄层硅;

[0104] 3c.继续升高温度至 1000°C 左右,持续时间约为2min,然后退火2h,增强第一Si片和第二Si片的键合强度。

[0105] 步骤4,构成一片新型的SOI衬底,如图12所示。

[0106] 4a.在超高真空环境(压强约为 10^{-6})中,退火至室温;

[0107] 4b.采用CMP工艺对得到的SOI衬底进行抛光平整,最终得到一片SOI衬底。

[0108] 步骤5,传统SOI衬底与新型SOI衬底的散热比较

[0109] 1a.通过传统的CMOS工艺分别在传统SOI衬底和新型SOI衬底上加工全耗尽绝缘体上硅(FD-SOI)n通道金属氧化物半导体场效应管(MOSFETs)。栅极和漏极的电压分别为3V和8V,在器件工作的过程中通过高分辨率红外热显微镜直接测量器件的温度。测出的温度结果变化率曲线如图17所示,图中横坐标代表漏极与源极之间的距离,纵坐标代表器件上的温度。三角形表示传统SOI衬底上器件的温度变化,正方形表示新型SOI衬底上器件的温度变化。

[0110] 实施例4:

[0111] 一种双层金属沟道SOI衬底的制备方法,步骤如下:

[0112] 步骤1,SOI衬底中上层基体材料的制备,如图8、图9、图10所示。

[0113] 1a.选取第一Si片,对第一Si片的上表面进行注入氢,注入的深度为 $1.2\mu\text{m}$;

[0114] 1b.注完氢后,对第一Si片的上表面进行热氧化,首先将硅片放置于炉腔内,并把炉腔抽成真空。接着,抽完真空后,设定程序开始加热。当温度到达 1050°C 后,快速通入一个大气压的纯氧气。然后通氧结束后,保持20h,在抽成真空。最后将硅片在真空中保存,自然降到常温将硅片取出。氧化层的厚度为 $1\mu\text{m}$;

[0115] 1c.采用CMP工艺对第一Si片的氧化层表面进行抛光,首先固定第一Si片在抛光头的最下面,将抛光垫放置在研磨盘上。接着,在抛光的时候,旋转的抛光头压在旋转的抛光垫上。接着,让研磨液在硅片表面和抛光垫之间流动,研磨液会均匀分布在抛光垫上。接着,研磨液中的化学物质会与Si片表面材料发生反应,将不溶的物质转化为易溶的物质。接着,通过磨粒的微机械摩擦作用将这些化学反应物从Si片表面去除;

[0116] 1d.采用光刻,对第一Si片上的氧化层进行刻蚀,首先对硅片进行涂胶,胶层厚度为 $1\mu\text{m}$,接着对涂完胶的硅片进行烘焙,温度 150°C ,时间2min。采用波长 330nm 的紫外光对胶面进行曝光,硅片与光刻版紧密接触,用负胶显影液对硅片进行显影,时间5min,显影液温度为 40°C ,将硅片放进恒温箱中,温度为 190°C ,时间30min,并用红外灯照射10min,距离胶面6cm,采用湿法腐蚀对硅片进行腐蚀。接着,去除硅片中的剩余胶面,最后对硅片进行清洗,干燥。刻蚀出的数条沟道区,深度为 $0.4\mu\text{m}$,宽度 $6\mu\text{m}$,沟道间距 $6\mu\text{m}$;

[0117] 1e.用遮盖材料层(例如抗蚀剂)对第一Si片氧化层的非沟道区进行遮挡,采用磁控溅射,对第一Si片氧化层中的沟道区进行溅射某种金属。首先,使反应室达到真空条件,一般控制压强在 2×10^{-5} torr。接着,向反应室内通入氩气,并开启直流电源。接着氩气会发生电离生成氩离子和一个电子。接着,在电场的作用下,电子会加速飞向阳极,同时,氩离子

会加速飞向阴极的靶材,即某种金属,使得靶材被击出到达基片的表面,生成金属薄膜。溅射完毕后,采用CMP工艺对氧化层中非沟道区的多余金属进行清除,并对溅射有金属的沟道表面进行平整。

[0118] 步骤2,SOI衬底中下层基体材料的制备,如图2、图3、图4所示。

[0119] 2a.选取第二Si片,对第二Si片的上表面进行热氧化,氧化层的厚度为 $1\mu\text{m}$;

[0120] 2b.采用CMP工艺对第二Si片的氧化层表面进行抛光,首先固定Si片在抛光头的最下面,将抛光垫放置在研磨盘上。接着,在抛光的时候,旋转的抛光头压在旋转的抛光垫上。接着,让研磨液在硅片表面和抛光垫之间流动,研磨液会均匀分布在抛光垫上。接着,研磨液中的化学物质会与Si片表面材料发生反应,将不溶的物质转化为易溶的物质。接着,通过磨粒的微机械摩擦作用将这些化学反应物从Si片表面去除;

[0121] 2c.采用光刻,对第一Si片上的氧化层进行刻蚀,首先对硅片进行涂胶,胶层厚度为 $1\mu\text{m}$,接着对涂完胶的硅片进行烘焙,温度 150°C ,时间 2min 。采用波长 330nm 的紫外光对胶面进行曝光,硅片与光刻版紧密接触,用负胶显影液对硅片进行显影,时间 5min ,显影液温度为 40°C ,将硅片放进恒温箱中,温度为 190°C ,时间 30min ,并用红外灯照射 10min ,距离胶面 6cm ,采用湿法腐蚀对硅片进行腐蚀。接着,去除硅片中的剩余胶面,最后对硅片进行清洗,干燥。刻蚀出的数条沟道区,深度为 $0.4\mu\text{m}$,宽度 $6\mu\text{m}$,沟道间距 $6\mu\text{m}$;

[0122] 2d.采用磁控溅射,对第二Si片片氧化层中的沟道区进行溅射某种金属。溅射完毕后,采用CMP工艺对氧化层中非沟道区的多余金属进行清除,并对溅射有金属的沟道表面进行平整。

[0123] 步骤3,对上下层基体材料进行键合,如图13所示

[0124] 3a.将第一Si片和第二Si片相对放置在超高真空环境中,其压强控制为 10^{-6}Pa ,温度升高至 600°C ,持续时间 2h ,使得第一Si片的氧化层与第二Si片的氧化层进行键合;

[0125] 3b.继续升高温度至 500°C ,持续时间 45min ,使得第一Si片会在注入氢处发生断裂,同时剥离第一Si片断裂面多余的Si,会在第二Si片上保留 $1.2\mu\text{m}$ 左右的薄层硅;

[0126] 3c.继续升高温度至 1000°C 左右,持续时间约为 2min ,然后退火 2h ,使得第一Si片和第二Si片的键合能力增强。

[0127] 步骤4,构成一片新型的SOI衬底,如图14所示。

[0128] 4a.在超高真空环境(压强约为 10^{-6}Pa)中,退火至室温;

[0129] 4b.采用CMP工艺对得到的SOI衬底进行抛光平整,最终得到一片SOI衬底。

[0130] 步骤5,传统SOI衬底与新型SOI衬底的散热比较

[0131] 1a.通过传统的CMOS工艺分别在传统SOI衬底和新型SOI衬底上加工全耗尽绝缘体上硅(FD-SOI)n通道金属氧化物半导体场效应管(MOSFETs)。栅极和漏极的电压分别为 3V 和 8V ,在器件工作的过程中通过高分辨率红外热显微镜直接测量器件的温度。测出的温度结果变化率曲线如图18所示,图中横坐标代表漏极与源极之间的距离,纵坐标代表器件上的温度。三角形表示传统SOI衬底上器件的温度变化,正方形表示新型SOI衬底上器件的温度变化。

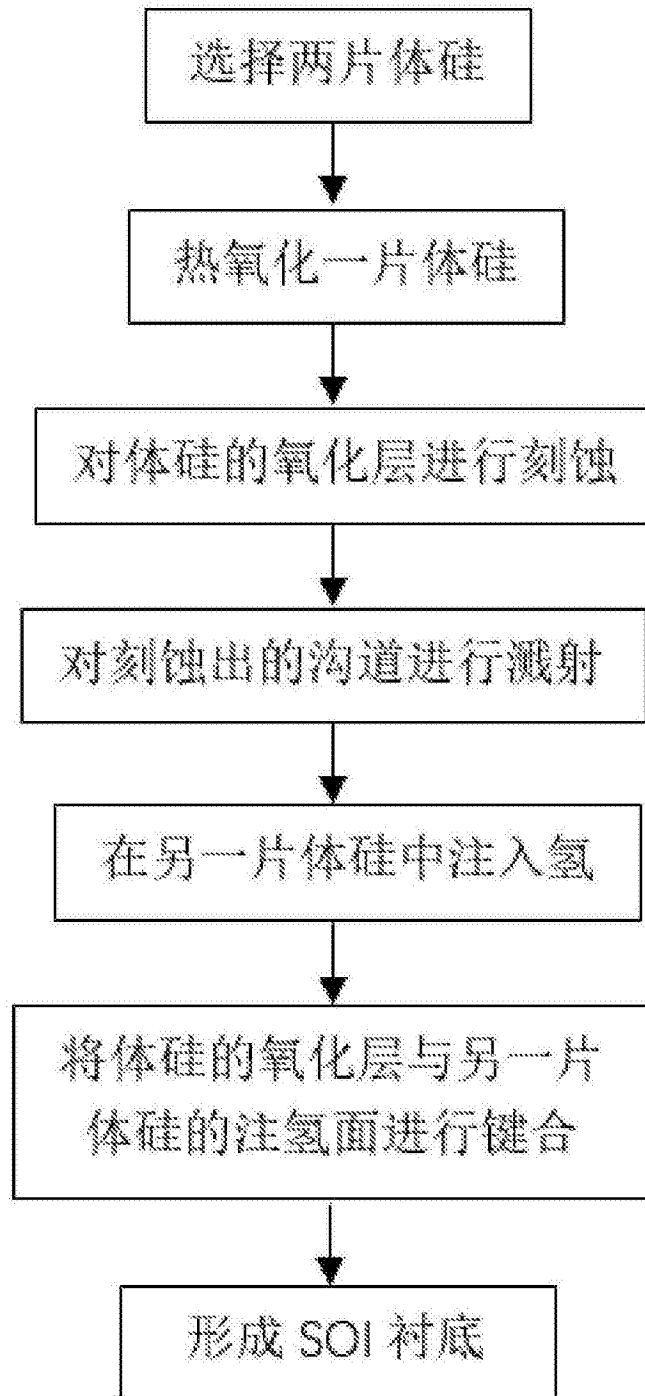


图1

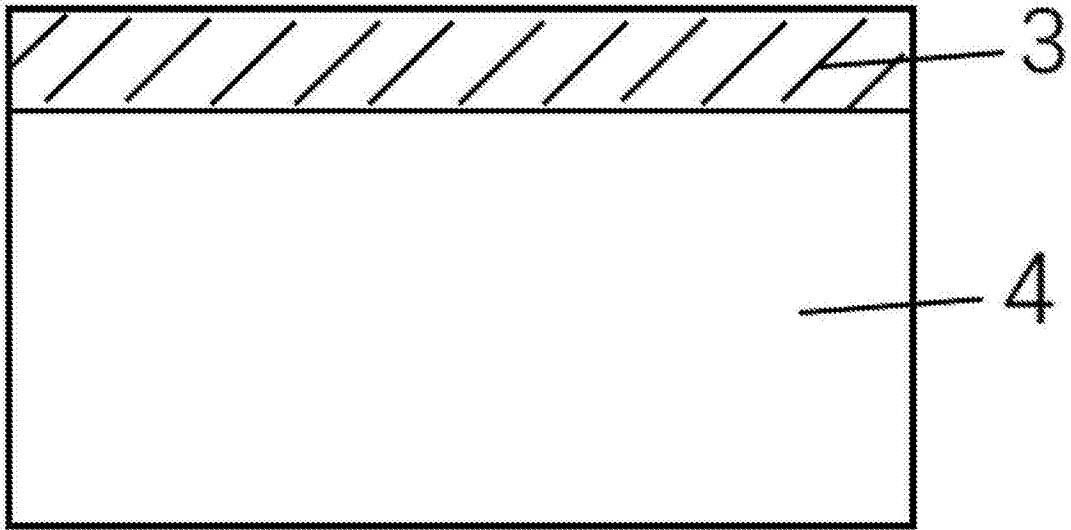


图2

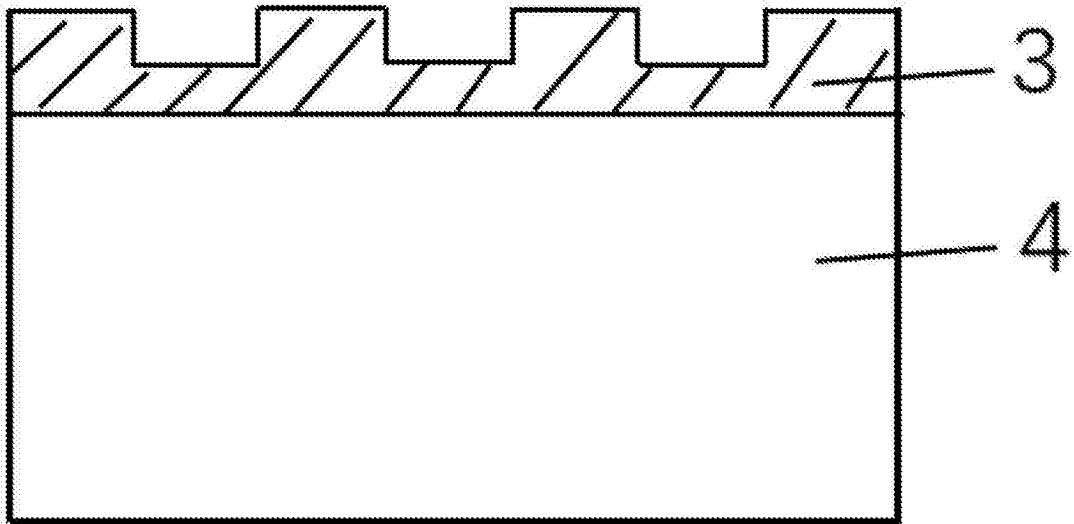


图3

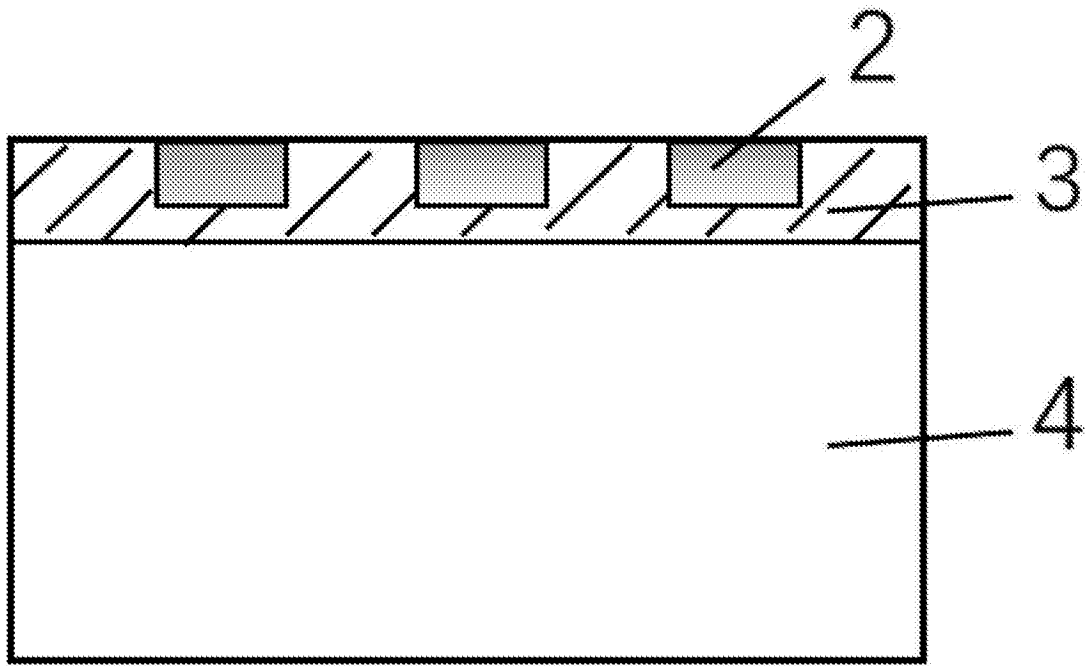


图4

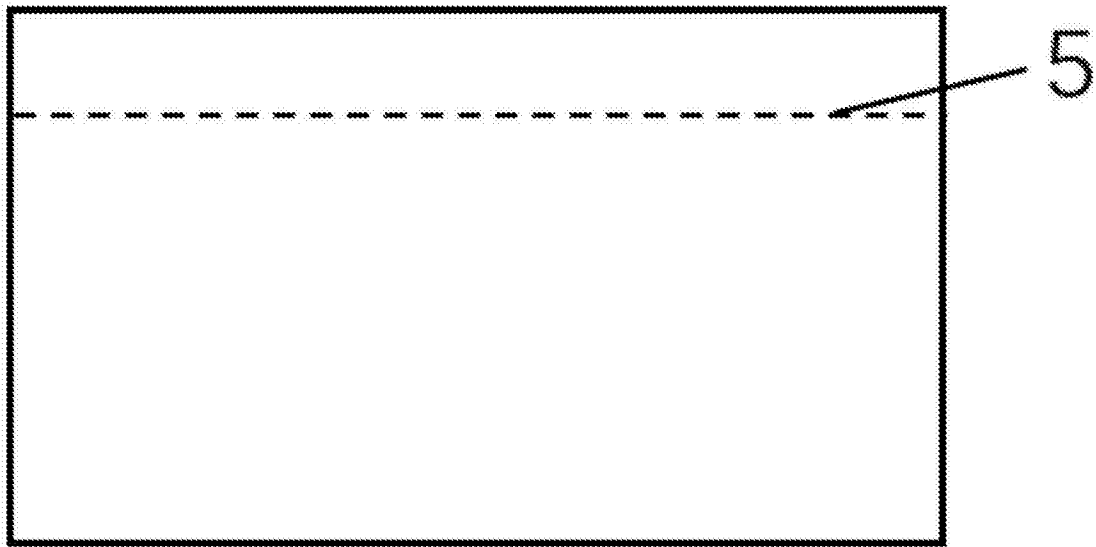


图5

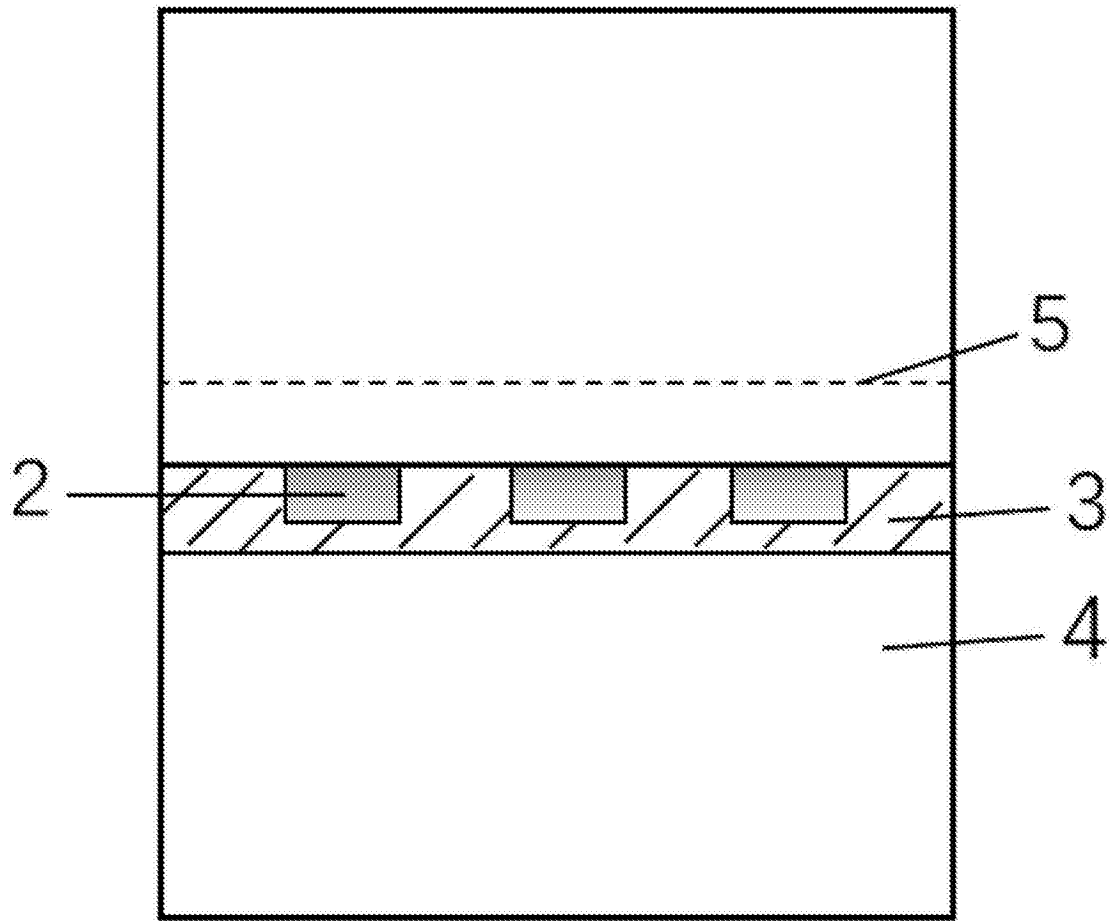


图6

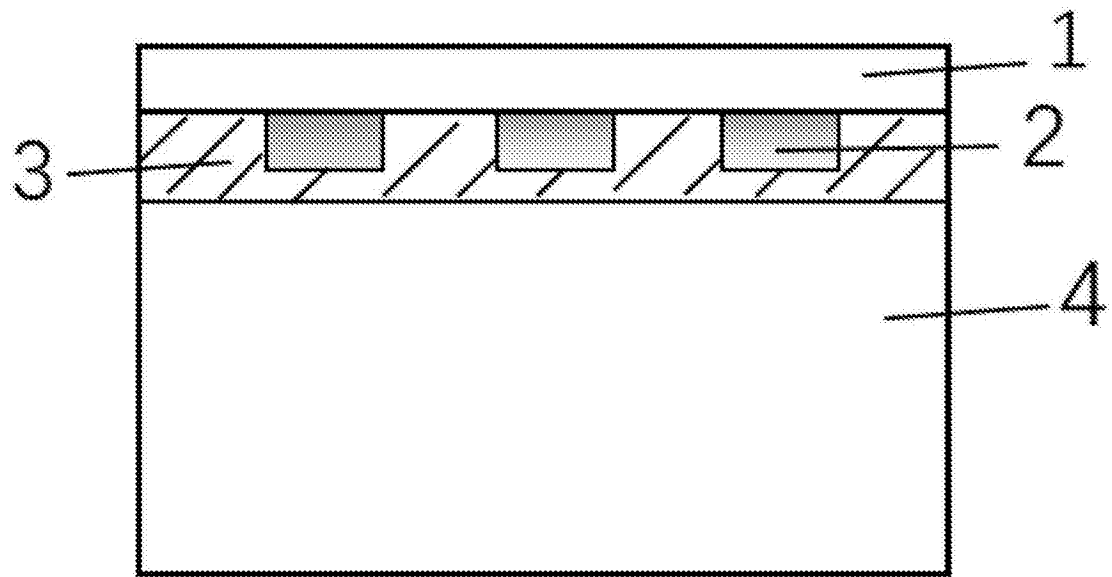


图7

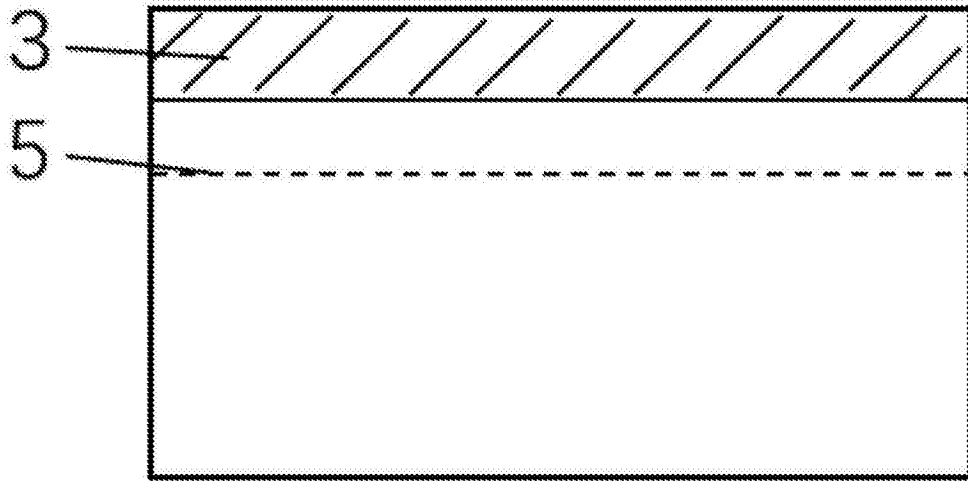


图8

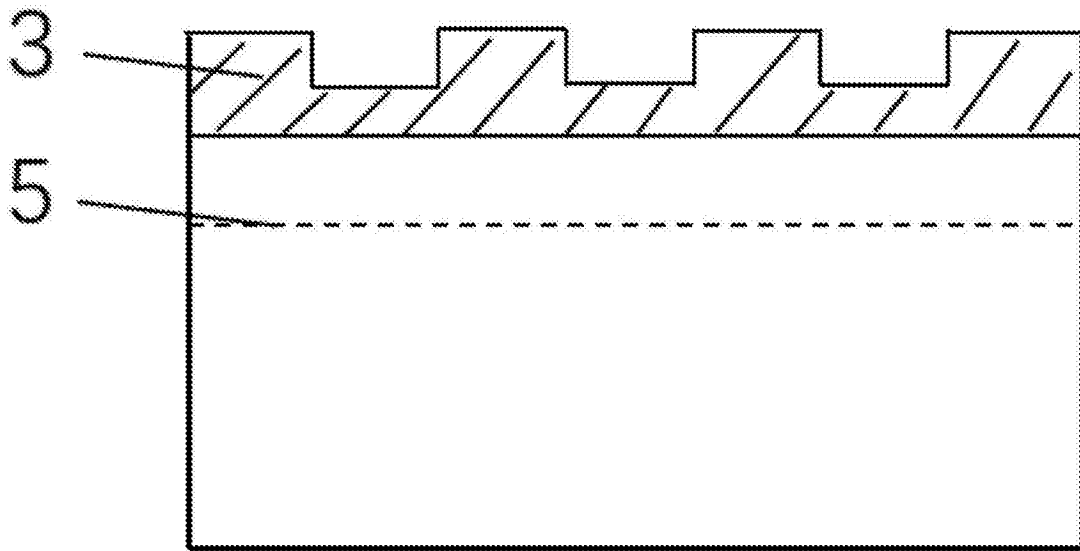


图9

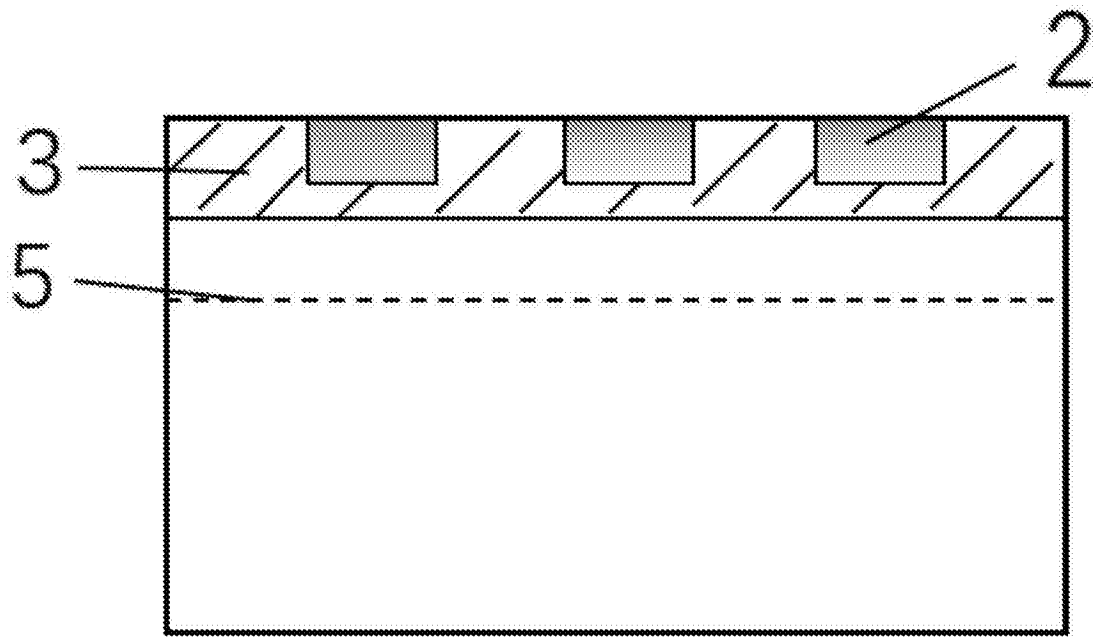


图10

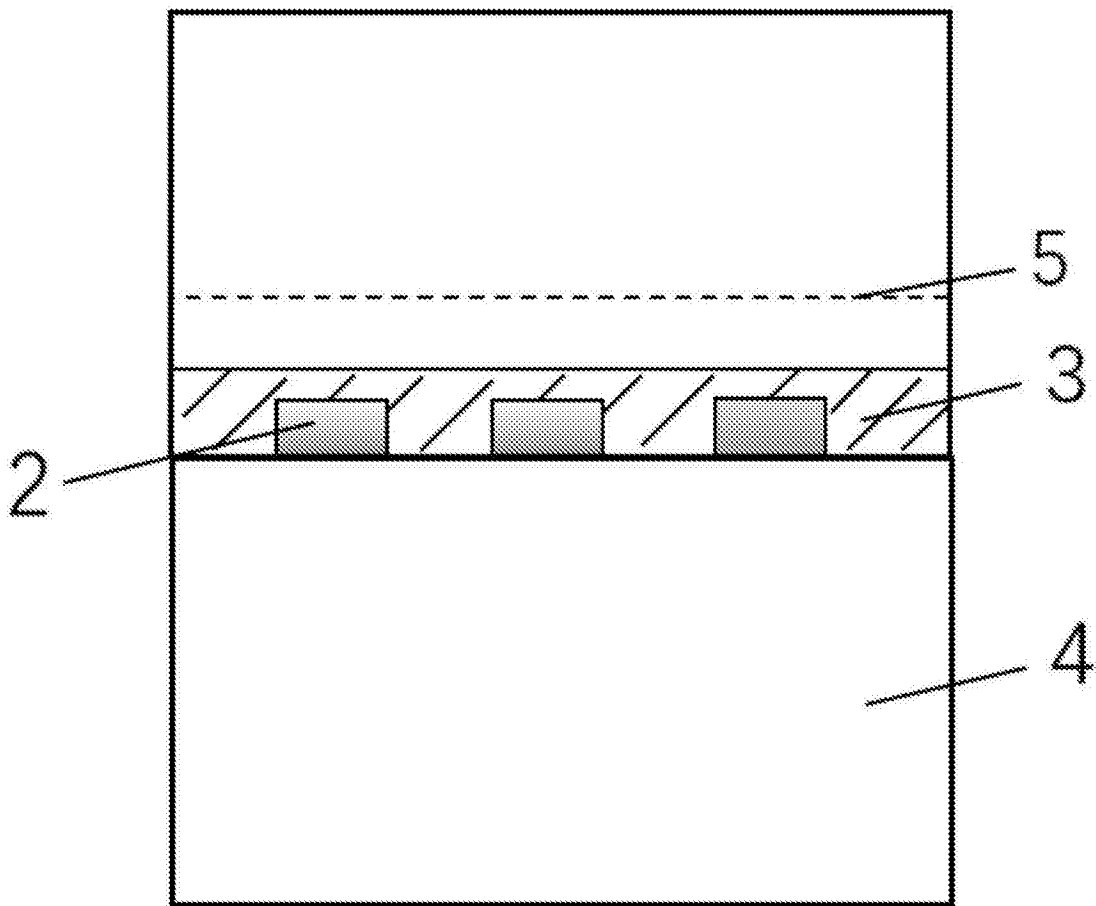


图11

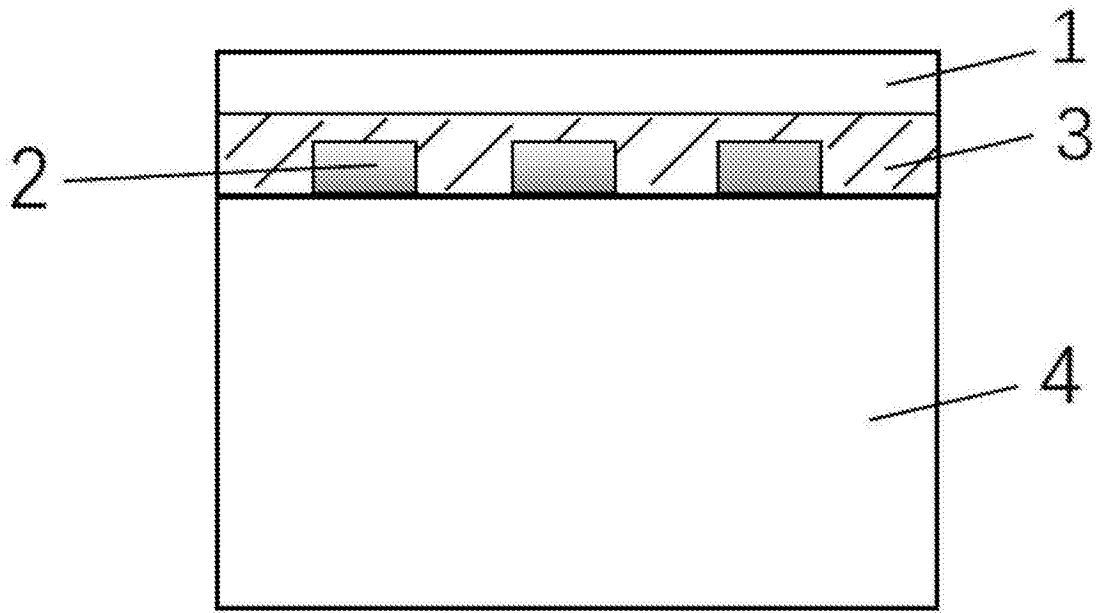


图12

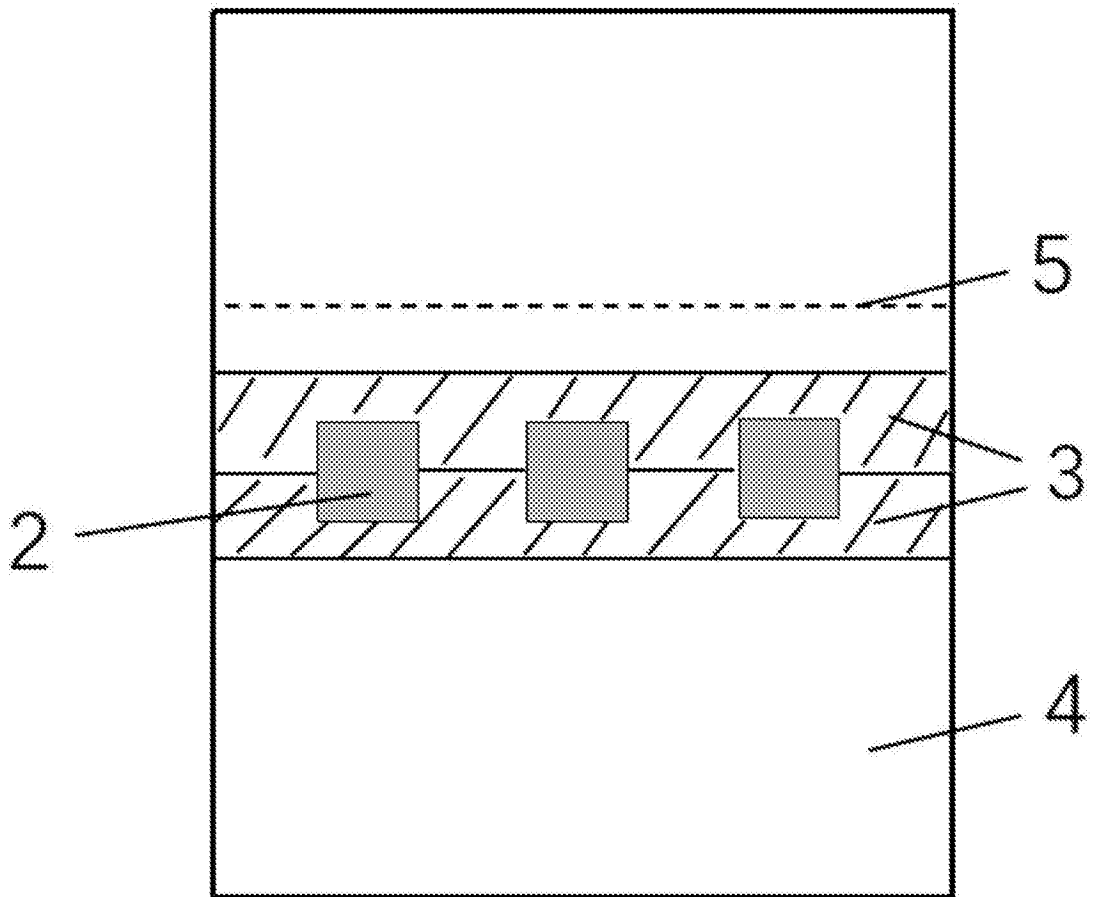


图13

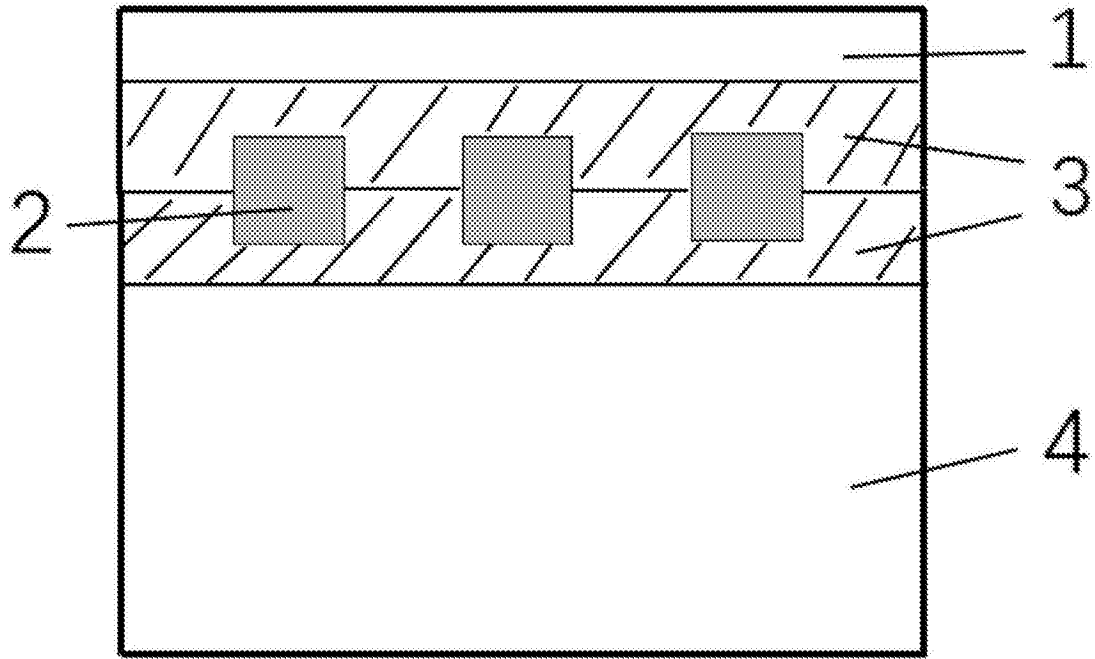


图14

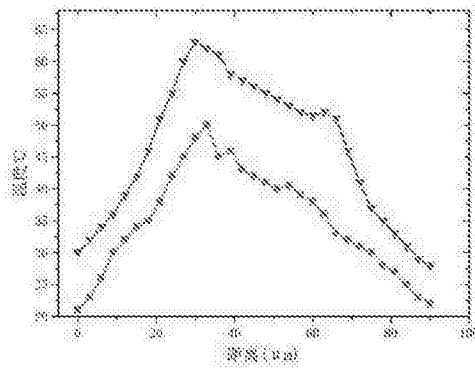


图15

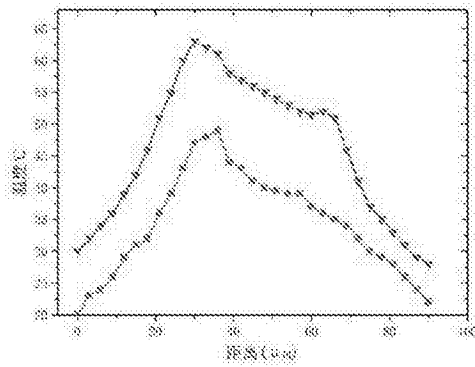


图16

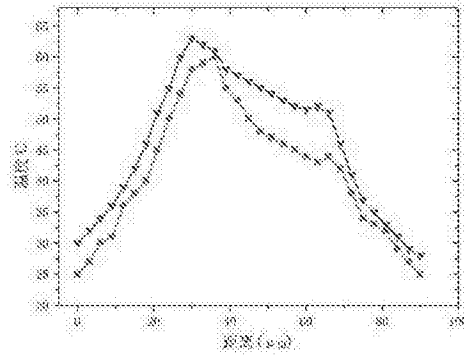


图17

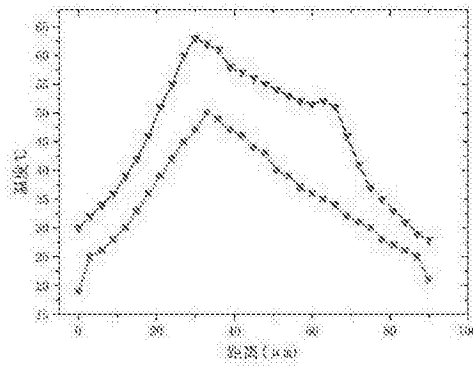


图18