(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년02월17일
(11) 등록번호 10-1493220
(24) 등록일자 2015년02월09일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) *G09G 3/32* (2006.01)
G09G 3/20 (2006.01) *H01L 51/50* (2006.01)
(21) 출원번호 10-2008-0048637
(22) 출원일자 2008년05월26일
심사청구일자 2013년05월03일
(65) 공개번호 10-2009-0122699
(43) 공개일자 2009년12월01일
(56) 선행기술조사문헌
JP2008046261 A*
KR1020060051848 A
KR1020060116877 A
KR100455467 B1
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김오현
경북 포항시 남구 청암로 77, LG연구동 407호 (효자동, 포항공과대학교)
정훈주
경기도 평택시 중앙2로 94, 204동 302호 (합정동, 주공아파트)
(뒷면에 계속)
(74) 대리인
박영복

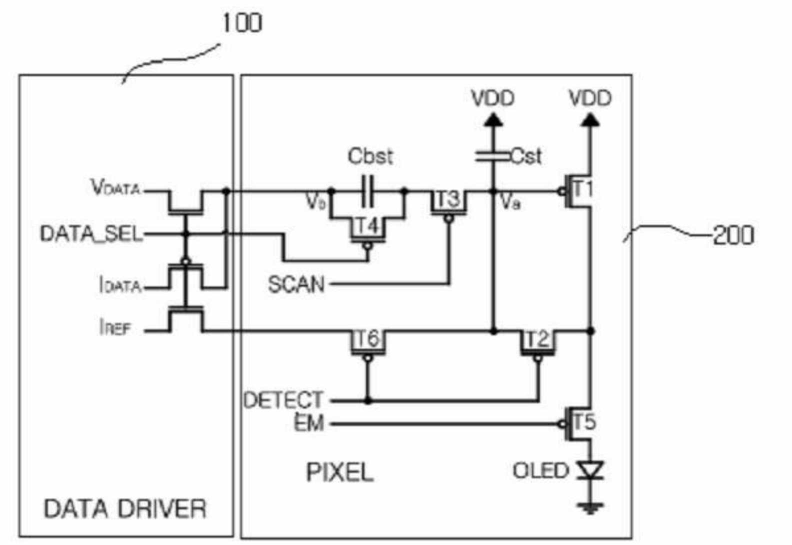
전체 청구항 수 : 총 3 항 심사관 : 조기덕

(54) 발명의 명칭 **유기발광표시장치**

(57) 요 약

본 발명은 전압 또는 전류구동방식에서 화질 저하를 방지하도록 한 유기발광표시장치에 관한 것으로서, 다수의 데이터 라인과 다수의 스캔라인들이 교차되며 그 교차부들에 픽셀 및 유기발광소자가 구성되는 화소부와, 상기 화소부에 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호를 선택적으로 출력하는 데이터 구동부와, 상기 데이터 구동부의 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호와 외부의 제어신호에 의해 상기 화소부의 픽셀들을 제어하여 상기 유기 발광소자를 선택적으로 구동하는 것을 특징으로 한다.

대 표 도 - 도5



(72) 발명자
정명훈
서울특별시 양천구 목동중앙서로7다길 43 (목동)

최재호
부산광역시 사상구 주례로 93, 현대무지개 아파트 107동 1506호 (주례동)

특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

다수의 데이터 라인과 다수의 스캔라인들이 교차되며 그 교차부들에 픽셀 및 유기발광소자가 구성되는 화소부; 및

상기 화소부에 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호를 선택적으로 출력하는 데이터 구동부를 구비하고,

상기 데이터 구동부는 상기 유기 발광소자의 전류 크기에 따라 상기 전압 또는 전류 비디오 데이터 신호를 선택하는 데이터 셀렉트 신호를 생성하여, 상기 데이터 셀렉트 신호와 상기 전압 또는 전류 비디오 데이터 신호에 따라 상기 화소부의 픽셀 및 유기 발광소자들을 선택적으로 구동하며,

상기 화소부의 각 픽셀은 상기 데이터 구동부의 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호와 전원전압을 공급받아 상기 유기발광소자를 구동하는 구동 트랜지스터, 상기 유기발광소자에 선택적으로 전류 또는 전압을 공급하는 복수의 스위칭 트랜지스터, 및 상기 데이터 구동부의 전압 비디오 데이터 신호와 전류 비디오 데이터 신호를 일시 저장하는 적어도 하나의 스토리지 캐패시터를 구비하고,

상기 복수의 스위칭 트랜지스터는

상기 구동 트랜지스터와 상기 유기발광소자 사이에 각각 소오스 단자와 드레인 단자가 연결되고 게이트 단자에 외부의 제 1 제어신호에 인가되는 제 1 스위칭 트랜지스터와,

상기 제 1 스위칭 트랜지스터의 소오스 단자와 상기 전류 비디오 데이터 신호가 출력되는 상기 데이터 구동부의 출력단 사이에 직렬로 연결되고 각 게이트 단자에 제 2 제어신호가 인가되는 제 2, 제 3 스위칭 트랜지스터와,

상기 구동 트랜지스터의 게이트 단자와 상기 전압 비디오 데이터 신호가 출력되는 상기 데이터 구동부의 출력단 사이에 구성되어 게이트 단자에 상기 데이터 셀렉트 신호를 인가받아 상기 유기발광소자의 동작 모드를 제어하는 제 4 스위칭 트랜지스터와,

상기 제 4 스위칭 트랜지스터의 드레인 단자에 소오스 단자가 연결되고 상기 구동 트랜지스터의 게이트 단자에 드레인 단자가 연결되며 외부의 제 3 제어신호가 인가되는 제 5 스위칭 트랜지스터를 포함하고,

상기 적어도 하나의 스토리지 캐패시터는

상기 제 4 스위칭 트랜지스터의 드레인 단자와 소오스 단자 사이에 형성되는 제 1 스토리지 캐패시터와, 상기 제 5 스위칭 트랜지스터의 드레인 단자와 전원전압 사이에 형성되는 제 2 스토리지 캐패시터로 이루어짐을 특징으로 하는 유기발광표시장치.

청구항 6

다수의 데이터 라인과 다수의 스캔라인들이 교차되며 그 교차부들에 픽셀 및 유기발광소자가 구성되는 화소부; 및

상기 화소부에 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호를 선택적으로 출력하는 데이터 구동부를

구비하고,

상기 데이터 구동부는 상기 유기 발광소자의 전류 크기에 따라 상기 전압 또는 전류 비디오 데이터 신호를 선택하는 데이터 셀렉트 신호를 생성하여, 상기 데이터 셀렉트 신호와 상기 전압 또는 전류 비디오 데이터 신호에 따라 상기 화소부의 픽셀 및 유기 발광소자들을 선택적으로 구동하며,

상기 화소부의 각 픽셀은 상기 데이터 구동부의 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호와 전원전압을 공급받아 상기 유기발광소자를 구동하는 구동 트랜지스터, 상기 유기발광소자에 선택적으로 전류 또는 전압을 공급하는 복수의 스위칭 트랜지스터, 및 상기 데이터 구동부의 전압 비디오 데이터 신호와 전류 비디오 데이터 신호를 일시 저장하는 적어도 하나의 스토리지 캐패시터를 구비하고,

상기 복수의 스위칭 트랜지스터는

공통으로 게이트 단자에 제 1 제어신호가 인가되고 각 소오스 단자에 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호가 인가되는 제 1, 제 2 스위칭 트랜지스터와,

드레인 단자에 상기 제 1 스위칭 트랜지스터의 드레인 단자가 연결되고 소오스 단자에 전원전압이 인가되며, 게이트 단자에 제 2 제어신호가 인가되는 제 3 스위칭 트랜지스터와,

소오스 단자에 상기 제 2 스위칭 트랜지스터의 드레인 단자가 연결되고, 드레인 단자에 상기 구동 트랜지스터의 드레인 단자가 연결되며 게이트 단자에 제 1 제어신호가 인가되는 제 4 스위칭 트랜지스터와,

소오스 단자에 상기 제 4 스위칭 트랜지스터의 드레인 단자가 연결되고 드레인 단자에 유기발광소자가 연결되며 게이트 단자에 제 2 제어신호가 인가되는 제 5 스위칭 트랜지스터를 포함하여 구성되고,

상기 적어도 하나의 스토리지 캐패시터는

상기 제 2 스위칭 트랜지스터의 드레인 단자와 전원전압 사이에 구성되는 것을 특징으로 하는 유기발광표시장치.

청구항 7

다수의 데이터 라인과 다수의 스캔라인들이 교차되며 그 교차부들에 픽셀 및 유기발광소자가 구성되는 화소부; 및

상기 화소부에 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호를 선택적으로 출력하는 데이터 구동부를 구비하고,

상기 데이터 구동부는 상기 유기 발광소자의 전류 크기에 따라 상기 전압 또는 전류 비디오 데이터 신호를 선택하는 데이터 셀렉트 신호를 생성하여, 상기 데이터 셀렉트 신호와 상기 전압 또는 전류 비디오 데이터 신호에 따라 상기 화소부의 픽셀 및 유기 발광소자들을 선택적으로 구동하며,

상기 화소부의 각 픽셀은 상기 데이터 구동부의 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호와 전원전압을 공급받아 상기 유기발광소자를 구동하는 구동 트랜지스터, 상기 유기발광소자에 선택적으로 전류 또는 전압을 공급하는 복수의 스위칭 트랜지스터, 및 상기 데이터 구동부의 전압 비디오 데이터 신호와 전류 비디오 데이터 신호를 일시 저장하는 적어도 하나의 스토리지 캐패시터를 구비하고,

상기 복수의 스위칭 트랜지스터는

공통의 게이트 단자에 제 1 제어신호가 인가되고 각 드레인 단자에 상기 데이터 구동부의 기준전압 또는 전압 비디오 데이터 신호와 전류 비디오 데이터 신호 또는 기준전류가 각각 인가되며 소오스 단자를 출력단으로 하는 제 1, 제 2 스위칭 트랜지스터와,

드레인 단자가 상기 제 1 스위칭 트랜지스터의 출력단에 연결되고, 소오스 단자에 기준전압이 인가되며, 게이트 단자에 제 2 제어신호가 인가되는 제 3 스위칭 트랜지스터와,

드레인 단자가 상기 제 2 스위칭 트랜지스터의 출력단에 연결되고 소오스 단자가 상기 구동 트랜지스터의 드레인 단자에 연결되며 게이트 단자에 제 1 제어신호가 인가되는 제 4 스위칭 트랜지스터와,

소오스 단자가 상기 구동 트랜지스터의 드레인 단자에 연결되고 유기발광소자에 드레인 단자가 연결되며 게이트 단자에 제 2 제어신호가 인가되는 제 5 스위칭 트랜지스터를 포함하고,

상기 적어도 하나의 스토리지 캐패시터는

상기 제 2 스위칭 트랜지스터의 출력단과 상기 제 1 스위칭 트랜지스터의 출력단 사이에 구성되는 것을 특징으로 하는 유기발광표시장치.

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

명 세 서

발명의 상세한 설명

기 술 분 야

[0001] 본 발명은 유기발광표시장치에 관한 것으로, 특히 화질 저하를 방지하도록 한 유기발광표시장치에 관한 것이다.

배 경 기 술

[0002] 일반적으로 디스플레이 장치인 액티브 매트릭스 액정 디스플레이(AMLCD; Active Matrix Liquid Crystal Display) 장치는 경박, 저 소비 전력의 특성을 가지고 있지만, 자체의 발광 특성이 없으므로 백라이트(backlight)를 이용해야 한다는 단점이 있다.

[0003] AMLCD의 단점을 해소하기 위한 디스플레이 장치가 액티브 매트릭스 유기 EL 디스플레이 장치인데, 유기 EL(electro luminescence) 디스플레이 장치의 EL은 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 자발광성 디스플레이 장치로서, 낮은 전압에서 구동이 가능하고, 박형 등의 장점을 갖는다.

[0004] 도 1은 일반적인 액티브 매트릭스 유기 EL 디스플레이 장치의 구조를 나타내는 것으로, 매트릭스 형태로 배열된 스캔 라인들(S1, S2, ..., Sm)과 데이터 라인들(D1, D2, ..., Dn) 각각의 사이에 스위칭용 PMOS트랜지스터(P1), 캐패시터(C1), 전류구동용 PMOS트랜지스터(P2), 및 유기 EL(OEL)을 구비하여 구성되어 있다.

[0005] PMOS트랜지스터(P1)의 게이트는 스캔 라인에 연결되고, 소오스는 데이터 라인에 연결되어 있다. 캐패시터(C1)의 일측은 PMOS트랜지스터(P1)의 드레인에 연결되고 타측은 전압(Vdd)에 연결되어 있다. PMOS트랜지스터(P2)의 소오스는 전압(Vdd)에 연결되고, 게이트는 PMOS트랜지스터(P1)의 드레인에 연결되고, 드레인은 유기 EL(OEL)의 양극에 연결되어 있다.

[0006] 그 구동방법을 설명하면 다음과 같다.

[0007] 즉, 스캔 라인(S1, S2, ..., Sm)으로 인가되는 네거티브 선택 전압에 의해서 PMOS트랜지스터(P1)가 온되면 데이터 라인으로 인가되는 전압(Vdd)에 의해서 캐패시터(C1)에 전하가 축적된다. 상기 캐패시터(C1)의 전압에 의해서 전류 구동용 PMOS트랜지스터(P2)에 흐르는 전류의 양이 결정된다. 결정된 전류의 양에 의해서 유기 EL(OEL)이 발광된다.

[0008] 상술한 방법으로, 스캔 라인들(S1, S2, ..., Sm)을 순차적으로 인에이블하면서 해당 스캔 라인으로 데이터 라인들(D1,D2, ..., Dn)을 통하여 데이터가 인가된다.

[0009] 상기와 같은 기본 구성과 동작의 특징을 가지는 유기 EL 디스플레이 장치는 그 필요에 따라 다양한 화소구조로 응용되고 있다.

[0010] 도 2는 종래 기술에 의한 전압구동형 유기발광표시장치를 개략적으로 나타낸 회로도이다.

[0011] 도 2에 도시된 바와 같이, 유기발광다이오드(OLED)를 구동하기 위해 4개의 트랜지스터(T1, T2, T3, T4)와 2개의 캐패시터(C1, C2)로 구성되어 있다. 여기서, 상기 4개의 박막트랜지스터(T1 내지 T4)는 p채널 모스 트랜지스터

(Metal Oxide Semiconcuctor Field Effect Transistor, MOSFET)이며, 폴리실리콘 박막트랜지스터(p-si TFT)이다. 상기 유기발광 다이오드(OLED)는 인가되는 신호전압의 양에 대응하는 빛을 발광한다.

[0012] 즉, 전원 단자(VDD)와 유기발광다이오드(OLED)의 사이에 직렬 접속되어 상기 유기발광다이오드(OLED)에 구동전압을 공급하기 위한 구동 트랜지스터(T1) 및 상기 유기발광다이오드(OLED)에 선택적으로 전압을 차단하기 위해 외부의 제 1 제어신호(AZB)가 인가되는 제 1 스위칭 트랜지스터(T4)와, 상기 구동 트랜지스터(T1)의 게이트 단자와 전원 단자(VDD) 사이에 접속되는 제 1 스토리지 캐패시터(C1)와, 상기 제 1 스토리지 캐패시터(C1)에 드레인 단자가 연결되고 상기 구동 트랜지스터(T1)의 소오스 단자에 데이터 전압(Vdata)이 인가되고 게이트 단자에 셀렉트 신호(select)가 인가되는 제 2 스위칭 트랜지스터(T3)와, 상기 구동트랜지스터(T1)의 게이트 단자에 드레인 단자가 연결되고 소오스 단자가 구동 트랜지스터(T1)의 소오스 단자에 연결되며 게이트 단자에 제 2 제어신호(AZ)가 입력되는 제 3 스위칭 트랜지스터(T2)와, 상기 제 3 스위칭 트랜지스터(T2)의 소오스 단자와 상기 구동 트랜지스터(T1)의 게이트 단자 사이에 연결되는 제 2 스토리지 캐패시터(C2)를 포함하여 구성되어 있다.

[0013] 여기서, 상기 제 1 스토리지 캐패시터(C1)는 스위칭용 트랜지스터가 턴-오프되어 노드가 플로팅 상태로 될 때, 노드의 전압이 변동되는 것을 방지하고, 상기 제 2 스토리지 캐패시터(C2)는 노드(N)의 전압을 안정적으로 유지하기 위한 것이다.

[0014] 또한, 상기 제 1 제어신호(AZB)와 제 2 제어신호(AZ)는 서로 극성이 다른 신호로서 선택적으로 제 1 스위칭 트랜지스터(T4)와 제 3 스위칭 트랜지스터(T2)를 온오프하기 위한 트랜지스터이다.

[0015] 한편, 상기 제 2 스위칭 트랜지스터(T3)는 외부에서 인가되는 셀렉트 신호에 의해 드레인 단자를 통해 입력되는 데이터 전압을 선택적으로 구동 트랜지스터(T1)에 인가하기 위한 트랜지스터이다.

[0016] 상기와 같이 구성된 종래 기술에 의한 구동회로에서 유기발광소자(OLED)에 흘려주는 전류는 다음 식 (1)과 같이 된다.

수학식 1

[0017]
$$I_{OLED}=\frac{1}{2}\mu C_{OX}W/L\left[\left(\frac{C_1}{C_1+C_2}\right)(V_{INI}-V_{DATA})\right]^2$$

[0018] 여기서, Vini전압은 데이터 전압(Vdata)과 함께 데이터 라인을 통해 인가된다. 상기 수학식 1에서 알 수 있듯이 유기발광소자(OLED)에 흘려주는 전류는 구동 트랜지스터(T1)의 문턱전압과 전원전압(VDD) 라인의 IR-Drop에 의한 영향을 받지 않아 이러한 영향으로 인한 화질 저하를 방지할 수 있다.

[0019] 도 3은 종래 기술에 의한 전류 구동형 유기발광표시장치를 개략적으로 나타낸 회로도이다.

[0020] 도 3에 도시된 바와 같이, 전압구동형 화소 구동회로와의 차이점은 하나의 스토리지 캐패시터(C1)가 구성되고, 데이터 전류(Idata)가 인가되는 제 2, 제 3 스위칭 트랜지스터(T2, T3)의 게이트 단자에 제 1, 제 2 스캔라인으로부터 서로 다른 극성의 제 1, 제 2 스캔 신호(SCAN, SCANB)가 인가되고 있다.

[0021] 여기서, 상기 제 2, 제 3 스위칭 트랜지스터(T2, T3)는 제 1 제어신호(SCAN)에 의해 턴 또는 오프되어 데이터 전류를 인가하고, 제 1 스위칭 트랜지스터(T4)는 상기 제 2 제어신호(SCANB)에 의해 유기발광소자(OLED)의 발광을 제어한다.

[0022] 즉, 도 3은 4T1C 구조로서, 유기발광소자(OLED)에 흘려주는 전류는 데이터 전류(Idata)와 동일하게 됨으로써 화소 내부에 위치한 구동 트랜지스터(T1)의 문턱전압 변화와 이동도 변화에 의한 화질 저하를 보상 가능하며, 전원전압 라인의 R-Drop에 의한 영향 또한 받지 않는다.

수학식 2

[0023]
$$I_{OLED}=\beta_2\left(|V_{th1}|-|V_{th2}|+\sqrt{\frac{I_{DATA}}{\beta_1}}\right)^2$$

수학식 3

[0024] $$I_{OLED}=\frac{\beta_2}{\beta_1}I_{DATA}$$

[0025] 여기서, β는 $\frac{1}{2}\mu C_{ox}{}^{W}\!/_{L}$ 이며, 구동 트랜지스터(T1)와 제 2 스위칭 트랜지스터(T3)의 특성이 같다면, 수학식(3)과 같이 두 TFT의 비율만큼 높은 데이터 전류(Idata)를 흘릴 수 있어 저계조에서 화질 저하 문제를 해결할 수 있다.

[0026] 도 4는 종래 기술에 의한 전류거울방식의 유기발광표시장치를 개략적으로 나타낸 회로도로서, 4개의 트랜지스터(T1, T2, T3, T4)와 하나의 스토리지 캐패시터(C1)로 구성되어 있다.

[0027] 즉, 전원전압(VDD)과 유기발광소자(OLED) 사이에 드레인 단자와 소오스 단자가 각각 연결되는 구동 트랜지스터(T2)가 구성되고, 상기 구동 트랜지스터(T2)의 게이트 단자와 전원전압(VDD) 사이에 연결되는 스토리지 캐패시터(C1)와, 상기 전원전압(VDD)과 데이터 전류(Idata)가 인가되는 라인 사이에 직렬로 연결되는 제 1, 제 2 스위칭 트랜지스터(T1, T3)와 상기 제 1, 제 2 스위칭 트랜지스터(T1, T3) 사이에 소오스 단자가 연결되고 드레인 단자가 구동 트랜지스터(T2) 및 제 1 스위칭 트랜지스터(T1)의 게이트 단자 사이에 연결되며 게이트 단자에 스캔신호(SCAN)가 인가되는 제 3 스위칭 트랜지스터(T4)를 포함하여 구성되어 있다.

[0028] 여기서, 구동 트랜지스터(T2)와 제 1 스위칭 트랜지스터(T1)는 게이트 단자끼리 서로 연결되어 전류거울방식으로 구동된다.

[0029] 또한, 상기 제 2, 제 3 스위칭 트랜지스터(T2, T3)는 게이트 단자에 인가되는 스캔신호(SCAN)에 의해 온오프된다.

[0030] 그러나 상기와 같은 종래 기술에 의한 유기발광표시장치는 다음과 같은 문제점이 있었다.

[0031] 첫째, 전압구동방식의 화소는 전압 구동으로 동작하기 때문에 근본적으로 이동도의 변화에 따른 화질저하를 피할 수 없다.

[0032] 둘째, 전류구동방식의 화소는 저계조에서 데이터 라인의 기생저항과 정전용량의 영향으로 데이터 라인의 셋팅 타임(setting time)이 길어지기 때문에 정확한 계조 표현이 어렵다. 더욱이 대화면으로 갈수록 데이터 라인의 기생저항과 정전용량이 증가하며, 프로그래밍 시간이 줄어들기 때문에 저계조에서의 화질 저하는 더욱 심각해 진다.

[0033] 셋째, 전류거울방식의 화소는 전류 소오스방식의 화소 구조에 대한 문제점을 해결할 수 있지만, 두 거울 구조의 트랜지스터(T1, T2)가 아무리 가깝게 위치하더라도 트랜지스터의 전기적 특성이 같이 않으므로, 이로 인해서 화질 불균일 문제가 발생한다.

발명의 내용

해결 하고자하는 과제

[0034] 본 발명은 상기와 같은 종래의 문제점을 해결하기 위한 것으로 전압 또는 전류구동방식에서 화질 저하를 방지하도록 한 유기발광표시장치를 제공하는데 그 목적이 있다.

과제 해결수단

[0035] 본 발명에 의한 유기발광표시장치는 다수의 데이터 라인과 다수의 스캔라인들이 교차되며 그 교차부들에 픽셀 및 유기발광소자가 구성되는 화소부와, 상기 화소부에 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호를 선택적으로 출력하는 데이터 구동부와, 상기 데이터 구동부의 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호와 외부의 제어신호에 의해 상기 화소부의 픽셀들을 제어하여 상기 유기 발광소자를 선택적으로 구동하는 것을 특징으로 한다.

효 과

[0036] 본 발명에 의한 유기발광표시장치는 다음과 같은 효과가 있다.

[0037] 즉, 화소내부에 위치한 구동 트랜지스터의 문턱전압 변화와 이동도 변화에 따른 화질 저하의 보상이 가능하며,

전원전압 라인에서 IR-드랍(Drop)에 의한 화질불량 문제와 전류 구동시 셋팅 타임이 길어져 발생하는 화질 저하 문제를 해결할 수 있다.

발명의 실시를 위한 구체적인 내용

[0038] 이하, 첨부된 도면을 참고하여 본 발명에 의한 유기발광표시장치를 보다 상세히 설명하면 다음과 같다.

[0039] 도 5는 본 발명의 제 1 실시예에 의한 유기발광표시장치를 나타낸 회로도이고, 도 6은 도 5의 구동 타이밍도이다.

[0040] 도 5에 도시된 바와 같이, 전압 비디오 데이터 신호(Vdata) 및 전류 비디오 데이터 신호(Idata)를 생성하여 출력하고 상기 전압 비디오 데이터 신호 및 전류 비디오 데이터 신호를 선택하기 위한 데이터 셀렉트 신호(DATA_SEL)를 출력하는 데이터 구동부(100)와, 다수의 데이터 라인(도시되지 않음)과 다수의 스캔라인(도시되지 않음)이 교차되며 그 교차부들에 전계발광셀들이 배치되어 상기 데이터 구동부(100)의 비디오 데이터 신호 및 외부에서 공급되는 다수의 스캔신호를 공급받아 유기발광소자(OLED)를 구동하는 제 1 내지 제 6 트랜지스터(T1~T6)와 두 개의 캐패시터(Cst, Cbst)로 구성되는 화소부(200)로 구성되어 있다.

[0041] 여기서, 상기 화소부(200)는 제 1, 제 2, 제 3 스캔신호(SCAN, DETECT, EM)가 각각 인가되는 제 1, 제 2, 제 3 스캔라인과, 전원 단자(VDD)와 유기발광다이오드(OLED)의 사이에 직렬 접속되어 상기 유기발광다이오드(OLED)에 구동전압을 공급하기 위한 구동 트랜지스터(T1) 및 상기 유기발광다이오드(OLED)에 선택적으로 전압을 차단하는 제 1 스위칭 트랜지스터(T5)와, 상기 구동 트랜지스터(T1)의 게이트 단자와 전원 단자(VDD) 사이에 접속되는 제 1 스토리지 캐패시터(C1)와, 상기 구동 트랜지스터(T1)의 게이트 단자에 드레인 단자가 연결되고 게이트 단자에 제 1 스캔신호가 인가되는 제 2 스위칭 트랜지스터(T3)와, 데이터 라인(DL)에 게이트 단자와 드레인 단자가 연결되고 상기 제 2 스위칭 트랜지스터(T3)의 소오스 단자에 소오스 단자가 연결되는 제 3 스위칭 트랜지스터(T4)와, 상기 제 3 스위칭 트랜지스터(T4)의 드레인 단자와 소오스 단자 사이에 연결되는 제 2 스토리지 캐패시터(Cbst)와, 상기 데이터 라인(DL)과 구동 트랜지스터(T1) 및 제 1 스위칭 트랜지스터(T5) 사이에 병렬로 연결되고 각 게이트 단자에 제 2 스캔신호(DETECT)가 입력되는 제 4, 5 스위칭 트랜지스터(T2, T6)를 포함하여 구성되어 있다.

[0042] 여기서, 상기 제 3 스위칭 트랜지스터(T4)의 게이트 단자에는 상기 데이터 구동부(100)로부터 데이터 셀렉트 신호(DATA_SEL)가 인가되는데, 이로 인하여 상기 유기발광소자(OLED)가 전류 또는 전압 구동방식으로 구동되는 제어하는 스위칭 트랜지스터이다.

[0043] 또한, 상기 제 4, 5 스위칭 트랜지스터(T2, T6)는 병렬로 연결되어 있고 제 4 스위칭 트랜지스터(T2)의 소오스 단자에 상기 데이터 구동부(100)의 기준전류(Iref)가 인가된다.

[0044] 상기와 같이 구성된 본 발명의 제 1 실시예에 의한 유기발광표시장치는 입력 비디오 신호에 따라 달라지게 된다. 유기발광소자(OLED)의 전류가 커서 데이터 라인의 셋팅 문제가 발생하지 않는 고계조에서는 도 3의 전류 소오스형 보상화소 구조와 동일한 방법으로 동작하며, 유기발광소자(OLED) 전류가 작아 전류 구동으로 동작시킬 수 없는 낮은 계조에서는 전압 구동 보상 화소 구조로 동작한다.

[0045] 따라서 상기 데이터 구동부(100)는 전압 비디오 데이터 신호(Vdata) 및 전류 비디오 데이터 신호(Idata)를 생성할 수 있어야 하며, 화소부(200)의 동작 모드를 제어하기 위해 추가로 데이터 셀렉터 신호(DATA_SEL)를 이용한다.

[0046] 고계조에서는 전류 구동으로 동작하며 SCAN와 DETECT 신호가 로우(low)일 때, 데이터 전류(Idata)가 프로그래밍된다. 데이터 전류가 프로그램되는 동안에는 EM 신호가 하이(high)가 되어 있어 유기발광소자(OLED)에 불필요한 전류가 흐르는 것을 막아준다. 이후 EM이 로우가 될 때 유기발광소자(OLED)에 수학식 4와 같이 데이터 전류와 동일한 정전류를 흘러준다.

수학식 4

[0047]
$$I_{OLED} = I_{DATA}$$

[0048] 작은 전류가 필요한 저계조에서는 데이터 라인의 부하에 의해 데이터 라인의 셋팅 타임이 길어지기 때문에 전류 구동을 이용할 수 없어 전압 구동으로 동작시킨다. 이때 동작원리는 다음 순서와 같이 이루어진다.

[0049] 먼저, 제 4, 제 5 스위칭 트랜지스터(T2, T6)가 온(on)되고 제 1 스위칭 트랜지스터(T5)가 오프(off)되면서 기준전류에 의해 구동 트랜지스터(T1)의 게이트 단자에는 구동 트랜지스터(T1)의 문턱전압을 검출한다.

[0050] 이어, 상기 데이터 구동부(100)로부터 제 4 스위칭 트랜지스터(T2)가 off되면서 유기발광소자(OLED)의 연결이 끊어지며, 전압 비디오 데이터 신호 또는 전류 비디오 데이터 신호가 인가되는 화소부(200)의 노드(Vb)가 Vini에서 Vdata로 변하면서 제 2 스토리지 캐패시터(Cbst)의 부스팅(Boosting) 효과에 의해 노드(Va)의 전압이 다음과 같은 수학식 5가 된다.

수학식 5

[0051]
$$V_A = V_{DD} - |V_{THP}| - \sqrt{\frac{2I_{REF}}{\beta}} + \frac{C_{BST}}{C_{BST}+C_{ST}}(V_{DATA} - V_{INI}) \qquad V_B = V_{INI}$$

[0052] 이어서, 제 4 스위칭 트랜지스터(T2), 제 2 스위칭 트랜지스터(T3)가 off가 되고 제 1 스위칭 트랜지스터(T5)가 on이 되어 유기발광소자(OLED)는 구동 트랜지스터(T1)의 전원전압(VDD)과 위의 프로그래밍된 게이트 전압에 의해 결정된다.

수학식 6

[0053]
$$I_{OLED} = \frac{\beta}{2}\left[V_{DD} - \left\{V_{DD} - |V_{THP}| - \sqrt{\frac{2I_{REF}}{\beta}} + \frac{C_{BST}}{C_{BST}+C_{ST}}(V_{DATA} - V_{INI})\right\} - |V_{THP}|\right]^2 = \frac{\beta}{2}\left[\sqrt{\frac{2I_{REF}}{\beta}} + \left(\frac{C_{BST}}{C_{BST}+C_{ST}}\right)(V_{INI} - V_{DATA})\right]^2$$

[0054] 고계조에서의 수학식 4에서와 같이, TFT 특성 변화에 의한 휘도 불균일 문제와 전원전압 라인에서의 IR-Drop에 의해 발생하는 화질 불량 문제를 해결할 수 있음을 알 수 있다.

[0055] 하기의 수학식 7은 저계조에서의 전류식이다.

수학식 7

[0056]
$$I_{OLED} = \frac{\beta}{2}\left[\sqrt{\frac{2I_{REF}}{\beta}} + \left(\frac{C_{BST}}{C_{BST}+C_{ST}}\right)(V_{INI} - V_{DATA})\right]^2$$

[0057] 저계조에서 수학식 7에서와 같이, 문턱전압과 전원전압항이 사라져 문턱전압 변화와 IR-Drop에 의한 휘도 불균일 문제를 해결할 수 있다. 또한 전압 구동으로의 동작을 통해 데이터 라인의 기생 저항과 정전용량의 영향으로 데이터 라인의 셋팅 타임이 길어지기 때문에 발생하는 문제를 해결할 수 있다. 또한 기준 전류(Iref)의 사용으로 문턱전압의 검출 또한 기존의 구조보다 정확하며 빠르게 할 수 있다.

[0058] 도 7은 본 발명의 제 2 실시예에 의한 유기발광표시장치를 나타낸 개략적인 회로도이고, 도 8은 도 7의 동작 타이밍도이다.

[0059] 도 7에 도시된 바와 같이, 제 1 실시예와 다른 점은 전원전압(VDD)과 유기발광소자(OLED) 사이에 직렬로 연결된 구동 트랜지스터(T1)와 제 1 스위칭 트랜지스터(T5)가 서로 다른 트랜지스터 즉, 구동 트랜지스터(T1)은 PMOS 트랜지스터로 이루어지고 제 1 스위칭 트랜지스터(T5)는 NMOS 트랜지스터로 이루어져 있다.

[0060] 상기와 같이 구성된 제 2 실시예에 의한 유기발광표시장치는 제 1 스위칭 트랜지스터(T5)를 구동 트랜지스터(T1)와 다른 트랜지스터로 구성함으로써 제 1 실시예에 도시된 EM 신호라인을 줄여 동작을 간소화하면서 개구율을 향상시킬 수 있다.

[0061] 도 9는 본 발명의 제 3 실시예에 의한 유기발광표시장치를 나타낸 개략적인 회로도이고, 도 10은 도 9의 동작 타이밍도이다.

[0062] 도 9에 도시된 바와 같이, 전압 비디오 데이터 신호(Vdata) 및 전류 비디오 데이터 신호(Idata)를 생성하여 출력하고 상기 전압 비디오 데이터 신호 및 전류 비디오 데이터 신호를 선택하기 위한 데이터 셀렉트 신호(DATA_SEL)를 출력하는 데이터 구동부(100)와, 다수의 데이터 라인(도시되지 않음)과 다수의 스캔라인(도시되지 않음)이 교차되며 그 교차부들에 전계발광셀들이 배치되어 상기 데이터 구동부(100)의 비디오 데이터 신호 및 외부에서 공급되는 다수의 스캔신호를 공급받아 유기발광소자(OLED)를 구동하는 제 1 내지 제 6 트랜지스터

(T1~T6)와 두 개의 캐패시터(Cst, Cbst)로 구성되는 화소부(200)로 구성되어 있다.

[0063] 상기 데이터 구동부(100)는 기준전류(Iref)와 전원전압(VDD)이 인가되고 있다.

[0064] 상기 화소부(200)는 제 1, 제 2 스캔신호(SCAN, SCANB)에 의해 턴온 또는 오프되는 5개의 트랜지스터(T2~T6)와 상기 데이터 구동부(100)로부터 공급되는 입력 비디오 신호에 따라 상기 유기발광소자(OLED)를 발광시키는 구동 트랜지스터(T1)와, 상기 구동 트랜지스터(T1)의 게이트 단자와 전원전압(VDD) 사이에 구성되어 상기 데이터 구동부(100)로부터 공급되는 비디오 데이터 신호를 일시 저장하는 스토리지 캐패시터(Cst)를 포함하여 구성되어 있다.

[0065] 상기와 같이 구성된 본 발명의 제 3 실시예에 의한 유기발광표시장치는 유기발광소자(OLED)의 전류가 커서 데이터 라인의 셋팅 타임 문제가 발생하지 않은 고계조에서는 도 3의 전류 소오스방식 보상 화소 구조와 동일한 방법으로 동작하며, 유기발광소자(OLED)의 전류가 작아 전류 구동으로 동작시킬 수 없는 낮은 계조에서는 전압 구동 보상 화소 구조로 동작한다.

[0066] 따라서 데이터 구동부(100)에서는 전압 비디오 데이터 신호 및 전류 비디오 데이터 신호를 생성하여, 화소부(200)의 동작 모드를 제어하기 위해 추가로 데이터 셀렉트 신호(DATA_SEL)를 출력한다.

[0067] 고계조에는 전류구동으로 동작하며, 2번 구간에서 구동 트랜지스터(T1)의 소오스는 VDD가 인가되며, 이때 SCAN이 Low이므로 트랜지스터 T2, T5가 on이 되어 데이터 전류가 프로그래밍된다. 이후 3번 구간에서 SCAN은 High, SCANB는 Low, EM이 Low가 되어 여전히 구동 트랜지스터(T1)의 소오스는 VDD를 유지하며 이때 OLED에는 데이터 전류와 동일한 정전류를 흘러 준다.

[0068] 작은 전류가 필요한 낮은 계조에서는 전압 구동으로 동작시킨다. 이때 DATA_SEL이 High이므로 데이터 전류원은 플로팅(floating)되며, 동작원리는 다음 순서와 같이 이루어진다.

[0069] 먼저, 구동 트랜지스터(T1)의 문턱전압을 검출 즉, SCAN 신호가 Low 가 되어, 트랜지스터 T4가 on이 되면서 구동 트랜지스터, 구동 트랜지스터(T1)의 소오스에는 데이터 전압이 인가되며, 트랜지스터 T2가 on이 되면서 구동 트랜지스터(T1)의 게이트와 드레인이 연결되어 다이오드 연결이 형성된다. 또한 T5가 on이 되면서 기준전류가 구동 트랜지스터(T1)에 프로그래밍되고 이때 구동 트랜지스터(T1)의 게이트에는 문턱전압이 검출된다(수학식 8 참조).

수학식 8

$$V_A = V_{DATA}$$

[0070] $$I_{REF} = \frac{\beta}{2}(V_{DATA} - V_B - |V_{THP}|)^2 \qquad V_B = V_{DATA} - |V_{THP}| - \sqrt{\frac{2I_{REF}}{\beta}} \qquad \text{여기서, } \beta = \mu C_{OX} W/L$$

[0071] 이어서, 상기 유기발광소자(OLED)의 전류를 결정 즉, SCAN 신호가 High가 되어 트랜지스터 T3이 on이 되면서 구동 트랜지스터(T1)의 소오스에 VDD가 인가되며, 트랜지스터 T2가 off 되면서 유기발광소자(OLED) 연결이 끊어지며 게이트 전압은 그대로 유지하게 된다. 상기 구동 트랜지스터(T1)의 소오스와 게이트 전압에 의해 유기발광소자(OLED)의 전류는 결정된다(수학식 9 참조).

수학식 9

[0072] $$I_{OLED} = \frac{\beta}{2}\left[V_{DD} - \left\{V_{DATA} - |V_{THP}| - \sqrt{\frac{2I_{REF}}{\beta}}\right\} - |V_{THP}|\right]^2 = \frac{\beta}{2}\left(V_{DD} - V_{DATA} + \sqrt{\frac{2I_{REF}}{\beta}}\right)^2$$

[0073] 고계조에서의 전류식은 수학식 4와 같고, 고계조에서의 전류식에서 알 수 있듯이 트랜지스터의 특성 변화에 의한 휘도 불균일 문제와 VDD 라인에서의 IR-Drop에 의해 발생하는 화질 불량 문제를 해결할 수 있음을 알 수 있다.

[0074] 한편, 저계조에서의 전류는 수학식 10과 같다.

수학식 10

[0075]

$$I_{OLED}=\frac{\beta}{2}\left(V_{DD}-V_{DATA}+\sqrt{\frac{2I_{REF}}{\beta}}\right)^2$$

[0076] 저계조에서의 수학식 10에서와 같이 문턱전압 항이 사라져 문턱전압 변화에 의한 휘도 불균일 문제를 해결할 수 있다. 또한 전압 구동으로의 동작을 통해 데이터 라인의 기생 저항과 정전용량의 영향으로 데이터 라인의 셋팅 타임이 길어지기 때문에 발생하는 문제를 해결할 수 있으므로, 기준전류(Iref)의 사용으로 문턱전압의 검출 또한 기존의 구조보다 정확하며 빠르게 할 수 있다.

[0077] 도 11은 본 발명의 제 4 실시예에 의한 유기발광표시장치를 나타낸 개략적인 회로도이고, 도 12는 도 11의 동작 타이밍도이다.

[0078] 도 11에 도시된 바와 같이, 제 3 실시예와 다른 점은 전원전압(VDD)과 유기발광소자(OLED) 사이에 직렬로 연결된 구동 트랜지스터(T1)와 스위칭 트랜지스터(T3, T6)가 서로 다른 트랜지스터 즉, 구동 트랜지스터(T1)은 PMOS 트랜지스터로 이루어지고 스위칭 트랜지스터(T3, T6)는 NMOS 트랜지스터로 이루어져 있다.

[0079] 상기와 같이 구성된 제 4 실시예에 의한 유기발광표시장치는 스위칭 트랜지스터(T3, T6)를 구동 트랜지스터(T1)와 다른 트랜지스터로 구성함으로써 제 3 실시예에 도시된 SCANb 신호라인을 줄여 동작을 간소화하면서 개구율을 향상시킬 수 있다.

[0080] 도 13은 본 발명의 제 4 실시예에 의한 유기발광표시장치를 개략적으로 나타낸 회로도이고, 도 14는 도 13의 동작 타이밍도이다.

[0081] 도 13에 도시된 바와 같이, 전압 비디오 데이터 신호(Vdata) 및 전류 비디오 데이터 신호(Idata)를 생성하여 출력하고 상기 전압 비디오 데이터 신호 및 전류 비디오 데이터 신호를 선택하기 위한 데이터 셀렉트 신호(DATA_SEL)를 출력하며, 기준전압(Vref) 및 기준전류(VIref)를 출력하는 데이터 구동부(100)와, 다수의 데이터 라인(도시되지 않음)과 다수의 스캔라인(도시되지 않음)이 교차되며 그 교차부들에 전계발광셀들이 배치되어 상기 데이터 구동부(100)의 비디오 데이터 신호 및 외부에서 공급되는 다수의 스캔신호를 공급받아 유기발광소자(OLED)를 구동하는 제 1 내지 제 6 트랜지스터(T1~T6)와 두 개의 캐패시터(Cst, Cbst)로 구성되는 화소부(200)로 구성되어 있다.

[0082] 상기 화소부(200)는 제 1 제어신호(SCAN) 및 제 2 제어신호(EM)에 의해 턴온 또는 오프되는 5개의 트랜지스터(T2~T6)와 상기 데이터 구동부(100)로부터 공급되는 입력 비디오 신호에 따라 상기 유기발광소자(OLED)를 발광시키는 구동 트랜지스터(T1)와, 상기 구동 트랜지스터(T1)의 게이트 단자와 전원전압(VDD) 사이에 구성되어 상기 데이터 구동부(100)로부터 공급되는 비디오 데이터 신호를 일시 저장하는 스토리지 캐패시터(Cst)를 포함하여 구성되어 있다.

[0083] 상기와 같이 구성된 본 발명의제 5 실시예에 의한 유기발광표시장치는 입력 비디오 신호에 따라 구동되는데, 유기발광소자(OLED)의 전류가 커서 데이터 라인의 셋팅 타이밍 문제가 발생하지 않는 고계조에서는 도 3의 전류소오스방식 보상화소 구조와 동일한 방법으로 동작하며, 유기발광소자(OLED)의 전류가 작아 전류 구동으로 동작시킬 수 없는 낮은 계조에서는 전압 구동 보상 화소 구조로 동작한다.

[0084] 따라서 데이터 구동부(100)에서는 전압 비디오 데이터 신호 및 전류 비디오 데이터 신호를 생성할 수 있어야 하며, 화소부(200)의 동작 모드를 제어하기 위해 추가로 데이터 셀렉트 신호(DATA_SEL)를 이용한다.

[0085] 고계조에는 전류구동으로 동작하며, 제 1 제어신호(SCAN)가 Low일때, 구동 트랜지스터(T1)의 소오스는 전원전압(VDD)이 인가되며, 이때 트랜지스터 T2, T5가 on이 되어 데이터 전류가 프로그래밍된다. 이후 SCAN은 High, SCANB는 Low가 되어 여전히 구동 트랜지스터(T1)의 소오스는 VDD를 유지하며 이때 유기발광소자(OLED)에는 데이터 전류와 동일한 정전류를 흘러 준다.

[0086] 작은 전류가 필요한 저계조에서는 전압 구동으로 동작시킨다. 이때 데이터 셀렉트 신호(DATA_SEL)가 High이므로 데이터 전류원은 플로팅(floating)되며, 동작원리는 다음 순서와 같이 이루어진다.

[0087] 먼저, 구동 트랜지스터의 문턱전압을 검출 즉, SCAN이 Low일 때, 트랜지스터 T4가 on이 되면서 스토리지 캐패시터(Cst)의 상단부, Va노드는 데이터 전압이 인가되며, 트랜지스터 T2가 on이 되면서 구동 트랜지스터(T1)의 게이트와 드레인이 연결되어 다이오드 연결이 형성된다. 또한 구동 트랜지스터(T5)가 on이 되면서 기준전류(Ire

f)가 구동 트랜지스터(T1)에 프로그래밍되고 이때 구동 트랜지스터(T1)의 게이트에는 문턱전압이 검출된다.

[0088] 이어서, 상기 유기발광소자(OLED)의 전류를 결정 즉, SCAN이 High, SCANb가 Low가 되어, 트랜지스터 T2가 off 되면서 다이오드 연결이 끊어지며, 트랜지스터 T3이 on이 되면서 스토리지 캐패시터(Cst)의 상단부, Va노드가 데이터전압에서 기준전압(Vref)으로 변하면서 캐패시터의 부스팅(Boosting) 효과에 의해 Vb노드의 전압은 다음의 수학식 11과 같이 변한다.

수학식 11

[0089]

$$V_A = V_{DATA}$$

$$I_{REF} = \frac{\beta}{2}\left(V_{DD} - V_B - |V_{THP}|\right)^2 \qquad V_B = V_{DD} - |V_{THP}| - \sqrt{\frac{2I_{REF}}{\beta}} \qquad \text{여기서, } \beta = \mu C_{OX} W/L$$

[0090] 또한, 유기발광소자(OLED)의 전류는 구동 트랜지스터(T1) 의 소오스 전압과 게이트 전압에 의해 수학식 12와 같이 결정된다.

수학식 12

[0091]

$$I_{OLED} = \frac{\beta}{2}\left[V_{DD} - \left\{V_{DD} - |V_{THP}| - \sqrt{\frac{2I_{REF}}{\beta}} + (V_{REF} - V_{DATA})\right\} - |V_{THP}|\right]^2 = \frac{\beta}{2}\left(V_{DATA} - V_{REF} + \sqrt{\frac{2I_{REF}}{\beta}}\right)^2$$

[0092] 고계조에서의 전류식은 수학식 4와 같고, 고계조에서의 전류식에서 알 수 있듯이 트랜지스터의 특성 변화에 의한 휘도 불균일 문제와 VDD 라인에서의 IR-Drop에 의해 발생하는 화질 불량 문제를 해결할 수 있음을 알 수 있다.

[0093] 저계조에서의 수학식 13에서와 같이 문턱전압 항이 사라져 문턱전압 변화에 의한 휘도 불균일 문제를 해결할 수 있다. 또한 전압 구동으로의 동작을 통해 데이터 라인의 기생 저항과 정전용량의 영향으로 데이터 라인의 셋팅 타임이 길어지기 때문에 발생하는 문제를 해결할 수 있으므로, 기준전류(Iref)의 사용으로 문턱전압의 검출 또한 기존의 구조보다 정확하며 빠르게 할 수 있다.

수학식 13

[0094]

$$I_{OLED} = \frac{\beta}{2}\left(V_{DATA} - V_{REF} + \sqrt{\frac{2I_{REF}}{\beta}}\right)^2$$

[0095] 도 15는 본 발명의 제 6 실시예에 의한 유기발광표시장치를 나타낸 개략적인 회로도이고, 도 16은 도 15의 동작 타이밍도이다.

[0096] 도 15에 도시된 바와 같이, 제 5 실시예와 다른 점은 전원전압(VDD)과 유기발광소자(OLED) 사이에 직렬로 연결된 구동 트랜지스터(T1)와 스위칭 트랜지스터(T6)가 서로 다른 트랜지스터 즉, 구동 트랜지스터(T1)은 PMOS 트랜지스터로 이루어지고 스위칭 트랜지스터(T6)는 NMOS 트랜지스터로 이루어져 있다.

[0097] 상기와 같이 구성된 제 6 실시예에 의한 유기발광표시장치는 스위칭 트랜지스터(T6)를 구동 트랜지스터(T1)와 다른 트랜지스터로 구성함으로써 제 5 실시예에 도시된 SCANb 신호라인을 줄여 동작을 간소화하면서 개구율을 향상시킬 수 있다.

[0098] 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

[0099] 도 1은 일반적인 액티브 매트릭스 유기 EL 디스플레이 장치의 구조

[0100] 도 2는 종래 기술에 의한 전압구동형 유기발광표시장치를 개략적으로 나타낸 회로도

[0101] 도 3은 종래 기술에 의한 전류 구동형 유기발광표시장치를 개략적으로 나타낸 회로도

[0102] 도 4는 종래 기술에 의한 전류거울방식의 유기발광표시장치를 개략적으로 나타낸 회로도

[0103] 도 5는 본 발명의 제 1 실시예에 의한 유기발광표시장치를 나타낸 회로도

[0104] 도 6은 도 5의 구동 타이밍도

[0105] 도 7은 본 발명의 제 2 실시예에 의한 유기발광표시장치를 나타낸 회로도

[0106] 도 8은 도 7의 구동 타이밍도

[0107] 도 9는 본 발명의 제 3 실시예에 의한 유기발광표시장치를 나타낸 회로도

[0108] 도 10은 도 9의 구동 타이밍도

[0109] 도 11은 본 발명의 제 4 실시예에 의한 유기발광표시장치를 나타낸 회로도

[0110] 도 12는 도 11의 구동 타이밍도

[0111] 도 13은 본 발명의 제 5 실시예에 의한 유기발광표시장치를 나타낸 회로도이고, 도 14는 도 13의 구동 타이밍도

[0112] 도 15는 본 발명의 제 6 실시예에 의한 유기발광표시장치를 나타낸 회로도

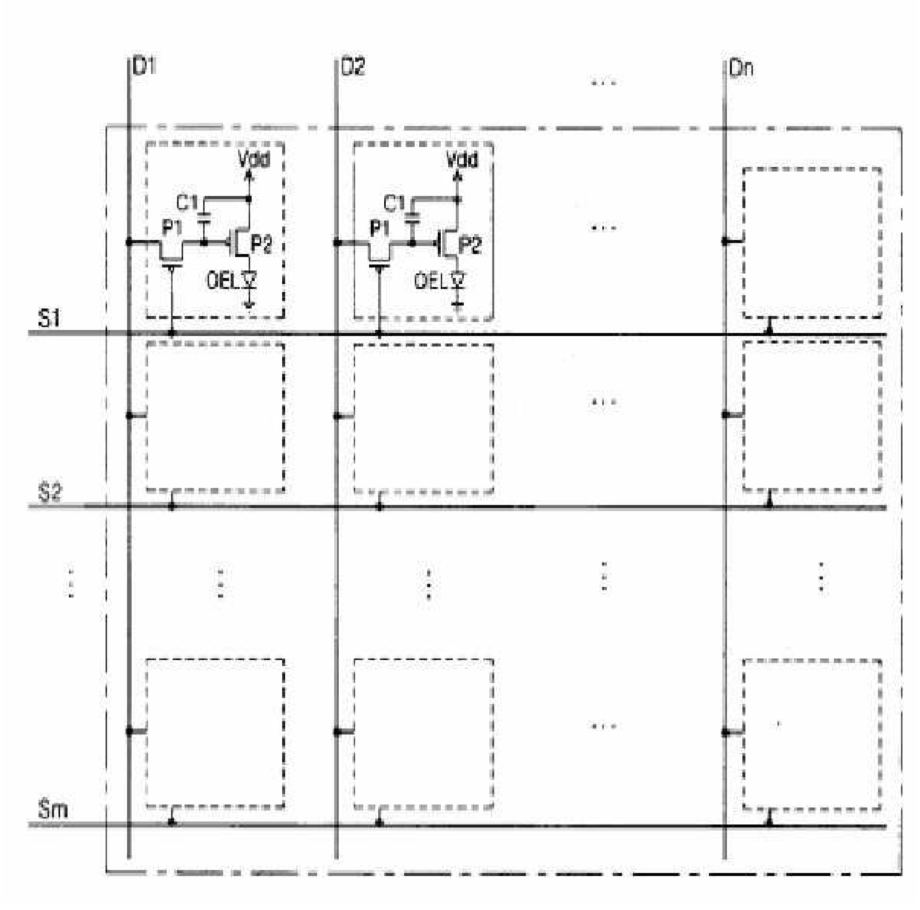
[0113] 도 16은 도 15의 구동 타이밍도

[0114] 도면의 주요 부분에 대한 부호의 설명

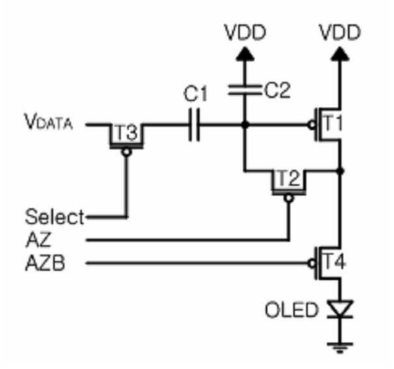
[0115] 100 : 데이터 구동부 200 : 화소부

도면

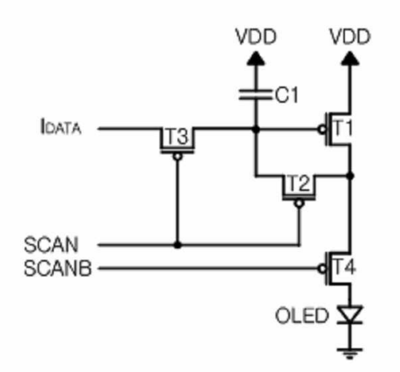
도면1



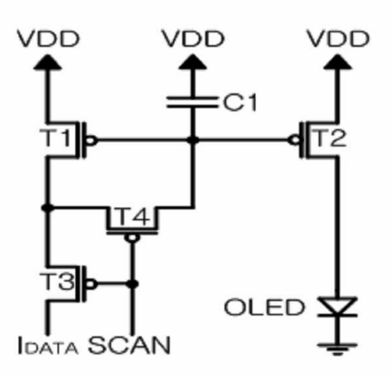
도면2


VDD
VDD
C1
C2
VDATA
T3
T1
T2
Select
AZ
AZB
T4
OLED

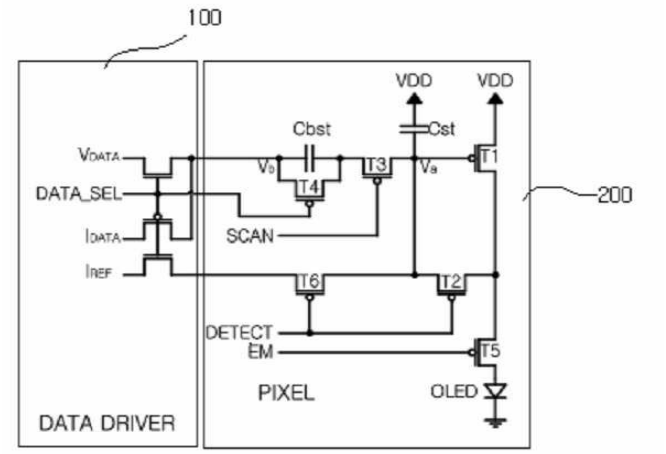
도면3


VDD
VDD
C1
IDATA
T3
T1
T2
SCAN
SCANB
T4
OLED

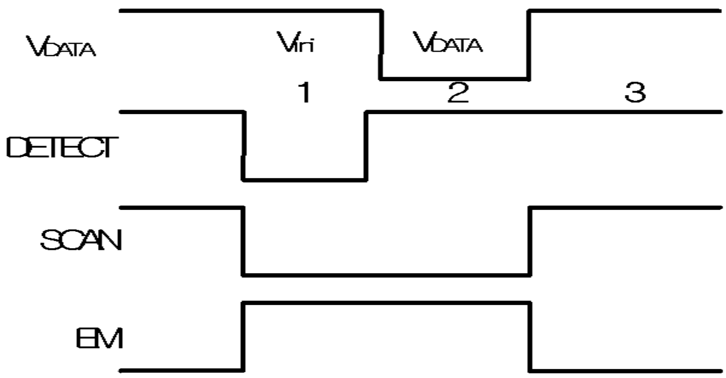
도면4


VDD
VDD
VDD
C1
T1
T2
T4
T3
OLED
IDATA SCAN

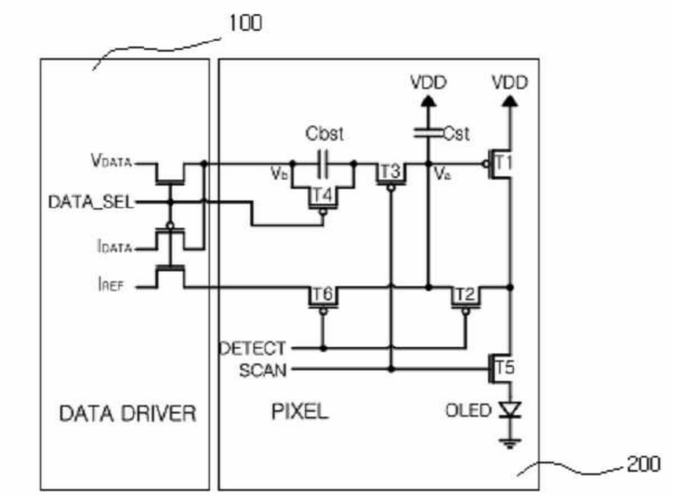
도면5


100
VDD
VDD
Cbst
Cst
VDATA
Vb
T3
Va
T1
T4
DATA_SEL
200
IDATA
SCAN
IREF
T6
T2
DETECT
EM
T5
PIXEL
OLED
DATA DRIVER

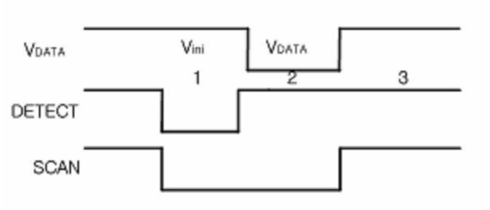
도면6


VDATA
Vri
VDATA
1
2
3
DETECT
SCAN
EM

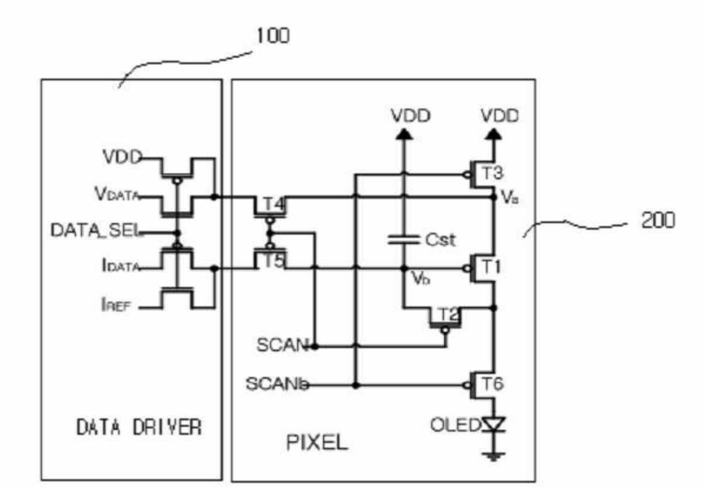
도면7


100
VDD
VDD
Cbst
Cst
VDATA
Vb
T3
Va
T1
T4
DATA_SEL
IDATA
IREF
T6
T2
DETECT
SCAN
T5
DATA DRIVER
PIXEL
OLED
200

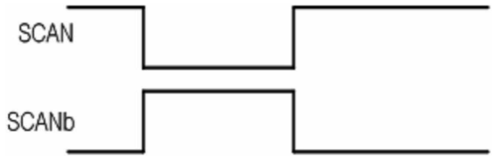
도면8


VDATA
Vini
VDATA
1
2
3
DETECT
SCAN

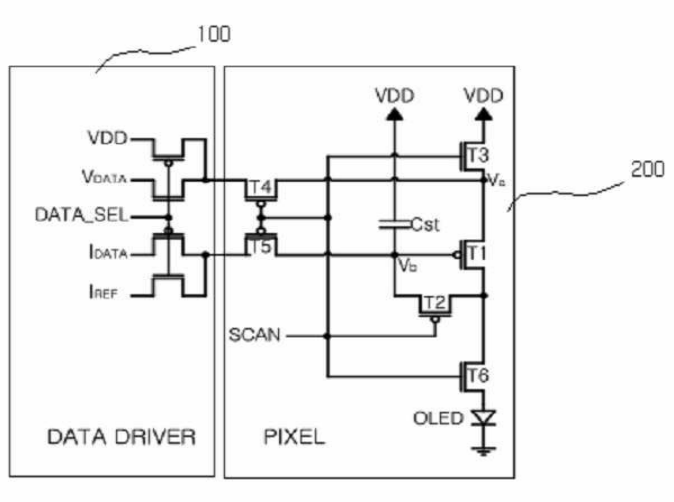
도면9


100
VDD
VDD
VDD
T3
VDATA
T4
Va
200
DATA_SEL
Cst
T5
IDATA
T1
Vb
IREF
T2
SCAN
SCANb
T6
DATA DRIVER
OLED
PIXEL

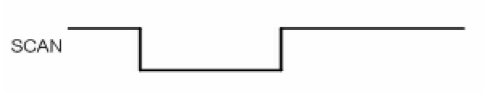
도면10


SCAN
SCANb

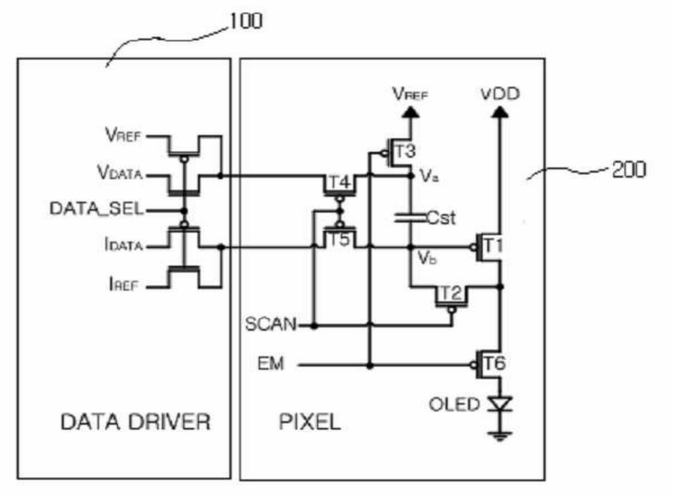
도면11



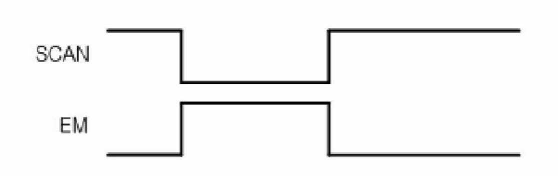
도면12



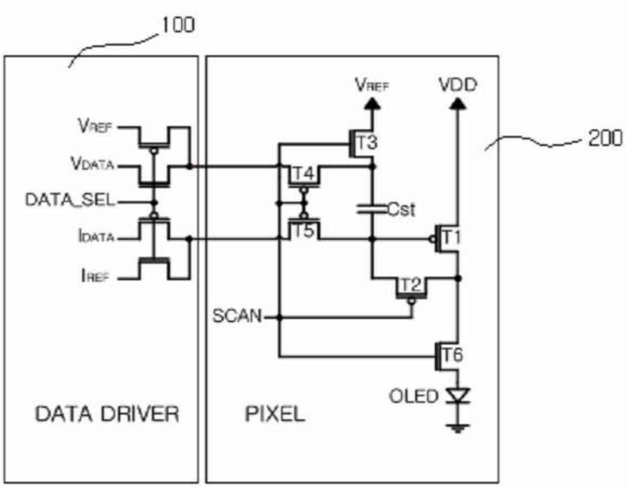
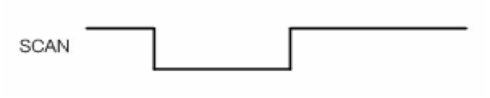
도면13



도면14



도면15



도면16