

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 94138174

※ 申請日期： 94.10.31

※IPC 分類：H01L 21/56 25/0

一、發明名稱：(中文/英文)

電子構裝接點的保護結構與製造方法/ PROTECTING
STRUCTURE AND METHOD FOR MANUFACTURING
ELECTRONIC PACKAGING JOINTS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

ID：S00002002A

財團法人工業技術研究院/ INDUSTRIAL TECHNOLOGY
RESEARCH INSTITUTE

代表人：(中文/英文)

林信義/ LIN, HSIN-I

住居所或營業所地址：(中文/英文)

新竹縣竹東鎮中興路 4 段 195 號/ 195, SEC. 4, CHUNG HSING
ROAD, CHUTUNG, HSINCHU, TAIWAN 31040

國籍：(中文/英文)

中華民國 / TW

三、發明人：(共 3 人)

姓名：(中文/英文)

1. 張世明/ CHANG, SHYH-MING

ID: G120330122

2. 林基正/ LIN, JI-CHENG

ID: F123358694

3. 陳守龍/ CHEN, SHOU-LUNG

ID: H122102789

國籍：(中文/英文)

1-3. 中華民國 / TW

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本案係指一種電子構裝結構與製造方法，尤指一種電子構裝接點的保護結構與製造方法。

【先前技術】

隨著電子產品需求朝向高功能化、訊號傳輸高速化及電路元件高密度化發展，IC 所呈現的功能越強，搭配的被動元件數量亦隨之遽增，特別是消費性電子產品，因此在電子產品強調輕、薄、短、小之際，如何在有限的構裝空間中容納數目龐大的電子元件，已成為電子構裝業者急待解決與克服的技術瓶頸。為了解決此一問題，構裝技術逐漸走向 SiP(system in package)的系統整合階段，而埋藏式主、被動元件技術(embedded technology)與表面積層技術(build up)成為關鍵技術，藉由元件的內埋化，可使構裝面積大幅度縮小，使多餘的空間能加入更多高功能性元件。而表面積層技術則可以提高線路密度、縮小元件厚度，藉此提高產品整體的構裝密度。

然而，當構裝面積大幅度縮小，接點密度越來越高，使得晶片上佈線之尺寸與間距也隨之越來越小。因此，當環境產生變化或是受到外力影響時，在晶片電極接點或是重新佈線之導線通孔往往是容易造成應力集中的區域。而此應力較大的地方通常會使晶片電極接點損壞或是導線斷線，進而致使晶片失效。

請參閱第一圖，其係美國專利 US5,757,072 中提出

在 HDI 結構 10 內，以保護蓋 16 覆蓋於晶片 12a 或是任何敏感易受外界干擾之主被動元件 12，以保護其在製程中不受到污染，並於 HDI 製造完成後保護元件使其不受外界之影響。但此專利中之保護蓋 16 需要另外製作且相當複雜，成本也較高。

請參閱第二圖，其係美國專利 US6,586,836 中提出以對稱結構 162 來降低內埋式晶片 102 之翹曲(warp)現象，以改善因為翹曲而產生的應力集中現象，導致晶片失效。然而，這樣的方式只能應用於多晶片且可對稱製作之結構。因此其可適用的範圍相對較小，且製程也較為複雜。

請參閱第三圖，其係美國專利 US5,866,952 中提出於 HDI 結構 26 內的晶片 14 及 20 周圍形成一聚合物基板 24 之前，先在該晶片 14 及 20 周圍放置一可降低應力的韌性材料 17，如此將可改善晶片內因應力集中現象所導致的晶片失效。

故鑑於習知方式之缺失，發明人乃經悉心試驗與研究，並一本鍥而不捨之精神，終於研發出此一電子構裝接點的保護結構與製造方法。

【發明內容】

本案提出一保護層結構。當構裝結構受到外力或是環境變化時，此保護層結構可有效保護晶片上之導線與連接孔，避免晶片電極接點損壞或重新佈線之導線斷線，進而提高構裝結構之導線可靠度。

本案之主要構想為提供一種電子構裝接點的保護結構，其包含：複數個晶片、至少一介電層、複數個縱向導電連接線路及複數個保護層；其中該等晶片具有複數個電極；該等介電層覆蓋該等晶片與該等電極；該等縱向導電連接線路設於該等介電層內，用以連接該等介電層的一電訊號；該等保護層至少包覆一該縱向導電連接線路的周圍。

根據上述構想，其中該等保護層的材料為一可壓縮的高分子材料，且該等保護層不完全覆蓋該等晶片。該等保護層包覆在該等縱向導電連接線路周圍，但不與該等縱向導電連接線路接觸。

本案之另一構想為提供一種電子構裝接點的保護結構，其包含：複數個晶片、一基板、至少一介電層、複數個縱向導電連接線路及複數個保護層；其中該等晶片具有複數個電極；該基板位於該等晶片的一側，用於支撐該等晶片及協助該等晶片散熱；該等介電層覆蓋該等晶片與該等電極；該等縱向導電連接線路設於該等介電層內，用以連接該等介電層的一電訊號；該等保護層至少包覆一該縱向導電連接線路的周圍。

根據上述構想，其中該等保護層不完全覆蓋該等晶片，且該等保護層包覆在該等縱向導電連接線路周圍，但不與該等縱向導電連接線路接觸。

本案之又一構想為提供一種電子構裝接點之保護結構的製造方法，該方法包括下列步驟：提供複數個晶片，

其具有複數個電極；形成複數個保護層，覆蓋於該等晶片與該等電極上；形成複數個介電層以覆蓋於該等保護層與該等晶片上；形成複數個縱向導線連接孔於該等保護層與該等介電層內；形成複數個縱向導電連接線路於該等縱向導線連接孔內。

【實施方式】

本案將可由以下的實施例說明而得到充分的瞭解，使得熟習本方法之人士可以據以完成之，然本案之實施並非可由下列實施例而被限制其實施型態。

請參閱第四圖，其係本案之半導體元件的應力模擬分析模型剖視示意圖。該模型包含半導體晶片 101、基板 104、連接孔內導線 108、保護層 105 及介電層 106 與 109；其中半導體晶片 101 以膠材 111 黏著於基板 104 之上，基板 104 可為一有機電路基板或一金屬基板。連接孔內導線 108 周圍以保護層 105 包覆，而保護層之上有介電層 106 與介電層 109。

請參閱第五圖，其係本案模擬結構中不具有保護層之模擬結果剖視示意圖。當結構中不具有本案之保護層包覆於導線周圍時，將形成應力集中區，如圖中箭頭所指。

請參閱第六圖，其係本案模擬結構中具有保護層之模擬結果剖視示意圖。當結構中具有本案之保護層包覆於導線周圍時，可以有效降低導線所受到的應力，如圖中箭頭所指。

請參閱第七圖，其係本案之保護層厚度與應力的關係圖。由圖中可知，如果保護層的厚度增加其分散應力的效果越佳。

請參閱第八圖(a)(b)(c)(d)(e)(f)(g)，其係本案之第一實施例構裝結構之製作流程剖視示意圖。一具有積體電路之半導體晶片 101，其含有輸入/輸出電極 102 以及介電層 103 覆蓋在電極 102 之上，如第八圖(a)所示。在半導體晶片 101 上以印刷、沈積或是利用旋轉塗佈後再微影蝕刻的方式形成保護層 105 於電極 102 上，如第八圖(b)所示，在此步驟保護層僅形成於連接電極上方，並不塗佈在整個封裝面積，如此不僅可以避免由於保護層 105 的塗佈而造成半導體晶片 101 之翹曲，亦可以節省材料成本。保護層材料可以為 Polyimide 與 BCB 等高分子材料，而保護層形狀可為圓形、方形、不規則形或是任一混合形狀。然後將半導體晶片 101 置於有機基板 104 上，如第八圖(c)所示。以塗佈、沈積、壓合或是印刷的方式形成介電層 106 於半導體晶片 101 與保護層 105 上，如第八圖(d)所示。接著可以採用雷射鑽孔、乾蝕刻或濕蝕刻等方式將電極 102 上方之保護層 105 與介電層 106 開出連接孔 107，如第八圖(e)所示。在所開出之連接孔 107 內，以電鍍、沈積或是印刷等方式形成導線 108，如第八圖(f)所示。而後可製作介電層 109 與導電凸塊 110，如第八圖(g)所示。

請參閱第九圖，其係本案之第一實施例構裝結構的

俯視示意圖。如圖所示，半導體晶片 101 在有機基板 104 上，其含有輸入/輸出電極 102;保護層結構 105 形成於縱向導通線路 113 的周圍。

請參閱第十圖，其係本案之第二實施例構裝結構的剖視示意圖。一具有積體電路之半導體晶片 201 在有機基板 204 上，其含有輸入/輸出電極 202 以及介電層 203 覆蓋在電極 202 之上。除了第一種實施例的第一層保護層 205 之外，亦可以製作第二層保護層結構 212 包圍於縱向連接導線 213 周圍，並位於導線重新佈線 208 與導電凸塊 210 之間。

請參閱第十一圖，其係本案第二實施例構裝結構的俯視示意圖。如圖所示，半導體晶片 201 在有機基板 204 上，其含有輸入/輸出電極 202;保護層結構 205 與 212 形成於縱向導通線路 213 及 214 的周圍。由於本案之保護層結構可用於保護縱向導通線路，因此，相當適合應用於多層積層 (build up) 電路之佈線導線通孔，將多個保護層結構製作於具有多層介電層的積層構裝內。

請參閱第十二圖，其係本案第三實施例構裝結構的俯視示意圖。如圖所示，半導體晶片 201 在有機基板 204 上，其含有輸入/輸出電極 202;保護層結構 305 與 312 形成於縱向導通線路 313 及 314 的周圍，但不僅僅只包圍到單一縱向導通線路 313 及 314。

請參閱第十三圖，其係本案第四實施例構裝結構的俯視示意圖。如圖所示，半導體晶片 201 在有機基板 204

上，其含有輸入/輸出電極 202;保護層結構 405 與 412 形成於縱向導通線路 413 及 414 的周圍，但不接觸到單一縱向導通線路 413 及 414。

綜上所述，利用此保護層結構可改善晶片上之電極接點與佈線導電連接孔之應力集中現象，進而提高電子構裝結構之導線可靠度。本案中之保護層結構可以用塗佈、沈積或印刷的方式於晶圓級製作程序完成，其與製程相容性較高，且可適用於各種之電子構裝結構。

縱使本發明已由上述之實施例詳細敘述而可由熟悉本技藝之人士任施匠思而為諸般修飾，然皆不脫如附申請專利範圍所欲保護者。

【圖式簡單說明】

第一圖：其係美國專利 US5,757,072 利用保護蓋覆蓋於晶片之剖視示意圖；

第二圖：其係美國專利 US6,586,836 利用對稱結構來降低內埋式晶片之翹曲現象的剖視示意圖；

第三圖：其係美國專利 US5,866,952 利用韌性材料來降低晶片之應力的剖視示意圖；

第四圖：其係本案之半導體元件的應力模擬分析模型剖視示意圖；

第五圖：其係本案模擬結構中不具有保護層之模擬結果剖視示意圖；

第六圖：其係本案模擬結構中具有保護層之模擬結果剖視示意圖；

第七圖：其係本案之保護層厚度與應力的關係圖；

第八圖(a)(b)(c)(d)(e)(f)(g)：其係本案之第一實施例構裝結構之製作流程剖視示意圖；

第九圖：其係本案之第一實施例構裝結構的俯視示意圖；

第十圖：其係本案之第二實施例構裝結構的剖視示意圖；

第十一圖：其係本案第二實施例構裝結構的俯視示意圖；

第十二圖：其係本案第三實施例構裝結構的俯視示意圖；及

第十三圖：其係本案第四實施例構裝結構的俯視示意圖。

【主要元件符號說明】

101, 201: 半導體晶片

102, 202: 輸入/輸出電極

103, 106, 109, 203: 介電層

104: 基板

204: 有機基板

105, 205, 212, 305, 312, 405, 412: 保護層

107: 連接孔

108: 導線

110, 210: 導電凸塊

113, 213, 214, 313, 314, 413, 414: 縱向導通線路

I262565

208: 導線重新佈線

111: 膠材

五、中文發明摘要：

本案係提供一種電子構裝接點的保護結構與製造方法。利用該保護層結構可改善晶片上之電極接點與佈線導電連接孔之應力集中現象，進而提高電子構裝結構之導線可靠度。本案中之保護層結構係以塗佈、沈積或印刷的方式於晶圓級製作程序完成，製程相容性較高，且適用於各種電子構裝結構。

六、英文發明摘要：

A protecting structure and method for manufacturing electronic packaging joints are provided. The phenomenon of stress concentrating on electrode joints and conductive connecting holes of chips can be improved by using the protecting structure, and thus the reliability of conductive lines of the electronic packaging structure would be raised. The structure of the protecting structure of the present invention is completed by coating, depositing or printing during the wafer level process. The process compatibility is higher and the protecting structure suits various electronic packaging structures.

十、申請專利範圍：

1. 一種電子構裝接點的保護結構，其包含：
 - 複數個晶片，其具有複數個電極；
 - 至少一介電層，其覆蓋該等晶片與該等電極；
 - 複數個縱向導電連接線路，設於該等介電層內，用以連接該等介電層的一電訊號；以及
 - 複數個保護層，其至少包覆一該縱向導電連接線路的周圍。
2. 如申請專利範圍第 1 項所述之電子構裝接點的保護結構，其中該等保護層的材料為一可壓縮的高分子材料。
3. 如申請專利範圍第 1 項所述之電子構裝接點的保護結構，其中該等保護層不完全覆蓋該等晶片。
4. 如申請專利範圍第 1 項所述之電子構裝接點的保護結構，其中該等保護層包覆在該等縱向導電連接線路周圍，但不與該等縱向導電連接線路接觸。
5. 一種電子構裝接點的保護結構，其包含：
 - 複數個晶片，其具有複數個電極；
 - 一基板，其位於該等晶片的一側，用於支撐該等晶片及協助該等晶片散熱；
 - 至少一介電層，其覆蓋該等晶片與該等電極；
 - 複數個縱向導電連接線路，其在該等介電層內，連接該等介電層的一電訊號；以及
 - 複數個保護層，其至少包覆一該縱向導電連接線路的周圍。
6. 如申請專利範圍第 5 項所述之電子構裝接點的保護結

構，其中該基板為一有機電路基板。

7. 如申請專利範圍第 5 項所述之電子構裝接點的保護結構，其中該基板為一金屬基板。

8. 如申請專利範圍第 5 項所述之電子構裝接點的保護結構，其中該等保護層的材料為一可壓縮的高分子材料。

9. 如申請專利範圍第 5 項所述之電子構裝接點的保護結構，其中該等保護層不完全覆蓋該等晶片。

10. 如申請專利範圍第 5 項所述之電子構裝接點的保護結構，其中該等保護層包覆在該等縱向導電連接線路周圍，但不與該等縱向導電連接線路接觸。

11. 一種電子構裝接點之保護結構的製造方法，該方法包括下列步驟：

提供複數個晶片，其具有複數個電極；

形成複數個保護層，覆蓋於該等晶片與該等電極上；

形成複數個介電層以覆蓋於該等保護層與該等晶片

上；

形成複數個縱向導線連接孔於該等保護層與該等介電層內； 以及

形成複數個縱向導電連接線路於該等縱向導線連接孔內。

12. 如申請專利範圍第 11 項所述之電子構裝接點之保護結構的製造方法，其中該等保護層以印刷方式形成。

13. 如申請專利範圍第 11 項所述之電子構裝接點之保護結構的製造方法，其中該等保護層利用旋轉塗佈後再微

影蝕刻方式形成。

14. 如申請專利範圍第 11 項所述之電子構裝接點之保護結構的製造方法，其中該等保護層以沉積方式形成。

15. 如申請專利範圍第 11 項所述之電子構裝接點之保護結構的製造方法，其中該等縱向導線連接孔以雷射鑽孔方式形成。

16. 如申請專利範圍第 11 項所述之電子構裝接點之保護結構的製造方法，其中該等縱向導線連接孔以乾蝕刻方式形成。

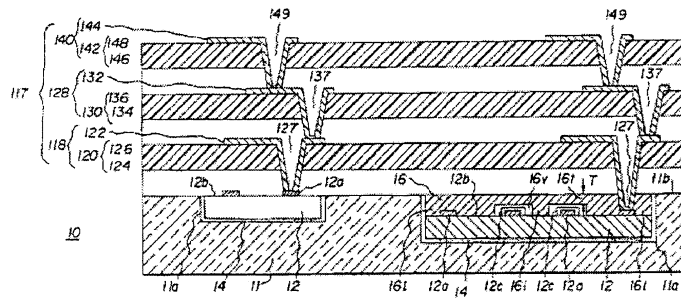
17. 如申請專利範圍第 11 項所述之電子構裝接點之保護結構的製造方法，其中該等縱向導線連接孔以濕蝕刻方式形成。

18. 如申請專利範圍第 11 項所述之電子構裝接點之保護結構的製造方法，其中該等縱向導電連接線路以電鍍方式形成。

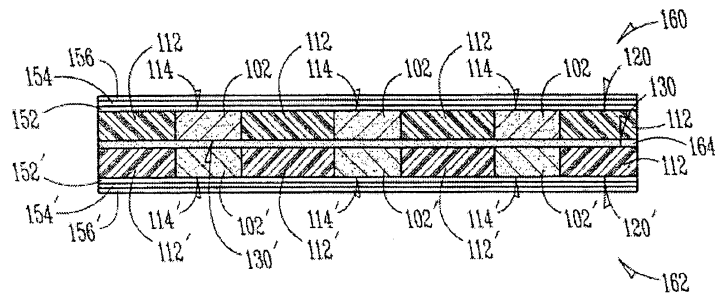
19. 如申請專利範圍第 11 項所述之電子構裝接點之保護結構的製造方法，其中該等縱向導電連接線路以沉積方式形成。

20. 如申請專利範圍第 11 項所述之電子構裝接點之保護結構的製造方法，其中該等縱向導電連接線路以印刷方式形成。

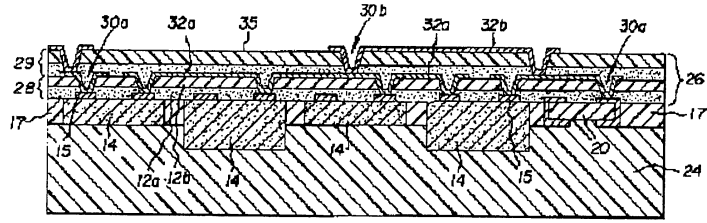
十一、圖式：



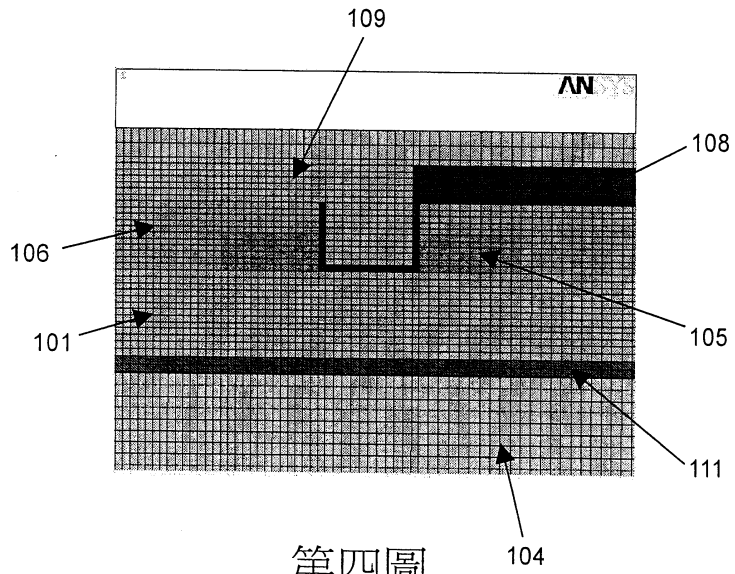
第一圖



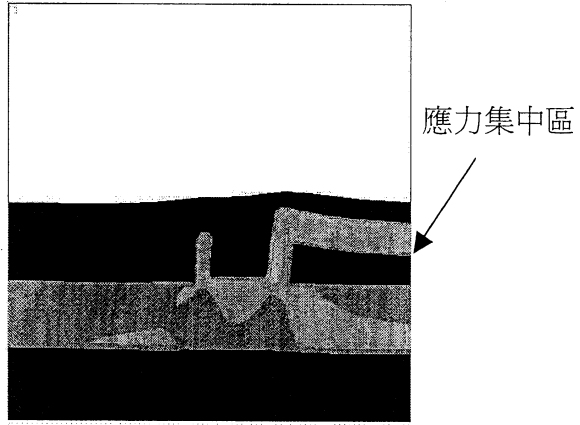
第二圖



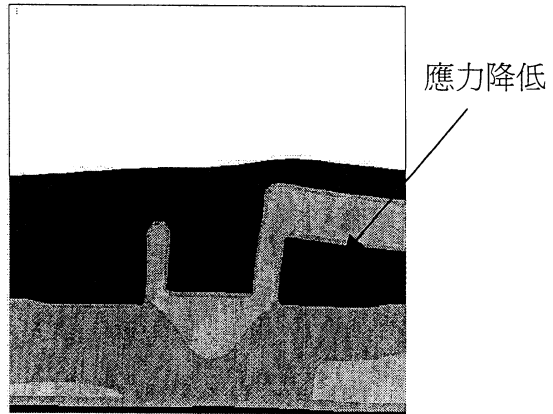
第三圖



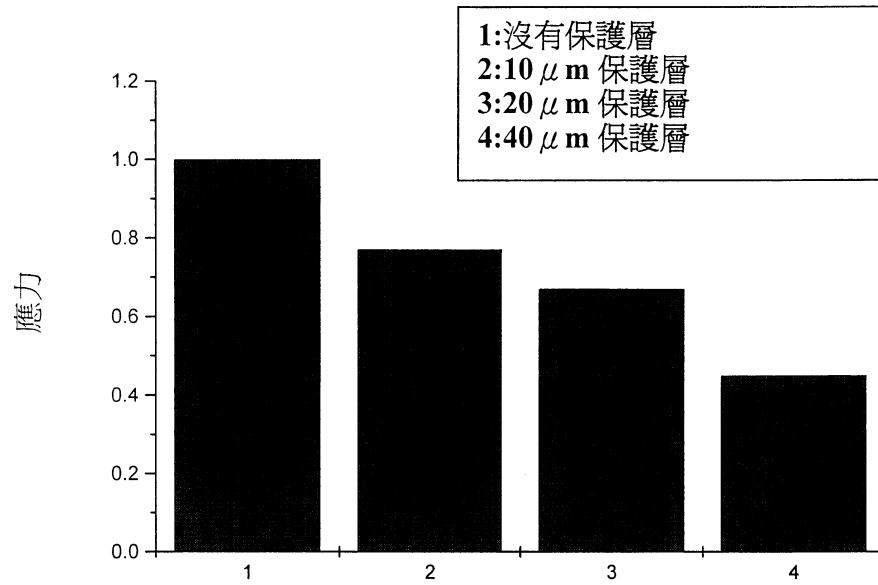
第四圖



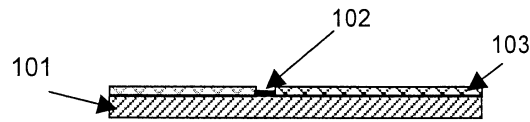
第五圖



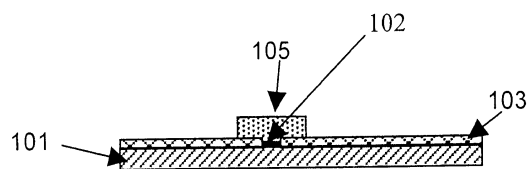
第六圖



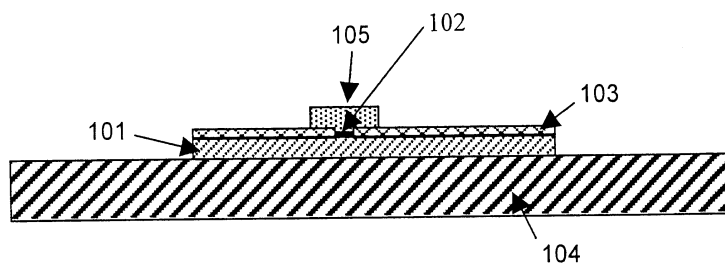
第七圖



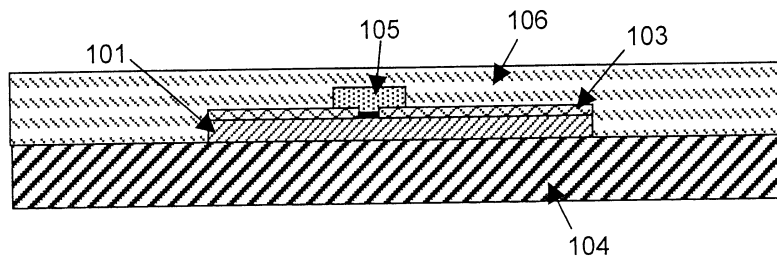
第八圖(a)



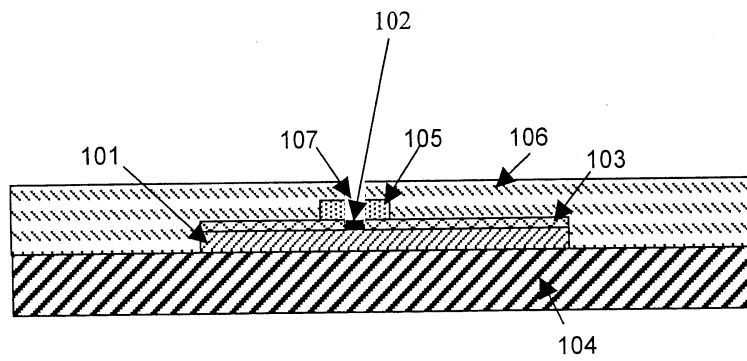
第八圖(b)



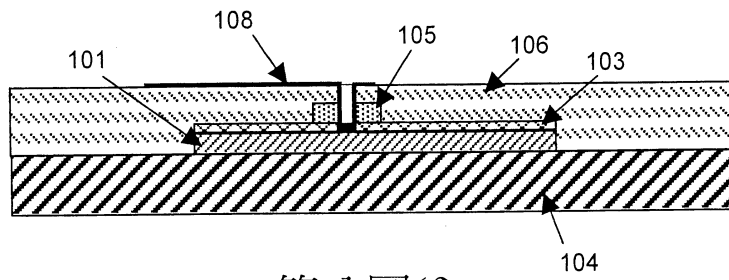
第八圖(c)



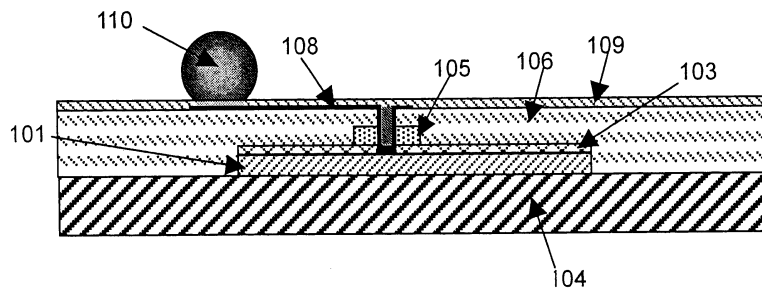
第八圖(d)



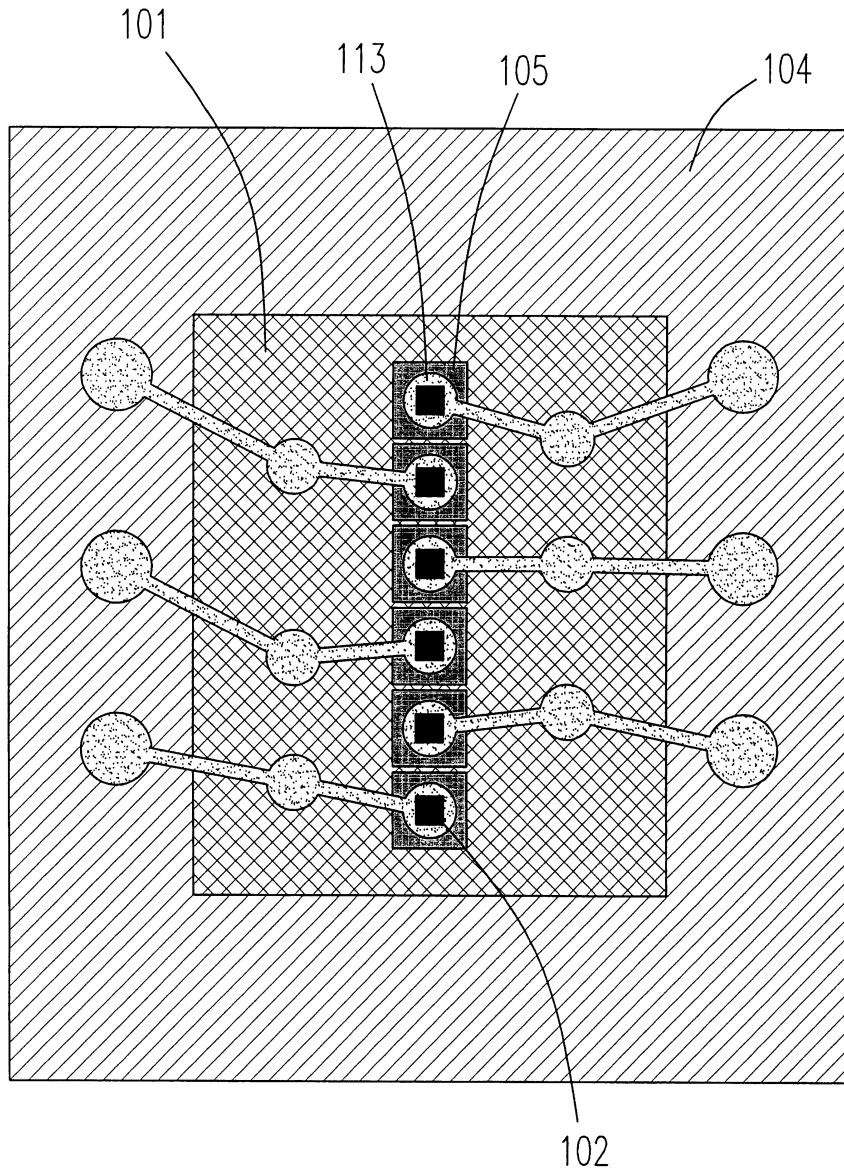
第八圖(e)



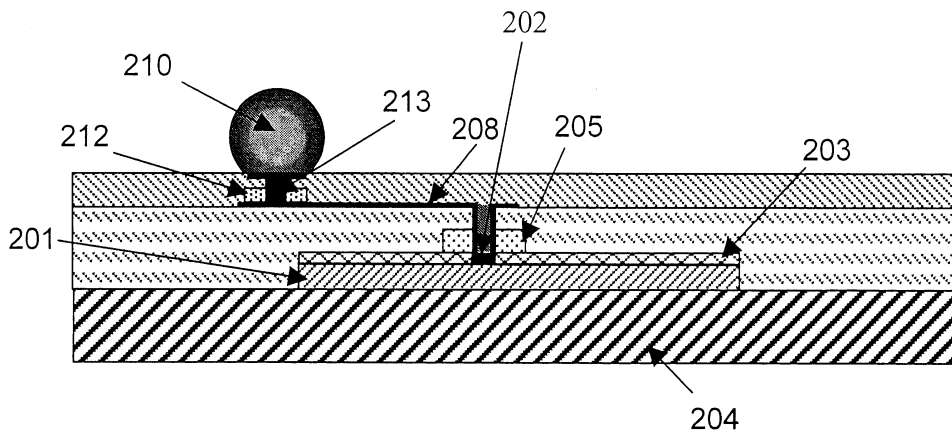
第八圖(f)



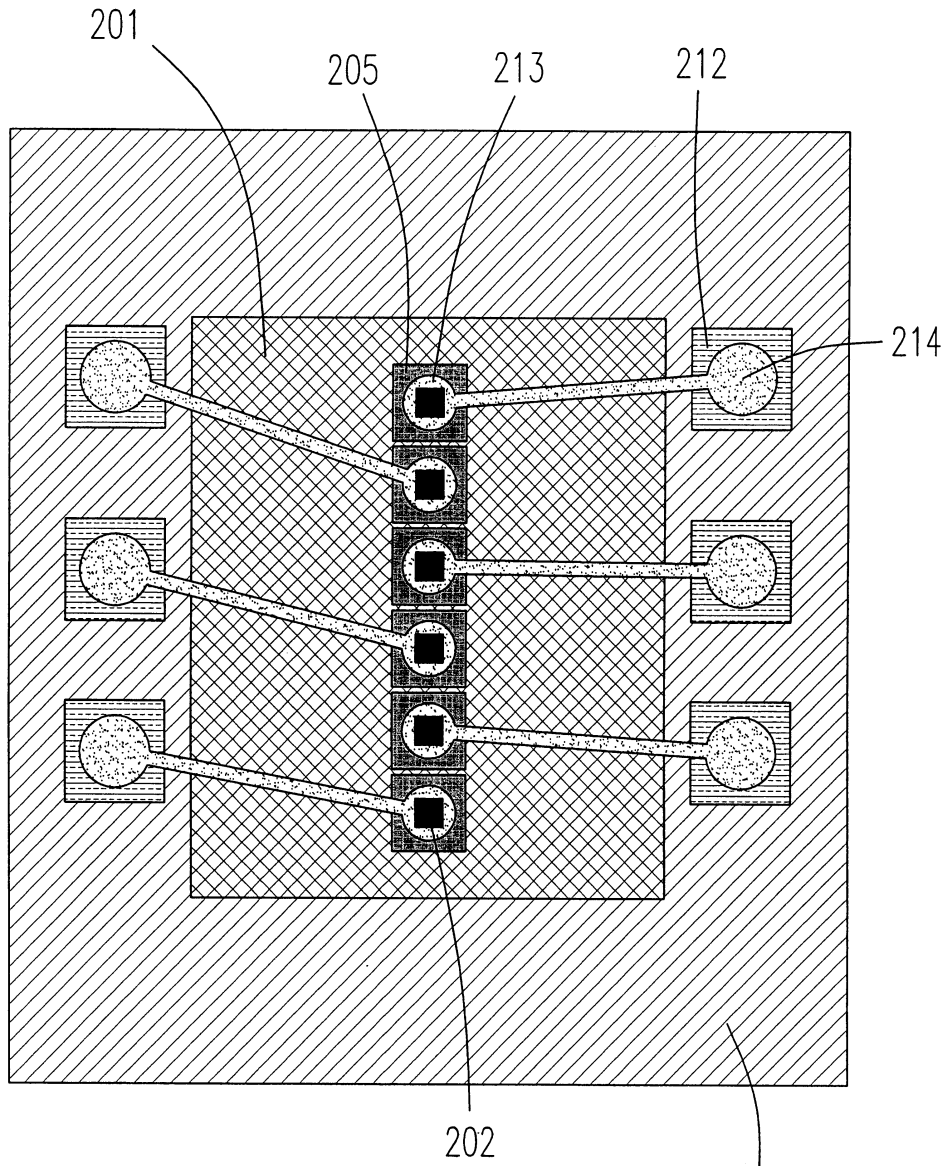
第八圖(g)



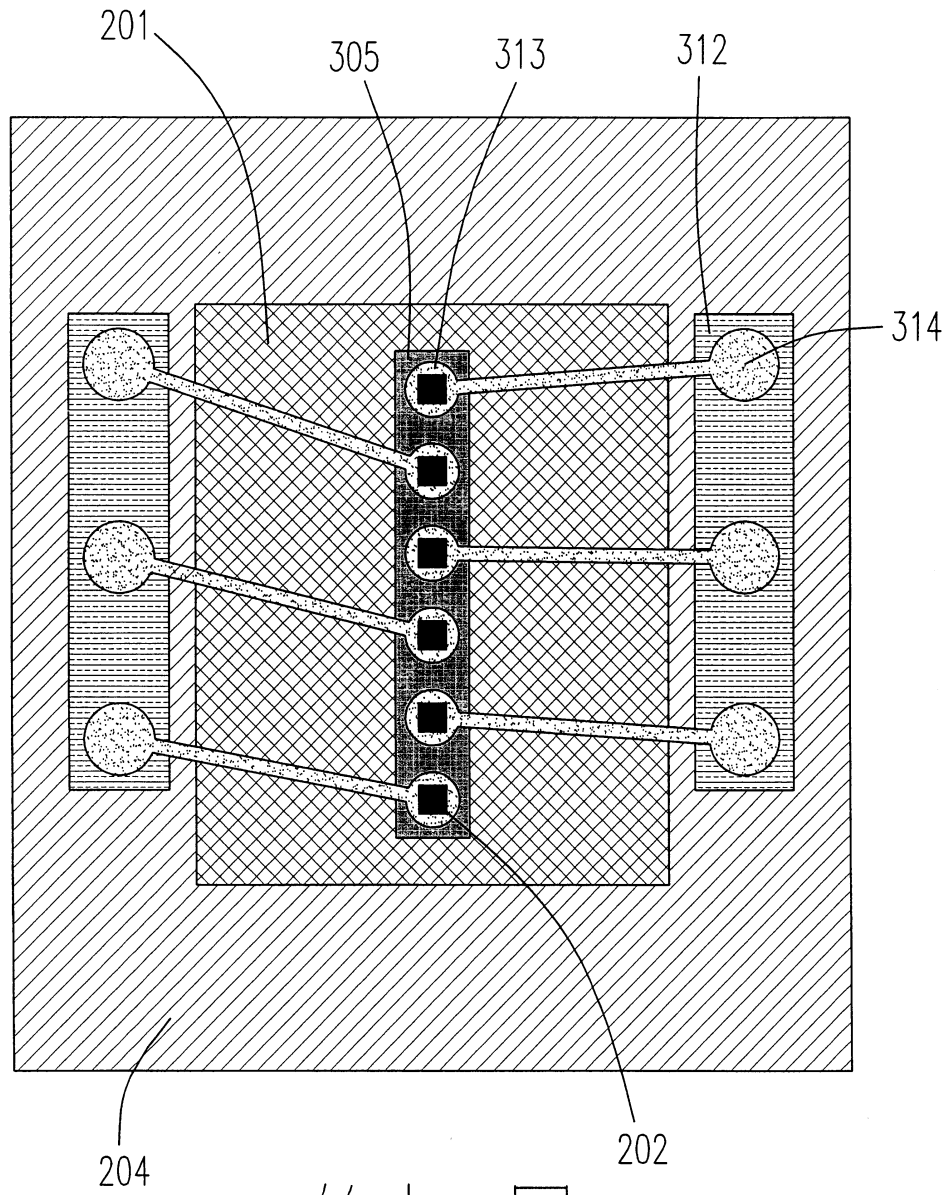
第九圖



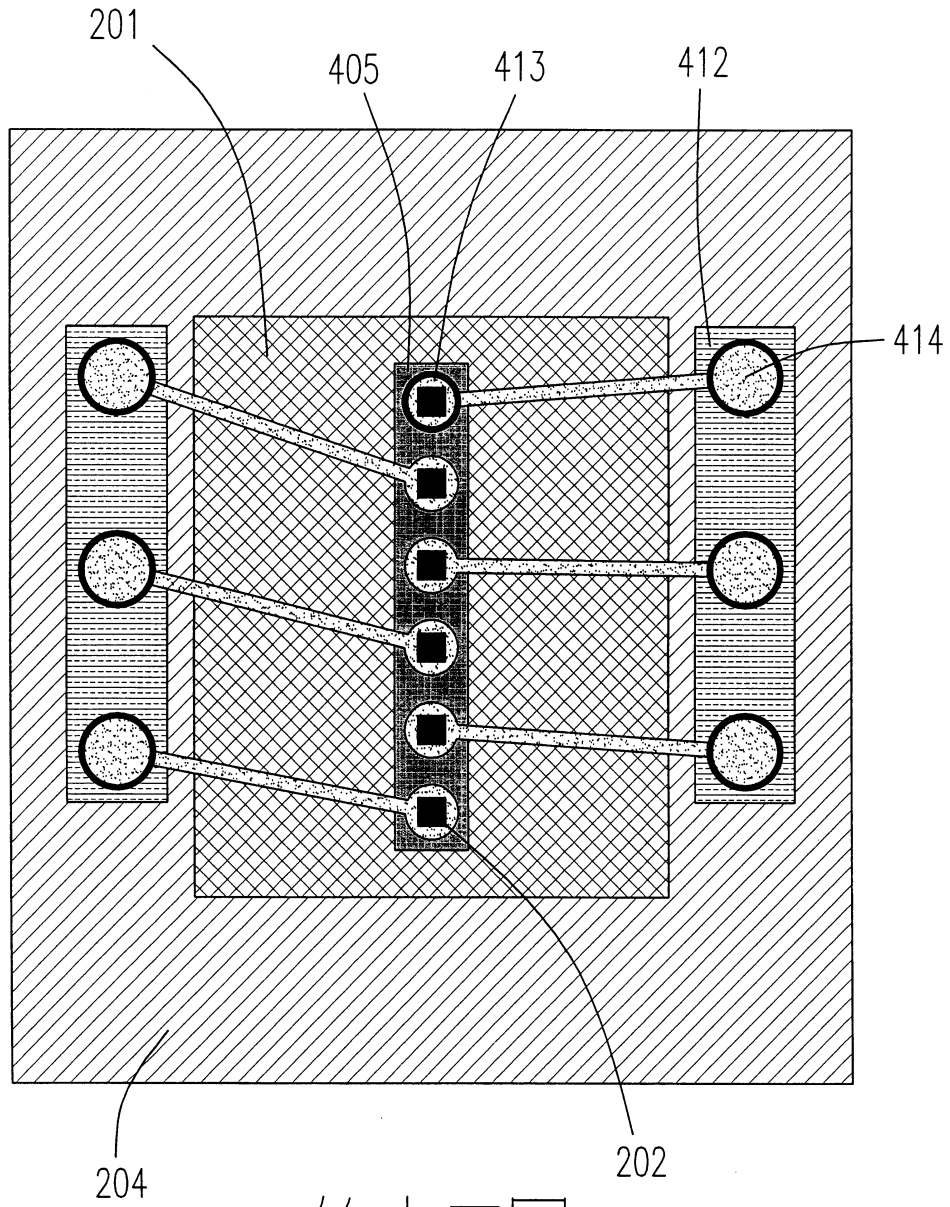
第十圖



第十一圖



第十二圖



第十三圖

七、指定代表圖：

(一)本案指定代表圖為：第（十）圖。

(二)本代表圖之元件符號簡單說明：

- 201: 半導體晶片
- 202: 輸入/輸出電極
- 203: 介電層
- 204: 有機基板
- 205,212: 保護層
- 208: 導線重新佈線
- 210: 導電凸塊
- 213: 縱向導通線路

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：