

I285869

748276

發明專利說明書

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※申請案號：92108559 ※IPC分類：G09G3/16 G09G3/135

※申請日期：92年04月14日

壹、發明名稱：

(中文) 位移暫存器，資料線驅動電路及掃描線驅動電路

(英文) シフトレジスタ、データ線駆動回路および走査線駆動回路

貳、發明人 (共 2 人)

發明人 1

姓名：(中文) 藤田伸

(英文) 藤田伸

住居所地址：(中文) 日本國長野縣諏訪市大和三丁目三番五號
精工愛普生股份有限公司內

(英文) 日本国長野県諏訪市大和三丁目3番5号
セイコーエプソン株式会社内

參、申請人 (共 1 人)

申請人 1

姓名或名稱：(中文) 精工愛普生股份有限公司

(英文) セイコーエプソン株式会社

住居所地址：(中文) 日本國東京都新宿區西新宿二丁目四番一號
(或營業所) (英文)

國籍：(中文) 日本 (英文) JAPAN

代表人：(中文) 1. 草間三郎

(英文)

發明人 2

姓 名：(中文) 藤川紳介
(英文) 藤川紳介
住居所地址：(中文) 日本國長野縣諏訪市大和三丁目三番五號
精工愛普生股份有限公司內
(英文) 日本国長野県諏訪市大和三丁目3番5号
セイコーエプソン株式会社内

(1)

玖、發明說明

【發明所屬之技術領域】

本發明是有關使用於供以驅動光電面板（具有：複數條掃描線及複數條資料線，及對應於該等複數條掃描線及複數條資料線的交叉而配置成矩陣狀的畫素電極及開關元件）之位移暫存器，及使用該位移暫存器之資料線驅動電路及掃描線驅動電路。

【先前技術】

就以往的光電裝置而言，例如液晶裝置的驅動電路是由：配線於畫像顯示領域的資料線及掃描線等，以規定的時序來供給資料線訊號及掃描訊號等之資料線驅動電路及掃描線驅動電路所構成。

資料線驅動電路的基本構成會依照所被輸入的畫像訊號為類比訊號或數位訊號而有所不同。但，無論是哪一種情況，資料線驅動電路皆具備：按照時脈訊號來依次位移在水平掃描期間最初供給的傳送訊號之位移暫存器。

就此位移暫存器而言，例如有特開平10-199284號公報中圖13所示的電路。此位移暫存器的基本單元會被多段連接，各基本單元會根據時脈訊號 HCK 及予以反轉的反轉時脈訊號 HCKX 來驅動。在此，第 n 段目的基本單元 U_n 是由：反相器 INV1，INV2，INV3、NOR 電路 NOR、及控制電壓為低位準時形成 ON 狀態，高位準時形成 OFF 狀態的開關 SWa，SWb 所構成。反相器 INV1，INV2 是在

(2)

控制電壓為高位準時反轉各輸入訊號而輸出，在控制電壓為低位準時使輸出端子形成高阻抗狀態。

在如此的電路中，反相器 INV1，INV2不必經常動作，只要在訊號 D_n 為作用的期間或訊號 D_{n+1} 為作用的期間動作即可。因應於此，NOR 電路 NOR 會算出訊號 D_n 與訊號 D_{n+1} 的反轉邏輯和，根據算出結果來控制開關 SWa，SWb。其結果，時脈訊號 HCK 及反轉時脈訊號 HCKX 會只在規定期間供應給反相器 INV1，INV2。

因此，可在構成位移暫存器的各基本單元中限制供給時脈訊號 HCK 及反轉時脈訊號 HCKX 的期間。其結果，可使位移暫存器的消耗電力降低。

【發明內容】

[發明所欲解決之課題]

圖 14 是表示以往的位移暫存器的時序圖。在此位移暫存器中，若訊號 D_n 由低位準上升至高位準，則訊號 D_n 會經由反相器 INV1 及反相器 INV3 來傳送，作為訊號 D_{n+1} 來輸出。亦即，訊號 D_{n+1} 的上升邊緣 E1 會受到反相器 INV1 的延遲及構成反相器 INV3 的電晶體的回應特性影響。因此，如同圖所示，上升邊緣 E1 會比原本的上升時刻 t_1 還要慢，且上升時間會變長。

另一方面，訊號 D_{n+1} 的下降邊緣 E2 會受到反相器 INV1 的延遲及構成反相器 INV2 的電晶體的回應特性影響。因此，如同圖所示，上升邊緣 E1 會比原本的上升時刻

(3)

t_1 還要慢，且上升時間會變長。同樣的，訊號 D_{n+2} 的上升邊緣與下降邊緣會延遲，且該等的傾斜會趨緩。

由於基本單元 U_{n+1} 的 NOR 電路 NOR 的輸出訊號是根據訊號 D_{n+1} 與訊號 D_{n+2} 來產生，因此該訊號波形如同圖所示會從時脈訊號 HCK 及反轉時脈訊號 HCKX 的邊緣延遲。因此，供應給反相器 INV1及 INV2的時脈訊號 CKA 及反轉時脈訊號 CKB 會藉 NOR 電路 NOR 所選通，如圖示，一部份會欠落。

亦即，在以往的位移暫存器中，資料傳送方向只會對應於單方向或單一方向，且動作界限會降低，會有容易產生錯誤動作的問題。

因應於此，本發明是有鑑於上述事情而研發者，其目的是在於增加位移暫存器的動作界限，而使能夠安定地動作。

[用以解決課題之手段]

爲了達成上述目的，本發明之位移暫存器，係利用於驅動具有複數條掃描線，複數條資料線，對應於上述掃描線與上述資料線的交叉而配置成矩陣狀的畫素電極及開關元件的光電面板之驅動電路，藉由依次位移開始脈衝，而來依次產生供以選擇上述資料線或上述掃描線的選擇訊號之位移暫存器，其特徵爲具備：

位移手段；該位移手段係縱向連接複數個位移單位電路，該複數個位移單位電路係與時脈訊號及予以反轉的反

(4)

轉時脈訊號同步，依次位移上述開始脈衝，而來輸出輸出訊號，且可根據指示傳送方向的傳送方向訊號來控制上述開始脈衝的傳送方向；及

時脈訊號控制手段；該時脈訊號控制手段具有：分別對應於上述各位移單位電路而設置，且根據上述時脈訊號及上述反轉時脈訊號來產生第1控制訊號及第2控制訊號的複數個控制單位電路；

上述位移單位電路具備：前段的位移單位電路與一方的端子會被連接，中間連接點與另一方的端子會被連接之第1邏輯電路，及上述中間連接點與一方的端子會被連接，後段的位移單位電路與另一方的端子會被連接之第2邏輯電路，當指示上述傳送方向訊號由前段朝向後段來傳送上述開始脈衝時，上述第1邏輯電路係具有藉由上述第1控制訊號來控制之取樣電路的機能，且上述第2邏輯電路係具有作為保持電路的機能，當指示上述傳送方向訊號由後段朝向前段來傳送上述開始脈衝時，上述第1邏輯電路係具有作為保持電路的機能，且上述第2邏輯電路係具有藉由上述第2控制訊號來控制之取樣電路的機能；

上述控制單位電路係針對與該控制單位電路呈對應的位移單位電路，在前段的位移單位電路的上述中間連接點的訊號電壓與後段的位移單位電路的上述中間連接點的訊號電壓中任何一方形成作用的選擇期間，輸出上述時脈訊號及上述反轉時脈訊號來作為上述第1控制訊號或上述第2控制訊號。

(5)

若利用本發明，則控制單位電路可根據前段及後段的位移單位電路的中間連接點的訊號電壓來控制是否將時脈訊號及反轉時脈訊號供應給位移單位電路。中間連接點的訊號電壓的變化是在第1或第2邏輯電路作為同步脈衝反相器，其輸出訊號由作用遷移至非作用時，或者由非作用遷移至作用時產生，其遷移時序是直接與時脈訊號及反轉時脈訊號同步。因此，控制單位電路可以較少的延遲時間來將時脈訊號及反轉時脈訊號供應給位移單位電路。並且，在時脈訊號及反轉時脈訊號供給時，不會受到其他反相器的回應特性影響。其結果，可擴大動作界限，提高位移暫存器的可靠度。又，由於時脈控制單位電路是根據前段及後段的位移單位電路的中間連接點的訊號電壓來控制是否將時脈訊號及反轉時脈訊號供應給位移單位電路，因此即使提高時脈訊號，還是可以確實地使位移手段供應時脈訊號及反轉時脈訊號。

更具體而言，最好上述傳送方向訊號包含：傳送方向控制訊號，及予以反轉的反轉傳送方向控制訊號；

上述位移單位電路係具備：經由中間連接點來互相連接，當供應給控制輸入端子的訊號作用時，作為反相器來動作，另一方面，當該訊號非作用時，使輸出端子成為高阻抗狀態之第1～第4反相器；

上述第1反相器係輸入端子會與前段的位移單位電路連接，輸出端子會與中間連接點連接，由上述控制單位電路來供應上述第1控制訊號給控制輸入端子；

(6)

上述第2反相器係輸入端子會與後段的位移單位電路連接，輸出端子會與中間連接點連接，由上述控制單位電路來供應上述第2控制訊號給控制輸入端子；

上述第3反相器係輸入端子會與上述中間連接點連接，輸出端子會與上述第1反相器的輸入端子連接，上述反轉傳送方向控制訊號會被供應給控制輸入端子；

上述第4反相器係輸入端子會與上述中間連接點連接，輸出端子會與上述第2反相器的輸入端子連接，上述傳送方向控制訊號會被供應給控制輸入端子；

上述第1邏輯電路係具備：上述第1反相器及上述第3反相器；

上述第2邏輯電路係具備：上述第2反相器及上述第4反相器。

又，最好在構成上述時脈訊號控制手段的複數個單位控制電路中，奇數段的單位控制電路係於上述選擇期間，以上述時脈訊號作為上述第1控制訊號來輸出，且以上述反轉時脈訊號作為上述第2控制訊號來輸出，偶數段的單位控制電路係於上述選擇期間，以上述反轉時脈訊號作為上述第1控制訊號來輸出，且以上述時脈訊號作為上述第2控制訊號來輸出。

藉此，開始脈衝會依次被傳送。

又，最好包含於上述位移手段的上述位移單位電路的數量及包含於上述時脈訊號控制手段的上述單位控制電路的數量為偶數個。

(7)

藉此，無論是從初段側來看還是從終段側來看，皆可使位移手段及時脈訊號控制手段構成對稱，可將開始脈衝傳送於雙向。

又，最好上述控制單位電路係具備：

根據前段的位移單位電路的上述中間連接點的訊號電壓與後段的位移單位電路的上述中間連接點的訊號電壓，在各訊號電壓的其中任何一方形成作用的期間，針對與該控制單位電路呈對應的位移單位電路輸出形成作用的輸出訊號之邏輯電路；及

根據上述邏輯電路的輸出訊號，將上述時脈訊號或上述反轉時脈訊號供應給上述第1反相器之第1轉換閘極，及供應給上述第2反相器之第2轉換閘極；及

根據上述邏輯電路的輸出訊號，在該輸出訊號為非作用的期間，將上述反轉傳送方向控制訊號供應給上述第1反相器的控制輸入端子之第3轉換閘極；及

根據上述邏輯電路的輸出訊號，在該輸出訊號為非作用的期間，將上述傳送方向控制訊號供應給上述第2反相器的控制輸入端子之第4轉換閘極。

又，最好上述開始脈衝係於高位準形成作用，上述邏輯電路係以 NAND 電路來構成。又，上述開始脈衝係於低位準形成作用，上述邏輯電路係以 NOR 電路來構成。

又，本發明之資料線驅動電路係具備上述位移暫存器，根據由該位移暫存器所輸出的上述選擇訊號來對輸入畫像訊號進行取樣，根據取樣結果來驅動各資料線。

(8)

藉此，可使資料線的選擇動作具備界限，可在高可靠度下驅動資料線。

又，本發明之掃描線驅動電路係具備上述位移暫存器，根據由該位移暫存器所輸出的上述選擇訊號來驅動上述各掃描線。

藉此，可使資料線的選擇動作具備界限，可在高可靠度下驅動資料線。

又，本發明之光電面板的特徵為具備：

具有複數條掃描線，複數條資料線，對應於上述掃描線與上述資料線的交叉而配置成矩陣狀的畫素電極及開關元件之畫素領域；及

上述資料線驅動電路；及

供以驅動上述掃描線之掃描線驅動電路。

又，本發明之光電面板的特徵為具備：

具有複數條掃描線，複數條資料線，對應於上述掃描線與上述資料線的交叉而配置成矩陣狀的畫素電極及開關元件之畫素領域；及

供以驅動上述資料線之資料線驅動電路；及

上述掃描線驅動電路。

若利用這些光電面板，則可在高可靠度下使畫像顯示。又，若利用這些構成，則可在光電面板上裝入驅動電路。此情況，構成於畫素領域的開關元件為薄膜電晶體，最好驅動電路也是以薄膜電晶體來構成。

其次，本發明之電子機器的特徵是具備上述光電面板

(9)

，例如被使用於攝影機的取景器，行動電話，筆記型電腦，投影機等。

【實施方式】

以下，參照圖面來說明本發明的實施形態。

< 1：液晶裝置的全體構成 >

首先，舉例說明本發明的光電裝置，亦即說明使用液晶來作為光電材料的液晶裝置。液晶裝置主要具備液晶面板 AA。液晶面板 AA 是使形成開關元件的薄膜電晶體 (Thin Film Transistor：以下稱為「TFT」) 的元件基板與對向基板互相對向於電極形成面，且保持一定的間隙而貼附，在此間隙中夾持液晶。

圖 1 是表示實施形態之液晶裝置的全體構成方塊圖。此液晶裝置具備：液晶面板 AA、時序產生電路 300 及畫像處理電路 400。並且，液晶面板 AA 在其元件基板上具備：畫像顯示領域 A、掃描線驅動電路 100、資料線驅動電路 200、取樣電路 240 及畫像訊號供給線 L1~L3。

被供應給該液晶裝置的輸入畫像資料 D，例如為 3 位元並列的形式。時序產生電路 300 會與輸入畫像資料 D 同步，而產生 Y 時脈訊號 YCK、反轉 Y 時脈訊號 YCKB、X 時脈訊號 XCK，反轉 X 時脈訊號 XCKB、Y 傳送開始脈衝 DY、X 傳送開始脈衝 DX、傳送方向控制訊號 DIR 及反轉傳送方向控制訊號 DIRB，然後供應給掃描線驅動電路 100

I285869

(10)

及資料線驅動電路200。並且，時序產生電路300會產生用以控制畫像處理電路400的各種時序訊號，予以輸出。

在此，Y時脈訊號YCK是在於特定選擇掃描線2的期間，反轉Y時脈訊號YCKB是在於反轉Y時脈訊號YCK的邏輯位準者。X時脈訊號XCK是在於特定選擇資料線3的期間，反轉X時脈訊號XCKB是在於反轉X時脈訊號XCK的邏輯位準者。並且，Y傳送開始脈衝DY為指示掃描線2的選擇開始的脈衝，另一方面，X傳送開始脈衝DX為指示資料線3的選擇開始的脈衝。又，傳送方向控制訊號DIR為指示掃描線2及資料線3的選擇順序的訊號。當該邏輯位準為高位準時，傳送方向控制訊號DIR會指示由上至下來依次選擇各掃描線2，且由左至右來選擇各資料線3。另一方面，當該邏輯位準為低位準時，傳送方向控制訊號DIR會指示由下至上來依次選擇各掃描線2，且由右至左來選擇各資料線3。

就此例而言，雖是對掃描線驅動電路100及資料線驅動電路200供給共通的傳送方向控制訊號DIR及反轉傳送方向控制訊號DIRB，但亦可在時序產生電路300中個別產生掃描線的選擇用訊號及資料線的選擇用訊號，而予以供應給掃描線驅動電路100及資料線驅動電路200。

畫像處理電路400是在對輸入畫像資料D施以考量液晶面板的光透過特性的 γ 校正等之後，對RGB各色的畫像資料進行D/A變換，而來產生畫像訊號40R、40G、40B，然後供應給液晶面板AA。

(11)

< 1-2 : 畫像顯示領域 >

其次，在畫像顯示領域 A 中，如圖 1 所示， m 條 (m 為 2 以上的自然數) 的掃描線 2 是沿著 X 方向而配列成平行，另一方面 n 條 (n 為 2 以上的自然數) 的資料線 3 是沿著 Y 方向而配列成平行。並且，在掃描線 2 與資料線 3 的交叉附近，TFT50 的閘極會被連接於掃描線 2，另一方面 TFT50 的源極會被連接於資料線 3，且 TFT50 的汲極會被連接於畫素電極 6。而且，各畫素是由：畫素電極 6，及形成於對向基板的對向電極（後述），及夾持於該等兩電極間的液晶所構成。其結果，畫素會對應於掃描線 2 與資料線 3 的各交叉而配列成矩陣狀。

此外，在連接 TFT50 的閘極的各掃描線 2 中依次施加有掃描訊號 Y_1 、 Y_2 、... Y_m 。因此，若掃描訊號被供給至某一掃描線 2，則連接於該掃描線的 TFT50 會開啓，因此以規定的時序來從資料線 3 供給的畫像訊號 X_1 、 X_2 、... X_n 會在依次寫入所對應的畫素後，保持於規定的期間。

由於液晶分子的配向及秩序會按照施加於各畫素的電壓位準而變化，因此可藉光調變來進行灰階顯示。例如，通過液晶的光量，若為正常白色模式，則會隨著施加電壓變高而受限，另一方面若為正常黑設模式，則會隨著施加電壓變高而緩和，因此在液晶裝置的全體中，具有對應於畫像訊號的對比度的光會被射出至各畫素。因而能夠進行規定的顯示。

另外，為了防止所被保持的畫像訊號洩漏，儲存容量

(12)

51會與形成於畫素電極6與對向電極之間的液晶容量並列設置。例如，畫素電極6的電壓是藉由儲存容量51來只保持比源極電壓所被施加的時間還要長3位數的時間，因此該保持特性改善的結果，可實現高對比度。

< 1-3：資料線驅動電路及取樣電路 >

其次，資料線驅動電路200是與X時脈訊號XCK同步來依次產生形成作用的取樣訊號SR1~SRn。又，資料線驅動電路200可根據傳送方向控制訊號DIR及反轉傳送方向控制訊號DIRB來控制使取樣訊號SR1~SRn作用的順序。具體而言，當傳送方向控制訊號DIR為高位準，且反轉傳送方向控制訊號DIRB為低位準時，取樣訊號會依SR1→SR2→...SRn的順序來作用，當傳送方向控制訊號DIR為低位準，且反轉傳送方向控制訊號DIRB為高位準時，取樣訊號會依SRn→SRn-1→...SR1的順序來作用。

取樣電路240具備n個開關SW1~SWn。各開關SW1~SWn是由TFT所構成。若供應給閘極的各取樣訊號SR1~SRn依次作用的話，則各開關SW1~SWn會依次形成ON狀態。亦即，經由畫像訊號供給線L1~L3而供給的畫像訊號40R、40G、40B會被取樣，依次供應給各資料線3。因此，若取樣訊號依SR1→SR2→...SRn的順序來作用，則資料線3會從左至右依次被選擇，另一方面，若取樣訊號依SRn→SRn-1→...SR1的順序來作用，

(13)

則資料線 3 會從右至左依次被選擇。此外，當然亦可使取樣電路 240 包含於資料線驅動電路 200 中。

其次，圖 2 是表示資料線驅動電路 200 的詳細構成電路圖。如圖所示，資料線驅動電路 200 是包含位移暫存器部 210 及時脈訊號控制部 220。

首先，位移暫存器部 210 是包含：縱連接的位移暫存器單位電路 $U_{a1} \sim U_{a_{n+2}}$ ，及邏輯運算單位電路 $U_{b1} \sim U_{bn}$ ，及反相器 $Z1$ 及 $Z2$ 。

各邏輯運算單位電路 $U_{b1} \sim U_{bn}$ 是對應於位移暫存器單位電路 $U_{a2} \sim U_{a_{n+1}}$ 而分別設置，輸出取樣訊號 $SR1 \sim SRn$ 。各邏輯運算單位電路 $U_{b1} \sim U_{bn}$ 是具備 NAND 電路 511 及反相器 512。並且，在第 j 個 (j 為 $1 \sim n$ 的自然數) 邏輯運算單位電路 U_{bj} 中，位移暫存器單位電路 U_{aj+1} 的輸入訊號與輸出訊號會被供應給 NAND 電路 511。

各位移暫存器單位電路 $U_{a1} \sim U_{a_{n+2}}$ 具備同步脈衝反相器 501 ~ 504。又，位移暫存器部 210 在位移暫存器單位電路 U_{a1} 的前段具備反相器 $Z1$ 及在位移暫存器單位電路 $U_{a_{n+2}}$ 的後段具備反相器 $Z2$ 。

同步脈衝反相器 501 ~ 504 是在控制端子電壓為高位準時使各輸入訊號反轉而輸出，在控制端子電壓為低位準時使輸出端子形成高阻抗狀態。在同步脈衝反相器 501 及 502 的各控制端子供給只在規定期間作用的時脈訊號 XCK 及反轉 X 時脈訊號 $XCKB$ 。並且，在同步脈衝反相器 503 的控制端子供給反轉傳送方向控制訊號 $DIRB$ ，另一方面，

(14)

在同步脈衝反相器 504 的控制端子供給傳送方向控制訊號 DIR。

若假設傳送方向控制訊號 DIR 為高位準，反轉傳送方向控制訊號 DIRB 為低位準時，同步脈衝反相器 503 會形成高阻抗狀態，另一方面同步脈衝反相器 504 具有作為反相器的機能。因此，當傳送方向控制訊號 DIR 為高位準時，位移暫存器單位電路 $U_{a1} \sim U_{a_{n+2}}$ 是與圖 3(A) 所示的電路等效。

相反的，若假設傳送方向控制訊號 DIR 為低位準，反轉傳送方向控制訊號 DIRB 為高位準時，同步脈衝反相器 504 會形成高阻抗狀態，另一方面同步脈衝反相器 503 具有作為反相器的機能。因此，當傳送方向控制訊號 DIR 為低位準時，位移暫存器單位電路 $U_{a1} \sim U_{a_{n+2}}$ 是與圖 3(B) 所示的電路等效。

在此是假色傳送方向控制訊號 DIR 的邏輯位準為高位準時（參照圖 3(A)）。在各位移暫存器單位電路 $U_{a1} \sim U_{a_{n+2}}$ 的同步脈衝反相器 501 中供給第 1 控制訊號 Q_1 、 Q_2 、 \dots 、 Q_{n+2} ，另一方面，在同步脈衝反相器 502 中供給第 1 控制訊號 Q_1' 、 Q_2' 、 \dots 、 Q_{n+2}' 。第 2 控制訊號的邏輯位準為形成反轉第 1 控制訊號的邏輯位準者。

在位移暫存器單位電路 U_{a1} 中，當第 1 控制訊號 Q_1 為高位準時，同步脈衝反相器 501 會反轉 X 傳送開始脈衝 DX 而輸出。此刻，由於第 2 控制訊號 Q_1' 是形成低位準，因此同步脈衝反相器 502 的輸出端子會形成高阻抗狀態。

(16)

，亦可在位移暫存器單位電路 U_{a1} 的前段，或者在位移暫存器單位電路 U_{an+2} 的後段追加 1 個位移暫存器單位電路，且配合所追加後的位移暫存器單位電路來追加控制單位電路。

回到圖 2 來進行說明。時脈訊號控制部 220 是縱連接分別對應於各位移暫存器單位電路 U_{a1} ， U_{a2} ， \dots ， U_{an+2} 而設置的控制單位電路 $U_{c1} \sim U_{cn+2}$ 來構成。又，控制單位電路 $U_{c1} \sim U_{cn+2}$ 是具備：NAND 電路 521、反相器 522、及轉換閘極 523 ~ 526。

在此，若著眼於第 2 個控制單位電路 U_{c2} ，則於 NAND 電路 521 的一方輸入端子會被供給訊號 $P1$ ，於另一方的輸入端子會被供給訊號 $P3$ 。訊號 $P1$ 及 $P3$ 會當作同步脈衝反相器 501 及 502 的連接點 $A1$ 及 $A3$ 的訊號電壓而賦予。

之所以如此根據訊號 $P1$ 訊號 $P3$ 來產生控制轉換閘極 523 ~ 526 的時脈控制訊號 $N2$ ，是爲了防止反相器 503 或 504 所引起的波形特性劣化。

爲了使說明簡略化，而使傳送方向控制訊號 DIR 形成高位準。就圖 13 所示的習知位移暫存器而言，是根據隣接的各基本單元間的輸出訊號，亦即反相器 $INV3$ (相當於本實施形態的反相器 504) 的輸出訊號來產生時脈控制訊號。因此，時脈控制訊號的上升邊緣與下降邊緣會受到反相器 $INV3$ 的回應特性影響，而使其傾斜趨於緩和。

相對的，連接點 $A1$ ， $A2$ ， \dots 的電壓是根據同步脈衝

(17)

反相器 501 或 502 的輸出電壓來決定。如後述的圖 4 所示，由於訊號 P3 為傳送訊號 P2 者，因此時脈控制訊號 N2 會與訊號 P1 的下降邊緣及訊號 P3 的上升邊緣同步，而遷移邏輯位準。又，由於訊號 P1 與訊號 P3 的邏輯位準是根據 X 時脈訊號 XCK 及反轉 X 時脈訊號 XCKB 來決定，因此可縮短對 X 時脈訊號 XCK 或反轉 X 時脈訊號 XCKB 之時脈控制訊號 N2 的延遲時間，且可防止反相器 504 所引起的波形劣化。

又，訊號 P1 是由前段的位移暫存器單位電路 Ua1 來輸出，訊號 P2 是由後段的位移暫存器單位電路 Ua3 來輸出。因此，可擴大時脈控制訊號 N2 的脈衝寬度，而能夠確保充分的動作界限。

其次，在控制單位電路 Uc2 中，轉換閘極 524 及 525 是用以供應反轉 X 時脈訊號 XCKB 給同步脈衝反相器 501 者。藉此，在 NAND 電路 521 的輸出訊號為高位準的狀態中，反轉 X 時脈訊號 XCK 會被供給至同步脈衝反相器 501 的控制輸入端子，另一方面，在該輸出訊號為低位準的狀態中，轉換閘極 525 會形成高阻抗狀態，反轉 X 時脈訊號 XCKB 的供給會被停止。

又，轉換閘極 523 及 526 是用以供應時脈訊號 XCK 給同步脈衝反相器 502 者。藉此，在 NAND 電路 521 的輸出訊號為高位準的狀態中，X 時脈訊號 XCK 會被供給至同步脈衝反相器 502 的控制輸入端子，另一方面，在該輸出訊號為低位準的狀態中，轉換閘極 526 會形成高阻抗狀態，

(18)

因此 X 時脈訊號 XCK 的供給會被停止。

亦即，某控制單位電路 U_{cj} 會只在所對應的位移暫存器單位電路 U_{aj} 的前段的位移暫存器單位電路 U_{aj-1} 的連接點 A_{j-1} 的訊號電壓，及後段的位移暫存器單位電路 U_{aj+1} 的連接點 A_{j+1} 的訊號電壓的其中一方作用的期間（就此例而言為低位準），將 X 時脈訊號 XCK 及反轉 X 時脈訊號 XCKB 供應給位移暫存器單位電路 U_{aj} 。

< 1-5: X 位移暫存器的動作 >

其次，參照圖 4 來說明資料線驅動電路 200 的動作。圖 4 是表示資料線驅動電路 200 的動作時序圖。

首先，說明有關第 1 個位移暫存器單位電路 U_{a1} 及控制單位電路 U_{c1} 的動作。並且，將傳送方向控制訊號 DIR 設定為高位準。在時刻 T1，若 X 傳送開始脈衝 DX 從低位準（非作用）上升至高位準（作用），則訊號 P0 會遷移至低位準，時脈控制訊號 N1 會形成高位準。由於轉換閘極 525 及 526 是在時脈控制訊號 N1 為高位準時形成 ON 狀態，因此從時刻 T1 開始，時脈訊號 XCK 與反轉 X 時脈訊號 XCKB 會分別被供給至第 1 個的同步脈衝反相器 501 及 502。

若到達時刻 T2，則 X 時脈訊號 XCK 會形成高位準，同步脈衝反相器 501 會作用。因此，訊號 P1 會在時刻 T2 從高位準下降至低位準。

其次，若到達時刻 T3，則 X 時脈訊號 XCK 會形成低

(19)

位準，另一方面，反轉 X 時脈訊號 XCKB 會形成高位準，因此同步脈衝反相器 501 會形成非作用，另一方面，同步脈衝反相器 502 會作用。由於同步脈衝反相器 502 與反相器 504 是構成閃鎖電路，因此訊號 P1 會原封不動地維持低位準。

之後，在時刻 T4，若 X 傳送開始脈衝 DX 從高位準下降至低位準，則訊號 PO 會從低位準遷移至高位準，但此刻因為訊號 P1 為低位準不動，所以時脈控制訊號 N1 會維持高位準。

又，若到達時刻 T5，則訊號 P2 會從低位準遷移至高位準。由於時刻 T5 的訊號 P0 為高位準，因此在此時間點，時脈控制訊號 N1 會從高位準遷移至低位準。如此一來，轉換閘極 525 及 526 會形成 OFF 狀態，另一方面，轉換閘極 523 及 525 會形成 ON 狀態。

就此例而言，由於傳送方向控制訊號 DIR 為高位準，因此在時刻 T5 以後，同步脈衝反相器 501 會形成高阻抗狀態，另一方面，同步脈衝反相器 502 具有作為反相器的機能。因此，訊號 PO 的邏輯位準會藉由反相器 502 及 504 所形成的閃鎖電路而維持低位準。

之所以會利用轉換閘極 523 及 524 來供應傳送方向控制訊號 DIR 給同步脈衝反相器 502，以及供應反轉傳送方向控制訊號 DIRB 給同步脈衝反相器 501，是基於以下的理由。

亦即，即使不設置轉換閘極 523 及 524，理論上位移暫

(20)

存器還是會動作。此情況，若 NAND 電路 521 的輸出訊號形成非作用，則同步脈衝反相器 501 及 502 的控制端子會形成高阻抗。因此，雜訊容易進入該等控制端子中，會有可能導致錯誤動作。在此，於實際的電路中會設置轉換閘極 523 及 524，將規定的電壓供應給同步脈衝反相器 501 及 502 的各控制端子。

其次，第 2 個的位移暫存器單位電路 U_{a2} 是根據訊號 P1 與訊號 P3 來產生時脈控制訊號 N2，其他的位移暫存器單位電路 $U_{a3} \sim U_{cn+3}$ 同樣會產生時脈控制訊號 N3、N4、...、 N_{n+2} 。

由於本實施形態是由同步脈衝反相器 501 及 502 的連接點 A1、A2、... 的訊號電壓 P1、P2、... 來產生時脈控制訊號 N1、N2、...，因此可縮短自 X 時脈訊號 XCK 及反轉 X 時脈訊號 XCKB 的邊緣發生到時脈控制訊號的邊緣發生為止的延遲時間，且可使其波形的上升及下降形成陡峭。

又，因為是根據前段的位移暫存器單位電路的訊號及後段的位移暫存器單位電路的訊號來產生時脈控制訊號 N1、N2、...，因此可確實地將 X 時脈訊號 CKX 及反轉 X 時脈訊號 CKXB 供應給各位移暫存器單位電路 $U_{a1} \sim U_{an+2}$ 。

藉此，因為資料線驅動電路 200 的動作界限會擴大，所以即使有溫度變化或時效變化，還是可以確實地傳送 X 傳送開始脈衝 DX。

其次，針對液晶裝置的消耗電力來進行檢討。在接通

(21)

液晶裝置的電源的時間點，到底連接點 A1、A2、…的邏輯位準會形成高位準還是低位準，乃為或然率的問題。但，若經過1水平掃描期間，則連接點 A1、A2、…的邏輯位準會形成定常狀態。以下，檢討由定常狀態的 X 時脈訊號 XCK 的輸入端子來看時脈訊號控制部 220 的内部之輸入容量 C。在此，若以 C_a 來表示從同步脈衝反相器 501 或 502 的控制端子到轉換閘極 525 或 526 為止的容量值，則由時脈訊號 XCK 的輸入端子來看時脈訊號控制部 220 的内部之負荷容量 C 會形成最大 $4C_a$ 。例如，若液晶面板 AA 為具有 1280 條資料線的 SXGA，則於未使用時脈訊號控制部 220 時，負荷容量 C 會形成 $1280C_a$ 。因此，可藉由使用時脈訊號控制部 220 來將負荷容量降低至 $1/320$ 。藉此，可大幅度削減供給 X 時脈訊號 XCK 及反轉 X 時脈訊號 XCKB 的驅動電路（未圖示）的消耗電力。

< 1-6：資料線驅動電路的其他構成例 >

上述資料線驅動電路 200 是對應於 X 傳送開始脈衝 DX 為高位準下作用的正邏輯者。其變形例的資料線驅動電路 200' 是對應於 X 傳送開始脈衝 DX' 低位準下作用的負邏輯者。

圖 5 是表示資料線驅動電路 200' 的詳細構成的電路圖。圖 6 是表示其時序圖。資料線驅動電路 200' 除了在邏輯運算單位電路 $U_{b1} \sim U_{bn}$ 中將 NAND 電路 511 置換成 NOR 電路 513 的這一點，以及在控制單位電路 $U_{c1} \sim U_{cn+2}$ 中將

(22)

NAND 電路 511 置換成 NOR 電路 513 的這一點以外，其餘則與上述資料線驅動電路 200 相同。

如圖 6 所示，由於 X 傳送開始脈衝 DX 是在低位準下作用，因此訊號 PO 及連接點 A1, A2, ... 的訊號電壓 P1, P2, ... 會在高位準下作用。並且，時脈控制訊號 N1, N2, ... 是在低位準下作用。

因此，在此例中，與正邏輯時同樣的，某控制單位電路 Ucj 是只在前段的連接點 Aj-1 的訊號電壓 Pj-1 與後段的連接點 Aj+1 的訊號電壓 Pj+1 的其中一方作用的期間（就此例而言為高位準），將 X 時脈訊號 XCK 及反轉 X 時脈訊號 XCKB 供應給位移暫存器單位電路 Uaj。

< 1-7：掃描線驅動電路 >

其次，說明有關掃描線驅動電路 100。圖 6 是表示掃描線驅動電路 100 的構成方塊圖。如該圖所示，掃描線驅動電路 100 具備：時脈控制電路 101、Y 位移暫存器 102、位準位移器 103 及緩衝器 104。

時脈控制電路 101 除了取代 X 時脈訊號 XCK 及反轉 X 時脈訊號 XCKB，而供給 Y 時脈訊號 YCK 及反轉 Y 時脈訊號 YCKB 的這一點，以及具備對應於 m 條掃描線的 m 個控制單位電路的這一點以外，其餘則與上述資料線驅動電路 200 的時脈訊號控制部 220 同樣。並且，Y 位移暫存器 102 除了取代 X 傳送開始脈衝 DX，而供給 Y 傳送開始脈衝 DY 的這一點，以及具備 m+2 個的位移暫存器單位電路

(23)

及邏輯運算單位電路的這一點以外，其餘則與上述資料線驅動電路200的位移暫存器部210同樣。

因此，掃描線驅動電路100與上述資料線驅動電路200同樣地動作界限大，所以即使有溫度變化或時效變化，還是可以確實地傳送Y傳送開始脈衝DY。

位準位移器103是使Y位移暫存器102的各輸出訊號的位準位移，而予以變換成適合驅動掃描線2的位準。並且，緩衝器104會將位準位移器103的各輸出訊號變換成低阻抗，作為掃描線驅動訊號Y1、Y2、... Ym來輸出至各掃描線2。

此外，在該掃描線驅動電路100中，時脈控制電路101及Y位移暫存器102亦可使用圖5所示以負邏輯來構成者。

< 1-8:液晶面板的構成例 >

其次，參照圖8及圖9來說明有關上述電氣構成之液晶面板的全體構成。在此，圖8是表示液晶面板AA的構成立體圖。圖9是表示圖8的Z-Z'線剖面圖。

如這些圖所示，液晶面板AA是藉由混入有間隔件153的密封材154來使形成有畫素電極6等的玻璃或半導體的元件基板151與形成有共通電極158等的玻璃等透明的對向基板152保持於一定的間隙，以電極形成面能夠彼此呈對向的方式來貼合，且於該間隙中封入作為光電材料的液晶155。並且，密封材154是沿著對向基板152的基板周邊

(24)

來形成，但爲了封入液晶 155，一部份會形成有開口。因此，在封入液晶 155 後，會利用密封材 156 來密封該開口部份。

在此，於元件基板 151 的對向面，亦即在密封材 154 的外側一邊形成有上述資料線驅動電路 200，驅動延伸於 Y 方向的資料線 3。並且，在該一邊形成有複數個連接電極 157，輸入來自時序產生電路 300 的各種訊號或畫像訊號 40R、40G、40B。而且，在鄰接於該一邊的一邊形成有掃描線驅動電路 100，分別由兩側來驅動延伸於 X 方向的掃描線 2。

另一方面，對向基板 152 的共通電極 158 是在與元件基板 151 的貼合部份的 4 個角落，藉由設置於至少一處的導通材來謀求與元件基板 151 的電氣性導通。此外，在對向基板 152 中，按照液晶面板 AA 的用途，第一設有例如配列成條紋狀，馬賽克狀或三角形狀等的彩色濾光片，第二設有例如將鉻或鎳等的金屬材料或碳及鈦等分散於光阻劑中的樹脂黑色矩陣，第三設有將光照射於液晶面板 AA 的背光。特別是在色光調變的用途時，彩色濾光片不會被形成，黑色矩陣會被設置於對向基板 152。

又，於元件基板 151 及對向基板 152 的對向面上設有分別在規定的方向上被施以面磨處理的配向膜等，另一方面在各背面側分別設有對應於配向方向的偏光板（圖示省略）。但，若液晶 155 爲使用高分子中分散微小粒子的高分子分散型液晶，則不需要上述配向膜、偏光板等，其結果，

(25)

因為光利用效率會提高，所以有利於高亮度化及低消耗電力化等。

又，亦可取代將資料線驅動電路 200、掃描線驅動電路 100 等周邊電路的一部份或全部形成於元件基板 151，例如利用 TAB(Tape Automated Bonding)技術來使安裝於薄膜的驅動用 IC 晶片經由設置於元件基板 151 的規定位置的向異性導電薄膜而電氣性及機械性連接，或者利用 COG(Chip On Glass)技術來使驅動用 IC 晶片本身經由設置於元件基板 151 的規定位置的向異性導電薄膜而電氣性及機械性連接。

< 3. 應用例 >

< 3-1：元件基板的構成等 >

在上述各實施形態中，雖是藉由玻璃等透明的絕緣性基板來構成液晶面板的元件基板 151，而於該基板上形成矽薄膜，且於該薄膜上藉由形成有源極、汲極、通道的 TFT 來構成畫素的開關元件 (TFT50)、資料線驅動電路 200 及掃描線驅動電路 100 的元件、但本發明並非只限於此。

例如、亦可藉由半導體基板來構成元件基板 151、而於該半導體基板的表面上藉由形成有源極、汲極、通道的絕緣閘極型場效電晶體來構成畫素的開關元件及各種的電路元件。在如此藉由半導體基板來構成元件基板 151 時，由於無法作為透過型的顯示面板用，因此會使用鋁等來形

(26)

成畫素電極 6，作為反射型用。又，亦可以元件基板 151 作為透明基板，將畫素電極 6 形成反射型。

又，上述實施形態中，雖是以 TFT 的 3 端子元件來構成畫素的開關元件，但亦可使用二極體等的 2 端子元件來構成。但，在使用 2 端子元件來作為畫素的開關元件時，必須將掃描線 2 形成於一方的基板，將資料線 3 形成於另一方的基板，且將 2 端子元件形成於掃描線 2 或資料線 3 的其中一方與畫素電極之間。此情況，畫素是由串聯於掃描線 2 與資料線 3 之間之二端子元件及液晶所構成。

又，本發明雖是以主動矩陣型液晶顯示裝置來進行說明，但並非只限於此，例如亦可適用於使用 STN(Super Twisted Nematic)液晶等的被動型。又，就光電材料而言，除了液晶以外，亦可使用電激發光元件等，利用其光電效果來進行顯示。亦即，本發明可適用於所有與上述液晶裝置類似構成的光電裝置。

< 3-2: 電子機器 >

其次，說明有關將上述液晶裝置適用於各種電子機器的情況。

< 3-2-1: 投影機 >

首先，說明有關以此液晶裝置來作為光閥用的投影機。圖 10 是表示投影機的構成例的平面圖。

如此圖所示，在投影機 1100 內部設有：由滷素燈等的

(27)

白色光源所構成的單元 1102。由此燈單元 1102 射出的投射光是藉由配置於光導器 1104 內的 4 片反射鏡 1106 及 2 片分色鏡 1108 來分離成 RGB 的 3 原色，且射入作為對應於各原色的燈閥的液晶面板 1110R、1110B 及 1110G。

液晶面板 1110R、1110B 及 1110G 的構成是與上述液晶面板 AA 同等，使用畫像訊號處理電路（圖示省略）所供給的 R、G、B 的原色訊號來分別予以驅動。又，藉由該等液晶面板而調變的光會從 3 方向來射入分色稜鏡 1112。在此分色稜鏡 1112 中，R 及 B 的光會折射成 90 度，G 的光會直進。因此，各色畫像的合成結果，彩色畫像會經由投射透鏡 1114 來投射於螢幕等上。

在此，若著眼於各液晶面板 1110R、1110B 及 1110G 的顯示影像，則液晶面板 1110G 的顯示影像對液晶面板 1110R、1110B 的顯示影像而言，必須呈左右反轉。

又，由於在液晶面板 1110R、1110B 及 1110G 中是藉由分色鏡 1108 來射入對應於 R、G、B 各原色的光，因此不必設置彩色濾光片。

< 3-2-2: 攜帶型個人電腦 >

其次，說明有關將該液晶面板適用於攜帶型個人電腦的例子。圖 11 是表示該個人電腦的構成立體圖。在圖中，個人電腦 1200 是由：具備鍵盤 1202 的本體部 1204，及液晶顯示單元 1206 所構成。此液晶顯示單元 1206 是藉由在先前所述的液晶面板 1005 的背面附加背光而構成。

< 3-2-3:行動電話 >

其次，說明有關將該液晶面板適用於行動電話的例子。圖 12 是表示構成此行動電話的構成立體圖。在圖中，行動電話 1300 除了複數個操作按鈕 1302 以外，還具備反射型的液晶面板 1005。此反射型的液晶面板 1005 可因應所需在前面設置正面光。

又，除了參照圖 10～圖 12 來說明的電子機器以外，例如還可適用於液晶電視，取景器型、監視器直視型的攝影機，衛星導航裝置，呼叫器，電子記事本，電子計算機，打字機，工作站，電視電話，POS 終端機，及具備觸控面板的裝置等各種的電子機器。

【發明的效果】

如以上所述，若利用本發明，則可將位移暫存器的傳送方向切換成雙向，且可擴大動作界限，而使安定動作。並且，可降低驅動時脈訊號的電路之消耗電力。

【圖式簡單說明】

圖 1 是表示本發明之液晶裝置 AA 的全體構成方塊圖。

圖 2 是表示同裝置之資料線驅動電路 200 的詳細構成電路圖。

圖 3(A) 是表示傳送方向控制訊號 DIR 為高位準時之位

(29)

移暫存器單位電路 $U_{a1} \sim U_{an+2}$ 的等效電路圖，(B)是表示傳送方向控制訊號 DIR 為低位準時之位移暫存器單位電路 $U_{a1} \sim U_{an+2}$ 的等效電路圖。

圖 4 是表示資料線驅動電路 200 的時序圖。

圖 5 是表示對應於負邏輯的資料線驅動電路 200 的電路圖。

圖 6 是表示資料線驅動電路 200' 的時序圖。

圖 7 是表示掃描線驅動電路 100 的構成方塊圖。

圖 8 是用以說明同液晶面板的構造之立體圖。

圖 9 是用以說明同液晶面板的構造之部份剖面圖。

圖 10 是表示適用同液晶裝置的電子機器之一例的投影機的剖面圖。

圖 11 是表示適用同液晶裝置的電子機器之一例的個人電腦的構成立體圖。

圖 12 是表示適用同液晶裝置的電子機器之一例的行動電話的構成立體圖。

圖 13 是表示以往的位移暫存器的構成電路圖。

圖 14 是表示圖 20 所示之位移暫存器的動作時序圖。

【符號之說明】

2：掃描線

3：資料線

6：畫素電極

50：TFT(開關元件)

I285869

(30)

SR1 ~ SRn : 取樣脈衝

100 : 掃描線驅動電路

200 : 資料線驅動電路

210 : 位移暫存器部 (位移手段)

220 : 時脈控制部 (時脈訊號供給手段)

300 : 時序產生電路

Ua1 ~ Uan+2 : 位移暫存器單位電路 (位移單位電路)

Uc1 ~ Ucn+2 : 控制單位電路

肆、中文發明摘要

發明之名稱：位移暫存器，資料線驅動電路及掃描線驅動電路

本發明的課題是在於提供一種即使時脈訊號的驅動能力低，還是可以確實地動作之位移暫存器。

其解決手段為：資料線驅動電路 200 具備：縱連接各位移暫存器單位電路 $Ua1 \sim Uan+2$ 的位移暫存器部 210，及縱連接各控制單位電路 $Uc1 \sim Ucn+2$ 的時脈訊號控制部 220。各控制單位電路 $Uc1 \sim Ucn+2$ 是在前段及後段的連接點 $A1、A2、\dots$ 訊號電壓中，其中一方為形成作用的期間，使 X 時脈訊號 XCK 及反轉 X 時脈訊號 XCKB 供應給位移暫存器單位電路 $Ua1 \sim Uan+2$ 。

伍、英文發明摘要

發明之名稱：

(1)

拾、申請專利範圍

1. 一種位移暫存器，係利用於驅動具有複數條掃描線，複數條資料線，對應於上述掃描線與上述資料線的交叉而配置成矩陣狀的畫素電極及開關元件的光電面板之驅動電路，藉由依次位移開始脈衝，而來依次產生供以選擇上述資料線或上述掃描線的選擇訊號之位移暫存器，其特徵為具備：

位移手段；該位移手段係縱向連接複數個位移單位電路，該複數個位移單位電路係與時脈訊號及予以反轉的反轉時脈訊號同步，依次位移上述開始脈衝，而來輸出輸出訊號，且可根據指示傳送方向的傳送方向訊號來控制上述開始脈衝的傳送方向；及

時脈訊號控制手段；該時脈訊號控制手段具有：分別對應於上述各位移單位電路而設置，且根據上述時脈訊號及上述反轉時脈訊號來產生第1控制訊號及第2控制訊號的複數個控制單位電路；

上述位移單位電路具備：前段的位移單位電路與一方的端子會被連接，中間連接點與另一方的端子會被連接之第1邏輯電路，及上述中間連接點與一方的端子會被連接，後段的位移單位電路與另一方的端子會被連接之第2邏輯電路，當指示上述傳送方向訊號由前段朝向後段來傳送上述開始脈衝時，上述第1邏輯電路係具有藉由上述第1控制訊號來控制之取樣電路的機能，且上述第2邏輯電路係具有作為保持電路的機能，當指示上述傳送方向訊號由後

(2)

段朝向前段來傳送上述開始脈衝時，上述第1邏輯電路係具有作為保持電路的機能，且上述第2邏輯電路係具有藉由上述第2控制訊號來控制之取樣電路的機能；

上述控制單位電路係針對與該控制單位電路呈對應的位移單位電路，在前段的位移單位電路的上述中間連接點的訊號電壓與後段的位移單位電路的上述中間連接點的訊號電壓中任何一方形成作用的選擇期間，輸出上述時脈訊號及上述反轉時脈訊號來作為上述第1控制訊號或上述第2控制訊號。

2.如申請專利範圍第1項之位移暫存器，其中上述傳送方向訊號包含：傳送方向控制訊號，及予以反轉的反轉傳送方向控制訊號；

上述位移單位電路係具備：經由中間連接點來互相連接，當供應給控制輸入端子的訊號作用時，作為反相器來動作，另一方面，當該訊號非作用時，使輸出端子成為高阻抗狀態之第1～第4反相器；

上述第1反相器係輸入端子會與前段的位移單位電路連接，輸出端子會與中間連接點連接，由上述控制單位電路來供應上述第1控制訊號給控制輸入端子；

上述第2反相器係輸入端子會與後段的位移單位電路連接，輸出端子會與中間連接點連接，由上述控制單位電路來供應上述第2控制訊號給控制輸入端子；

上述第3反相器係輸入端子會與上述中間連接點連接，輸出端子會與上述第1反相器的輸入端子連接，上述反

(3)

轉傳送方向控制訊號會被供應給控制輸入端子；

上述第4反相器係輸入端子會與上述中間連接點連接，輸出端子會與上述第2反相器的輸入端子連接，上述傳送方向控制訊號會被供應給控制輸入端子；

上述第1邏輯電路係具備：上述第1反相器及上述第3反相器；

上述第2邏輯電路係具備：上述第2反相器及上述第4反相器。

3.如申請專利範圍第1或2項之位移暫存器，其中在構成上述時脈訊號控制手段的複數個單位控制電路中，奇數段的單位控制電路係於上述選擇期間，以上述時脈訊號作為上述第1控制訊號來輸出，且以上述反轉時脈訊號作為上述第2控制訊號來輸出，偶數段的單位控制電路係於上述選擇期間，以上述反轉時脈訊號作為上述第1控制訊號來輸出，且以上述時脈訊號作為上述第2控制訊號來輸出。

4.如申請專利範圍第1或2項之位移暫存器，其中包含於上述位移手段的上述位移單位電路的數量及包含於上述時脈訊號控制手段的上述單位控制電路的數量為偶數個。

5.如申請專利範圍第4項之位移暫存器，其中上述控制單位電路係具備：

根據前段的位移單位電路的上述中間連接點的訊號電壓與後段的位移單位電路的上述中間連接點的訊號電壓，在各訊號電壓的其中任何一方形成作用的期間，針對與該

(4)

控制單位電路呈對應的位移單位電路輸出形成作用的輸出訊號之邏輯電路；及

根據上述邏輯電路的輸出訊號，將上述時脈訊號或上述反轉時脈訊號供應給上述第1反相器之第1轉換閘極，及供應給上述第2反相器之第2轉換閘極；及

根據上述邏輯電路的輸出訊號，在該輸出訊號為非作用的期間，將上述反轉傳送方向控制訊號供應給上述第1反相器的控制輸入端子之第3轉換閘極；及

根據上述邏輯電路的輸出訊號，在該輸出訊號為非作用的期間，將上述傳送方向控制訊號供應給上述第2反相器的控制輸入端子之第4轉換閘極。

6.如申請專利範圍第5項之位移暫存器，其中上述開始脈衝係於高位準形成作用，上述邏輯電路係以 NAND 電路來構成。

7.如申請專利範圍第5項之位移暫存器，其中上述開始脈衝係於低位準形成作用，上述邏輯電路係以 NOR 電路來構成。

8.一種資料線驅動電路，其特徵為具備申請專利範圍第1~7項的其中任一項所記載之位移暫存器，根據由該位移暫存器所輸出的上述選擇訊號來對輸入畫像訊號進行取樣，根據取樣結果來驅動各資料線。

9.一種掃描線驅動電路，其特徵為具備申請專利範圍第1~7項的其中任一項所記載之位移暫存器，根據由該位移暫存器所輸出的上述選擇訊號來驅動上述各掃描線。

(5)

10.一種光電面板，其特徵為具備：

具有複數條掃描線，複數條資料線，對應於上述掃描線與上述資料線的交叉而配置成矩陣狀的畫素電極及開關元件之畫素領域；及

申請專利範圍第8項所記載之資料線驅動電路；及

供以驅動上述掃描線之掃描線驅動電路。

11.一種光電面板，其特徵為具備：

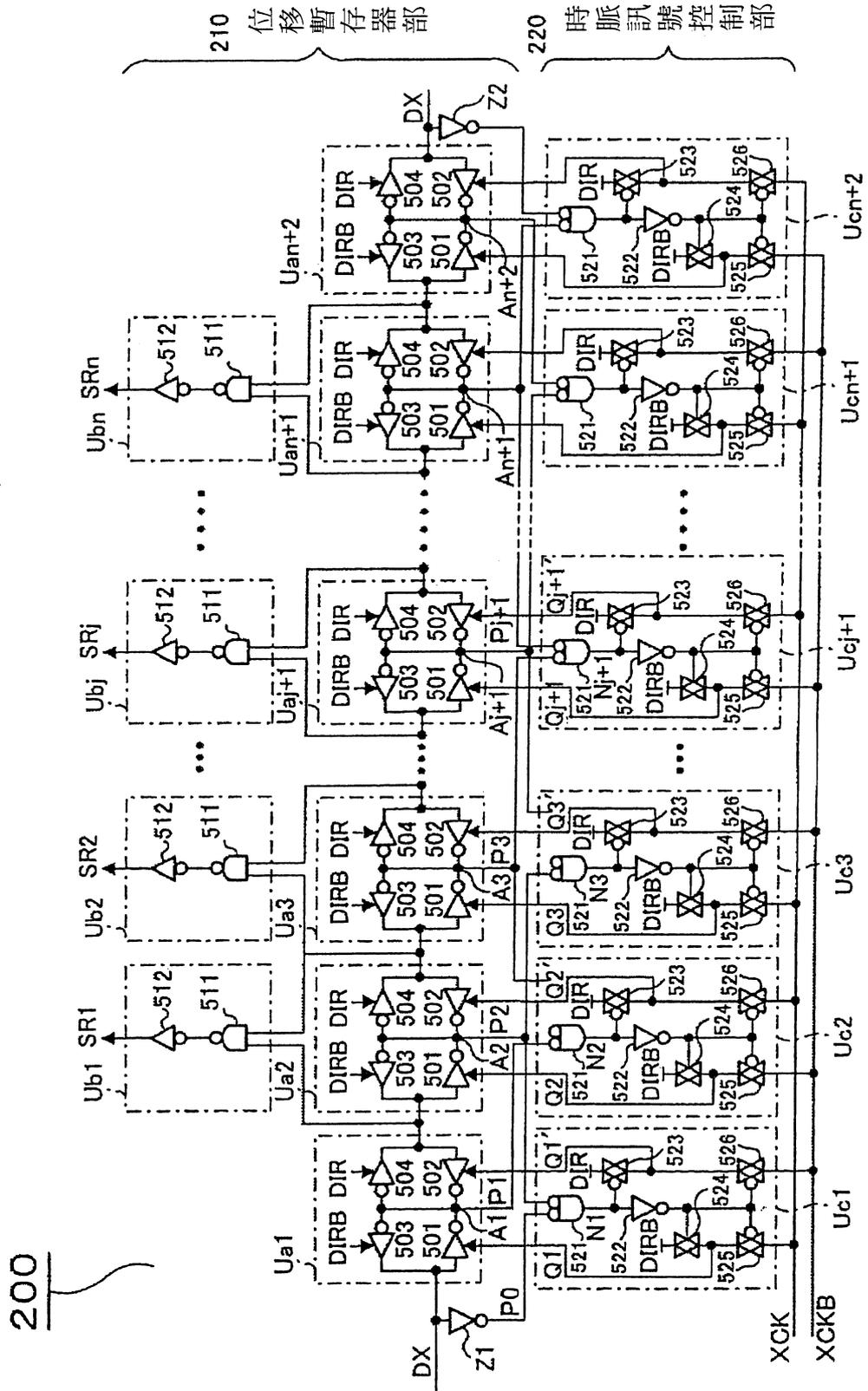
具有複數條掃描線，複數條資料線，對應於上述掃描線與上述資料線的交叉而配置成矩陣狀的畫素電極及開關元件之畫素領域；及

供以驅動上述資料線之資料線驅動電路；及

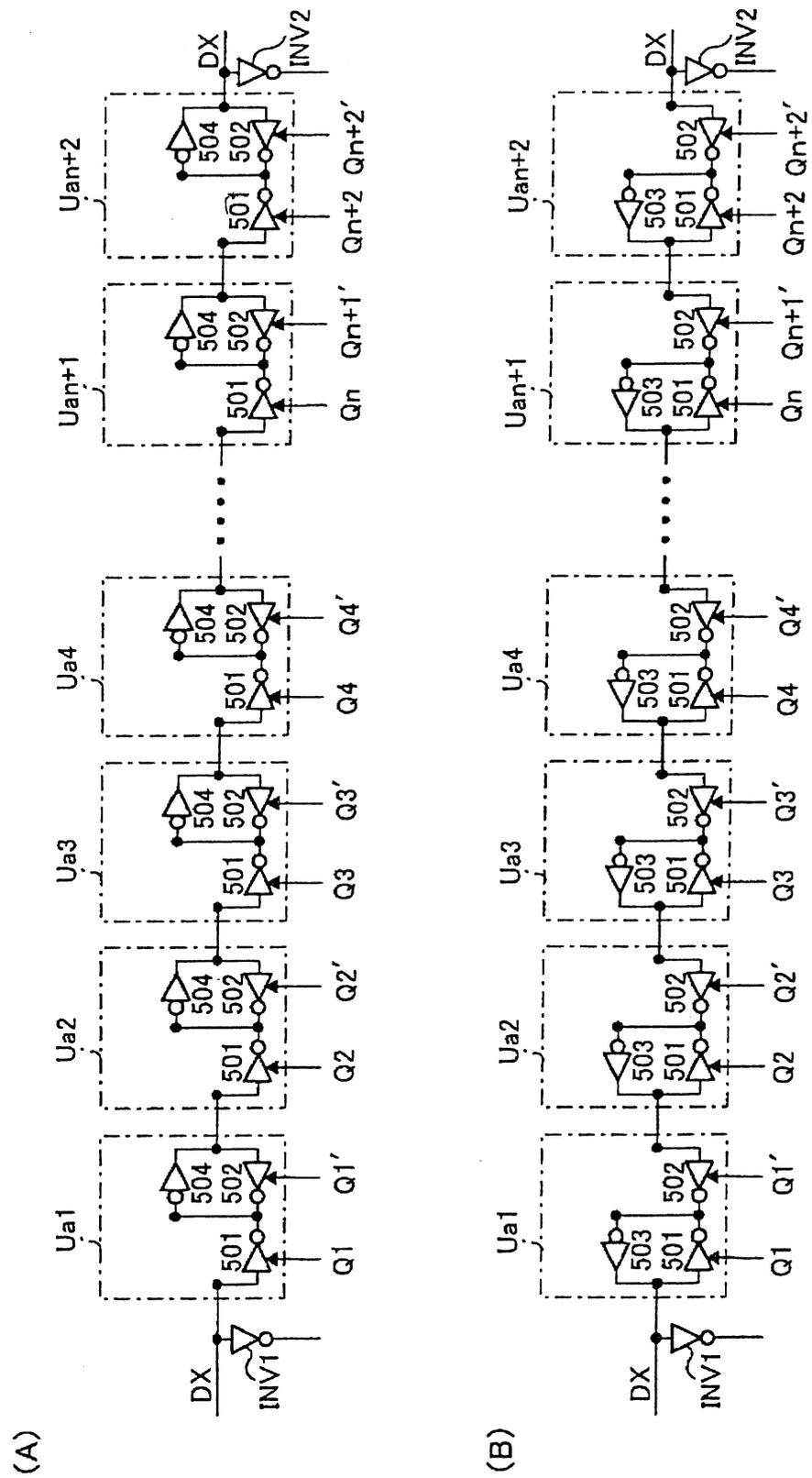
申請專利範圍第9項所記載之掃描線驅動電路。

12.一種電子機器，其特徵為具備申請專利範圍第10或11項所記載之光電面板。

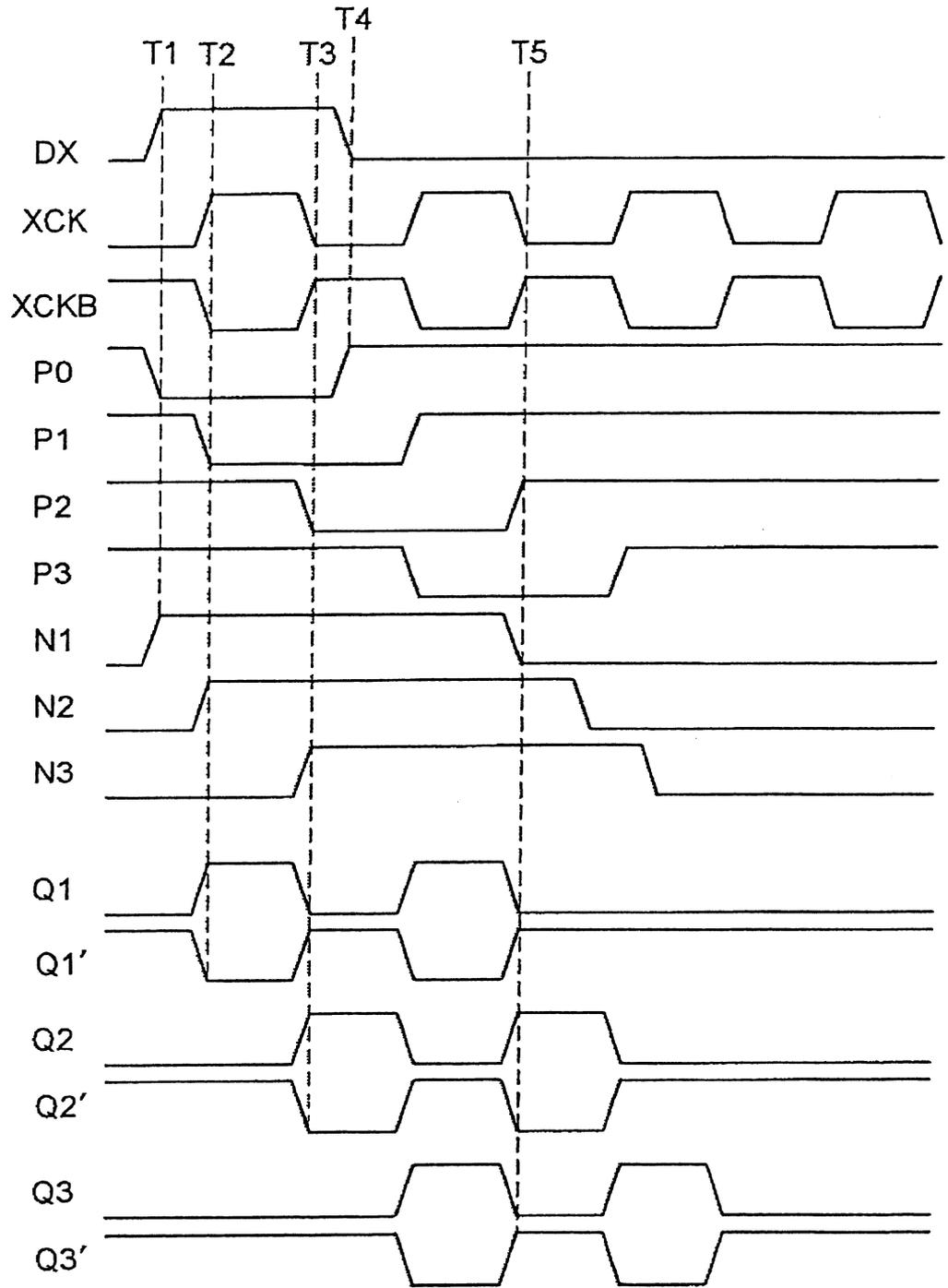
第 2 圖



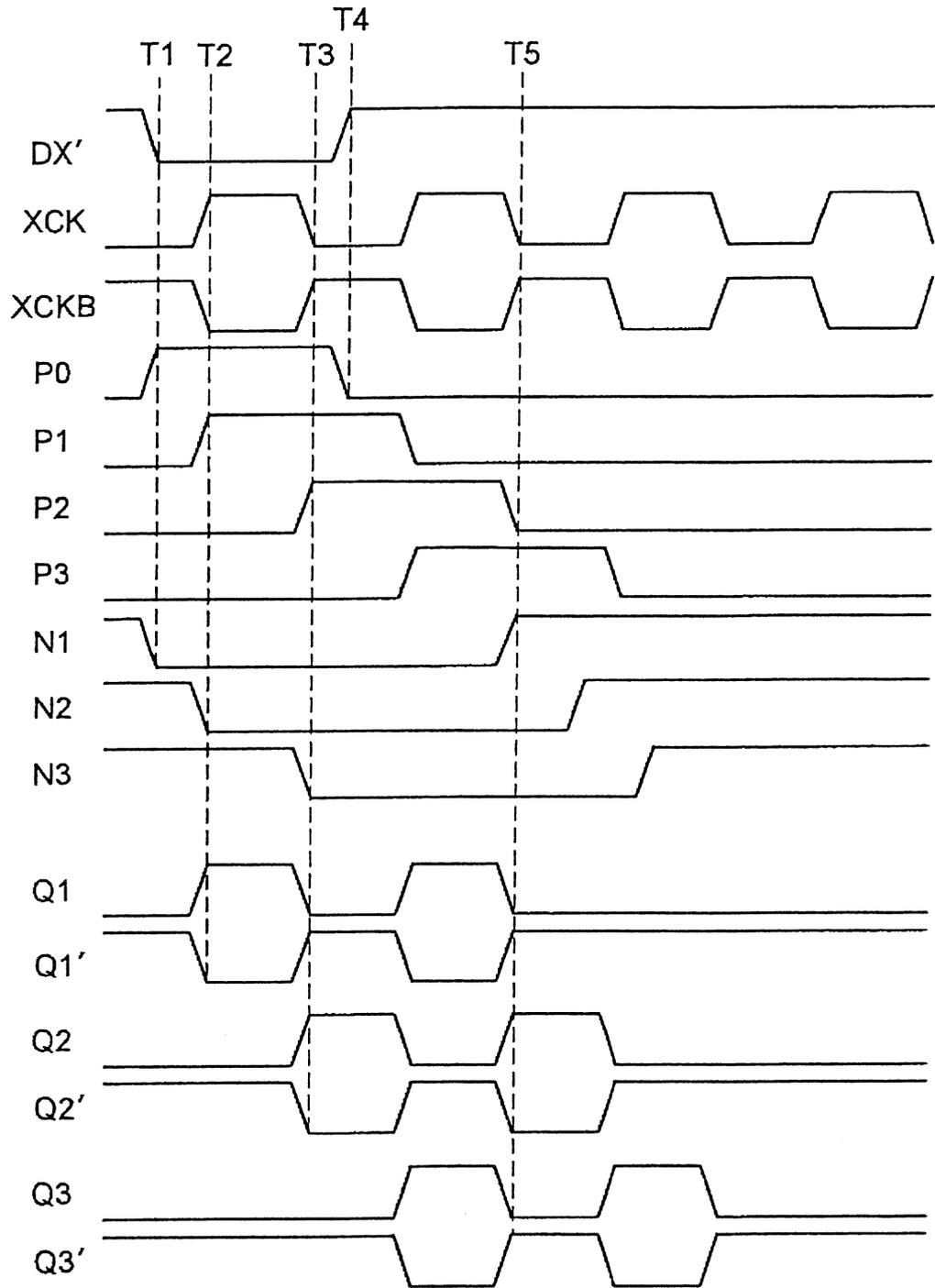
第 3 圖



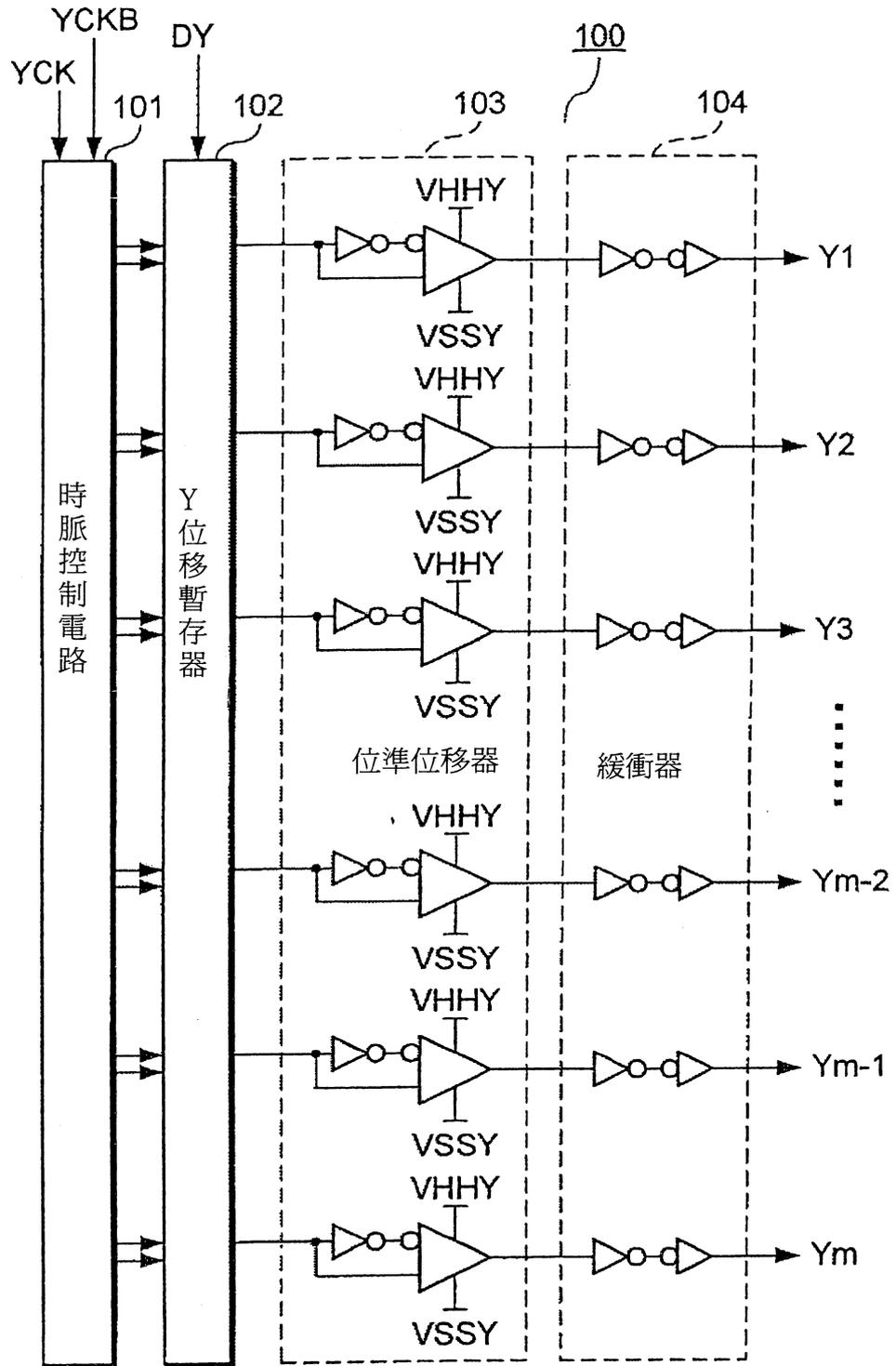
第 4 圖



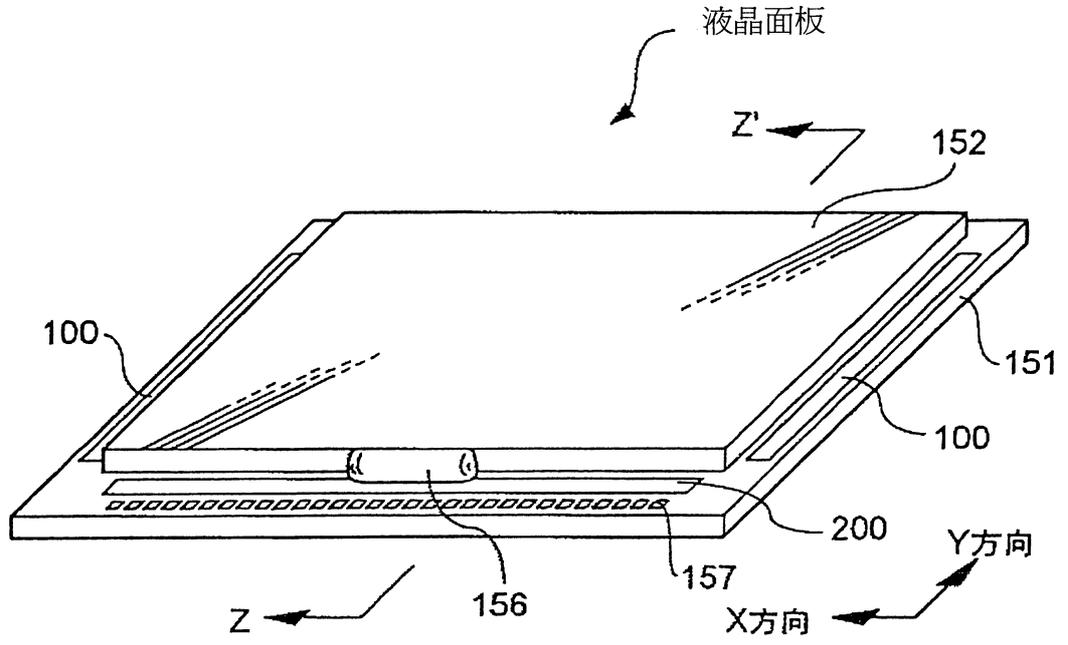
第 6 圖



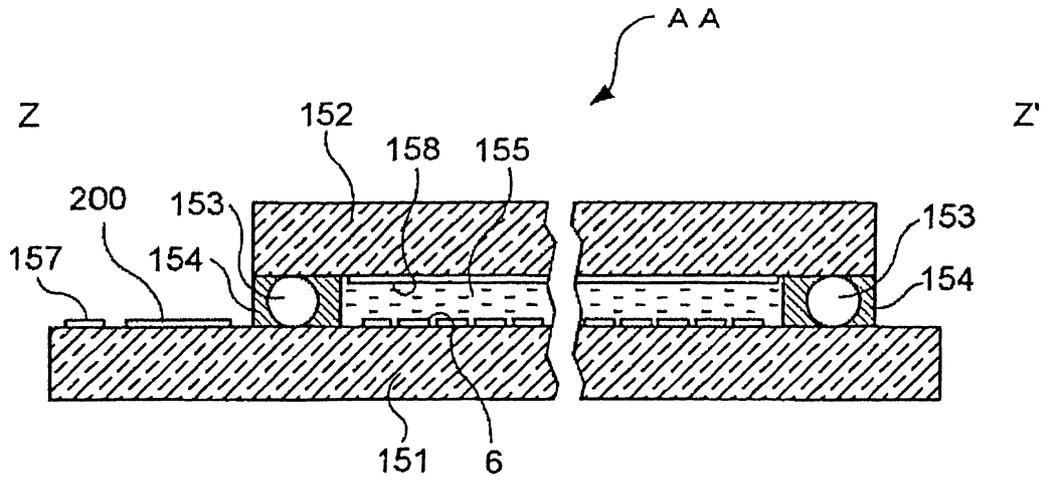
第 7 圖



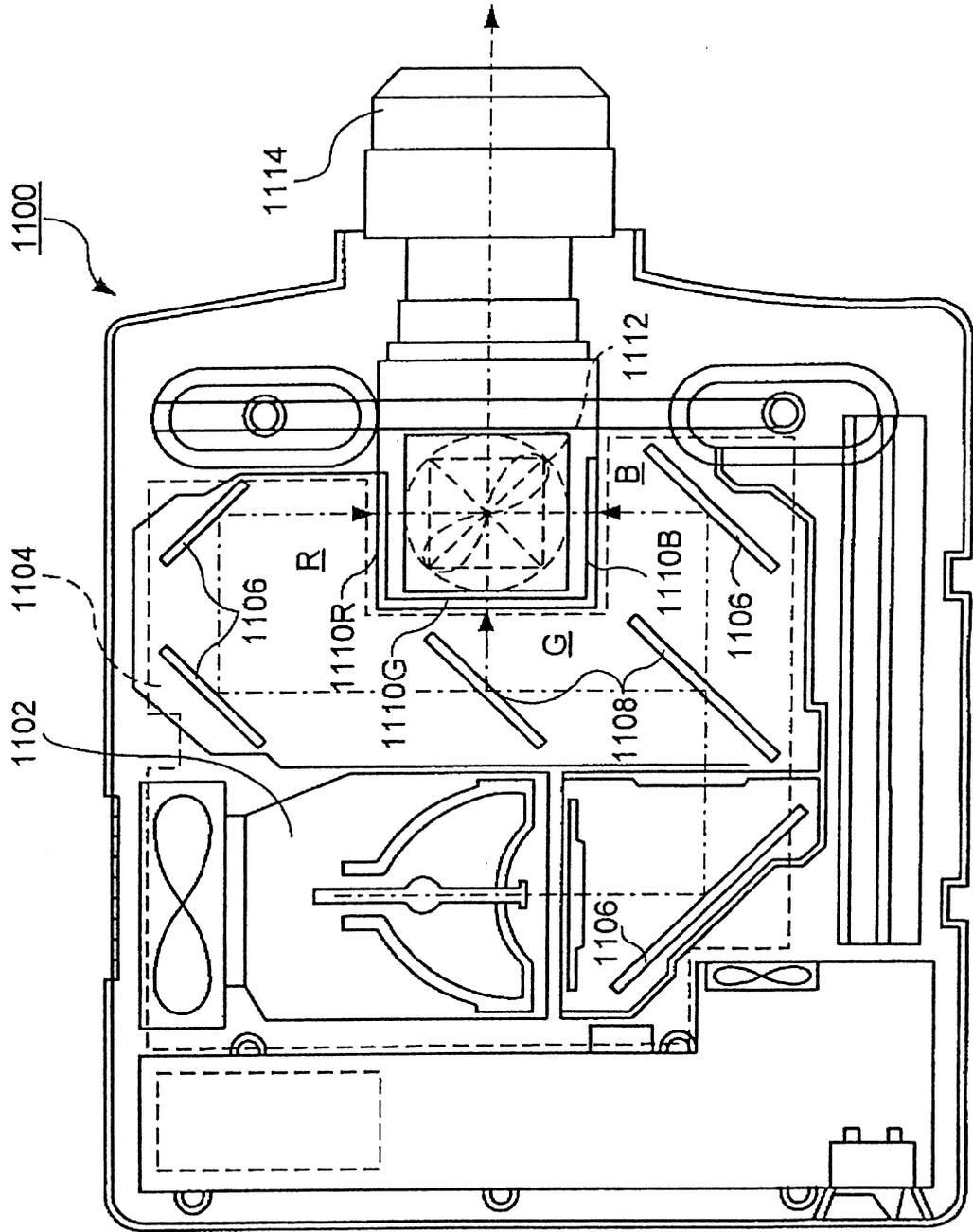
第 8 圖



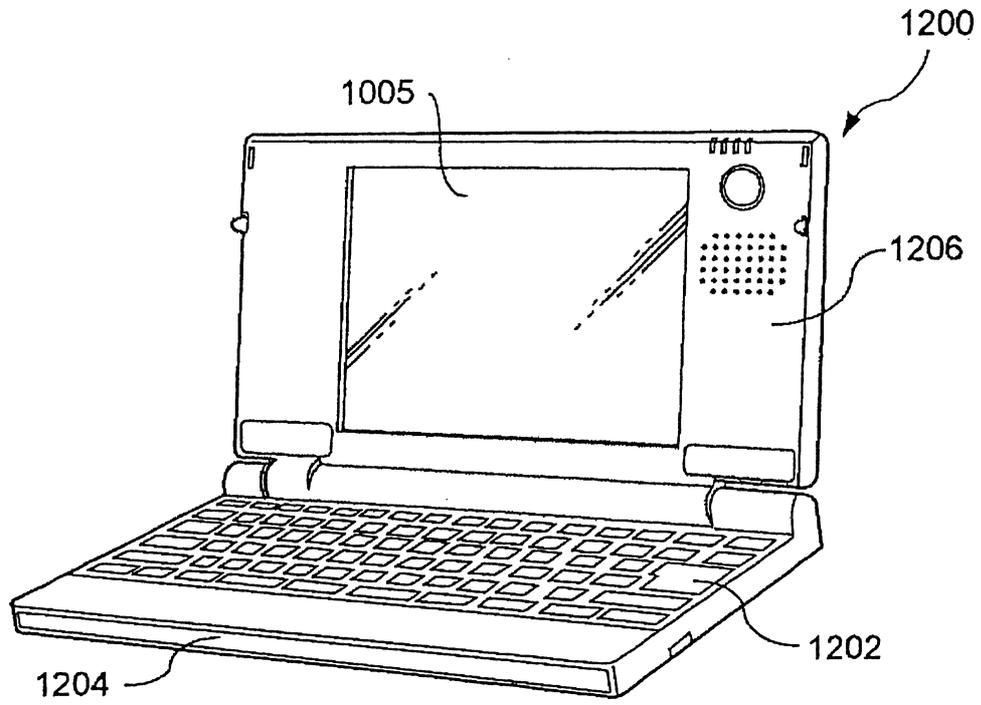
第 9 圖



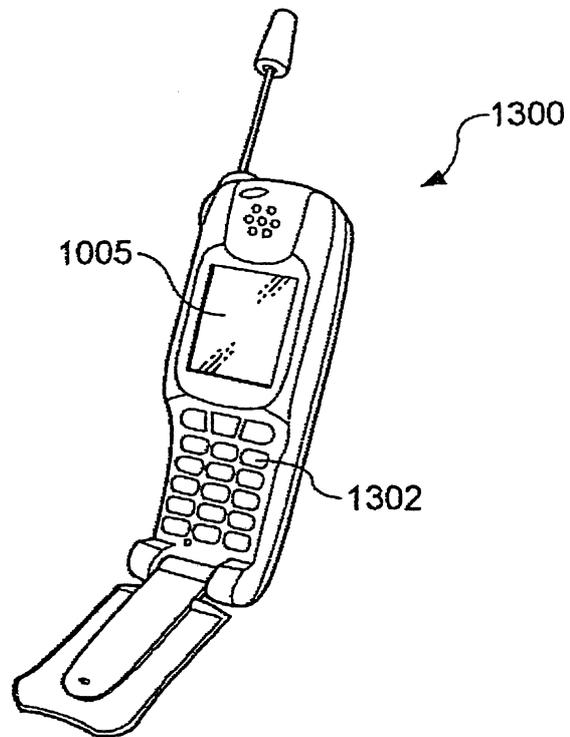
第 10 圖



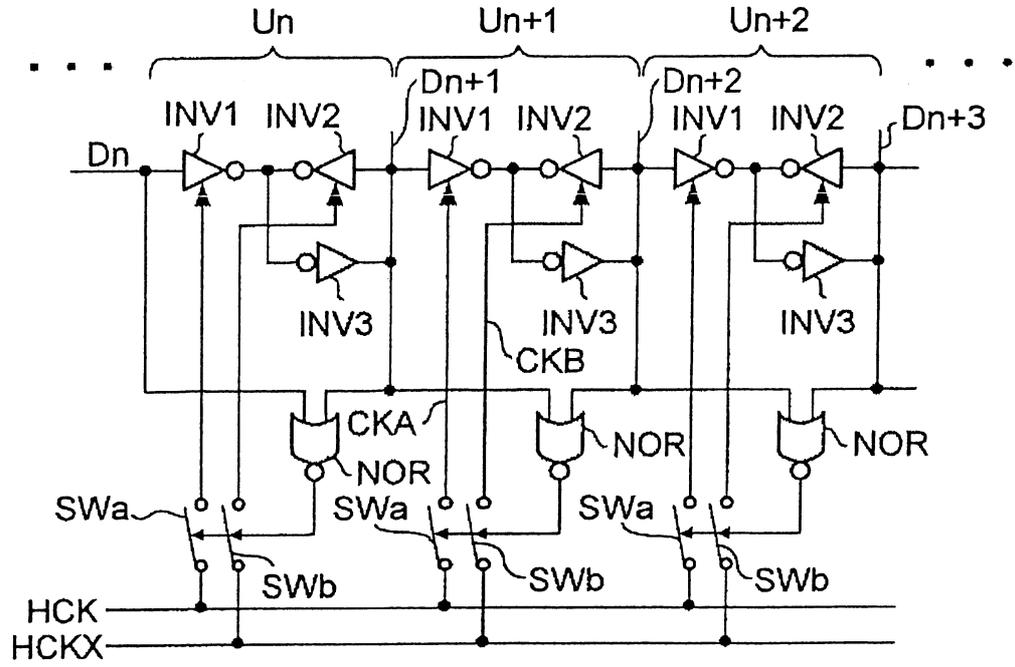
第 11 圖



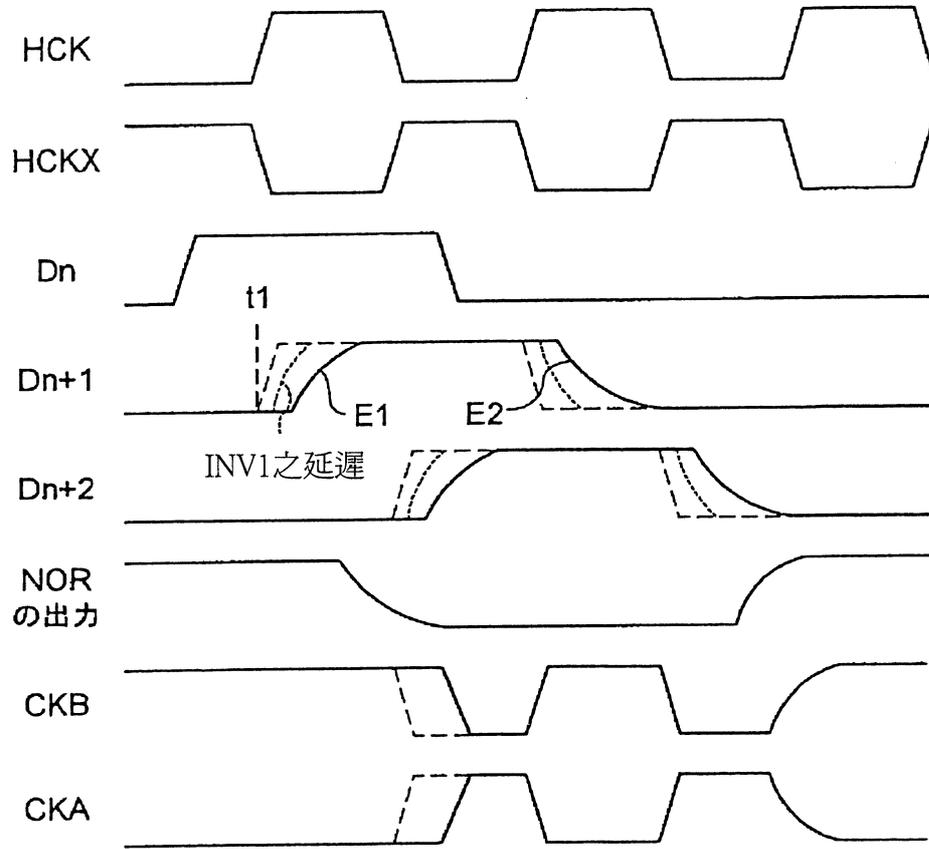
第 12 圖



第 13 圖



第 14 圖



陸、(一)、本案指定代表圖為：第 2 圖

(二)、本代表圖之元件代表符號簡單說明：

200：資料線驅動電路

210：位移暫存器部（位移手段）

220：時脈控制部（時脈訊號供給手段）

501：同步脈衝反相器

502：同步脈衝反相器

503：同步脈衝反相器

504：同步脈衝反相器

521：NAND 電路

522：反相器

523：轉換閘極

524：轉換閘極

525：轉換閘極

526：轉換閘極

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：



(15)

此情況，X 傳送開始脈衝 DX 會經由同步脈衝反相器 501 及反相器 503 而輸出。另一方面，當第 2 控制訊號 Q1' 為高位準時，同步脈衝反相器 502 會反轉 X 傳送開始脈衝 DX 而輸出。此刻，由於第 1 控制訊號 Q1 是形成低位準，因此同步脈衝反相器 501 的輸出端子會形成高阻抗狀態。此情況，會藉由同步脈衝反相器 502 及反相器 504 來構成閉鎖電路。

亦即，位移暫存器單位電路 $U_{a1} \sim U_{an+2}$ 可具備：由同步脈衝反相器 501 及 503 所構成的第 1 邏輯電路，及由同步脈衝反相器 502 及 504 所構成的第 2 邏輯電路。並且，當傳送方向控制訊號 DIR 為高位準時（傳送方向為由左至右），第 1 邏輯電路具有根據第 1 控制訊號來予以控制的同步脈衝反相器 501 的機能，且第 2 邏輯電路具有閉鎖電路的機能。而且，當傳送方向控制訊號 DIR 為低位準時（傳送方向為由右至左），第 1 邏輯電路具有閉鎖電路的機能，且第 2 邏輯電路具有根據第 2 控制訊號來予以控制的同步脈衝反相器的機能。

又，位移暫存器部 210 雖是由 $n+2$ 個的位移暫存器單位電路來構成，但總數 $n+2$ 為偶數。這是為了對應於如圖 3(A) 所示，將 X 傳送開始脈衝 DX 供應給第 1 個位移暫存器單位電路 U_{a1} ，而由右至左傳送的情況時，以及如圖 3(B) 所示，將 X 傳送開始脈衝 DX 供應給第 1 個位移暫存器單位電路 U_{a1} ，而由右至左傳送的情況時。並且，在此例中，資料線 3 雖是由偶數條所構成，但假設為奇數條時