



(12) 发明专利申请

(10) 申请公布号 CN 117673223 A

(43) 申请公布日 2024.03.08

(21) 申请号 202211024249.7

(22) 申请日 2022.08.24

(71) 申请人 江苏宜兴德融科技有限公司

地址 214207 江苏省无锡市宜兴市屺亭街  
道永盛路69号

(72) 发明人 陈亮 王伟明

(74) 专利代理机构 北京众达德权知识产权代理  
有限公司 11570

专利代理师 代春茹

(51) Int. Cl.

H01L 33/38 (2010.01)

H01L 33/06 (2010.01)

H01L 33/30 (2010.01)

H01L 33/00 (2010.01)

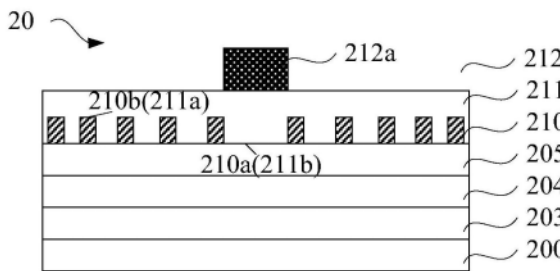
权利要求书2页 说明书7页 附图5页

(54) 发明名称

一种发光二极管结构及发光二极管制作方法

(57) 摘要

本公开涉及一种发光二极管结构及其制作方法,所述发光二极管结构包括:在GaAs衬底上顺序排列的第一AlGaInP限制层、多量子阱有源层、第二AlGaInP限制层、GaP接触层、透明导电薄膜层和图案化电极层;其中,所述GaP接触层具有凹凸结构,所述透明导电薄膜层与所述GaP接触层连接,并在连接界面处形成互补的凹凸结构;并且所述图案化电极层的电极部分的位置与所述GaP接触层的凹部或所述透明导电薄膜层的凸部的位置对准。根据本公开的发光二极管结构及其制作方法,能够确保发光二极管工作电学和光学特性稳定,提高产品的可靠性,提升发光二极管的发光效率。



1. 一种发光二极管结构,包括:

在GaAs衬底上顺序排列的第一AlGaInP限制层、多量子阱有源层、第二AlGaInP限制层、GaP接触层、透明导电薄膜层和图案化电极层;

其中,所述GaP接触层具有凹凸结构,所述透明导电薄膜层与所述GaP接触层连接,并在连接界面处形成互补的凹凸结构;并且

所述图案化电极层的电极部分的位置与所述GaP接触层的凹部或所述透明导电薄膜层的凸部的位置对准。

2. 根据权利要求1所述的发光二极管结构,其中,所述GaP接触层具有非均匀化凹凸结构,在电极部分的周围沿远离电极部分的方向所述非均匀化凹凸结构的凹部与凸部的面积比减小。

3. 根据权利要求2所述的发光二极管结构,其中,所述GaP接触层具有非均匀化凹凸结构,在电极部分的周围沿远离电极部分的方向所述非均匀化凹凸结构的凹部的面积逐渐减小和/或所述非均匀化凹凸结构的凸部的面积逐渐增加。

4. 根据权利要求2所述的发光二极管结构,其中,所述GaP接触层具有非均匀化凹凸结构,在电极部分的周围沿远离电极部分的方向所述非均匀化凹凸结构的凹部的面积阶梯式减小和/或凸部的面积阶梯式增加。

5. 根据权利要求1所述的发光二极管结构,其中,所述透明导电薄膜层为ITO或FTO。

6. 根据权利要求1-5任一项所述的发光二极管结构,其中,在所述第二AlGaInP限制层和所述GaP接触层之间还设置有AlGaInP应力反作用层,在所述AlGaInP应力反作用层中,Al原子和P原子的摩尔比值为x,Ga原子和P原子的摩尔比值为y,以及In原子和P原子的摩尔比值为z,则z的值大于0.5,且 $x+y+z=1$ 。

7. 根据权利要求6所述的发光二极管结构,其中,所述AlGaInP应力反作用层的层数为多层,设第i层厚度为 $d_i$ ,z值为 $z_i$ ,则应力反作用层各层厚度d和In原子组分比值z满足

$$\sum_i d_i (z_i - 0.5) > 0$$

8. 一种发光二极管的制作方法,包括:

制作发光二极管外延片,所述发光二极管外延片包括在GaAs衬底上顺序排列的第一AlGaInP限制层、多量子阱有源层、第二AlGaInP限制层、GaP接触层;

图案化GaP接触层以在GaP接触层上形成凹凸结构;

在具有凹凸结构的GaP接触层上沉积透明导电薄膜层,使得透明导电薄膜层具有互补的凹凸结构;

在透明导电薄膜层上制作图案化电极层,使得所述图案化电极层的电极部分的位置与所述GaP接触层的凹部或所述透明导电薄膜层的凸部的位置对准。

9. 根据权利要求8所述的发光二极管的制作方法,其中,在GaP接触层上制作图案化凹凸结构,包括:

在GaP接触层上沉积一层介质膜层;

图案化介质膜层;

采用GaP腐蚀液对GaP接触层的没有介质膜层保护的区域进行腐蚀;以及利用介质膜腐蚀液将介质膜层去除,得到具有凹凸结构的GaP接触层。

10. 根据权利要求8所述的发光二极管的制作方法,其中,在GaP接触层上制作图案化凹凸结构时,使得在电极部分的周围沿远离电极部分的方向所述图案化凹凸结构的凹部与凸部的面积比减小。

## 一种发光二极管结构及发光二极管制作方法

### 技术领域

[0001] 本申请涉及半导体发光二极管领域,特别是涉及一种具有透明导电薄膜层的高亮发光二极管。

### 背景技术

[0002] 发光二极管具有高光效、低能耗、长寿命、高安全性、高环保等优势,是一种有广阔应用前景的照明方式,受到越来越多国家的重视,目前发光二极管已广泛应用于多种类别的固态照明领域中,如显示屏、背光源、室内照明、室外照明、指示灯、景观照明、植物照明等。

[0003] 由于常规AlGaInP发光二极管的出光层为GaP层,同时GaP层也起着欧姆接触层和电流扩展的重要作用,这就会使电流容易集中从与电极接触的区域正下方区域流过,即电极正下方区域的电流密度增加,不能使电流得到充分的扩展,降低了发光二极管发光效率。例如ITO的透明导电薄膜相比GaP层具有良好的横向电流扩展性,同时具有透过率高、导电性好、耐磨损、耐腐蚀等优点,且与GaP层的粘附性好,因此,ITO透明导电薄膜通常被作为提高AlGaInP基芯片亮度的透明电极材料。在实际应用中,在GaP层上面生长一层ITO薄膜,然后再沉积金属电极层,这种简易的制作结构虽然改善了横向电流扩展水平,但是在金属电极下方区域和周围注入了比距离金属电极较远的区域更高的电流密度至发光层,降低了电流注入有效利用水平。

### 发明内容

[0004] 本发明旨在解决上述问题,提高具有透明导电薄膜结构的发光二极管的发光效率。

[0005] 本发明的第一方面提供一种发光二极管结构,包括:

[0006] 在GaAs衬底上顺序排列的第一AlGaInP限制层、多量子阱有源层、第二AlGaInP限制层、GaP接触层、透明导电薄膜层和图案化电极层;

[0007] 其中,所述GaP接触层具有凹凸结构,所述透明导电薄膜层与所述GaP接触层连接,并在连接界面处形成互补的凹凸结构;并且

[0008] 所述图案化电极层的电极部分的位置与所述GaP接触层的凹部或所述透明导电薄膜层的凸部的位置对准。

[0009] 在一些实施例中,所述GaP接触层具有非均匀化凹凸结构,在电极部分的周围沿远离电极部分的方向所述非均匀化凹凸结构的凹部与凸部的面积比减小。

[0010] 在一些实施例中,所述GaP接触层具有非均匀化凹凸结构,在电极部分的周围沿远离电极部分的方向所述非均匀化凹凸结构的凹部的面积逐渐减小和/或所述非均匀化凹凸结构的凸部的面积逐渐增加。

[0011] 在一些实施例中,所述GaP接触层具有非均匀化凹凸结构,在电极部分的周围沿远离电极部分的方向所述非均匀化凹凸结构的凹部的面积阶梯式减小和/或凸部的面积阶梯

式增加。

[0012] 在一些实施例中,所述透明导电薄膜层为ITO或FTO。

[0013] 在一些实施例中,在所述第二AlGaInP限制层和所述GaP接触层之间还设置有AlGaInP应力反作用层,在所述AlGaInP应力反作用层中,Al原子和P原子的摩尔比值为x,Ga原子和P原子的摩尔比值为y,以及In原子和P原子的摩尔比值为z,则z的值大于0.5,且 $x+y+z=1$ 。

[0014] 在一些实施例中,所述AlGaInP应力反作用层的层数为n层,设第i层厚度为 $d_i$ ,z值为 $z_i$ ,则应力反作用层各层厚度d和In原子组分比值z满足 $\sum_i d_i(z_i - 0.5) > 0$ 。

[0015] 本发明第二方面提供一种发光二极管的制作方法,包括:

[0016] 制作发光二极管外延片,所述发光二极管外延片包括在GaAs衬底上顺序排列的第一AlGaInP限制层、多量子阱有源层、第二AlGaInP限制层、GaP接触层;

[0017] 图案化GaP接触层以在GaP接触层上形成凹凸结构;

[0018] 在具有凹凸结构的GaP接触层上沉积透明导电薄膜层,使得透明导电薄膜层具有互补的凹凸结构;

[0019] 在透明导电薄膜层上制作图案化电极层,使得所述图案化电极层的电极部分的位置与所述GaP接触层的凹部或所述透明导电薄膜层的凸部的位置对准。

[0020] 在一些实施例中,在GaP接触层上制作图案化凹凸结构,包括:

[0021] 在GaP接触层上沉积一层介质膜层;

[0022] 图案化所述介质膜层;

[0023] 采用GaP腐蚀液对GaP接触层的没有介质膜层保护的区域进行腐蚀;以及

[0024] 利用介质膜腐蚀液将介质膜层去除,得到具有凹凸结构的GaP接触层。

[0025] 在一些实施例中,在GaP接触层上制作图案化凹凸结构时,使得在电极部分的周围沿远离电极部分的方向所述图案化凹凸结构的凹部与凸部的面积比减小。

[0026] 根据本公开的发光二极管结构及其制作方法,通过设置图案化的GaP接触层,并在其上沉积透明导电薄膜层,使所述透明导电薄膜层与所述GaP接触层的连接界面处形成互补的凹凸结构,并且使所述图案化电极层的电极部分的位置与所述GaP接触层的凹部或所述透明导电薄膜层的凸部的位置对准,因此,注入电流能够扩展并均匀地注入到有效发光区域,提升了电流注入有效利用水平,能够确保发光二极管工作电学和光学特性稳定,提高产品的可靠性,提升发光二极管的发光效率。

## 附图说明

[0027] 图1示出了根据本发明的一个实施例的发光二极管的截面结构示意图。

[0028] 图1a示出了根据本发明的另一个实施例的发光二极管的截面结构示意图。

[0029] 图1b示出了根据本发明的另一个实施例的发光二极管的截面结构示意图。

[0030] 图2示出了如图1所示的发光二极管的制作方法的流程图。

[0031] 图2a示出了如图2所示的发光二极管的制作方法的步骤S2的具体步骤。

[0032] 图3示出了根据本发明的另一个实施例的发光二极管的截面结构示意图。

[0033] 图4示出了根据一个具体实施例的发光二极管的截面结构示意图。

[0034] 图4a~4d示出了图4的发光二极管的制作过程的结构示意图。

### 具体实施方式

[0035] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例的附图,对本发明实施例的技术方案进行清楚、完整地描述。除非另作定义,本发明实施例以及附图中,同一标号代表同一含义。需要注意,为了清楚起见,实施例的附图可能不一定按比例绘制;另外,本发明一些实施例的附图中,只示出了与本发明构思相关的结构,可能省略了某些与本发明的构思无直接关系的常规结构和细节部分的图示。本发明的实施例可包括这些未显示的结构。并且,需要注意本发明实施例中描述的方法步骤的顺序并不必然表示各个步骤的实际执行顺序。在可行的情况下,实际执行顺序可与描述的顺序不同。

[0036] 除非另外定义,本发明使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语表示开放的意义,除了明确列举的元件、部件、部分或项目外,并不排除其他元件、部件、部分或者项目。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。可以理解,当诸如层、膜、区域或衬底基板之类的元件被称作位于另一元件“上”或“下”时,该元件可以“直接”位于另一元件“上”或“下”,或者可以存在中间元件。

[0037] 如图1所示,示出了根据本发明的一个实施例的AlGaInP发光二极管20的主要结构的截面示意图。如图1所示,AlGaInP发光二极管20包括在GaAs衬底200上顺序排列的第一AlGaInP限制层203、多量子阱有源层204、第二AlGaInP限制层205、GaP接触层210、透明导电薄膜层211和图案化电极层212。透明导电薄膜层211可采用ITO;可选地,透明导电薄膜层也可以采用FTO或其它与ITO具有类似功能的材料。多量子阱有源层204可采用满足AlGaInP发光二极管要求的量子阱结构。图案化电极层212的材料可选自Cr、Pt、Ni、Ti、Al、Cu、Au、Ag中的任一金属或其任意组合。

[0038] 如图1所示,GaP接触层210具有图案化的凹凸结构,所述透明导电薄膜层211与具有凹凸结构的GaP接触层210连接,并在连接界面处形成互补的凹凸结构。即,所述GaP接触层210的凹部210a对应所述透明导电薄膜层211的凸部211b;所述GaP接触层210的凸部210b对应所述透明导电薄膜层211的凹部211a。并且,所述图案化电极层212的电极部分212a的位置与所述GaP接触层210的一个凹部210a或所述透明导电薄膜层211的一个凸部211b的位置对准。

[0039] 注意,图1中示仅出了围绕一个电极部分210a的二极管结构单元。电极部分210a可以为圆柱状。位于电极部分210a正下方的GaP接触层210的凹部210a或所述透明导电薄膜层211的凸部211b可具有对应电极部分210a的平面形状的圆形平面形状。相应地,位于电极部分210a周围的GaP接触层210的凹部210a或所述透明导电薄膜层211的凸部211b的平面形状可以是围绕电极部分210a的同心圆环的形状。当然,电极部分的横截面根据需要也可以是其它形状,例如三角形,矩形、不规则形状等;相应地,位于电极部分210a周围的GaP接触层210的凹部210a或所述透明导电薄膜层211的凸部211b采取类似的平面形状。

[0040] 在该实施例中,由于具有欧姆接触和电流扩展作用的ITO或FTO透明导电薄膜层211连接在图形化的GaP接触层210上,在位于金属电极部分212a下方的区域去除部分GaP接触层形成GaP接触层210的凹部210a,ITO或FTO透明导电薄膜层211填充在GaP接触层210的凹部中形成ITO或FTO透明导电薄膜层211的凸部211b。因此,在金属电极部分212a下方的区域中,在GaP接触层210的凹部210a或所述透明导电薄膜层211的凸部211b处增加了电流阻抗,降低了电极正下方区域的电流密度,使得注入电流扩展并均匀注入到有效发光区域,提升了电流注入有效利用水平,确保发光芯片工作电学和光学特性稳定,提高产品的可靠性,提升发光二极管的发光效率,极大地提升了产品的质量。

[0041] 进一步地,在一个具体的实施例中,所述GaP接触层210具有非均匀化凹凸结构,使得在电极部分212a的周围沿远离电极部分212a的方向GaP接触层210的凹部210a与凸部210b的面积比减小。具体地,如图1所示,在电极部分的周围沿远离电极部分的方向由近及远可使GaP接触层210的凹部210a的面积(水平截面面积)逐渐减小,而GaP接触层210的凸部210b的面积(水平截面面积)不变。

[0042] 图1a示出了根据本发明的另一个实施例的AlGaInP发光二极管20a的主要结构的截面示意图。如图1a所示,在电极部分212a的周围沿远离电极部分212a的方向由近及远可使GaP接触层210的凸部210b的面积逐渐增加,而GaP接触层210的凹部210a的面积不变。

[0043] 图1b示出了根据本发明的另一个实施例的AlGaInP发光二极管20b的主要结构的截面示意图。如图1b所示,在电极部分的周围沿远离电极部分的方向可使GaP接触层210的凹部210a的面积阶梯式减小,同时使GaP接触层210的凸部210b的面积阶梯式增加。这里,阶梯式增加或减小是指多个凹部210a或多个凸部210b的面积并非连续式变化而是阶梯式变化。

[0044] 根据上述实施例,由于在金属电极部分周围沿远离电极部分的方向由近及远逐渐减少GaP接触层210的凹部210a与凸部210b的面积比,进一步使得注入电流在金属电极部分周围有效扩展并均匀注入到有效发光区域,进一步提升了电流注入有效利用水平,提升发光二极管的发光效率。

[0045] 图2示出了如图1所示的发光二极管20的制作方法。如图2所示,所述发光二极管的制作方法,包括以下步骤:

[0046] S1:制作发光二极管外延片,所述发光二极管外延片包括在GaAs衬底上顺序排列的第一AlGaInP限制层、多量子阱有源层、第二AlGaInP限制层、GaP接触层;

[0047] S2:图案化GaP接触层以在GaP接触层上形成凹凸结构;

[0048] S3:在具有凹凸结构的GaP接触层上沉积透明导电薄膜层,使得透明导电薄膜层具有互补的凹凸结构;

[0049] S4:在透明导电薄膜层上制作图案化电极层,使得所述图案化电极层的电极部分的位置与所述GaP接触层的凹部或所述透明导电薄膜层的凸部的位置对准。

[0050] 具体地,如图2a所示,在步骤S2中,图案化GaP接触层以在GaP接触层上形成凹凸结构,具体包括:

[0051] S21:在GaP接触层上沉积一层介质膜层;

[0052] S22:采用光刻和蚀刻方式图案化介质膜层;

[0053] S23:采用GaP腐蚀液对GaP接触层的没有介质膜层保护的区域进行腐蚀;以及

[0054] S24:利用介质膜腐蚀液将介质膜层去除,得到具有凹凸结构的GaP接触层。

[0055] 进一步地,在形成图案化介质膜层或在GaP接触层上制作图案化凹凸结构时,使得在电极部分的周围沿远离电极部分的方向所述图案化凹凸结构的凹部与凸部的面积比减小。

[0056] 为此,可选地,在电极部分的周围沿远离电极部分的方向由近及远可使GaP接触层210的凹部210a的面积逐渐减小,而GaP接触层210的凸部210b的面积不变;或者,在电极部分的周围沿远离电极部分的方向由近及远可使GaP接触层210的凸部210b的面积逐渐增加,而GaP接触层210的凹部210a的面积不变;或者,在电极部分的周围沿远离电极部分的方向由近及远可使GaP接触层210的凹部210a的面积逐渐减小,同时使GaP接触层210的凸部210b的面积逐渐增加。

[0057] 可选地,在电极部分的周围沿远离电极部分的方向可使GaP接触层210的凹部210a的面积阶梯式减小,而GaP接触层210的凸部210b的面积不变;或者,在电极部分的周围沿远离电极部分的方向可使GaP接触层210的凸部210b的面积阶梯式增加,而GaP接触层210的凹部210a的面积不变;或者,在电极部分的周围沿远离电极部分的方向可使GaP接触层210的凹部210a的面积阶梯式减小,同时使GaP接触层210的凸部210b的面积阶梯式增加。

[0058] 另一方面,本发明的发明人通过研究还发现,在采用GaP层作为电流扩张层和欧姆接触层时,由于GaP室温下晶格常数为0.545nm比GaAs衬底的晶格常数(0.565nm)小3.6%,通常厚度达到1.5微米以上,对发光有源层(主要包括p-AlGaInP限制层、MQW多量子阱层和n-AlGaInP层)产生挤压应力,诱发其产生晶格缺陷,从而降低发光有源层的电光转换效率。

[0059] 为解决上述问题,在一个实施例中,如图3所示,在图1所示的第二AlGaInP限制层205和GaP接触层210之间增设一层AlGaInP应力反作用层206。图3所示的实施例的其它方面与图1所示的实施例相同。在所述AlGaInP应力反作用层206中,Al原子和P原子的摩尔比值为x,Ga原子和P原子的摩尔比值为y,以及In原子和P原子的摩尔比值为z,则z的值大于0.5,且 $x+y+z=1$ 。

[0060] 在该实施例中,由于AlGaInP应力反作用层206对GaP晶格失配层的应力进行反向阻挡,降低了发光有源层204、205、206所受到的挤压应力,减少了其晶格缺陷密度,因此,提升了发光有源层的电光转换效率,从而进一步提高了发光二极管的发光效率。

[0061] 在该实施例中,具体实施时,所述AlGaInP应力反作用层206的层数可以设置为1层或多层。当AlGaInP应力反作用层206的层数为多层时,设第i层厚度为 $d_i$ ,z值为 $z_i$ ,则应力反作用层206各层厚度d和In原子组分比值z满足

$$\sum_i d_i (z_i - 0.5) > 0$$

[0062] 当层数增加时,可更好地阻挡GaP晶格失配层的应力,更好地改善发光有源层的晶格缺陷,提升发光有源层的电光转换效率;但是,层数的增加会使生产的复杂性提高,增加生产成本。因此,所述AlGaInP应力反作用层206的层数可以设置为2-10层;优选地,可以设置为2-3层、或2-4层、2-5层、2-6、2-7层等。每层厚度在100~400nm的范围内。

[0063] 图4示出了根据一个具体实施例的AlGaInP发光二极管的制作过程的截面示意图。如图4所示,所述AlGaInP发光二极管10包括在GaAs衬底100和在GaAs衬底100一侧依次设置的缓冲层101、DBR(分布式布拉格)反射层102、n-AlGaInP限制层103、多量子阱(MQW)有源层104、p-AlGaInP限制层105、p-AlGaInP应力反作用层106、p-GaP窗口层107和p-GaP接



触层110、ITO 透明导电薄膜层111和图案化电极层112。

[0064] 如图4所示,GaP接触层110具有图案化的凹凸结构,所述透明导电薄膜层111与具有凹凸结构的GaP接触层110连接,并在连接界面处形成互补的凹凸结构。即,所述GaP接触层110的凹部110a对应所述透明导电薄膜层111的凸部111b;所述GaP接触层110的凸部110b对应所述透明导电薄膜层111的凹部111a。并且,所述图案化电极层112的电极部分112a的位置与所述GaP接触层110的一个凹部110a或所述透明导电薄膜层111的一个凸部 111b的位置对准。

[0065] 进一步地,在上述实施例中,在电极部分112a的周围沿远离电极部分112a的方向GaP接触层110的凹部110a的面积阶梯式减小,而GaP接触层110的凸部110b的面积阶梯式增加。可选地,在其它实施例中,在电极部分的周围沿远离电极部分的方向由近及远可使GaP接触层110的凹部110a的面积逐渐减小,而GaP接触层110的凸部110b的面积不变;或者,在电极部分的周围沿远离电极部分的方向由近及远可使GaP接触层110的凸部110b的面积逐渐增加,而GaP接触层110的凹部110a的面积不变;或者,在电极部分的周围沿远离电极部分的方向由近及远可使GaP接触层210的凹部210a的面积逐渐减小,同时使GaP接触层210的凸部210b的面积逐渐增加,等等,只要在金属电极部分周围沿远离电极部分的方向由近及远逐渐减少GaP接触层210的凹部210a与凸部210b的面积比,即可实现注入电流在金属电极部分周围有效扩展并均匀注入到有效发光区域,进一步提升电流注入有效利用水平,提升发光二极管的发光效率。

[0066] 如图4a-4d所示,具有图4所示结构的发光二极管的制造方法,步骤如下:

[0067] 首先,如图4a所示,在GaAs衬底100的一侧采用金属有机化学气相沉积(MOCVD)依次外延生长缓冲层101、DBR反射层102、n-AlGaInP限制层103、多量子阱有源层104、p-AlGaInP限制层 105、p-AlGaInP应力反作用层106、p-GaP窗口层107和P-GaP接触层110,取得如图3a所示的发光二极管外延片。其中p-GaP接触层110的表层高掺杂层厚度优选 $150 \pm 20$ 埃,掺杂浓度优选 $1 \times 10^{19} \text{cm}^{-3}$ 以上。其中应力反作用层为p-Al(0.2) Ga(0.25) In(0.55)P。

[0068] 接着,在p-GaP接触层110上制作非均匀图形化的凹凸结构,具体包括:在整层p-GaP接触层110上采用PECVD(等离子体增强化学气相沉积法)生长一层介质膜,介质膜层109优选厚度为 $2500 \pm 300$ 埃;接着,采用光刻和蚀刻方式制作出图案化的介质膜层 109,如图4b所示。PECVD制作的介质膜层为SiO<sub>2</sub>或SiN<sub>x</sub>O<sub>y</sub>等绝缘材料制成,其中 $x > 0, 0 < y < 2$ 。获得稳定图案化的临时膜层,避免受到p-GaP接触层蚀刻影响。

[0069] 在制作非均匀图案化介质膜层109时,将介质膜层109的对应将要设置的电极部分的位置图案化为凹部;并且;在其周围交替形成对称的凹凸结构,使得沿远离电极部分的方向凹部与凸部的面积比减小。

[0070] 接着,采用GaP腐蚀液对p-GaP接触层110的没有介质膜层 109保护的区域进行腐蚀,然后利用介质膜腐蚀液将介质膜层109 去除,得到图案化的p-GaP接触层110,如图4c所示。这里,虽然图中示出了位于凹部区域的GaP层完全去除,但是,位于凹部区域的GaP层可不必完全去除。GaP层蚀刻深度可为 $200 \pm 30 \text{nm}$ ,从而既能去除高掺杂层,又避免接触层周围区域台阶差异大,容易制作金属电极层。

[0071] 然后,在具有图形化凹凸结构的p-GaP接触层110上采用蒸发镀膜方法蒸镀ITO透

明导电薄膜层,ITO透明导电薄膜层111优选厚度为 $3000 \pm 300$ 埃。得到的ITO透明导电薄膜层的下表面具有与p-GaP接触层110的凹凸结构互补的凹凸结构;然后,在图形化的ITO透明导电薄膜层111的上表面蒸镀方式制作图案化的金属电极层112。具体地,采用负胶套刻和蒸镀方式制作金属主电极层112,得到如图4d所示的膜层结构。金属电极层112的电极部分112a的形状可以圆柱形,水平截面为圆形,直径 $80 \pm 10 \mu\text{m}$ ,材料为Cr/Au,厚度 $(30 \pm 10) / (2500 \pm 300)$  nm。

[0072] 最后,在GaAs衬底100另一侧面采用蒸发镀膜方法制作n电极层201,得到如图4所示的AlGaInP发光二极管结构10。n电极层201的电极材料可采用AuGeNi/Au,厚度为 $(180 \pm 20) / (250 \pm 30)$  nm。而后在 $430 \pm 15^\circ\text{C}$ 的氮气氛围中进行熔合,以获得n电极 201和GaAs衬底100形成良好的欧姆接触,同时进一步增强了金属电极层112、图形化ITO薄膜层111及图形化p-GaP接触层110 之间的优良接触特性和附着性。

[0073] 本实施例采用光刻和蚀刻方式制作出图形化的介质膜层109,进而采用蚀刻方式对没有介质膜层区域的p-GaP接触层110进行可控深度的蚀刻;其次在图形化的p-GaP接触层110上蒸镀ITO 透明导电薄膜层111和对应的金属电极层112,使得所述图案化电极层112的电极部分112a的位置与所述GaP接触层110的一个凹部110a或所述透明导电薄膜层111的一个凸部111b的位置对准;并且,在电极部分112a的周围沿远离电极部分112a的方向GaP接触层110的凹部110a与凸部110b的面积比减小,从而使得注入电流扩展并均匀注入到有效发光区域,提升了电流注入有效利用水平,进而提高发光二极管的发光效率。

[0074] 同时,由于第二AlGaInP限制层106和GaP接触层210之间增设一层AlGaInP应力反作用层206,AlGaInP应力反作用层106 对GaP晶格失配层的应力进行反向阻挡,降低了包括n-AlGaInP 限制层103、多量子阱(MQW)有源层104、p-AlGaInP限制层105 的发光有源层所受到的挤压应力,减少了其晶格缺陷密度,因此,提升了发光有源层的电光转换效率,从而进一步提高了发光二极管的发光效率。

[0075] 综上所述,本发明的实施例提供了一种便于制造、晶格应力低、电流注入有效性高、发光效率高、可靠性高的具有透明导电薄膜结构的发光二极管。

[0076] 以上通过实施例描述了本发明的原理和构造。应当理解,上述实施例仅是本发明的示例,而非用于限制本发明。在可行的情况下,不同的实施例之间可以局部组合。在不偏离本发明的总体构思的情况下,对本发明所作的任何改变和改进都在本发明的范围内。本发明的保护范围,应如本申请的权利要求书所界定的范围为准。

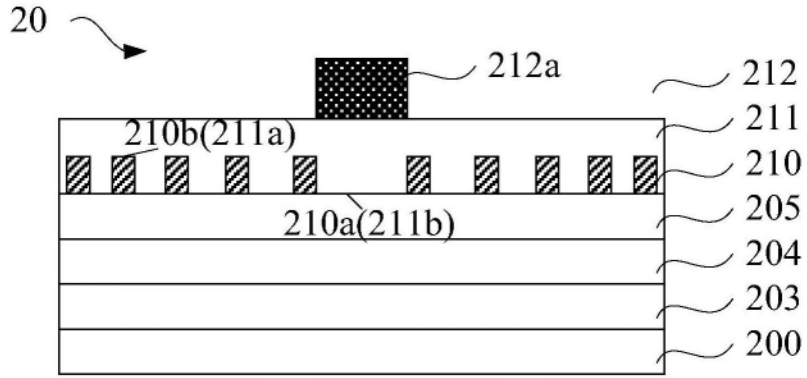


图1

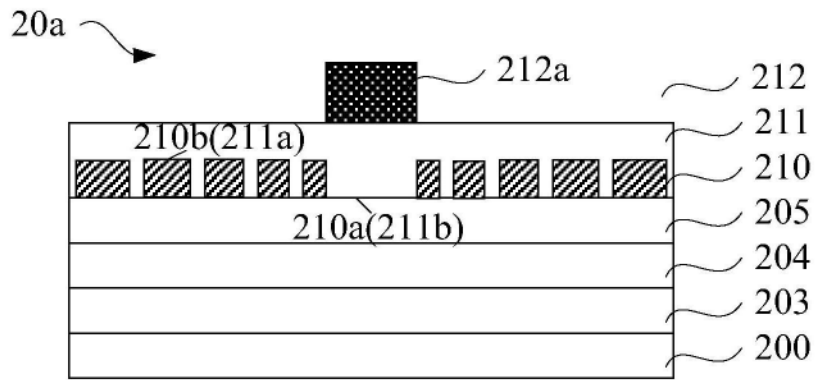


图1a

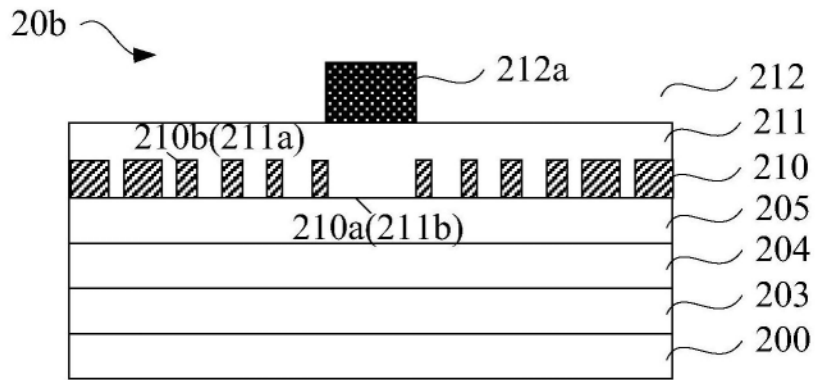


图1b

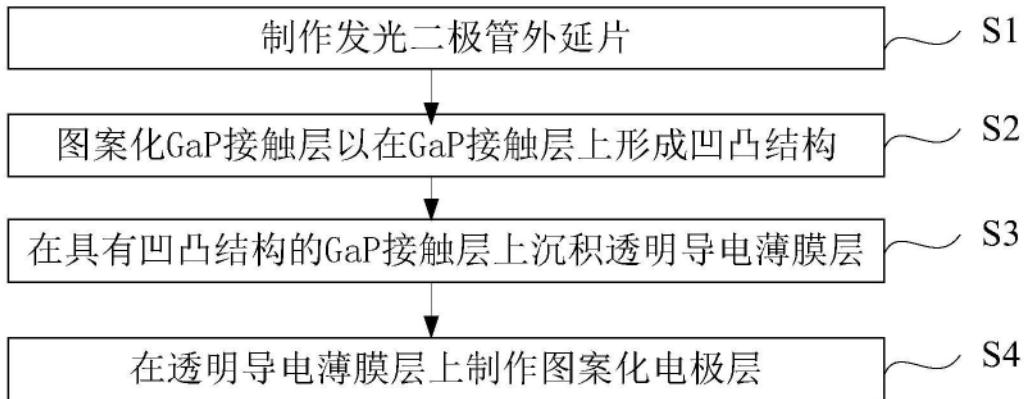


图2

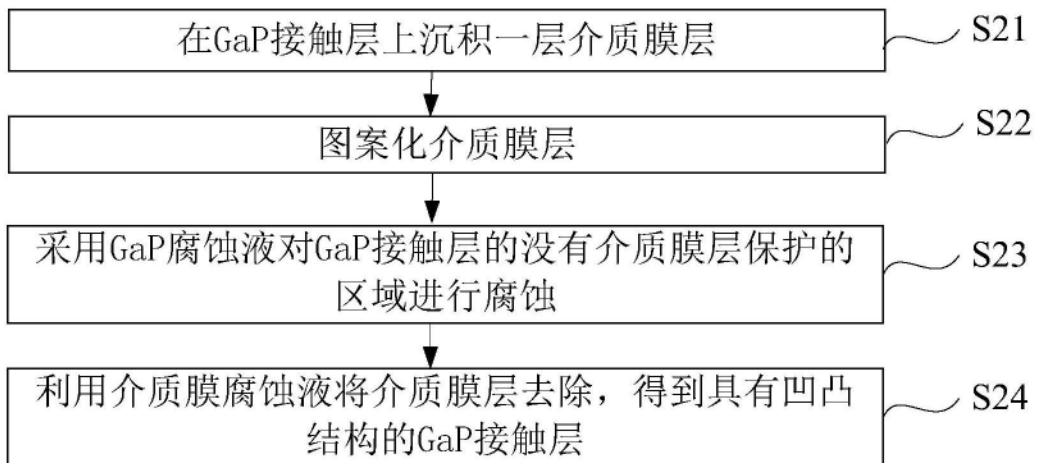


图2a

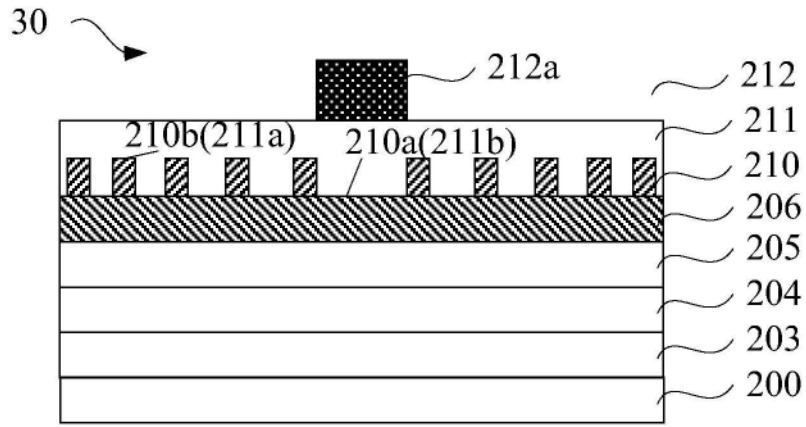


图3

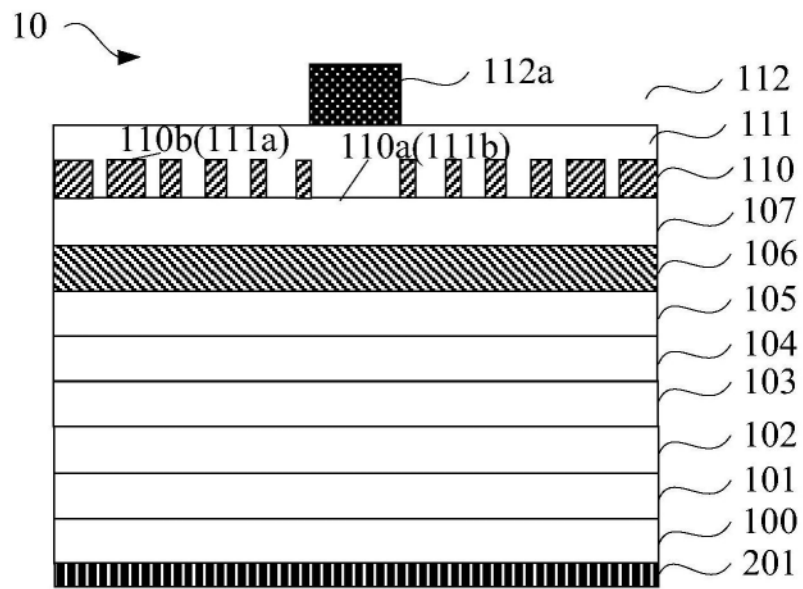


图4

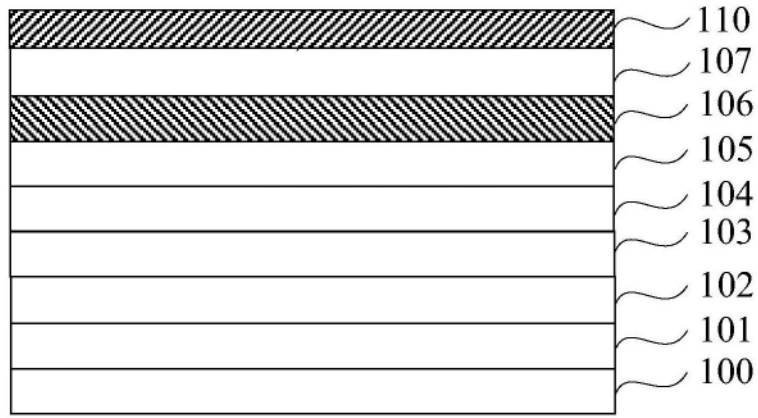


图4a

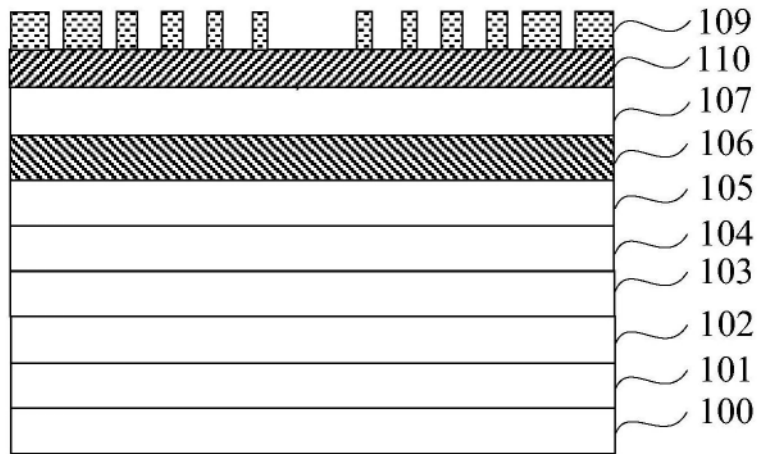


图4b

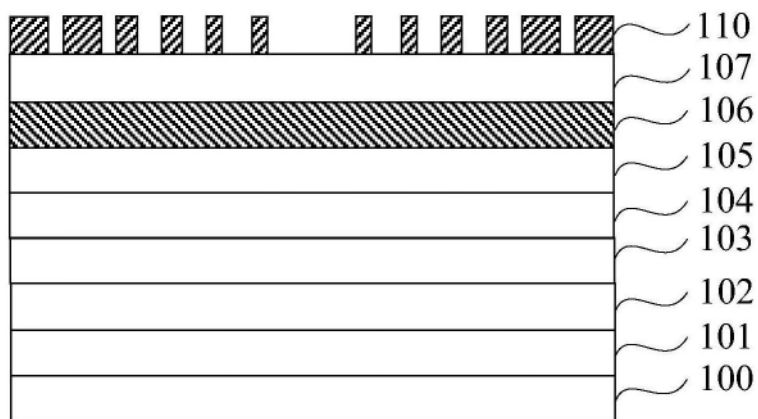


图4c

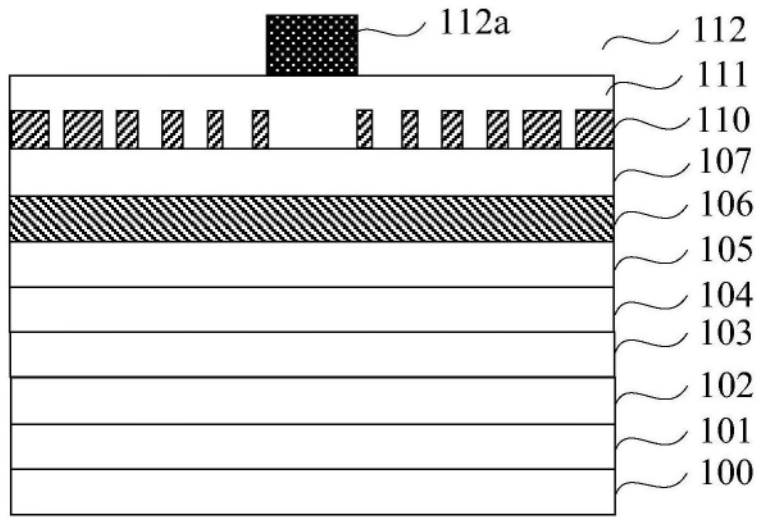


图4d