



(12) 实用新型专利

(10) 授权公告号 CN 203858630 U

(45) 授权公告日 2014. 10. 01

(21) 申请号 201420253908. 9

(22) 申请日 2014. 05. 16

(73) 专利权人 昆达电脑科技(昆山)有限公司

地址 215300 江苏省苏州市昆山市综合保税
区 A 区第二大道 269 号

专利权人 神达电脑股份有限公司

(72) 发明人 邹国彦

(51) Int. Cl.

G06F 13/40 (2006. 01)

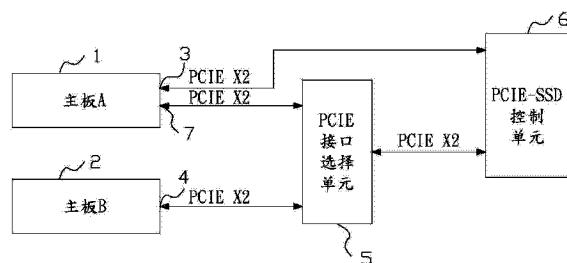
权利要求书1页 说明书3页 附图3页

(54) 实用新型名称

PCIE 接口切换装置

(57) 摘要

本实用新型公开了一种 PCIE 接口切换装置，包括 PCIE-SSD 控制单元，主板 A，主板 B 和 PCIE 接口选择单元，所述主板 A 上设有第一 PCIE 接口和第二 PCIE 接口，所述主板 B 上设有第三 PCIE 接口，所述 PCIE-SSD 控制单元设有两组接口，一组接口与第一 PCIE 接口连接，实现 PCIE-SSD 控制单元与主板 A 之间数据和指令的传输；另一接口通过所述 PCIE 接口选择单元与第二 PCIE 接口和第三 PCIE 进行切换相连，实现 CIE-SSD 控制单元与主板传输时带宽的改变。



1. 一种 PCIE 接口切换装置,其特征在于,包括 :

主板 A,其设有第一 PCIE 接口和第二 PCIE 接口;

主板 B,作为备援主板,其设有第三 PCIE 接口;

PCIE 接口选择单元,分别连接第二 PCIE 接口和 PCIE 接口,根据需要与第二 PCIE 接口和第三 PCIE 接口进行切换相连;

PCIE-SSD 控制单元,其设有两组接口,一组接口通过第一 PCIE 接口与主板 A 直接连接,另一组接口通过 PCIE 接口选择单元与第二 PCIE 接口和第三 PCIE 接口切换连接,实现 PCIE-SSD 控制单元与主板之间传输带宽的改变。

2. 根据权利要求 1 所述的 PCIE 接口切换装置,其特征在于,所述 PCIE 接口选择单元包括 PCIE MUX Switch 和控制切换单元,对 PCIE MUX Switch 进行控制切换,使 PCIE MUX Switch 与第二 PCIE 接口和第三 PCIE 接口进行切换连接。

3. 根据权利要求 2 所述的 PCIE 接口切换装置,其特征在于,所述控制切换单元包括控制件、D 触发器及其时钟电路,所述控制件作为输入控制连接 D 触发器,所述时钟电路为 D 触发器提供时钟信号。

4. 根据权利要求 3 所述的 PCIE 接口切换装置,其特征在于,所述钟电路包括 :

第一与门,其一端电连接所述主板 A,另一端电连接所述主板 B;

或门,其一端电连接所述主板 A,另一端电连接所述主板 B;

第二与门,所述第一与门和或门的输出端分别连接所述第二与门的两输入端,所述第二与门的输出端电连接所述 D 触发器的脉冲信号端。

5. 根据权利要求 3 所述的 PCIE 接口切换装置,其特征在于,所述控制件为按键或开关。

PCIE 接口切换装置

技术领域

[0001] 本实用新型涉及接口转换接收领域,尤其涉及一种 PCIE 接口切换装置。

背景技术

[0002] SSD = solid state disk,即固态硬盘,用固态电子存储芯片阵列而制成的硬盘,广泛应用于军事、车载、工控、视频监控、网络监控、网络终端、电力、医疗、航空、导航设备等领域,固态硬盘不存在磁盘机磁头,控制器芯片事先掌握数据的存储位置,能够直接通过电信号来存取数据,数据读取更快。

[0003] 随着计算机和通信技术的不断发展,新一代的输入输出(I/O)接口大量涌现,使得外设部件互连标准(PCI)总线带宽无法应对计算机系统内部强大的高带宽并行读写要求。PCI 总线系统性能的提升遇到了瓶颈,由此出现了更高发展的高速外设部件互连标准(PCI Express,也称 PCIE 总线)。作为当今最新的总线和接口标准,PCI Express 总线采用点对点串行连接,可以提供极高的带宽。根据总线位宽不同,PCI Express 的接口也有所差异,包括 X1、X2、X4、X8、X16 及 X32,PCIE 规格从 1 条通道连接到 32 条通道连接,有非常强的伸缩性,以满足不同系统设备对数据传输带宽的不同的需求。

[0004] 一设有 PCIE 接口的主板在与有 PCIE 接口的 SSD 进行数据和指令输出中,若 SSD 的接口为 PCIEx4,一般在 server 端是 PCIEx4 单一接口运用,而 storage 则是 PCIEx2 两组接口接至 2 主板,storage 的两组 PCIE 是 x2 接口运作,当其中一端的 PCIE 停止运作或主板做热插入是也不会影响另一组正常运作,以避免影响系统对 SSD 做存储;但是现有架构 storage 接至一主板时,拥有 PCIE 接口的主板也只能用 x2 接口去做串接,传输带宽较小,如何对 PCIE 接口做转换,使一主板时也能用 x4 接口串接以提升双倍传输带宽,2 主板时,再切换 x2 接口去做串接。

发明内容

[0005] 本实用新型的主要目的在于提供一种 PCIE 接口切换装置,对 2 个通道的 PCIE 总线传输选择其中一通道,一主板时能用 x4 接口串接以提升双倍传输带宽,2 主板时,再切换 x2 接口去做串接。

[0006] 为了达到上述目的,本实用新型提供一种 PCIE 接口切换装置,包括:

[0007] 主板 A,其设有第一 PCIE 接口和第二 PCIE 接口;

[0008] 主板 B,作为备援主板,其设有第三 PCIE 接口;

[0009] PCIE 接口选择单元,分别连接第二 PCIE 接口和 PCIE 接口,根据需要与第二 PCIE 接口和第三 PCIE 接口进行切换相连;

[0010] PCIE-SSD 控制单元,其设有两组接口,一组接口通过第一 PCIE 接口与主板 A 直接连接,另一组接口通过 PCIE 接口选择单元实现与第二 PCIE 接口和第三 PCIE 接口的切换连接,实现 PCIE-SSD 控制单元与主板之间传输带宽的改变。

[0011] 特别地,所述 PCIE 接口选择单元包括 PCIE MUX Switch 和控制切换单元,对 PCIE

MUX Switch 进行控制切换,使 PCIE MUX Switch 与第二 PCIE 接口和第三 PCIE 接口进行切换连接。

[0012] 特别地,所述控制切换单元包括控制件、D 触发器及其时钟电路,所述控制件作为输入控制连接 D 触发器,所述时钟电路为 D 触发器提供时钟信号。

[0013] 特别地,所述钟电路包括:

[0014] 第一与门,其一端电连接所述主板 A,另一端电连接所述主板 B;

[0015] 或门,其一端电连接所述主板 A,另一端电连接所述主板 B;

[0016] 第二与门,所述第一与门和或门的输出端分别连接所述第二与门的两输入端,所述第二与门的输出端电连接所述 D 触发器的脉冲信号端;

[0017] 特别地,所述控制件为按键或开关。

[0018] 与现有技术相比较,本实用新型 PCIE 接口切换装置的优点在于,用 PCIE MUX Switch 对第二 PCIE 接口和第三 PCIE 接口进行选择连接,当只有一个主板时,利用 PCIE MUX Switch 选择与第二 PCIE 接口连接,使主板 A 能用 x4 接口串接以提升双倍传输带宽,两个主板时,再利用 PCIE MUX Switch 进行切换连接,主板 A 和主板 B 分别以 PCIE x2 接口去做串接。

[0019] 【附图说明】

[0020] 图 1 为本实用新型 PCIE 接口切换装置的原理结构示意图。

[0021] 图 2 为本实用新型 PCIE 接口切换装置的具体电路连接示意图。

[0022] 图 3 为本实用新型 PCIE 接口切换装置中 D 触发器的真值表。

[0023] 【具体实施方式】

[0024] 请参阅图 1 所示,本实用新型 PCIE 接口切换装置,包括主板 A 1,其上设有第一 PCIE 接口 3 和第二接口 7;主板 B 2,其上设有第三 PCIE 接口 4;PCIE 接口选择单元 5 和 PCIE-SSD 控制单元 6。所述主板 B 为备援主板,所述 PCIE-SSD 控制单元 6 设有两组接口,其一组接口直接与主板 A1 的第一 PCIE 接口 3 连接,实现 PCIE-SSD 控制单元 6 与主板 A 1 之间的数据和指令传输。另一组接口通过所述 PCIE 接口选择单元 5 与主板 A 1 上的第二 PCIE 接口 7 和主板 B 2 上的第三 PCIE 接口 4 进行切换连接,备援主板 B 2 存在时,PCIE 接口选择单元 5 切换至与主板 B 2 上的第三 PCIE 接口 4 连接,此时,主板 A 1 通过第一 PCIE 接口 3 与 PCIE-SSD 控制单元 6 以预定带宽进行数据和指令的传输,主板 B 2 通过第三 PCIE 接口 4 与 PCIE-SSD 控制单元 6 以预定带宽传输。当主板 B 2 不存在时,所述 PCIE 接口选择单元 5 切换至与主板 A 1 上的第二 PCIE 接口 7 连接,主板 A 1 通过第一 PCIE 接口 3 和第二 PCIE 接口 7 分别以预定带宽进行数据和指令的传输。

[0025] 如图 2 所示为本实用新型 PCIE 接口切换装置的一具体实施例,所述 PCIE 接口切换装置通过 PCIE 接口选择单元 5 实现 PCIE-SSD 控制单元 6 与一个主板或两个主板进行数据和指令传输时传输带宽的改变。本实施例中,所述 PCIE 接口选择单元 5 包括 PCIE MUX Switch 51 和 D 触发器 52,控制件和时钟电路 54。所述控制件为开关或按键 53,作为输入信号连接所述 D 触发器 52,本实施例中采用按键 53,所述时钟电路 54 为 D 触发器 52 提供时钟信号,所述 D 触发器 52 的输出信号作为 PCIE MUX Switch 51 的控制切换,控制 PCIE MUX Switch 51 与主板 A 1 上的第二 PCIE 接口 7 连接或者与主板 B 2 上的第三 PCIE 接口 4 连接。

[0026] 本实施例在使用时,若PCIE-SSD控制单元6设有2组PCIEx2接口,备援主板B2存在时,主板A1通过第一PCIE接口3以x2通道串接PCIE-SSD控制单元6的一组接口,此时按键53不动作,D触发器52的D引脚此时为高电平,由图3所示,此时,D触发器52输出一高电平,PCIE MUX Switch 51的SEL引脚接收该高电平后进行触发,选择连接第三PCIE接口4,即主板B2通过PCIE x2通道串接PCIE-SSD控制单元6的另一组接口。备援主板B2不存在时,为改变PCIE的传输带宽,按压按键53,给D触发器52一低电平,此时,D触发器52输出一低电平给PCIE MUX Switch 51的SEL引脚,PCIE MUX Switch 51触发进行通道切换,选择连接第二PCIE接口7,此时,PCIE-SSD控制单元6分别通过第一PCIE接口3和第二PCIE接口7以PCIE x2带宽进行传输,即主板A1通过PCIE x4串接PCIE-SSD控制单元6。

[0027] 本实施例中,所述时钟电路54包括第一与门,第二与门和一或门,其中,第一与门的第一输入端连接主板A1,第二输入端连接主板B2,或门的两输入端分别连接主板A1和主板B2,所述第一与门的输出端和或门的输出端分别连接第二与门的输入端,第二与门的输出端连接D触发器52的时钟信号端。

[0028] 以上所述,仅为本实用新型的具体实施方式,但本实用新型的保护范围并不局限于于此,任何熟悉本技术领域的技术人员在本实用新型揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本实用新型的保护范围之内。因此,本实用新型的保护范围应以权利要求的保护范围为准。

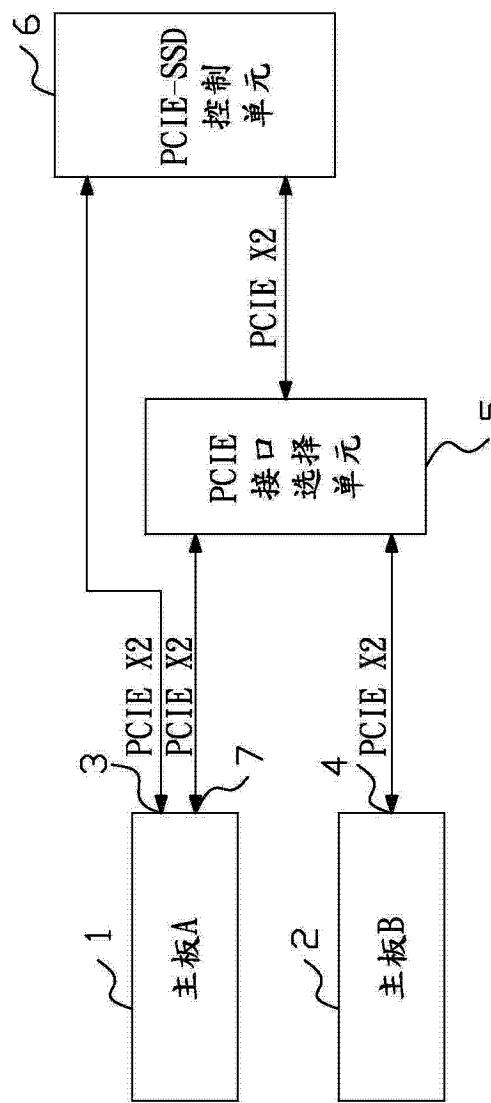


图 1

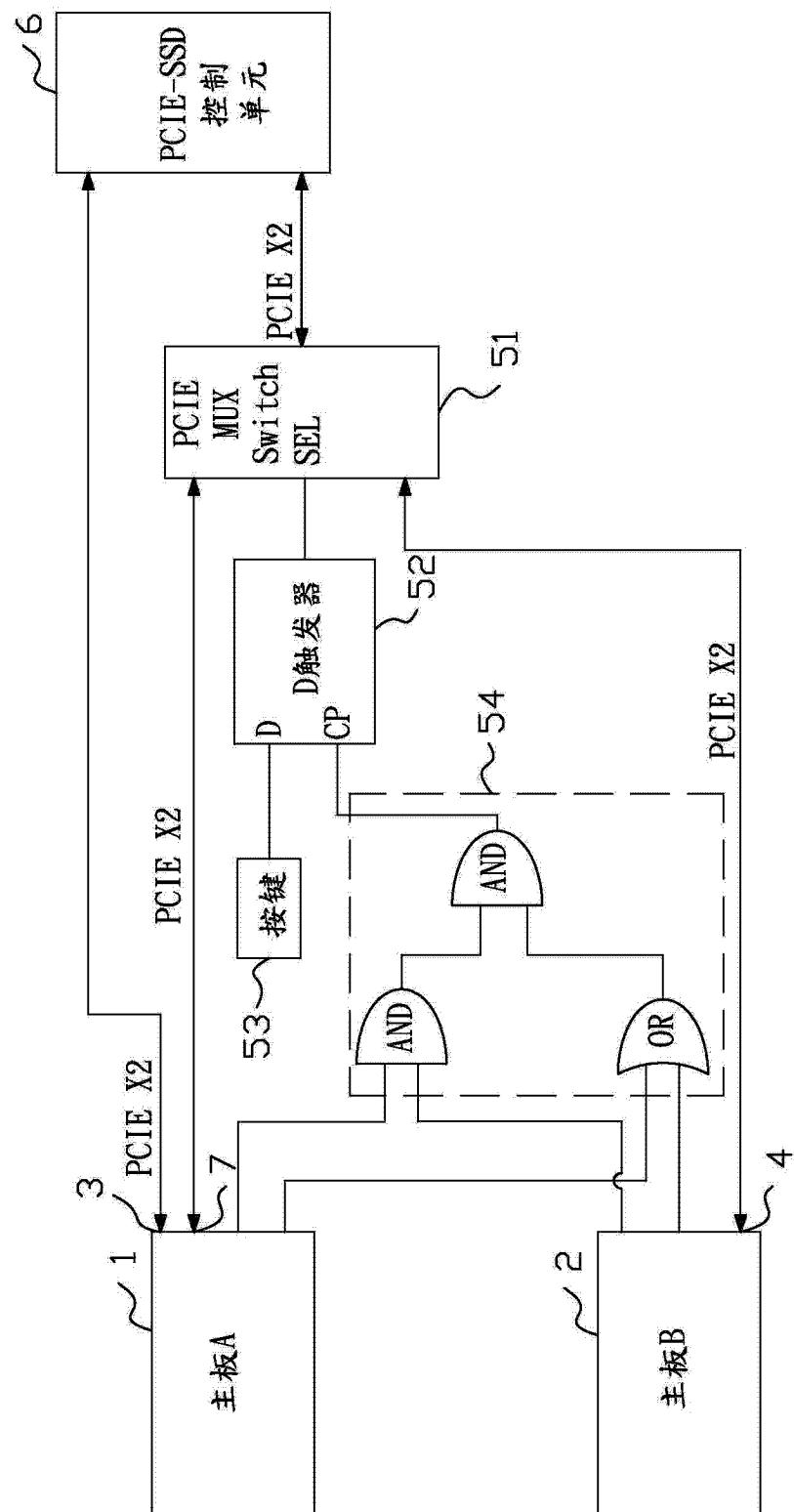


图 2

D 触发器真值表

Input				Output
SD	RD	CP	D	Q_{n+1}
H	H			L
H	H			H

图 3