



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0054152
(43) 공개일자 2015년05월20일

(51) 국제특허분류(Int. Cl.)
G06F 1/00 (2006.01) G06F 1/04 (2006.01)
(21) 출원번호 10-2013-0136202
(22) 출원일자 2013년11월11일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
박종래
경기도 안양시 동안구 관악대로 135, 123동 2001호 (비산동, 삼성래미안아파트)
이병준
경기도 성남시 분당구 성남대로 275, A동 301호 (정자동, 삼성아테나펠리스아파트)
(74) 대리인
박영우

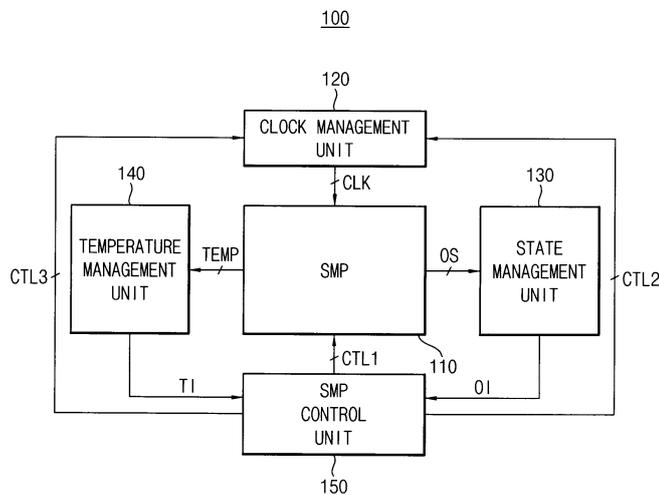
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **대칭형 다중 프로세서를 구비한 시스템 온-칩 및 이를 위한 최대 동작 클럭 주파수 결정 방법**

(57) 요약

시스템 온-칩은 고성능 동작 모드 또는 저성능 동작 모드로 선택적으로 동작 가능한 복수의 코어들을 구비하는 대칭형 다중 프로세서, 대칭형 다중 프로세서에 동작 클럭을 제공하는 클럭 관리부, 코어들의 동작 상태들을 모니터링하는 상태 관리부, 대칭형 다중 프로세서의 온도를 모니터링하는 온도 관리부, 및 대칭형 다중 프로세서의 워크로드에 기초하여 동작 클럭과 코어들의 동작 상태들을 결정하고, 대칭형 다중 프로세서의 온도 및 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정하는 대칭형 다중 프로세서 제어부를 포함한다.

대표도 - 도5



명세서

청구범위

청구항 1

고성능 동작 모드 또는 저성능 동작 모드로 선택적으로 동작 가능한 복수의 코어(core)들을 구비하는 대칭형 다중 프로세서;

상기 대칭형 다중 프로세서에 동작 클럭을 제공하는 클럭 관리부;

상기 코어들의 동작 상태들을 모니터링(monitoring)하는 상태 관리부;

상기 대칭형 다중 프로세서의 온도를 모니터링하는 온도 관리부; 및

상기 대칭형 다중 프로세서의 워크로드(workload)에 기초하여 상기 동작 클럭과 상기 동작 상태들을 결정하고, 상기 온도 및 상기 코어들의 동작 개수에 따라 상기 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정하는 대칭형 다중 프로세서 제어부를 포함하는 시스템 온-칩.

청구항 2

제 1 항에 있어서, 상기 온도가 제 1 임계 온도와 상기 제 1 임계 온도보다 높은 제 2 임계 온도 사이에 있는 경우, 상기 대칭형 다중 프로세서 제어부는 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 차등적으로 결정하는 것을 특징으로 하는 시스템 온-칩.

청구항 3

제 2 항에 있어서, 상기 온도가 상기 제 1 임계 온도보다 낮은 경우, 상기 대칭형 다중 프로세서 제어부는 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 최대 허용치로 결정하는 것을 특징으로 하는 시스템 온-칩.

청구항 4

제 2 항에 있어서, 상기 온도가 상기 제 2 임계 온도보다 높은 경우, 상기 대칭형 다중 프로세서 제어부는 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 상기 코어들 중에서 적어도 하나 이상을 상기 고성능 동작 모드에서 상기 저성능 동작 모드로 전환시키는 것을 특징으로 하는 시스템 온-칩.

청구항 5

제 1 항에 있어서, 상기 시스템 온-칩은 어플리케이션 프로세서에 상응하고, 상기 상태 관리부는 상기 어플리케이션 프로세서의 내부 또는 외부에 위치하는 전력 관리부에 상응하며, 상기 전력 관리부는 상기 어플리케이션 프로세서에 공급되는 공급 전압에 기초하여 상기 동작 상태들을 모니터링하는 것을 특징으로 하는 시스템 온-칩.

청구항 6

복수의 코어(core)들을 구비하는 대칭형 다중 프로세서;

상기 대칭형 다중 프로세서에 동작 클럭을 제공하는 클럭 관리부;

상기 코어들의 동작 상태들을 모니터링(monitoring)하는 상태 관리부;

상기 대칭형 다중 프로세서의 온도를 모니터링하는 온도 관리부; 및

상기 대칭형 다중 프로세서의 워크로드(workload)에 기초하여 상기 동작 클럭과 상기 동작 상태들을 결정하고, 상기 온도 및 상기 코어들의 동작 개수에 따라 상기 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정하는 대칭형 다중 프로세서 제어부를 포함하는 시스템 온-칩.

청구항 7

제 6 항에 있어서, 상기 온도가 제 1 임계 온도와 상기 제 1 임계 온도보다 높은 제 2 임계 온도 사이에 있는 경우, 상기 대칭형 다중 프로세서 제어부는 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 차등적으로 결정하는 것을 특징으로 하는 시스템 온-칩.

청구항 8

제 7 항에 있어서, 상기 온도가 상기 제 1 임계 온도보다 낮은 경우, 상기 대칭형 다중 프로세서 제어부는 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 최대 허용치로 결정하는 것을 특징으로 하는 시스템 온-칩.

청구항 9

제 7 항에 있어서, 상기 온도가 상기 제 2 임계 온도보다 높은 경우, 상기 대칭형 다중 프로세서 제어부는 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 상기 코어들 중에서 적어도 하나 이상을 동작 모드에서 비동작 모드로 전환시키는 것을 특징으로 하는 시스템 온-칩.

청구항 10

제 6 항에 있어서, 상기 시스템 온-칩은 어플리케이션 프로세서에 상응하고, 상기 상태 관리부는 상기 어플리케이션 프로세서의 내부 또는 외부에 위치하는 전력 관리부에 상응하며, 상기 전력 관리부는 상기 어플리케이션 프로세서에 공급되는 공급 전압에 기초하여 상기 동작 상태들을 모니터링하는 것을 특징으로 하는 시스템 온-칩.

발명의 설명

기술 분야

[0001] 본 발명은 시스템 온-칩에 관한 것이다. 보다 상세하게는, 본 발명은 대칭형 다중 프로세서(symmetric multi-processor; SMP)를 구비한 시스템 온-칩 및 이를 위한 최대 동작 클럭 주파수 결정 방법에 관한 것이다.

배경 기술

[0002] 최근, 모바일 컨버전스(mobile convergence)가 진행됨에 따라, 모바일 기기(예를 들어, 스마트폰 등)는 적어도 하나 이상의 기능 모듈의 동작을 제어하기 위한 어플리케이션 프로세서를 포함한다. 이러한 어플리케이션 프로세서는 시스템 온-칩으로 구현되고 있고, 모바일 기기가 고성능화되어 감에 따라, 대칭형 다중 프로세서를 구비함으로써 고성능 병렬 처리를 수행하고 있다. 이 때, 대칭형 다중 프로세서에서는 코어들(즉, 프로세서들)이 동일한 동작 클럭을 입력받아 동등한 동작을 수행한다. 종래의 대칭형 다중 프로세서에서는 동작 중인 코어들에 대한 최대 동작 클럭 주파수가 하드웨어에서 보장하는 최대 허용치로 설정되었다가, 동작 중인 코어들이 발열 등으로 인하여 특정 온도 이상이 되면, 동작 중인 코어들에 대한 최대 동작 클럭 주파수가 일률적으로 감소되었다. 그 결과, 종래의 대칭형 다중 프로세서에서는 발열 및 소모 전력이 빠른 시간 내에 커지게 되므로, 실질적으로 최대 성능을 낼 수 있는 시간이 매우 제한적이고, 동작 중인 코어들에 대한 최대 동작 클럭 주파수가 갑자기 일률적으로 감소되므로, 사용자가 그에 따른 성능 저하를 인지한다는 문제점이 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 일 목적은 대칭형 다중 프로세서가 최대 성능을 낼 수 있는 시간을 충분히 확보하면서도, 대칭형 다중 프로세서의 발열 및 소모 전력을 효율적으로 감소시킬 수 있는 시스템 온-칩을 제공하는 것이다.

[0004] 본 발명의 다른 목적은 대칭형 다중 프로세서가 최대 성능을 낼 수 있는 시간을 충분히 확보하면서도, 대칭형 다중 프로세서의 발열 및 소모 전력을 효율적으로 감소시킬 수 있는 최대 동작 클럭 주파수 결정 방법을 제공하는 것이다.

[0005] 다만, 본 발명의 목적은 상술한 목적으로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

- [0006] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 시스템 온-칩은 고성능 동작 모드 또는 저성능 동작 모드로 선택적으로 동작 가능한 복수의 코어(core)들을 구비하는 대칭형 다중 프로세서, 상기 대칭형 다중 프로세서에 동작 클럭을 제공하는 클럭 관리부, 상기 코어들의 동작 상태들을 모니터링(monitoring)하는 상태 관리부, 상기 대칭형 다중 프로세서의 온도를 모니터링하는 온도 관리부, 및 상기 대칭형 다중 프로세서의 워크로드(workload)에 기초하여 상기 동작 클럭과 상기 동작 상태들을 결정하고, 상기 온도 및 상기 코어들의 동작 개수에 따라 상기 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정하는 대칭형 다중 프로세서 제어부를 포함할 수 있다.
- [0007] 일 실시예에 의하면, 상기 대칭형 다중 프로세서 제어부는 상기 대칭형 다중 프로세서의 동작 중에 상기 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다.
- [0008] 일 실시예에 의하면, 상기 코어들 각각은 상기 대칭형 다중 프로세서에서 제 1 클러스터(cluster)를 구성하고, 상기 고성능 동작 모드로 동작하는 제 1 서브 코어, 및 상기 대칭형 다중 프로세서에서 제 2 클러스터를 구성하고, 상기 저성능 동작 모드로 동작하는 제 2 서브 코어를 포함할 수 있다.
- [0009] 일 실시예에 의하면, 상기 온도가 제 1 임계 온도와 상기 제 1 임계 온도보다 높은 제 2 임계 온도 사이에 있는 경우, 상기 대칭형 다중 프로세서 제어부는 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다.
- [0010] 일 실시예에 의하면, 상기 온도가 상기 제 1 임계 온도보다 낮은 경우, 상기 대칭형 다중 프로세서 제어부는 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 최대 허용치로 결정할 수 있다.
- [0011] 일 실시예에 의하면, 상기 온도가 상기 제 2 임계 온도보다 높은 경우, 상기 대칭형 다중 프로세서 제어부는 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 상기 코어들 중에서 적어도 하나 이상을 상기 고성능 동작 모드에서 상기 저성능 동작 모드로 전환시킬 수 있다.
- [0012] 일 실시예에 의하면, 상기 시스템 온-칩은 어플리케이션 프로세서에 상응할 수 있다.
- [0013] 일 실시예에 의하면, 상기 상태 관리부는 상기 어플리케이션 프로세서의 내부 또는 외부에 위치하는 전력 관리부에 상응하고, 상기 전력 관리부는 상기 어플리케이션 프로세서에 공급되는 공급 전압에 기초하여 상기 동작 상태들을 모니터링할 수 있다.
- [0014] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 시스템 온-칩은 복수의 코어(core)들을 구비하는 대칭형 다중 프로세서, 상기 대칭형 다중 프로세서에 동작 클럭을 제공하는 클럭 관리부, 상기 코어들의 동작 상태들을 모니터링(monitoring)하는 상태 관리부, 상기 대칭형 다중 프로세서의 온도를 모니터링하는 온도 관리부, 및 상기 대칭형 다중 프로세서의 워크로드(workload)에 기초하여 상기 동작 클럭과 상기 동작 상태들을 결정하고, 상기 온도 및 상기 코어들의 동작 개수에 따라 상기 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정하는 대칭형 다중 프로세서 제어부를 포함할 수 있다.
- [0015] 일 실시예에 의하면, 상기 대칭형 다중 프로세서 제어부는 상기 대칭형 다중 프로세서의 동작 중에 상기 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다.
- [0016] 일 실시예에 의하면, 상기 온도가 제 1 임계 온도와 상기 제 1 임계 온도보다 높은 제 2 임계 온도 사이에 있는 경우, 상기 대칭형 다중 프로세서 제어부는 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다.
- [0017] 일 실시예에 의하면, 상기 온도가 상기 제 1 임계 온도보다 낮은 경우, 상기 대칭형 다중 프로세서 제어부는 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 최대 허용치로 결정할 수 있다.
- [0018] 일 실시예에 의하면, 상기 온도가 상기 제 2 임계 온도보다 높은 경우, 상기 대칭형 다중 프로세서 제어부는 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 상기 코어들 중에서 적어도 하나 이상을 동작 모드에서 비동작 모드로 전환시킬 수 있다.
- [0019] 일 실시예에 의하면, 상기 시스템 온-칩은 어플리케이션 프로세서에 상응할 수 있다.
- [0020] 일 실시예에 의하면, 상기 상태 관리부는 상기 어플리케이션 프로세서의 내부 또는 외부에 위치하는 전력 관리

부에 상응하고, 상기 전력 관리부는 상기 어플리케이션 프로세서에 공급되는 공급 전압에 기초하여 상기 동작 상태들을 모니터링할 수 있다.

[0021] 본 발명의 다른 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 복수의 코어(core)들에 대한 최대 동작 클럭 주파수를 결정함에 있어서, 상기 대칭형 다중 프로세서의 온도에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 차등적으로 결정하는 단계, 및 상기 코어들의 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수를 차등적으로 결정하는 단계를 포함할 수 있다.

[0022] 일 실시예에 의하면, 상기 온도가 제 1 임계 온도와 상기 제 1 임계 온도보다 높은 제 2 임계 온도 사이에 있는 경우, 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수가 차등적으로 결정될 수 있다.

[0023] 일 실시예에 의하면, 상기 온도가 상기 제 1 임계 온도보다 낮은 경우, 상기 코어들에 대한 상기 최대 동작 클럭 주파수는 최대 허용치로 결정될 수 있다.

[0024] 일 실시예에 의하면, 상기 온도가 상기 제 2 임계 온도보다 높은 경우, 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수가 차등적으로 결정됨과 동시에, 상기 코어들 중에서 적어도 하나 이상이 상기 고성능 동작 모드에서 상기 저성능 동작 모드로 전환될 수 있다.

[0025] 일 실시예에 의하면, 상기 온도가 상기 제 2 임계 온도보다 높은 경우, 상기 온도 및 상기 코어들의 상기 동작 개수에 따라 상기 코어들에 대한 상기 최대 동작 클럭 주파수가 차등적으로 결정됨과 동시에, 상기 코어들 중에서 적어도 하나 이상이 동작 모드에서 비동작 모드로 전환될 수 있다.

발명의 효과

[0026] 본 발명의 실시예들에 따른 시스템 온-칩 및 이를 위한 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 워크로드에 기초하여 대칭형 다중 프로세서의 코어들의 동작 클럭과 동작 상태들을 결정하고, 대칭형 다중 프로세서의 온도 및 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함으로써, 대칭형 다중 프로세서가 최대 성능을 낼 수 있는 시간을 충분히 확보하면서도, 대칭형 다중 프로세서의 발열 및 소모 전력을 효율적으로 감소시킬 수 있다. 다만, 본 발명의 효과는 상술한 효과로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

[0027] 도 1은 본 발명의 실시예들에 따른 대칭형 다중 프로세서의 최대 동작 클럭 주파수 결정 방법을 나타내는 순서도이다.

도 2는 도 1의 최대 동작 클럭 주파수 결정 방법에 의하여 대칭형 다중 프로세서가 동작하는 일 예를 나타내는 도면이다.

도 3은 도 1의 최대 동작 클럭 주파수 결정 방법에 의하여 대칭형 다중 프로세서가 동작하는 다른 예를 나타내는 도면이다.

도 4는 도 1의 최대 동작 클럭 주파수 결정 방법에 의하여 대칭형 다중 프로세서가 동작하는 또 다른 예를 나타내는 도면이다.

도 5는 본 발명의 실시예들에 따른 시스템 온-칩을 나타내는 블록도이다.

도 6은 도 5의 시스템 온-칩에 구비된 대칭형 다중 프로세서 제어부를 나타내는 블록도이다.

도 7은 도 5의 시스템 온-칩에 구비된 대칭형 다중 프로세서의 최대 동작 클럭 주파수가 결정되는 일 예를 나타내는 순서도이다.

도 8은 도 5의 시스템 온-칩에 구비된 대칭형 다중 프로세서의 최대 동작 클럭 주파수가 결정되는 일 예를 나타내는 도면이다.

도 9a 내지 도 9e는 도 5의 시스템 온-칩에 구비된 대칭형 다중 프로세서에서 코어들이 고성능 동작 모드와 저성능 동작 모드로 동작하는 예들을 나타내는 도면들이다.

도 10은 본 발명의 실시예들에 따른 시스템 온-칩을 나타내는 블록도이다.

도 11은 도 10의 시스템 온-칩에 구비된 대칭형 다중 프로세서의 최대 동작 클럭 주파수가 결정되는 일 예를 나타내는 순서도이다.

도 12는 도 10의 시스템 온-칩에 구비된 대칭형 다중 프로세서의 최대 동작 클럭 주파수가 결정되는 일 예를 나타내는 도면이다.

도 13a 내지 도 13e는 도 10의 시스템 온-칩에 구비된 대칭형 다중 프로세서에서 코어들이 동작 모드와 비동작 모드로 동작하는 예들을 나타내는 도면들이다.

도 14는 본 발명의 실시예들에 따른 시스템 온-칩을 구비한 모바일 기기를 나타내는 블록도이다.

도 15는 도 14의 모바일 기기가 스마트폰으로 구현되는 일 예를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0028] 본문에 개시되어 있는 본 발명의 실시예들에 대해서, 특정한 구조적 내지 기능적 설명들은 단지 본 발명의 실시예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 실시예들은 다양한 형태로 실시될 수 있으며 본문에 설명된 실시예들에 한정되는 것으로 해석되어서는 아니 된다.

[0029] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0030] 제 1, 제 2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로 사용될 수 있다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제 1 구성요소는 제 2 구성요소로 명명될 수 있고, 유사하게 제 2 구성요소도 제 1 구성요소로 명명될 수 있다.

[0031] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.

[0032] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0033] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미이다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미인 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0034] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.

[0035] 도 1은 본 발명의 실시예들에 따른 대칭형 다중 프로세서의 최대 동작 클럭 주파수 결정 방법을 나타내는 순서도이고, 도 2는 도 1의 최대 동작 클럭 주파수 결정 방법에 의하여 대칭형 다중 프로세서가 동작하는 일 예를 나타내는 도면이며, 도 3은 도 1의 최대 동작 클럭 주파수 결정 방법에 의하여 대칭형 다중 프로세서가 동작하는 다른 예를 나타내는 도면이고, 도 4는 도 1의 최대 동작 클럭 주파수 결정 방법에 의하여 대칭형 다중 프로세서가 동작하는 또 다른 예를 나타내는 도면이다.

[0036] 도 1 내지 도 4를 참조하면, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 복수의 코어들

에 대한 최대 동작 클럭 주파수를 결정할 수 있다. 이 때, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 온도 및 코어들의 동작 개수를 모니터링(Step S120)한 후, 대칭형 다중 프로세서의 온도에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정(Step S140)함과 동시에, 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정(Step S160)할 수 있다.

[0037]

일반적으로, 대칭형 다중 프로세서는 동일한 동작 클럭을 입력받아 동등한 동작을 수행하는 복수의 코어들(즉, 프로세서들)로 구성된 프로세서를 의미한다. 따라서, 비대칭형 다중 프로세서와는 달리 대칭형 다중 프로세서에서는 코어들이 각각 서로 다른 동작 클럭을 입력받을 수 없다. 한편, 배터리로 전력을 공급받는 모바일 기기에서는 소모 전력을 줄이는 것이 중요하기 때문에, 시스템 온-칩(예를 들어, 어플리케이션 프로세서) 내에 대칭형 다중 프로세서가 구비되는 경우, 대칭형 다중 프로세서의 워크로드에 따라 대칭형 다중 프로세서로 입력(즉, 대칭형 다중 프로세서 내의 코어들에 동시에 입력)되는 동작 클럭을 동적으로 조절하고, 대칭형 다중 프로세서의 워크로드가 작은 경우에는 코어들의 동작 개수까지 함께 조절할 수 있다. 따라서, 대칭형 다중 프로세서의 워크로드가 작은 경우, 일부 코어들은 비동작(예를 들어, 동작 클럭의 미입력, 비동작 모드로의 전환 등)할 수 있다.

[0038]

종래의 대칭형 다중 프로세서에서는 일부 코어들이 비동작하는 경우에도 동작 중인 코어들에 대한 최대 동작 클럭 주파수가 하드웨어에서 보장하는 최대 허용치로 설정되었다가, 동작 중인 코어들이 발열 등으로 인하여 특정 온도 이상이 되면, 동작 중인 코어들에 대한 최대 동작 클럭 주파수가 일률적으로 감소되었다. 이것은 모바일 컨버전스가 진행됨에 따라 모바일 기기(예를 들어, 스마트폰 등)의 사이즈가 작아지므로, 쿨링-팬(cooling fan) 등을 이용하여 코어들을 냉각하는 액티브 쿨링(active cooling)을 채용하지 않고, 코어들의 성능에 대한 제약은 가해 코어들을 냉각하는 패시브 쿨링(passive cooling)을 채용하기 때문이다. 하지만, 종래의 대칭형 다중 프로세서와 같이, 동작 중인 코어들에 대한 최대 동작 클럭 주파수를 하드웨어에서 보장하는 최대 허용치로 설정하면, 발열 및 소모 전력이 높게 되어 배터리 사용 시간이 급감하고, 동작 중인 코어들에 대한 최대 동작 클럭 주파수를 일률적으로 감소시키면, 사용자가 그에 따른 성능 저하를 인지하여 모바일 기기의 제품 경쟁력이 크게 약화될 수 있다.

[0039]

이러한 문제점을 해결하기 위하여, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 온도 및 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 구체적으로, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 온도 및 코어들의 동작 개수를 모니터링(Step S120)한 후, 대칭형 다중 프로세서의 온도에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정(Step S140)함과 동시에, 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정(Step S160)할 수 있다. 예를 들어, 대칭형 다중 프로세서의 온도가 상승함에 따라 코어들에 대한 최대 동작 클럭 주파수는 감소될 수 있고, 동일한 온도에서는 코어들의 동작 개수가 증가함에 따라 코어들에 대한 최대 동작 클럭 주파수가 감소될 수 있다. 이 때, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서가 동작 가능한 모든 온도 범위에서 대칭형 다중 프로세서의 온도 및 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수도 있지만, 대칭형 다중 프로세서의 온도가 낮은 범위(즉, 코어들이 동작함에 따른 발열 등)에서는 대칭형 다중 프로세서의 성능을 제약할 필요가 없으므로, 대칭형 다중 프로세서의 온도가 일정 수준 이상인 경우에만 대칭형 다중 프로세서의 온도 및 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다.

[0040]

도 2에 도시된 바와 같이, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 코어들에 대한 최대 동작 클럭 주파수를 결정함에 있어서, 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치로 일률적으로 결정하는 최대 허용치 설정 구간(10) 및 대칭형 다중 프로세서의 온도와 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정하는 최대 동작 클럭 주파수 변경 구간(20)을 설정할 수 있다. 다시 말하면, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 온도가 제 1 임계 온도보다 낮은 경우, 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치로 결정할 수 있고, 대칭형 다중 프로세서의 온도가 제 1 임계 온도보다 높은 경우에만, 대칭형 다중 프로세서의 온도와 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다.

[0041]

도 3에 도시된 바와 같이, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 코어들에 대한 최대 동작 클럭 주파수를 결정함에 있어서, 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치로 일률적으로 결정하는 최대 허용치 설정 구간(10), 대칭형 다중 프로세서의 온도와 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정하는 최대 동작 클럭 주파수 변경 구간(20), 및 대칭형 다중 프로세서의 온도와 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함과

동시에, 코어들 중에서 적어도 하나 이상을 고성능 동작 모드에서 저성능 동작 모드로 전환시키는 동작 모드 전환 구간(30)을 설정할 수 있다. 이러한 방식은 코어들이 고성능 동작 모드 또는 저성능 동작 모드로 동작 가능한 경우에 적용될 수 있다. 예를 들어, 코어들 각각이 고성능 동작 모드로 동작하는 제 1 서브 코어 및 저성능 동작 모드로 동작하는 제 2 서브 코어를 포함하는 경우, 하나의 코어가 고성능 동작 모드로 동작한다는 것은 제 1 서브 코어가 동작하는 것을 의미할 수 있고, 하나의 코어가 저성능 동작 모드로 동작한다는 것은 제 2 서브 코어가 동작하는 것을 의미할 수 있다. 이 경우, 제 1 서브 코어들은 대칭형 다중 프로세서에서 제 1 클러스터를 구성할 수 있고, 제 2 서브 코어들은 대칭형 다중 프로세서에서 제 2 클러스터를 구성할 수 있다.

[0042]

그러므로, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 온도가 제 1 임계 온도보다 낮은 경우, 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치로 결정할 수 있고, 대칭형 다중 프로세서의 온도가 제 1 임계 온도보다 높지만 제 2 임계 온도(즉, 제 2 임계 온도는 제 1 임계 온도보다 높게 설정)보다는 낮은 경우, 대칭형 다중 프로세서의 온도와 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 나아가, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 온도가 제 2 임계 온도보다 높은 경우, 대칭형 다중 프로세서의 온도와 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 코어들 중에서 적어도 하나 이상을 고성능 동작 모드에서 저성능 동작 모드로 전환시킬 수 있다. 예를 들어, 동일한 온도에서 코어들의 동작 개수가 증가함에 따라 코어들에 대한 최대 동작 클럭 주파수가 감소되다가, 코어들의 동작 개수가 상기 온도에 대하여 기 설정된 개수 이상이 되면, 코어들 중에서 적어도 하나 이상이 고성능 동작 모드에서 저성능 동작 모드로 전환될 수 있다. 그 결과, 코어들 중에서 적어도 하나 이상이 고성능 동작 모드에서 저성능 동작 모드로 전환되므로, 코어들에 대한 최대 동작 클럭 주파수만 낮추는 것에 비하여, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 온도를 보다 효과적으로 낮출 수 있다.

[0043]

도 4에 도시된 바와 같이, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 코어들에 대한 최대 동작 클럭 주파수를 결정함에 있어서, 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치로 일괄적으로 결정하는 최대 허용치 설정 구간(10), 대칭형 다중 프로세서의 온도와 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정하는 최대 동작 클럭 주파수 변경 구간(20), 및 대칭형 다중 프로세서의 온도와 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 코어들 중에서 적어도 하나 이상을 동작 모드에서 비동작 모드로 전환시키는 동작 모드 전환 구간(40)을 설정할 수 있다. 그러므로, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 온도가 제 1 임계 온도보다 낮은 경우, 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치로 결정할 수 있고, 대칭형 다중 프로세서의 온도가 제 1 임계 온도보다 높지만 제 2 임계 온도보다는 낮은 경우, 대칭형 다중 프로세서의 온도와 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있고, 대칭형 다중 프로세서의 온도가 제 2 임계 온도보다 높은 경우, 대칭형 다중 프로세서의 온도와 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 코어들 중에서 적어도 하나 이상을 동작 모드에서 비동작 모드로 전환시킬 수 있다. 예를 들어, 동일한 온도에서 코어들의 동작 개수가 증가함에 따라 코어들에 대한 최대 동작 클럭 주파수가 감소되다가, 코어들의 동작 개수가 상기 온도에 대하여 기 설정된 개수 이상이 되면, 코어들 중에서 적어도 하나 이상이 동작 모드에서 비동작 모드로 전환될 수 있다. 그 결과, 코어들 중에서 적어도 하나 이상이 동작 모드에서 비동작 모드로 전환되므로, 코어들에 대한 최대 동작 클럭 주파수만 낮추는 것에 비하여, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 온도를 보다 효과적으로 낮출 수 있다.

[0044]

이와 같이, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 워크로드에 기초하여 대칭형 다중 프로세서의 코어들의 동작 클럭과 동작 상태들을 결정하고, 대칭형 다중 프로세서의 온도 및 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함으로써, 대칭형 다중 프로세서가 최대 성능을 낼 수 있는 시간을 충분히 확보하면서도, 대칭형 다중 프로세서의 발열 및 소모 전력을 효율적으로 감소시킬 수 있다. 일 실시예에서, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서의 동작 중에 실시간으로 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 다른 실시예에서, 도 1의 최대 동작 클럭 주파수 결정 방법은 대칭형 다중 프로세서가 동작하지 않을 때 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 한편, 도 1의 최대 동작 클럭 주파수 결정 방법도 도 2 내지 도 4에 도시되어 있는 최대 허용치 설정 구간(10), 최대 동작 클럭 주파수 변경 구간(20), 및 동작 모드 전환 구간들(30, 40)을 설정함에 있어 기준이 되는 제 1 및 제 2 임계 온도들은 대칭형 다중 프로세서에 요구되는 조건에 따라 다양하게 설정될 수 있다.

- [0045] 도 5는 본 발명의 실시예들에 따른 시스템 온-칩을 나타내는 블록도이고, 도 6은 도 5의 시스템 온-칩에 구비된 대칭형 다중 프로세서 제어부를 나타내는 블록도이다.
- [0046] 도 5 및 도 6을 참조하면, 시스템 온-칩(100)은 대칭형 다중 프로세서(110), 클럭 관리부(120), 상태 관리부(130), 온도 관리부(140) 및 대칭형 다중 프로세서 제어부(150)를 포함할 수 있다. 실시예에 따라, 시스템 온-칩(100)은 어플리케이션 프로세서(application processor; AP)에 상응할 수 있다.
- [0047] 대칭형 다중 프로세서(110)는 동일한 동작 클럭(CLK)을 입력받아 동등한 동작을 수행하는 복수의 코어들(즉, 프로세서들)을 구비할 수 있다. 이 때, 대칭형 다중 프로세서(110)는 고성능 동작 모드 또는 저성능 동작 모드로 선택적으로 동작 가능한 복수의 코어들을 구비할 수 있다. 일 실시예에서, 대칭형 다중 프로세서(110)는 빅-리틀 프로세서(big-little processor)일 수 있다. 이 경우, 코어들 각각은 고성능 동작 모드로 동작하는 제 1 서브 코어(예를 들어, ARM Cortex-A15 등)와 저성능 동작 모드로 동작하는 제 2 서브 코어(예를 들어, ARM Cortex-A7 등)를 구비할 수 있다. 이 때, 제 1 서브 코어들은 대칭형 다중 프로세서(110)에서 제 1 클러스터를 구성할 수 있고, 제 2 서브 코어들은 대칭형 다중 프로세서(110)에서 제 2 클러스터를 구성할 수 있다. 예를 들어, 하나의 코어가 고성능 동작 모드로 동작한다는 것은 제 1 서브 코어가 동작하는 것을 의미할 수 있고, 하나의 코어가 저성능 동작 모드로 동작한다는 것은 제 2 서브 코어가 동작하는 것을 의미할 수 있다.
- [0048] 클럭 관리부(120)는 대칭형 다중 프로세서(110)에 동작 클럭(CLK)을 제공할 수 있다. 이 때, 동작 클럭(CLK)은 대칭형 다중 프로세서(110)의 워크로드(WL)에 기초하여 대칭형 다중 프로세서 제어부(150)에 의해 결정될 수 있다. 예를 들어, 대칭형 다중 프로세서(110)의 워크로드(WL)가 상대적으로 크면, 대칭형 다중 프로세서 제어부(150)로부터 출력되는 제어 신호(CTL2)에 기초하여 클럭 관리부(120)가 상대적으로 높은 동작 클럭(CLK)을 대칭형 다중 프로세서(110)의 코어들에 제공할 수 있다. 반면에, 대칭형 다중 프로세서(110)의 워크로드(WL)가 상대적으로 작으면, 대칭형 다중 프로세서 제어부(150)로부터 출력되는 제어 신호(CTL2)에 기초하여 클럭 관리부(120)가 상대적으로 낮은 동작 클럭(CLK)을 대칭형 다중 프로세서(110)의 코어들에 제공할 수 있다.
- [0049] 상태 관리부(130)는 코어들의 동작 상태(OS)들을 모니터링하고, 코어들의 동작 상태(OS)들에 대한 정보(OI)를 대칭형 다중 프로세서 제어부(150)에 제공할 수 있다. 이 때, 코어들의 동작 상태(OS)들은 액티브(active) 상태와 인액티브(inactive) 상태로 구분될 수 있으며, 액티브 상태는 동작 모드에 상응할 수 있고, 인액티브 상태는 비동작 모드에 상응할 수 있다. 실시예에 따라, 상태 관리부(130)는 시스템 온-칩(100)의 내부 또는 외부에 위치하는 전력 관리부 예를 들어, 전력 관리 집적 회로(power management integrated circuit; PMIC)에 상응할 수 있고, 상기 전력 관리부는 시스템 온-칩(100)에 공급되는 공급 전압에 기초하여 코어들의 동작 상태(OS)들을 모니터링할 수 있다. 또는, 상태 관리부(130)는 대칭형 다중 프로세서(100)의 코어들의 동작 상태(OS)들만 모니터링하는 별개의 회로로 구현될 수도 있다. 이 때, 코어들의 동작 상태(OS)들은 대칭형 다중 프로세서(110)의 워크로드(WL)에 기초하여 대칭형 다중 프로세서 제어부(150)에 의해 결정될 수 있다. 예를 들어, 대칭형 다중 프로세서(110)의 워크로드(WL)가 상대적으로 크면, 대칭형 다중 프로세서(110)의 코어들은 모두 동작할 수 있고, 대칭형 다중 프로세서(110)의 워크로드(WL)가 상대적으로 작으면, 대칭형 다중 프로세서(110)의 코어들은 일부만 동작할 수 있다. 구체적으로, 대칭형 다중 프로세서(110)의 코어들의 동작 상태(OS)들을 결정하는 것은 클럭 관리부(120)가 코어들 각각에 동작 클럭(CLK)을 공급하거나 차단하는 방식으로 이루어질 수 있다. 구체적으로, 대칭형 다중 프로세서(110)의 워크로드(WL)가 상대적으로 크면, 대칭형 다중 프로세서 제어부(150)로부터 출력되는 제어 신호(CTL3)에 기초하여 클럭 관리부(120)가 모든 코어들에 동작 클럭(CLK)을 제공하고, 대칭형 다중 프로세서(110)의 워크로드(WL)가 상대적으로 작으면, 대칭형 다중 프로세서 제어부(150)로부터 출력되는 제어 신호(CTL3)에 기초하여 클럭 관리부(120)가 일부 코어들에 동작 클럭(CLK)을 제공하지 않는 방식으로 코어들의 동작 상태(OS)들을 결정할 수 있다.
- [0050] 온도 관리부(140)는 대칭형 다중 프로세서(110)의 온도(TEMP)를 모니터링하고, 대칭형 다중 프로세서(110)의 온도(TEMP)에 대한 정보(TI)를 대칭형 다중 프로세서 제어부(150)에 제공할 수 있다. 예를 들어, 대칭형 다중 프로세서(110)의 온도(TEMP)는 대칭형 다중 프로세서(110)의 코어들의 평균 온도에 상응하거나, 또는 대칭형 다중 프로세서(110)의 코어들의 온도들 중에서 최대 온도에 상응할 수 있다. 다만, 이것은 예시적인 것에 불과한 것으로서, 대칭형 다중 프로세서(110)의 온도(TEMP)는 다양한 방식으로 결정될 수 있다.
- [0051] 상술한 바와 같이, 대칭형 다중 프로세서 제어부(150)는 대칭형 다중 프로세서(110)의 워크로드(WL)에 기초하여 대칭형 다중 프로세서(110)에 제공되는 동작 클럭(CLK)과 대칭형 다중 프로세서(110)의 코어들의 동작 상태(OS)들을 결정할 수 있다. 이에, 대칭형 다중 프로세서 제어부(150)는 클럭 관리부(120)에 제어 신호들(CTL2, CTL3)을 제공할 수 있다. 나아가, 대칭형 다중 프로세서 제어부(150)는 상태 관리부(130)로부터 코어들의 동작

상태(OS)들에 대한 정보(OI)를 입력받고, 온도 관리부(140)로부터 대칭형 다중 프로세서(110)의 온도(TEMP)에 대한 정보(TI)를 입력받으며, 대칭형 다중 프로세서(110)의 온도(TEMP) 및 대칭형 다중 프로세서(110)의 코어들의 동작 개수(즉, 코어들의 동작 상태(OS))에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 이에, 대칭형 다중 프로세서 제어부(150)는 대칭형 다중 프로세서(110)에 제어 신호(CTL1)를 제공할 수 있다.

[0052]

일 실시예에서, 대칭형 다중 프로세서 제어부(150)는 클럭 결정 드라이버(151), 상태 결정 드라이버(153) 및 최대 동작 클럭 주파수 결정 드라이버(155)를 포함할 수 있다. 구체적으로, 클럭 결정 드라이버(151)는 대칭형 다중 프로세서(110)의 워크로드(WL)를 입력받고, 대칭형 다중 프로세서(110)의 워크로드(WL)에 기초하여 대칭형 다중 프로세서(110)에 제공되는 동작 클럭(CLK)을 결정하며, 클럭 관리부(120)에 제어 신호(CTL2)를 제공함으로써 대칭형 다중 프로세서(110)에 제공되는 동작 클럭(CLK)을 변경시킬 수 있다. 상태 결정 드라이버(153)는 대칭형 다중 프로세서(110)의 워크로드(WL)를 입력받고, 대칭형 다중 프로세서(110)의 워크로드(WL)에 기초하여 코어들의 동작 상태(OS)들을 결정하며, 클럭 관리부(120)에 제어 신호(CTL3)를 제공함으로써 코어들의 동작 상태(OS)들을 변경시킬 수 있다. 최대 동작 클럭 주파수 결정 드라이버(155)는 대칭형 다중 프로세서(110)의 온도(TEMP)에 대한 정보(TI)와 코어들의 동작 상태(OS)들에 대한 정보(OI)를 입력받고, 대칭형 다중 프로세서(110)의 온도(TEMP) 및 코어들의 동작 개수(OS)에 따라 대칭형 다중 프로세서(110)에 제어 신호(CTL1)를 제공함으로써 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 한편, 클럭 결정 드라이버(151), 상태 결정 드라이버(153) 및 최대 동작 클럭 주파수 결정 드라이버(155)는 회로 구조(circuit structure)와 같은 하드웨어(hardware)로 구현될 수도 있지만, 운영 체제(operating system; OS)나 프로그램(program)과 같은 소프트웨어(software)로 구현될 수도 있다.

[0053]

한편, 대칭형 다중 프로세서 제어부(150)는 대칭형 다중 프로세서(110)가 동작 가능한 모든 온도(TEMP) 범위에서 대칭형 다중 프로세서(110)의 온도(TEMP) 및 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 그러나, 대칭형 다중 프로세서(110)의 온도(TEMP)가 낮은 범위에서는 대칭형 다중 프로세서(110)의 성능을 제약할 필요가 없으므로, 대칭형 다중 프로세서 제어부(150)는 대칭형 다중 프로세서(110)의 온도(TEMP)가 일정 수준 이상인 경우에만 대칭형 다중 프로세서(110)의 온도(TEMP) 및 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 구체적으로, 대칭형 다중 프로세서 제어부(150)는 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 1 임계 온도보다 낮은 경우, 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치로 결정할 수 있고, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 1 임계 온도보다 높지만 제 2 임계 온도(즉, 제 2 임계 온도는 제 1 임계 온도보다 높게 설정)보다는 낮은 경우, 대칭형 다중 프로세서(110)의 온도(TEMP)와 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 나아가, 대칭형 다중 프로세서 제어부(150)는 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 2 임계 온도보다 높은 경우, 대칭형 다중 프로세서(110)의 온도(TEMP)와 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 코어들 중에서 적어도 하나 이상을 고성능 동작 모드에서 저성능 동작 모드로 전환시킬 수 있다. 예를 들어, 대칭형 다중 프로세서 제어부(150)는 동일한 온도(TEMP)에서 코어들의 동작 개수(OS)가 증가함에 따라 코어들에 대한 최대 동작 클럭 주파수를 감소시키다가, 코어들의 동작 개수(OS)가 상기 온도(TEMP)에 대하여 기 설정된 개수 이상이 되면, 코어들 중에서 적어도 하나 이상을 고성능 동작 모드에서 저성능 동작 모드로 전환시킬 수 있다.

[0054]

이와 같이, 시스템 온-칩(100)은 대칭형 다중 프로세서(110)의 워크로드(WL)에 기초하여 대칭형 다중 프로세서(110)의 코어들의 동작 클럭(CLK)과 동작 상태(OS)들을 결정하고, 대칭형 다중 프로세서의 온도(TEMP) 및 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함으로써, 대칭형 다중 프로세서(110)가 최대 성능을 낼 수 있는 시간을 충분히 확보하면서도, 대칭형 다중 프로세서(110)의 발열 및 소모 전력을 효율적으로 감소시킬 수 있다. 나아가, 시스템 온-칩(100)은 동일한 온도(TEMP)에서 코어들의 동작 개수(OS)가 증가함에 따라 코어들에 대한 최대 동작 클럭 주파수를 감소시키다가, 코어들의 동작 개수(OS)가 상기 온도(TEMP)에 대하여 기 설정된 개수 이상이 되면, 코어들 중에서 적어도 하나 이상을 고성능 동작 모드에서 저성능 동작 모드로 전환시키기 때문에, 코어들에 대한 최대 동작 클럭 주파수만 낮추는 것에 비하여, 대칭형 다중 프로세서(110)의 온도(TEMP)를 보다 효과적으로 낮출 수 있다. 일 실시예에서, 시스템 온-칩(100)(즉, 대칭형 다중 프로세서 제어부(150))은 대칭형 다중 프로세서(110)의 동작 중에 실시간으로 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 다른 실시예에서, 시스템 온-칩(100)은 대칭형 다중 프로세서(110)가 동작하지 않을 때 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 한편, 상기 제 1 및 제 2 임계 온도들은 대칭형 다중 프로세서(110)에 요구되는 조건에 따라 다양하게 설정될 수 있다.

- [0055] 도 7은 도 5의 시스템 온-칩에 구비된 대칭형 다중 프로세서의 최대 동작 클럭 주파수가 결정되는 일 예를 나타내는 순서도이고, 도 8은 도 5의 시스템 온-칩에 구비된 대칭형 다중 프로세서의 최대 동작 클럭 주파수가 결정되는 일 예를 나타내는 도면이다.
- [0056] 도 7 및 도 8을 참조하면, 도 5의 시스템 온-칩(100)이 대칭형 다중 프로세서(110)의 최대 동작 클럭 주파수를 결정하는 일 예가 도시되어 있다. 도 5의 시스템 온-칩(100)은 대칭형 다중 프로세서(110)의 온도(TEMP) 및 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)를 모니터링(Step S210)하고, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 1 임계 온도보다 높은지 여부를 확인(Step S220)할 수 있다. 이 때, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 1 임계 온도보다 낮으면, 도 5의 시스템 온-칩(100)은 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치로 결정(Step S230)할 수 있다. 반면에, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 1 임계 온도보다 높으면, 도 5의 시스템 온-칩(100)은 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 2 임계 온도보다 높은지 여부를 확인(Step S240)할 수 있다. 여기서, 제 2 임계 온도는 제 1 임계 온도보다 높게 설정된다. 이 때, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 2 임계 온도보다 낮으면, 도 5의 시스템 온-칩(100)은 대칭형 다중 프로세서(110)의 온도(TEMP)와 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)에 따라 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정(Step S250)할 수 있다. 반면에, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 2 임계 온도보다 높으면, 도 5의 시스템 온-칩(100)은 대칭형 다중 프로세서(110)의 온도(TEMP)와 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)에 따라 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 대칭형 다중 프로세서(110)의 코어들 중에서 적어도 하나 이상을 고성능 동작 모드에서 저성능 동작 모드(LOW)로 전환(Step S260)시킬 수 있다.
- [0057] 구체적으로, 도 8에 도시된 바와 같이, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 동일한 경우에는, 대칭형 다중 프로세서(110)의 온도(TEMP)가 증가함에 따라, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 감소될 수 있다. 나아가, 대칭형 다중 프로세서(110)의 온도(TEMP)가 동일한 경우에는, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 증가함에 따라, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 감소될 수 있다. 도 8에서는, 제 1 임계 온도가 30도이고, 제 2 임계 온도는 80도이며, 대칭형 다중 프로세서(110)가 4개의 코어들을 포함하고 있음을 가정하고 있다. 또한, 대칭형 다중 프로세서(110)는 빅-리틀 프로세서에 상응할 수 있고, 대칭형 다중 프로세서(110)의 4개의 코어들은 각각 고성능 동작 모드 또는 저성능 동작 모드로 선택적으로 동작할 수 있다. 따라서, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 1 임계 온도(예를 들어, 30도) 이하인 경우, 도 5의 시스템 온-칩(100)은 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치(예를 들어, 2000MHz)로 결정할 수 있다. 다시 말하면, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 1 임계 온도(예를 들어, 30도) 이하인 경우에는, 대칭형 다중 프로세서(110)의 온도(TEMP)와 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)와 관계없이, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 최대 허용치(예를 들어, 2000MHz)로 결정되는 것이다. 이것은 대칭형 다중 프로세서(110)의 온도(TEMP)가 낮은 범위에서는 대칭형 다중 프로세서(110)의 성능을 제약할 필요가 없기 때문이다.
- [0058] 또한, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 1 임계 온도(예를 들어, 30도)와 제 2 임계 온도(예를 들어, 80도) 사이인 경우, 도 5의 시스템 온-칩(100)은 대칭형 다중 프로세서(110)의 온도(TEMP)와 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)에 따라 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 즉, 도 8에 도시된 바와 같이, 대칭형 다중 프로세서(110)의 온도(TEMP)가 동일하면, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 증가함에 따라, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 감소될 수 있다. 마찬가지로, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 동일하면, 대칭형 다중 프로세서(110)의 온도(TEMP)가 증가함에 따라, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 감소될 수 있다. 예를 들어, 대칭형 다중 프로세서(110)의 온도(TEMP)가 60도인 경우, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 1개이면, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 2000MHz로 결정될 수 있고, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 2개이면, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 1700MHz로 결정될 수 있으며, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 3개이면, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 1500MHz로 결정될 수 있고, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 4개이면, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 1300MHz로 결정될 수 있다. 마찬가지로, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 4개인 경

우, 대칭형 다중 프로세서(110)의 온도(TEMP)가 증가함에 따라, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 감소됨을 알 수 있다.

[0059]

나아가, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 2 임계 온도(예를 들어, 80도) 초과인 경우, 도 5의 시스템 온-칩(100)은 대칭형 다중 프로세서(110)의 온도(TEMP)와 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)에 따라 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 대칭형 다중 프로세서(110)의 코어들 중에서 적어도 하나 이상을 고성능 동작 모드에서 저성능 동작 모드(LOW)로 전환시킬 수 있다. 즉, 도 8에 도시된 바와 같이, 대칭형 다중 프로세서(110)의 온도(TEMP)가 동일하면, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 증가함에 따라, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 감소되다가, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 상기 온도(TEMP)에 대하여 기 설정된 개수 이상이 되면, 대칭형 다중 프로세서(110)의 코어들 중에서 적어도 하나 이상이 고성능 동작 모드에서 저성능 동작 모드(LOW)로 전환될 수 있다. 예를 들어, 대칭형 다중 프로세서(110)의 온도(TEMP)가 90도인 경우, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 1개이면, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 1300MHz로 결정될 수 있고, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 2개이면, 대칭형 다중 프로세서(110)의 코어들에 대한 최대 동작 클럭 주파수는 800MHz로 결정될 수 있으며, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 3개이면, 대칭형 다중 프로세서(110)의 동작 중인 코어들 중에서 1개가 고성능 동작 모드에서 저성능 동작 모드(LOW)로 전환될 수 있으며, 대칭형 다중 프로세서(110)의 코어들의 동작 개수(OS)가 4개이면, 대칭형 다중 프로세서(110)의 동작 중인 코어들 중에서 2개가 고성능 동작 모드에서 저성능 동작 모드(LOW)로 전환될 수 있다. 상술한 바와 같이, 하나의 코어가 고성능 동작 모드로 동작한다는 것은 상기 코어에 구비된 제 1 서브 코어(예를 들어, ARM Cortex-A15 등)가 동작한다는 것을 의미할 수 있고, 하나의 코어가 저성능 동작 모드(LOW)로 동작한다는 것은 상기 코어에 구비된 제 2 서브 코어(예를 들어, ARM Cortex-A7 등)가 동작한다는 것을 의미할 수 있다.

[0060]

도 9a 내지 도 9e는 도 5의 시스템 온-칩에 구비된 대칭형 다중 프로세서에서 코어들이 고성능 동작 모드와 저성능 동작 모드로 동작하는 예들을 나타내는 도면들이다.

[0061]

도 9a 내지 도 9e를 참조하면, 도 5의 시스템 온-칩(100)에 구비된 대칭형 다중 프로세서(110)는 동일한 동작 클럭(CLK)을 입력받아 동등한 동작을 수행하는 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)을 구비할 수 있다. 이 때, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4) 각각은 고성능 동작 모드로 동작하는 제 1 서브 코어(A15)와 저성능 동작 모드로 동작하는 제 2 서브 코어(A7)를 구비할 수 있다. 상술한 바와 같이, 제 1 서브 코어(A15)들은 대칭형 다중 프로세서(110)에서 제 1 클러스터(CLUSTER1)를 구성할 수 있고, 제 2 서브 코어(A7)들은 대칭형 다중 프로세서(110)에서 제 2 클러스터(CLUSTER2)를 구성할 수 있다. 그러므로, 하나의 코어(CORE1, CORE2, CORE3, CORE4)가 고성능 동작 모드로 동작한다는 것은 제 1 서브 코어(A15)가 동작하는 것을 의미할 수 있고, 하나의 코어(CORE1, CORE2, CORE3, CORE4)가 저성능 동작 모드로 동작한다는 것은 제 2 서브 코어(A7)가 동작하는 것을 의미할 수 있다. 일 실시예에서, 대칭형 다중 프로세서(110)는 빅-리틀 프로세서일 수 있다. 이 경우, 하나의 코어(CORE1, CORE2, CORE3, CORE4)는 고성능 동작 모드(예를 들어, big 모드)로 동작할 수도 있고, 저성능 동작 모드(예를 들어, little 모드)로 동작할 수도 있다.

[0062]

상술한 바와 같이, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 1 임계 온도보다 낮은 경우, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에 대한 최대 동작 클럭 주파수가 최대 허용치로 결정될 수 있고, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 1 임계 온도보다 높지만 제 2 임계 온도보다는 낮은 경우, 대칭형 다중 프로세서(110)의 온도(TEMP)와 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)의 동작 개수(OS)에 따라 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에 대한 최대 동작 클럭 주파수가 차등적으로 결정될 수 있다. 따라서, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 2 임계 온도보다 낮은 경우, 대칭형 다중 프로세서(110)의 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)은 모두 고성능 동작 모드(예를 들어, big 모드)로 동작할 수 있다. 다시 말하면, 도 9a에 도시된 바와 같이, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 2 임계 온도보다는 낮은 경우, 대칭형 다중 프로세서(110)의 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에서 제 1 서브 코어(A15)들이 동작할 수 있다. 한편, 대칭형 다중 프로세서(110)의 온도(TEMP)가 제 2 임계 온도보다 높은 경우, 대칭형 다중 프로세서(110)의 온도(TEMP)와 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)의 동작 개수(OS)에 따라 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에 대한 최대 동작 클럭 주파수가 차등적으로 결정됨과 동시에, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4) 중에서 적어도 하나 이상이 고성능 동작 모드에서 저성능 동작 모드로 전환될 수 있다. 다시 말하면, 도 9b 내지 도 9e에 도시된 바와 같이, 대칭형 다중 프로세서(110)의 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4) 중에서

적어도 하나 이상에서는 제 2 서브 코어(A7)들이 동작할 수 있다.

[0063] 이와 같이, 대칭형 다중 프로세서(110)의 온도(TEMP)가 동일한 경우, 대칭형 다중 프로세서(110)의 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)의 동작 개수(OS)가 증가함에 따라 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에 대한 최대 동작 클럭 주파수가 감소되다가, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)의 동작 개수(OS)가 상기 온도(TEMP)에 대하여 기 설정된 개수 이상이 되면, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4) 중에서 적어도 하나 이상이 고성능 동작 모드에서 저성능 동작 모드로 전환될 수 있다. 따라서, 도 5의 시스템 온-칩(100)은 대칭형 다중 프로세서(110)의 온도(TEMP)와 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)의 동작 개수(OS)에 따라, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에 대한 최대 동작 클럭 주파수를 낮출 뿐만 아니라, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4) 중에서 적어도 하나 이상을 고성능 동작 모드에서 저성능 동작 모드로 전환시킬 수 있으므로, 대칭형 다중 프로세서(110)의 온도(TEMP)를 보다 효과적으로 낮출 수 있다.

[0064] 도 10은 본 발명의 실시예들에 따른 시스템 온-칩을 나타내는 블록도이다.

[0065] 도 10을 참조하면, 시스템 온-칩(200)은 대칭형 다중 프로세서(210), 클럭 관리부(220), 상태 관리부(230), 온도 관리부(240) 및 대칭형 다중 프로세서 제어부(250)를 포함할 수 있다. 실시예에 따라, 시스템 온-칩(200)은 어플리케이션 프로세서에 상응할 수 있다.

[0066] 대칭형 다중 프로세서(210)는 동일한 동작 클럭(CLK)을 입력받아 동등한 동작을 수행하는 복수의 코어들(즉, 프로세서들)을 구비할 수 있다. 따라서, 상기 코어들은 대칭형 다중 프로세서(210)에서 하나의 클러스터를 구성할 수 있다. 클럭 관리부(220)는 대칭형 다중 프로세서(210)에 동작 클럭(CLK)을 제공할 수 있다. 이 때, 동작 클럭(CLK)은 대칭형 다중 프로세서(210)의 워크로드(WL)에 기초하여 대칭형 다중 프로세서 제어부(250)에 의해 결정될 수 있다. 예를 들어, 대칭형 다중 프로세서(210)의 워크로드(WL)가 상대적으로 크면, 대칭형 다중 프로세서 제어부(250)로부터 출력되는 제어 신호(CTL2)에 기초하여 클럭 관리부(220)가 상대적으로 높은 동작 클럭(CLK)을 대칭형 다중 프로세서(210)의 코어들에 제공할 수 있다. 반면에, 대칭형 다중 프로세서(210)의 워크로드(WL)가 상대적으로 작으면, 대칭형 다중 프로세서 제어부(250)로부터 출력되는 제어 신호(CTL2)에 기초하여 클럭 관리부(220)가 상대적으로 낮은 동작 클럭(CLK)을 대칭형 다중 프로세서(210)의 코어들에 제공할 수 있다.

[0067] 상태 관리부(230)는 코어들의 동작 상태(OS)들을 모니터링하고, 코어들의 동작 상태(OS)들에 대한 정보(OI)를 대칭형 다중 프로세서 제어부(250)에 제공할 수 있다. 이 때, 코어들의 동작 상태(OS)들은 액티브 상태와 인액티브 상태로 구분될 수 있으며, 액티브 상태는 동작 모드에 상응할 수 있고, 인액티브 상태는 비동작 모드에 상응할 수 있다. 실시예에 따라, 상태 관리부(230)는 시스템 온-칩(200)의 내부 또는 외부에 위치하는 전력 관리부 예를 들어, 전력 관리 집적 회로에 상응할 수 있고, 상기 전력 관리부는 시스템 온-칩(200)에 공급되는 공급 전압에 기초하여 코어들의 동작 상태(OS)들을 모니터링할 수 있다. 또는, 상태 관리부(230)는 대칭형 다중 프로세서(200)의 코어들의 동작 상태(OS)들만 모니터링하는 별개의 회로로 구현될 수도 있다. 이 때, 코어들의 동작 상태(OS)들은 대칭형 다중 프로세서(210)의 워크로드(WL)에 기초하여 대칭형 다중 프로세서 제어부(250)에 의해 결정될 수 있다. 예를 들어, 대칭형 다중 프로세서(210)의 워크로드(WL)가 상대적으로 크면, 대칭형 다중 프로세서(210)의 코어들은 모두 동작할 수 있고, 대칭형 다중 프로세서(210)의 워크로드(WL)가 상대적으로 작으면, 대칭형 다중 프로세서(210)의 코어들은 일부만 동작할 수 있다. 구체적으로, 대칭형 다중 프로세서(210)의 코어들의 동작 상태(OS)들을 결정하는 것은 클럭 관리부(220)가 코어들 각각에 동작 클럭(CLK)을 공급하거나 차단하는 방식으로 이루어질 수 있다. 구체적으로, 대칭형 다중 프로세서(210)의 워크로드(WL)가 상대적으로 크면, 대칭형 다중 프로세서 제어부(250)로부터 출력되는 제어 신호(CTL3)에 기초하여 클럭 관리부(220)가 모든 코어들에 동작 클럭(CLK)을 제공하고, 대칭형 다중 프로세서(210)의 워크로드(WL)가 상대적으로 작으면, 대칭형 다중 프로세서 제어부(250)로부터 출력되는 제어 신호(CTL3)에 기초하여 클럭 관리부(220)가 일부 코어들에 동작 클럭(CLK)을 제공하지 않는 방식으로 코어들의 동작 상태(OS)들을 결정할 수 있다.

[0068] 온도 관리부(240)는 대칭형 다중 프로세서(210)의 온도(TEMP)를 모니터링하고, 대칭형 다중 프로세서(210)의 온도(TEMP)에 대한 정보(TI)를 대칭형 다중 프로세서 제어부(250)에 제공할 수 있다. 예를 들어, 대칭형 다중 프로세서(210)의 온도(TEMP)는 대칭형 다중 프로세서(210)의 코어들의 평균 온도에 상응하거나, 또는 대칭형 다중 프로세서(210)의 코어들의 온도들 중에서 최대 온도에 상응할 수 있다. 다만, 이것은 예시적인 것에 불과한 것으로서, 대칭형 다중 프로세서(210)의 온도(TEMP)는 다양한 방식으로 결정될 수 있다.

[0069] 상술한 바와 같이, 대칭형 다중 프로세서 제어부(250)는 대칭형 다중 프로세서(210)의 워크로드(WL)에 기초하여 대칭형 다중 프로세서(210)에 제공되는 동작 클럭(CLK)과 대칭형 다중 프로세서(210)의 코어들의 동작 상태(OS)

S)들을 결정할 수 있다. 이에, 대칭형 다중 프로세서 제어부(250)는 클럭 관리부(220)에 제어 신호들(CTL2, CTL3)을 제공할 수 있다. 나아가, 대칭형 다중 프로세서 제어부(250)는 상태 관리부(230)로부터 코어들의 동작 상태(OS)들에 대한 정보(OI)를 입력받고, 온도 관리부(240)로부터 대칭형 다중 프로세서(210)의 온도(TEMP)에 대한 정보(TI)를 입력받으며, 대칭형 다중 프로세서(210)의 온도(TEMP) 및 대칭형 다중 프로세서(210)의 코어들의 동작 개수(즉, 코어들의 동작 상태(OS))에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 이에, 대칭형 다중 프로세서 제어부(250)는 대칭형 다중 프로세서(210)에 제어 신호(CTL1)를 제공할 수 있다. 일 실시예에서, 대칭형 다중 프로세서 제어부(250)는 클럭 결정 드라이버, 상태 결정 드라이버 및 최대 동작 클럭 주파수 결정 드라이버를 포함할 수 있다. 구체적으로, 클럭 결정 드라이버는 대칭형 다중 프로세서(210)의 위크로드(WL)에 기초하여 대칭형 다중 프로세서(210)에 제공되는 동작 클럭(CLK)을 결정할 수 있다. 상태 결정 드라이버는 대칭형 다중 프로세서(210)의 위크로드(WL)에 기초하여 코어들의 동작 상태(OS)들을 결정할 수 있다. 최대 동작 클럭 주파수 결정 드라이버는 대칭형 다중 프로세서(210)의 온도(TEMP) 및 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 한편, 클럭 결정 드라이버, 상태 결정 드라이버 및 최대 동작 클럭 주파수 결정 드라이버는 회로 구조와 같은 하드웨어로 구현될 수도 있지만, 운영 체제나 프로그램과 같은 소프트웨어로 구현될 수도 있다.

[0070]

한편, 대칭형 다중 프로세서 제어부(250)는 대칭형 다중 프로세서(210)가 동작 가능한 모든 온도(TEMP) 범위에서 대칭형 다중 프로세서(210)의 온도(TEMP) 및 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 그러나, 대칭형 다중 프로세서(210)의 온도(TEMP)가 낮은 범위에서는 대칭형 다중 프로세서(210)의 성능을 제약할 필요가 없으므로, 대칭형 다중 프로세서 제어부(250)는 대칭형 다중 프로세서(210)의 온도(TEMP)가 일정 수준 이상인 경우에만 대칭형 다중 프로세서(210)의 온도(TEMP) 및 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 구체적으로, 대칭형 다중 프로세서 제어부(250)는 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 1 임계 온도보다 낮은 경우, 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치로 결정할 수 있고, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 1 임계 온도보다 높지만 제 2 임계 온도(즉, 제 2 임계 온도는 제 1 임계 온도보다 높게 설정)보다는 낮은 경우, 대칭형 다중 프로세서(210)의 온도(TEMP)와 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 나아가, 대칭형 다중 프로세서 제어부(250)는 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 2 임계 온도보다 높은 경우, 대칭형 다중 프로세서(210)의 온도(TEMP)와 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 코어들 중에서 적어도 하나 이상을 동작 모드에서 비동작 모드로 전환시킬 수 있다. 예를 들어, 대칭형 다중 프로세서 제어부(250)는 동일한 온도(TEMP)에서 코어들의 동작 개수(OS)가 증가함에 따라 코어들에 대한 최대 동작 클럭 주파수를 감소시키다가, 코어들의 동작 개수(OS)가 상기 온도(TEMP)에 대하여 기 설정된 개수 이상이 되면, 코어들 중에서 적어도 하나 이상을 동작 모드에서 비동작 모드로 전환시킬 수 있다.

[0071]

이와 같이, 시스템 온-칩(200)은 대칭형 다중 프로세서(210)의 위크로드(WL)에 기초하여 대칭형 다중 프로세서(210)의 코어들의 동작 클럭(CLK)과 동작 상태(OS)들을 결정하고, 대칭형 다중 프로세서의 온도(TEMP) 및 코어들의 동작 개수(OS)에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함으로써, 대칭형 다중 프로세서(210)가 최대 성능을 낼 수 있는 시간을 충분히 확보하면서도, 대칭형 다중 프로세서(210)의 발열 및 소모 전력을 효율적으로 감소시킬 수 있다. 나아가, 시스템 온-칩(200)은 동일한 온도(TEMP)에서 코어들의 동작 개수(OS)가 증가함에 따라 코어들에 대한 최대 동작 클럭 주파수를 감소시키다가, 코어들의 동작 개수(OS)가 상기 온도(TEMP)에 대하여 기 설정된 개수 이상이 되면, 코어들 중에서 적어도 하나 이상을 동작 모드에서 비동작 모드로 전환시키기 때문에, 코어들에 대한 최대 동작 클럭 주파수만 낮추는 것에 비하여, 대칭형 다중 프로세서(210)의 온도(TEMP)를 보다 효과적으로 낮출 수 있다. 일 실시예에서, 시스템 온-칩(200)(즉, 대칭형 다중 프로세서 제어부(250))은 대칭형 다중 프로세서(210)의 동작 중에 실시간으로 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 다른 실시예에서, 시스템 온-칩(200)은 대칭형 다중 프로세서(210)가 동작하지 않을 때 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 한편, 상기 제 1 및 제 2 임계 온도는 대칭형 다중 프로세서(210)에 요구되는 조건에 따라 다양하게 설정될 수 있다.

[0072]

도 11은 도 10의 시스템 온-칩에 구비된 대칭형 다중 프로세서의 최대 동작 클럭 주파수가 결정되는 일 예를 나타내는 순서도이고, 도 12는 도 10의 시스템 온-칩에 구비된 대칭형 다중 프로세서의 최대 동작 클럭 주파수가 결정되는 일 예를 나타내는 도면이다.

[0073]

도 11 및 도 12를 참조하면, 도 10의 시스템 온-칩(200)이 대칭형 다중 프로세서(210)의 최대 동작 클럭 주파수를 결정하는 일 예가 도시되어 있다. 도 10의 시스템 온-칩(200)은 대칭형 다중 프로세서(210)의 온도(TEMP) 및

대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)를 모니터링(Step S310)하고, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 1 임계 온도보다 높은지 여부를 확인(Step S320)할 수 있다. 이 때, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 1 임계 온도보다 낮으면, 도 10의 시스템 온-칩(200)은 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치로 결정(Step S330)할 수 있다. 반면에, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 1 임계 온도보다 높으면, 도 10의 시스템 온-칩(200)은 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 2 임계 온도보다 높은지 여부를 확인(Step S340)할 수 있다. 여기서, 제 2 임계 온도는 제 1 임계 온도보다 높게 설정된다. 이 때, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 2 임계 온도보다 낮으면, 도 10의 시스템 온-칩(200)은 대칭형 다중 프로세서(210)의 온도(TEMP)와 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)에 따라 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정(Step S350)할 수 있다. 반면에, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 2 임계 온도보다 높으면, 도 10의 시스템 온-칩(200)은 대칭형 다중 프로세서(210)의 온도(TEMP)와 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)에 따라 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 대칭형 다중 프로세서(210)의 코어들 중에서 적어도 하나 이상을 동작 모드에서 비동작 모드로 전환(Step S360)시킬 수 있다.

[0074]

구체적으로, 도 12에 도시된 바와 같이, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 동일한 경우에는, 대칭형 다중 프로세서(210)의 온도(TEMP)가 증가함에 따라, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 감소될 수 있다. 나아가, 대칭형 다중 프로세서(210)의 온도(TEMP)가 동일한 경우에는, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 증가함에 따라, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 감소될 수 있다. 도 12에서는, 제 1 임계 온도가 30도이고, 제 2 임계 온도는 80도이며, 대칭형 다중 프로세서(210)가 4개의 코어들을 포함하고 있음을 가정하고 있다. 따라서, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 1 임계 온도(예를 들어, 30도) 이하인 경우, 도 10의 시스템 온-칩(200)은 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수를 최대 허용치(예를 들어, 2000MHz)로 결정할 수 있다. 다시 말하면, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 1 임계 온도(예를 들어, 30도) 이하인 경우에는, 대칭형 다중 프로세서(210)의 온도(TEMP)와 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)와 관계없이, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 최대 허용치(예를 들어, 2000MHz)로 결정되는 것이다. 이것은 대칭형 다중 프로세서(210)의 온도(TEMP)가 낮은 범위에서는 대칭형 다중 프로세서(210)의 성능을 제약할 필요가 없기 때문이다.

[0075]

또한, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 1 임계 온도(예를 들어, 30도)와 제 2 임계 온도(예를 들어, 80도) 사이인 경우, 도 10의 시스템 온-칩(200)은 대칭형 다중 프로세서(210)의 온도(TEMP)와 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)에 따라 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정할 수 있다. 즉, 도 12에 도시된 바와 같이, 대칭형 다중 프로세서(210)의 온도(TEMP)가 동일하면, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 증가함에 따라, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 감소될 수 있다. 마찬가지로, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 동일하면, 대칭형 다중 프로세서(210)의 온도(TEMP)가 증가함에 따라, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 감소될 수 있다. 예를 들어, 대칭형 다중 프로세서(210)의 온도(TEMP)가 60도인 경우, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 1개이면, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 2000MHz로 결정될 수 있고, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 2개이면, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 1700MHz로 결정될 수 있으며, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 3개이면, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 1500MHz로 결정될 수 있고, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 4개이면, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 1300MHz로 결정될 수 있다. 마찬가지로, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 4개인 경우, 대칭형 다중 프로세서(210)의 온도(TEMP)가 증가함에 따라, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 감소됨을 알 수 있다.

[0076]

나아가, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 2 임계 온도(예를 들어, 80도) 초과인 경우, 도 10의 시스템 온-칩(200)은 대칭형 다중 프로세서(210)의 온도(TEMP)와 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)에 따라 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함과 동시에, 대칭형 다중 프로세서(210)의 코어들 중에서 적어도 하나 이상을 동작 모드에서 비동작 모드로 전환시킬 수 있다. 즉, 도 12에 도시된 바와 같이, 대칭형 다중 프로세서(210)의 온도(TEMP)가 동일하면, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 증가함에 따라, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작

클럭 주파수는 감소되다가, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 상기 온도(TEMP)에 대하여 기 설정된 개수 이상이 되면, 대칭형 다중 프로세서(210)의 코어들 중에서 적어도 하나 이상이 동작 모드에서 비동작 모드로 전환될 수 있다. 예를 들어, 대칭형 다중 프로세서(210)의 온도(TEMP)가 90도인 경우, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 1개이면, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 1300MHz로 결정될 수 있고, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 2개이면, 대칭형 다중 프로세서(210)의 코어들에 대한 최대 동작 클럭 주파수는 800MHz로 결정될 수 있으며, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 3개이면, 대칭형 다중 프로세서(210)의 동작 중인 코어들 중에서 1개가 동작 모드에서 비동작 모드로 전환될 수 있으며, 대칭형 다중 프로세서(210)의 코어들의 동작 개수(OS)가 4개이면, 대칭형 다중 프로세서(210)의 동작 중인 코어들 중에서 2개가 동작 모드에서 비동작 모드로 전환될 수 있다. 한편, 하나의 코어가 동작 모드에서 비동작 모드로 전환된다는 것은 동작 클럭(CLK)이 차단되는 상태를 의미할 수도 있고, 공급 전압이 차단되는 상태를 의미할 수도 있으며, 운영 체제 등에 의하여 해당 코어가 존재하지 않는 것으로 처리되는 상태를 의미할 수도 있다.

[0077] 도 13a 내지 도 13e는 도 10의 시스템 온-칩에 구비된 대칭형 다중 프로세서에서 코어들이 동작 모드와 비동작 모드로 동작하는 예를 나타내는 도면들이다.

[0078] 도 13a 내지 도 13e를 참조하면, 도 10의 시스템 온-칩(200)에 구비된 대칭형 다중 프로세서(210)는 동일한 동작 클럭(CLK)을 입력받아 동등한 동작을 수행하는 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)을 구비할 수 있다. 이 때, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)은 대칭형 다중 프로세서(210)에서 하나의 클러스터(CLUSTER)를 구성할 수 있다. 상술한 바와 같이, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 1 임계 온도보다 낮은 경우, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에 대한 최대 동작 클럭 주파수가 최대 허용치로 결정될 수 있고, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 1 임계 온도보다 높지만 제 2 임계 온도보다는 낮은 경우, 대칭형 다중 프로세서(210)의 온도(TEMP)와 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)의 동작 개수(OS)에 따라 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에 대한 최대 동작 클럭 주파수가 차등적으로 결정될 수 있다. 다시 말하면, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 2 임계 온도보다 낮은 경우, 도 13a에 도시된 바와 같이, 대칭형 다중 프로세서(210)의 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)은 모두 정상적으로 동작할 수 있다. 반면에, 대칭형 다중 프로세서(210)의 온도(TEMP)가 제 2 임계 온도보다 높은 경우, 대칭형 다중 프로세서(210)의 온도(TEMP)와 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)의 동작 개수(OS)에 따라 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에 대한 최대 동작 클럭 주파수가 차등적으로 결정됨과 동시에, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4) 중에서 적어도 하나 이상이 동작 모드에서 비동작 모드로 전환될 수 있다. 다시 말하면, 도 13b 내지 도 13e에 도시된 바와 같이, 대칭형 다중 프로세서(210)의 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4) 중에서 적어도 하나 이상이 인위적으로 비동작할 수 있다.

[0079] 이와 같이, 대칭형 다중 프로세서(210)의 온도(TEMP)가 동일한 경우, 대칭형 다중 프로세서(210)의 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)의 동작 개수(OS)가 증가함에 따라 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에 대한 최대 동작 클럭 주파수가 감소되다가, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)의 동작 개수(OS)가 상기 온도(TEMP)에 대하여 기 설정된 개수 이상이 되면, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4) 중에서 적어도 하나 이상이 동작 모드에서 비동작 모드로 전환될 수 있다. 이 때, 하나의 코어(CORE1, CORE2, CORE3, CORE4)가 동작 모드에서 비동작 모드로 전환된다는 것은 동작 클럭(CLK)이 차단되는 상태를 의미할 수도 있고, 공급 전압이 차단되는 상태를 의미할 수도 있으며, 운영 체제 등에 의하여 해당 코어(CORE1, CORE2, CORE3, CORE4)가 존재하지 않는 것으로 처리되는 상태를 의미할 수도 있다. 따라서, 도 10의 시스템 온-칩(200)은 대칭형 다중 프로세서(210)의 온도(TEMP)와 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)의 동작 개수(OS)에 따라, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4)에 대한 최대 동작 클럭 주파수를 낮출 뿐만 아니라, 제 1 내지 제 4 코어들(CORE1, CORE2, CORE3, CORE4) 중에서 적어도 하나 이상을 동작 모드에서 비동작 모드로 전환시킬 수 있으므로, 대칭형 다중 프로세서(210)의 온도(TEMP)를 보다 효과적으로 낮출 수 있다.

[0080] 도 14는 본 발명의 실시예들에 따른 시스템 온-칩을 구비한 모바일 기기를 나타내는 블록도이고, 도 15는 도 14의 모바일 기기가 스마트폰으로 구현되는 일 예를 나타내는 도면이다.

[0081] 도 14 및 도 15를 참조하면, 모바일 기기(500)는 어플리케이션 프로세서(510), 메모리 장치(520), 스토리지 장치(530), 복수의 기능 모듈들(540, 550, 560, 570) 및 어플리케이션 프로세서(510), 메모리 장치(520), 스토리지 장치(530) 및 기능 모듈들(540, 550, 560, 570)에 각각 전압을 제공하는 전력 관리 집적 회로(580)를 포함할

수 있다. 이 때, 어플리케이션 프로세서(510)는 도 5의 시스템 온-칩(100) 또는 도 10의 시스템 온-칩(200)에 상응할 수 있다. 한편, 도 15에 도시된 바와 같이, 모바일 기기(500)는 스마트폰으로 구현될 수 있다.

[0082]

어플리케이션 프로세서(510)는 모바일 기기(500)의 전반적인 동작을 제어할 수 있다. 즉, 어플리케이션 프로세서(510)는 메모리 장치(520), 스토리지 장치(530) 및 복수의 기능 모듈들(540, 550, 560, 570)을 제어할 수 있다. 상술한 바와 같이, 어플리케이션 프로세서(510)는 시스템 온-칩으로 구현되고 있고, 모바일 기기가 고성능화되어 감에 따라, 대칭형 다중 프로세서를 구비함으로써 고성능 병렬 처리를 수행할 수 있다. 이 때, 대칭형 다중 프로세서에서는 코어들(즉, 프로세서들)이 동일한 동작 클럭을 입력받아 동등한 동작을 수행한다. 어플리케이션 프로세서(510)는 대칭형 다중 프로세서의 워크로드에 기초하여 대칭형 다중 프로세서의 코어들의 동작 클럭과 동작 상태들을 결정하고, 대칭형 다중 프로세서의 온도 및 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정함으로써, 대칭형 다중 프로세서가 최대 성능을 낼 수 있는 시간을 충분히 확보하면서도, 대칭형 다중 프로세서의 발열 및 소모 전력을 효율적으로 감소시킬 수 있다. 이를 위하여, 어플리케이션 프로세서(510)는 복수의 코어들을 구비하는 대칭형 다중 프로세서, 대칭형 다중 프로세서에 동작 클럭을 제공하는 클럭 관리부, 코어들의 동작 상태들을 모니터링하는 상태 관리부, 대칭형 다중 프로세서의 온도를 모니터링하는 온도 관리부, 및 대칭형 다중 프로세서의 워크로드에 기초하여 동작 클럭과 코어들의 동작 상태들을 결정하고, 대칭형 다중 프로세서의 온도 및 코어들의 동작 개수에 따라 코어들에 대한 최대 동작 클럭 주파수를 차등적으로 결정하는 대칭형 다중 프로세서 제어부를 포함할 수 있다. 이 때, 코어들은 하나의 클러스터를 구성할 수도 있고, 코어들의 서브 코어들이 2이상의 클러스터들을 구성할 수도 있다. 다만, 이에 대해서는 상술한 바 있으므로, 그에 대한 중복되는 설명은 생략하기로 한다.

[0083]

메모리 장치(520) 및 스토리지 장치(530)는 모바일 기기(500)의 동작에 필요한 데이터들을 저장할 수 있다. 실시예에 따라, 메모리 장치(520) 및 스토리지 장치(530)는 어플리케이션 프로세서(510) 내에 구비될 수도 있다. 예를 들어, 메모리 장치(520)는 DRAM(dynamic random access memory) 장치, SRAM(static random access memory) 장치, 모바일 DRAM 장치 등과 같은 휘발성 메모리 장치에 상응할 수 있고, 스토리지 장치(530)는 EPROM(erasable programmable read-only memory) 장치, EEPROM(electrically erasable programmable read-only memory) 장치, 플래시 메모리(flash memory) 장치, PRAM(phase change random access memory) 장치, RRAM(resistance random access memory) 장치, NFGM(nano floating gate memory) 장치, PoRAM(polymer random access memory) 장치, MRAM(magnetic random access memory) 장치, FRAM(ferroelectric random access memory) 장치 등과 같은 비휘발성 메모리 장치에 상응할 수 있다. 실시예에 따라, 스토리지 장치(530)는 솔리드 스테이트 드라이브(solid state drive; SSD), 하드 디스크 드라이브(hard disk drive; HDD), 씨디롬(CD-ROM) 등을 더 포함할 수도 있다. 다만, 이것은 예시적인 것으로서, 메모리 장치(520)의 종류와 스토리지 장치(530)의 종류는 이에 한정되지 않는다.

[0084]

복수의 기능 모듈들(540, 550, 560, 570)은 모바일 기기(500)의 다양한 기능들을 각각 수행할 수 있다. 예를 들어, 모바일 기기(500)는 통신 기능을 수행하기 위한 통신 모듈(540)(예를 들어, CDMA(code division multiple access) 모듈, LTE(long term evolution) 모듈, RF(radio frequency) 모듈, UWB(ultra wideband) 모듈, WLAN(wireless local area network) 모듈, WIMAX(worldwide interoperability for microwave access) 모듈 등), 카메라 기능을 수행하기 위한 카메라 모듈(550), 표시 기능을 수행하기 위한 표시 모듈(560), 터치 입력 기능을 수행하기 위한 터치 패널 모듈(570) 등을 포함할 수 있다. 실시예에 따라, 모바일 기기(500)는 GPS(global positioning system) 모듈, 마이크 모듈, 스피커 모듈, 다양한 센서 모듈(예를 들어, 자이로스코프(gyroscope) 센서, 지자기 센서, 가속도 센서, 중력 센서, 광(조도) 센서, 근접 센서, 디지털 나침반 등) 등을 더 포함할 수 있다. 다만, 모바일 기기(500)에 구비되는 기능 모듈들(540, 550, 560, 570)의 종류는 그에 한정되지 않음은 자명하다. 이상, 도 14 및 도 15에서는 본 발명의 실시예들에 따른 시스템 온-칩이 모바일 기기(500)의 어플리케이션 프로세서(510)로 구현되는 것을 설명하였으나, 본 발명의 실시예들에 따른 시스템 온-칩은 모바일 기기(500)의 어플리케이션 프로세서(510)에 한정되지 아니하고, 대칭형 다중 프로세서에 기초하여 동작하는 모든 전자 기기에 다양하게 적용될 수 있다.

산업상 이용가능성

[0085]

본 발명은 대칭형 다중 프로세서를 구비한 시스템 온-칩 및 이를 포함하는 전자 기기에 다양하게 적용될 수 있다. 예를 들어, 본 발명은 컴퓨터, 노트북, 디지털 카메라, 캠코더, 휴대폰, 스마트폰, 스마트패드, 피엠피(portable multimedia player; PMP), 피디에이(personal digital assistants; PDA), MP3 플레이어, 차량용 네비게이션 등에 적용될 수 있다.

[0086]

이상에서는 본 발명의 예시적인 실시예들을 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

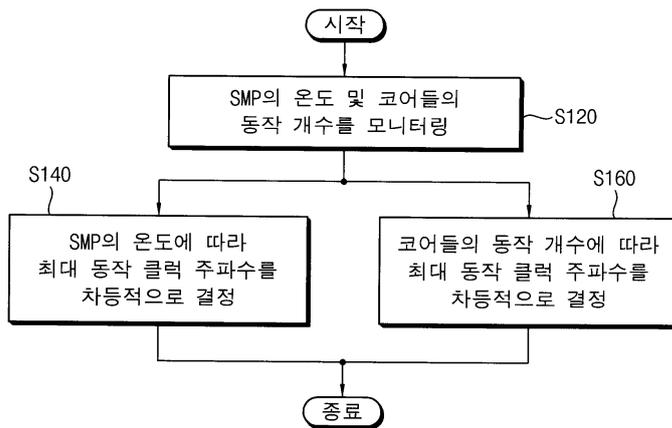
부호의 설명

[0087]

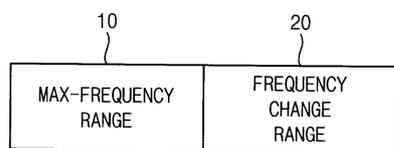
- 100, 200: 시스템 온-칩 110, 210: 대칭형 다중 프로세서
- 120, 220: 클럭 관리부 130, 230: 상태 관리부
- 140, 240: 온도 관리부 150, 250: SMP 제어부
- 151: 클럭 결정 드라이버 153: 상태 결정 드라이버
- 155: 최대 동작 클럭 주파수 결정 드라이버
- 510: 어플리케이션 프로세서 520: 메모리 장치
- 530: 스토리지 장치 540: 통신 모듈
- 550: 카메라 모듈 560: 디스플레이 모듈
- 570: 터치 패널 모듈 580: 전력 관리 집적 회로

도면

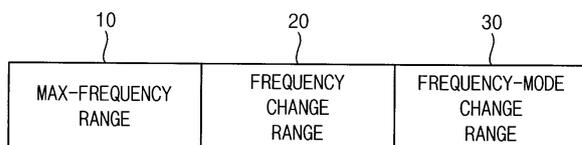
도면1



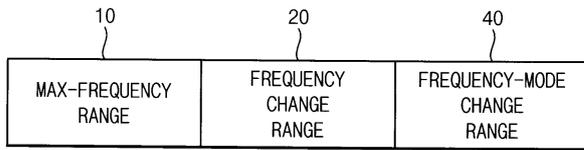
도면2



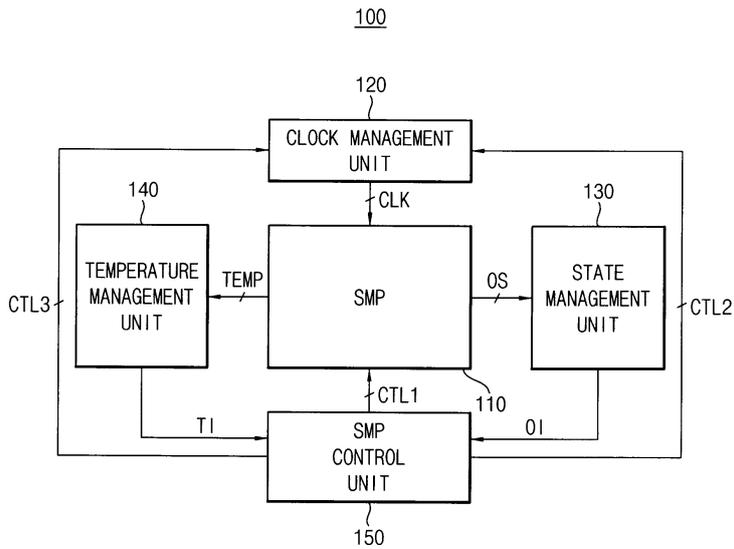
도면3



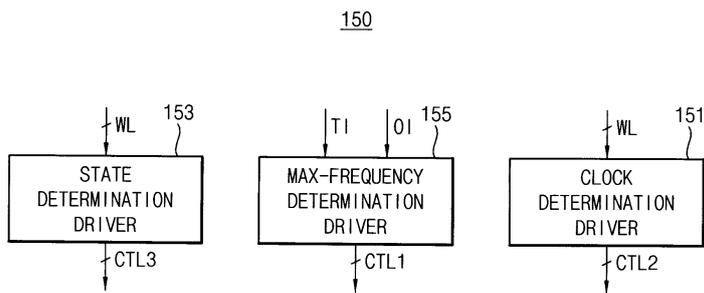
도면4



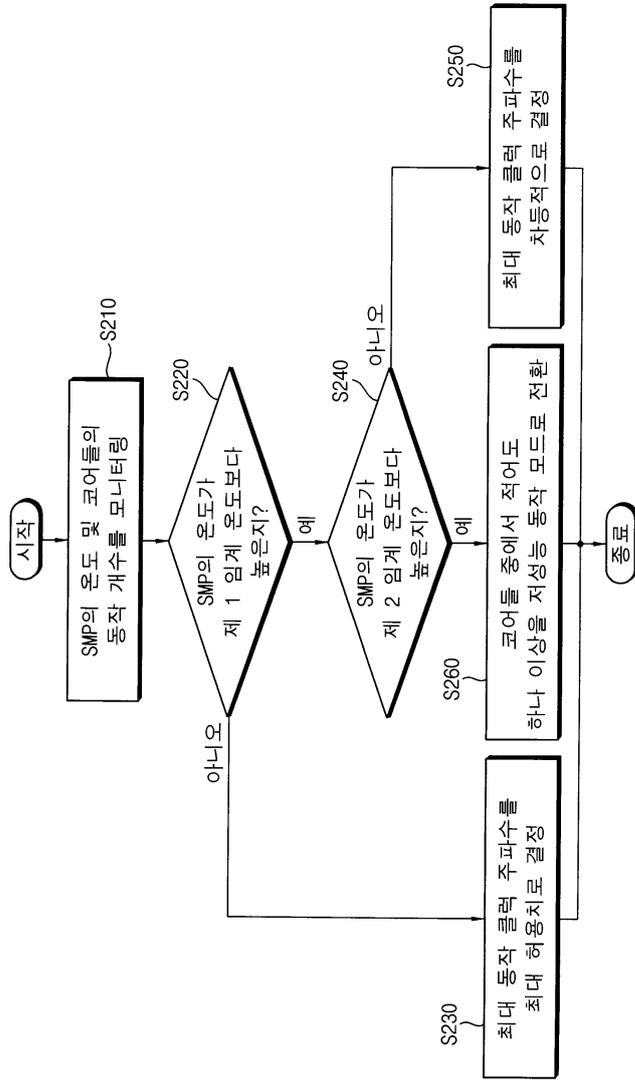
도면5



도면6



도면7

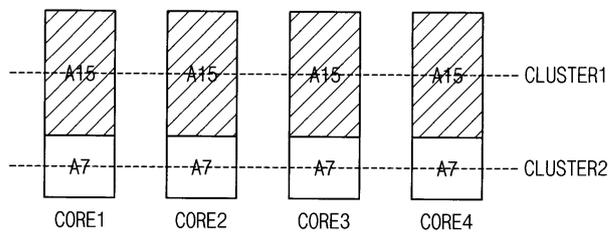


도면8

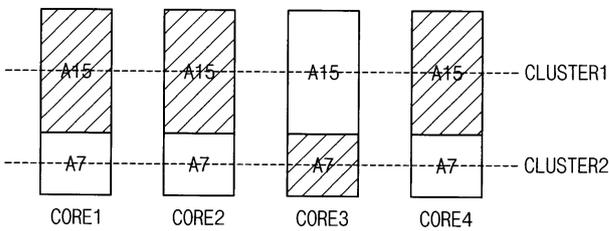
MAX FREQUENCY (MHz)

TEMP	CORE X 1	CORE X 2	CORE X 3	CORE X 4
20	2000	2000	2000	2000
25	2000	2000	2000	2000
30	2000	2000	2000	2000
35	2000	2000	2000	1700
40	2000	2000	2000	1700
45	2000	2000	1700	1500
50	2000	2000	1700	1500
55	2000	1700	1500	1300
60	2000	1700	1500	1300
65	1700	1500	1300	1000
70	1700	1500	1300	1000
75	1500	1300	1000	800
80	1500	1300	1000	800
85	1300	1000	800	LOW
90	1300	800	LOW	LOW
95	800	LOW	LOW	LOW
100	LOW	LOW	LOW	LOW
105	LOW	LOW	LOW	LOW
110	LOW	LOW	LOW	LOW

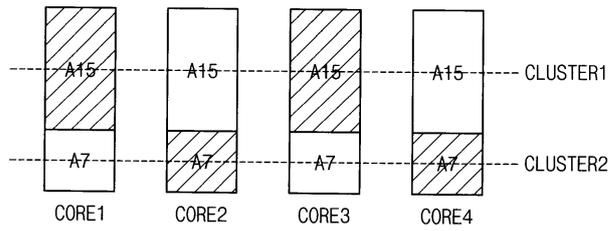
도면9a



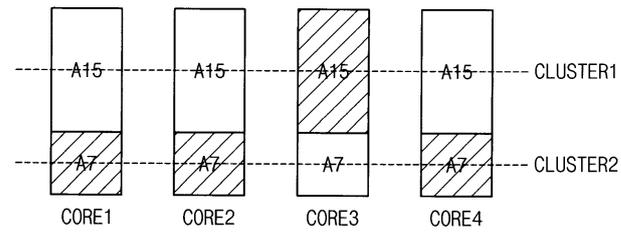
도면9b



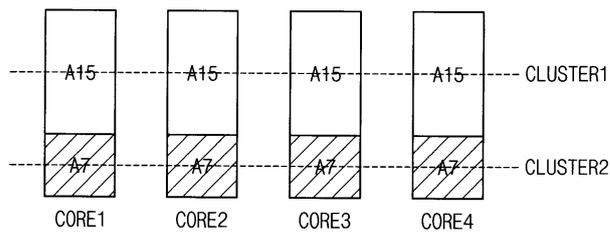
도면9c



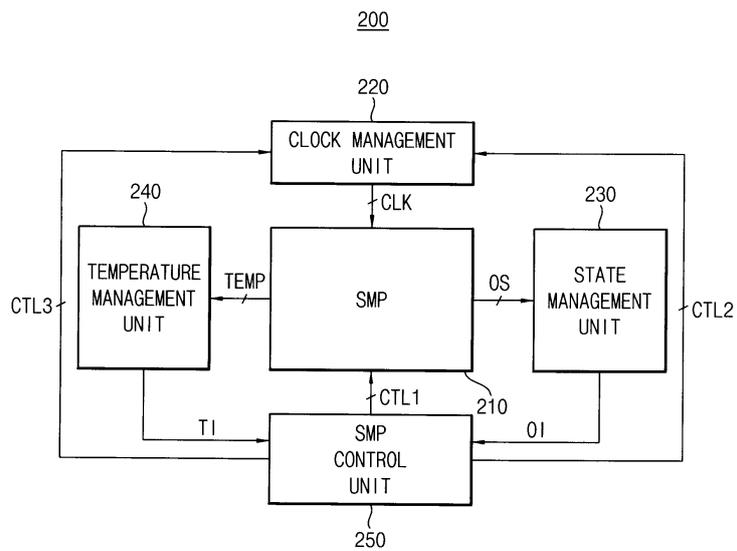
도면9d



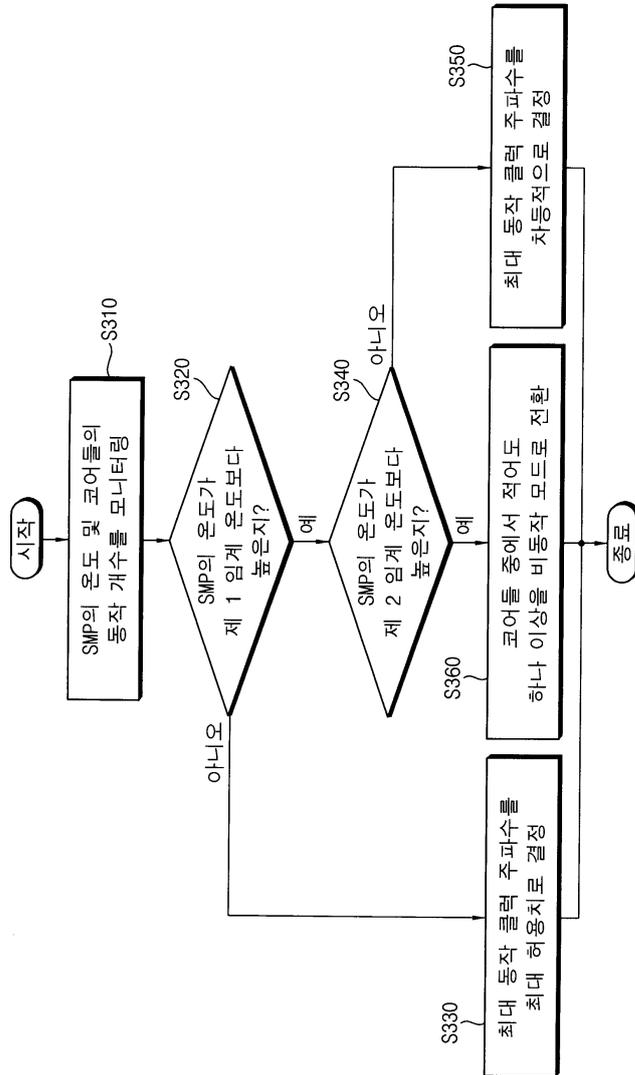
도면9e



도면10



도면11

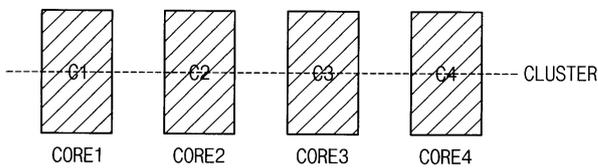


도면12

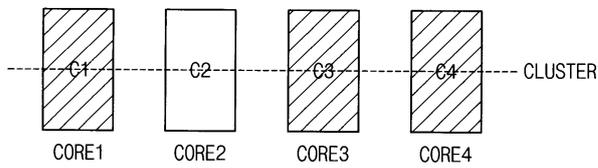
MAX FREQUENCY (MHz)

TEMP	CORE X 1	CORE X 2	CORE X 3	CORE X 4
20	2000	2000	2000	2000
25	2000	2000	2000	2000
30	2000	2000	2000	2000
35	2000	2000	2000	1700
40	2000	2000	2000	1700
45	2000	2000	1700	1500
50	2000	2000	1700	1500
55	2000	1700	1500	1300
60	2000	1700	1500	1300
65	1700	1500	1300	1000
70	1700	1500	1300	1000
75	1500	1300	1000	800
80	1500	1300	1000	800
85	1300	1000	800	OFF
90	1300	800	OFF	OFF
95	800	OFF	OFF	OFF
100	OFF	OFF	OFF	OFF
105	OFF	OFF	OFF	OFF
110	OFF	OFF	OFF	OFF

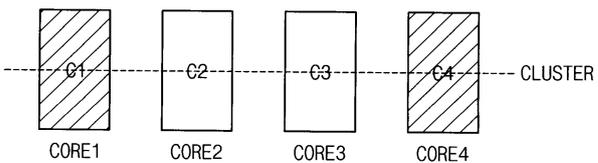
도면13a



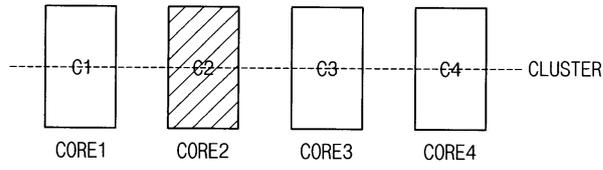
도면13b



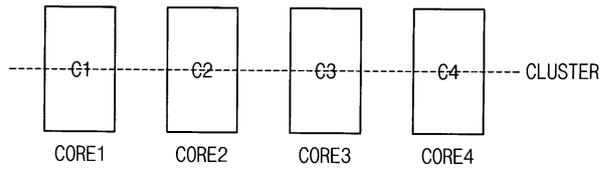
도면13c



도면13d

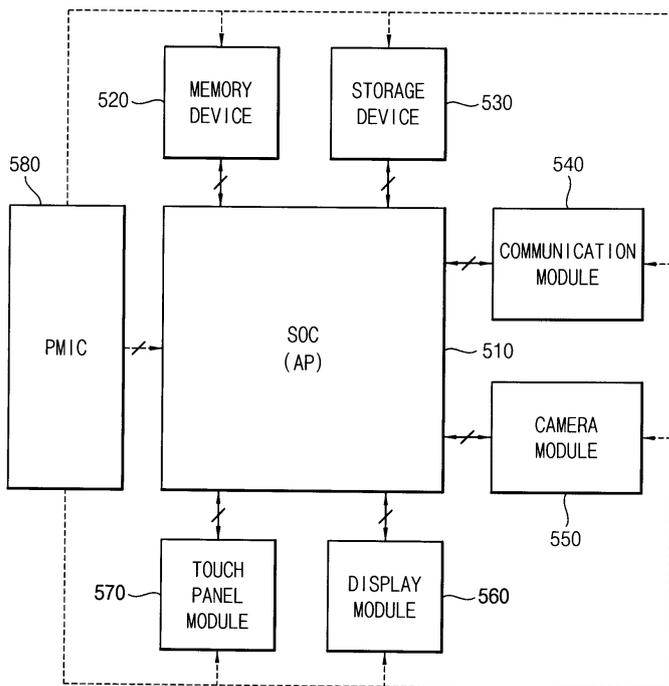


도면13e



도면14

500



도면15

