



(12) 发明专利申请

(10) 申请公布号 CN 113302631 A

(43) 申请公布日 2021.08.24

(21) 申请号 201980088890.7

(74) 专利代理机构 北京康信知识产权代理有限公司 11240

(22) 申请日 2019.12.23

代理人 王红艳

(30) 优先权数据

16/247,115 2019.01.14 IL

(51) Int.Cl.

G06N 10/00 (2006.01)

(85) PCT国际申请进入国家阶段日

H03K 3/02 (2006.01)

2021.07.13

H03K 3/08 (2006.01)

(86) PCT国际申请的申请数据

PCT/IB2019/001394 2019.12.23

(87) PCT国际申请的公布数据

W02020/148565 EN 2020.07.23

(71) 申请人 量子机械公司

地址 以色列特拉维夫

(72) 发明人 约纳坦·科亨 尼西姆·欧费克

伊塔马尔·西旺

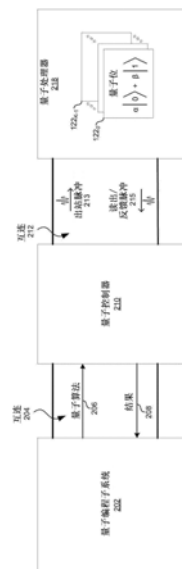
权利要求书4页 说明书17页 附图13页

(54) 发明名称

具有多个脉冲模式的量子控制器

(57) 摘要

一种量子控制器,该量子控制器包括第一出站量子控制脉冲生成电路、第二出站量子控制脉冲生成电路和出站量子控制脉冲修正电路。第一出站量子控制脉冲生成电路可操作为生成第一原始出站量子控制脉冲。第二出站量子控制脉冲生成电路可操作为生成第二原始出站量子控制脉冲。出站量子控制脉冲修正电路可操作为动态地确定将第一原始出站量子控制脉冲和第二出站量子控制脉冲作为多脉冲对处理还是作为两个独立的脉冲处理。该确定可以基于第一原始出站量子控制脉冲和第二原始出站量子控制脉冲将被路由到哪一个或多个量子元件和/或信号路径。



1. 一种系统,包括:

量子控制器,包括第一原始出站量子控制脉冲生成电路、第二原始出站量子控制脉冲生成电路以及出站量子控制脉冲修正电路,其中,

所述第一原始出站量子控制脉冲生成电路能操作为生成第一原始出站量子控制脉冲;

所述第二原始出站量子控制脉冲生成电路能操作为生成第二原始出站量子控制脉冲;

所述出站量子控制脉冲修正电路能操作为:

动态地确定将所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲作为要混合在一起的多脉冲对处理还是作为两个独立的脉冲处理;并且

根据确定,处理所述第一原始出站量子控制脉冲和/或所述第二原始出站量子控制脉冲。

2. 根据权利要求1所述的系统,其中,将所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲作为多脉冲对处理还是作为两个独立的脉冲处理的动态确定是基于所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲将被路由至哪一个或多个信号路径和/或量子元件。

3. 根据权利要求1所述的系统,其中,当所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲要作为多脉冲对处理时,所述出站量子控制脉冲修正电路能操作为:

确定所生成的出站量子控制脉冲要被输出到的一个或多个信号路径和/或量子元件的 $N$ 乘 $N$ 矩阵表示,其中, $N$ 是整数;并且

使用所述 $N$ 乘 $N$ 矩阵和所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲的 $N$ 乘 $1$ 矩阵表示来混合所述多脉冲对。

4. 根据权利要求1所述的系统,其中,

所述第一原始出站量子控制脉冲生成电路包括脉冲存储器,所述脉冲存储器被配置为存储包括一个或多个样本的脉冲模板;并且

生成所述第一原始出站量子控制脉冲包括:

从所述脉冲存储器中检索所述脉冲模板中的一个;以及

操纵所述脉冲模板的一个或多个样本。

5. 根据权利要求1所述的系统,其中,所述出站量子控制脉冲修正电路:

能操作为存储多个脉冲修正设置;并且

能动态地配置,使得在由所述量子控制器执行量子计算算法的指令期间所述多个脉冲修正设置中的哪个应用于所述第一原始出站量子控制脉冲,以及所述多个脉冲修正设置中的哪个应用于所述第二原始出站量子控制脉冲是可选择的。

6. 根据权利要求5所述的系统,其中,所述多个脉冲修正设置中的每个脉冲修正设置被配置为供所述第一原始出站量子控制脉冲和/或所述第二原始出站量子控制脉冲能被路由到的多个信号路径中的相应一个信号路径使用。

7. 根据权利要求5所述的系统,其中,所述多个脉冲修正设置中的每个脉冲修正设置被配置为供所述第一原始出站量子控制脉冲和/或所述第二原始出站量子控制脉冲能被路由到的多个量子元件中的相应一个量子元件使用

8. 根据权利要求6所述的系统,其中,所述多个脉冲修正设置中的每个脉冲修正设置是复数和/或实数的 $N$ 乘 $N$ 矩阵。

9. 根据权利要求1所述的系统,其中,所述出站量子控制脉冲修正电路能操作为:

在所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲要作为两个独立的脉冲处理的情况下:

使用供第一信号路径使用的第一脉冲修正设置来处理所述第一原始出站量子控制脉冲;并且

使用供第二信号路径使用的第二脉冲修正设置来处理所述第二原始出站量子控制脉冲;并且

在所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲要作为要混合在一起的多脉冲对处理的情况下:

使用供第三个或多个信号路径使用的第三脉冲修正设置来处理所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲。

10. 根据权利要求1所述的系统,其中,所述出站量子控制脉冲修正电路能操作为:

在所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲要作为两个独立的脉冲处理的情况下:

使用第一脉冲修正设置来处理所述第一原始出站量子控制脉冲以执行与第一量子元件或量子跃迁相对应的频率、相位和/或振幅调制;并且

使用第二脉冲修正设置来处理所述第二原始出站量子控制脉冲以执行与第二量子元件或量子跃迁相对应的频率、相位和/或振幅调制;并且

在所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲要作为要混合在一起的多脉冲对处理的情况下:

使用第三脉冲修正设置来处理所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲,以对所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲的向量表示执行频率调制、相位调制、参考帧旋转和/或线性变换。

11. 根据权利要求1所述的系统,其中,将所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲作为要混合在一起的多脉冲集合处理还是作为两个独立的脉冲处理的动态确定是基于由所述第一原始出站量子控制脉冲生成电路和/或所述第二原始出站量子控制脉冲生成电路执行的实时计算。

12. 根据权利要求11所述的系统,其中,所述实时计算是基于来自耦接到所述量子控制器的量子元件的反馈。

13. 根据权利要求1所述的系统,包括输出管理电路,所述输出管理电路能操作为:

在所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲要作为两个独立的脉冲处理的情况下:

将从所述第一原始出站量子控制脉冲生成的第一出站量子控制脉冲路由到第一信号路径上;并且

将从所述第二原始出站量子控制脉冲生成的第二出站量子控制脉冲路由到第二信号路径上;并且

在所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲要作为要混合在一起的多脉冲对处理的情况下:

将从所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲生成的第一

出站量子控制脉冲路由到第三信号路径上;并且

将从所述第一原始出站量子控制脉冲和所述第二原始出站量子控制脉冲生成的第二出站量子控制脉冲路由到第四信号路径上。

14. 一种系统,包括:

量子控制器,所述量子控制器包括第一原始出站量子控制脉冲生成电路、第二原始出站量子控制脉冲生成电路以及出站量子控制脉冲修正电路,其中,所述第一原始出站量子控制脉冲生成电路能操作为

生成第一原始出站量子控制脉冲;并且

生成第二原始出站量子控制脉冲;

所述第二原始出站量子控制脉冲生成电路能操作为

生成第三原始出站量子控制脉冲;

生成第四原始出站量子控制脉冲;

所述出站量子控制脉冲修正电路能操作为:

动态地确定将所述第一原始出站量子控制脉冲和所述第三原始出站量子控制脉冲作为要混合在一起的多脉冲对处理;

动态地确定将所述第二原始出站量子控制脉冲和所述第四原始出站量子控制脉冲作为两个独立的脉冲处理;并且

根据确定,处理第一原始出站量子脉冲、第二原始出站量子脉冲、第三原始出站量子脉冲和第四原始出站量子脉冲,以生成第一出站量子控制脉冲、第二出站量子控制脉冲、第三出站量子控制脉冲和第四出站量子控制脉冲。

15. 根据权利要求14所述的系统,包括输出管理电路,所述输出管理电路能操作为:

将所述第一出站量子控制脉冲路由到第一信号路径;

将所述第二出站量子控制脉冲路由到第二信号路径;

将所述第三出站量子控制脉冲路由到第三信号路径;并且

将所述第四出站量子控制脉冲路由到第四信号路径。

16. 根据权利要求14所述的系统,包括输出管理电路,所述输出管理电路能操作为:

将所述第一出站量子控制脉冲路由到第一量子元件;

将所述第二出站量子控制脉冲路由到第二量子元件;

将所述第三出站量子控制脉冲路由到第三量子元件;并且

将所述第四出站量子控制脉冲路由到第四量子元件。

17. 根据权利要求14所述的系统,其中,

将所述第二原始出站量子控制脉冲和所述第四原始出站量子控制脉冲作为两个独立的脉冲处理的确定是基于所述第二出站量子控制脉冲和第四出站量子控制脉冲所要针对的第一个或多个量子元件的特性;并且

将所述第一原始出站量子控制脉冲和所述第三原始出站量子控制脉冲作为多脉冲对处理的确定是基于所述第一出站量子控制脉冲和第三出站量子控制脉冲所要针对的第一个或多个量子元件的特性。

18. 根据权利要求14所述的系统,其中,

所述出站量子控制脉冲修正电路能操作为:

存储针对第一信号路径和/或第一量子元件配置的第一脉冲修正设置；  
将所述第一脉冲修正设置应用于所述第一原始出站量子控制脉冲；  
存储针对第二信号路径和/或第二量子元件配置的第二脉冲修正设置；  
将所述第二脉冲修正设置应用于所述第二原始出站量子控制脉冲；  
存储针对第三信号路径和/或第三量子元件配置的第三脉冲修正设置；  
将所述第三脉冲修正设置应用于所述第三原始出站量子控制脉冲；  
存储针对第四信号路径和/或第一量子元件配置的第四脉冲修正设置；并且  
将所述第四脉冲修正设置应用于所述第四原始出站量子控制脉冲。

## 具有多个脉冲模式的量子控制器

### 背景技术

[0001] 通过将此类方法与参考附图在本公开的其余部分中阐述的本方法和系统的一些方面进行比较,量子计算机控制系统的常规方法的限制和缺点对本领域的普通技术人员将变得清楚。

### 发明内容

[0002] 提供了用于具有多个脉冲模式的量子控制器的方法和系统,基本上如在这些附图中的至少一个中所示和/或与其相结合所描述,如在权利要求书中更完整地列出。

### 附图说明

[0003] 图1A和图1B比较了经典(二进制)计算和量子计算的一些方面。

[0004] 图2示出了示例性量子计算系统。

[0005] 图3A示出了根据本公开的各种示例性实施方式的示例性量子控制器架构。

[0006] 图3B示出了图3A的量子控制器电路的示例性实施方式。

[0007] 图4示出了图3B的脉冲发生器的示例性实现方式。

[0008] 图5示出了图3B的脉冲操作管理器和脉冲操作电路的示例性实现方式。

[0009] 图6是示出了根据本公开的示例性实现方式的量子控制器的示例性操作的流程图。

[0010] 图7A和图7B示出了图5的脉冲修正电路的示例性实现方式。

[0011] 图8A示出了输出双脉冲对的量子控制器。

[0012] 图8B示出了输出两个独立的脉冲的量子控制器。

[0013] 图8C示出了根据本公开的示例性实现方式的量子控制器,该量子控制器与使用不同信令的各种量子处理器接口连接。

[0014] 图9是示出了根据本公开的示例性实现方式的量子控制器的操作的流程图。

### 具体实施方式

[0015] 经典计算机通过以二进制数位(“位”)的形式存储信息并且经由二进制逻辑门处理这些位来运算。在任何给定时间,每个位仅采用两个离散值中的一个:0(或“off”)和1(或“on”)。由二进制逻辑门执行的逻辑运算由布尔代数来定义,并且电路行为由经典物理来约束。在现代经典系统中,用于存储位并且实现逻辑运算的电路通常由可以承载两个不同电压(表示该位的0和1)的电线和执行布尔逻辑运算的基于晶体管的逻辑门构成。

[0016] 图1A中示出的是经典计算机的简单实例,经典计算机被配置成用于位102并且将单个逻辑运算104应用于位102。在时间 $t_0$ 处,位102处于第一状态,在时间 $t_1$ 处,逻辑运算104应用于位102,并且在时间 $t_2$ 处,位102处于由时间 $t_0$ 处的状态和逻辑运算确定的第二状态。因此,例如,位102通常可以存储为电压(例如,用于“1”的1Vdc或用于“0”的0Vdc),该电压施加到逻辑运算104(由一个或多个晶体管组成)的输入。然后,根据所执行的逻辑运算,

逻辑门的输出是1 Vdc或0 Vdc。

[0017] 显然,具有单个位和单个逻辑门的经典计算机用途有限,这就是为什么甚至具有中等计算能力的现代经典计算机包含数十亿的位和晶体管。也就是说,能够解决日益复杂的问题的经典计算机不可避免地需要越来越大量的位和晶体管和/或越来越长的时间来执行算法。然而,存在一些问题,这些问题需要不可行的大量的晶体管和/或不可行的长的时间来获得解决方案。这样的问题被称为难处理的。

[0018] 量子计算机通过以量子位(“qubits”)的形式存储信息并且经由量子门处理这些量子位来运算。与在任何给定的时间只能处于一种状态(0或1)的位不同,量子位可以同时处于这两种状态的叠加。更确切地说,量子位是其状态存活于二维希尔伯空间中的系统,并且因此被描述为线性组合 $\alpha|0\rangle+\beta|1\rangle$ ,其中 $|0\rangle$ 和 $|1\rangle$ 是两个基本状态,并且 $\alpha$ 和 $\beta$ 是复数,通常被称为概率幅值,其满足 $|\alpha|^2+|\beta|^2=1$ 。使用这种符号表示法,当测量量子位时,概率 $|\alpha|^2$ 将是0,并且概率 $|\beta|^2$ 将1。 $|0\rangle$ 和 $|1\rangle$ 还可以分别由二维基向量 $\begin{bmatrix} 1 \\ 0 \end{bmatrix}$ 和 $\begin{bmatrix} 0 \\ 1 \end{bmatrix}$ 来表示,然后量子位

状态由 $\begin{bmatrix} \alpha \\ \beta \end{bmatrix}$ 表示。由量子门执行的运算由希尔伯空间上的线性代数来定义,并且电路行为由量子物理来约束。量子位的数学行为以及量子位上的运算的这种额外的丰富使得量子计算机能够比经典计算机更快地解决一些问题(事实上对于经典计算机而言难处理的一些问题对于量子计算机而言可能变得微不足道)。

[0019] 图1B中示出的是量子计算机的简单实例,量子计算机被配置为存储量子位122并且将单量子门运算124应用于量子位122。在时间 $t_0$ 处,由 $\alpha_1|0\rangle+\beta_1|1\rangle$ 描述量子位122,在时间 $t_1$ 处,逻辑运算104应用于量子位122,并且在时间 $t_2$ 处,由 $\alpha_2|0\rangle+\beta_2|1\rangle$ 描述量子位122。

[0020] 与经典的位不同,量子位不能作为单个电压值存储在布线上。相反,使用二级量子机械系统物理地实现了量子位。近几年已经提出和开发了量子位的许多物理实现方式,其中一些实现方式比其他实现方式更有前景。主要的量子位实现方式的一些实例包括超导电路、自旋量子位以及俘获的离子。

[0021] 量子控制器的工作是生成一系列精确的外部信号(通常是电磁波的脉冲和基带电压的脉冲)以执行所希望的逻辑运算(并且因此执行所希望的量子算法)。下面进一步详细描述量子控制器的示例性实施方式。

[0022] 图2示出了示例性量子计算系统。该系统包括量子编程子系统202、量子控制器210以及量子处理器218。

[0023] 量子编程子系统202包括可操作为生成量子算法描述206的电路,量子控制器210可以执行该描述以在该算法的运行期间在很少甚至没有人为干预的情况下在量子处理器218上执行量子算法(即,生成必要的出站量子脉冲213)。在示例性实现方式中,量子编程子系统202是其上安装有量子控制器软件开发包(SDK)的个人计算机,该量子控制器软件开发包(SDK)使用户能够使用编程语言生成量子算法描述206。在一个示例实现方式中,编程语言可以是很少或不从量子控制器210的特定硬件所使用的指令集中提取的低级语言。这样的指令可以被转换成量子控制器210的机器代码,而不需要编译器或翻译器。在一个示例实现方式中,编程语言可以是量子控制器210的特定硬件中大量提取的高级语音。这样的指令可以在它们可以在量子控制器210上运行之前被编译成机器代码。在示例性实现方式中,

描述206可以是量子算法的机器代码描述。在示例性实现方式中,描述206可以是量子控制器210本身可以编译成机器代码的高级描述。在一个示例性实现方式中,描述206可以是量子控制器210可以在运行期间解释成机器代码的高级描述。在示例性实现方式中,操作系统或其他软件层可以在量子控制器210上运行,并且量子算法描述206可以是利用在量子控制器210上运行的软件的应用编程接口(API)的软件指令。

[0024] 量子编程子系统202通过互连204耦接到量子控制器210,该互连可以例如利用通用串行总线(USB)、外围部件互连(PCIe)总线、有线或无线以太网、或任何其他适合的通信协议。

[0025] 量子控制器210包括可操作为加载量子算法描述206并且然后根据量子算法描述206执行量子算法的电路。在示例性实现方式中,量子算法描述206是被加载到量子控制器210中的机器代码(即,表示量子控制器的硬件可直接解释和执行的指令的一系列二进制向量)。然后,量子控制器210执行机器代码使得量子控制器210产生必要的出站量子控制脉冲213,这些出站量子控制脉冲对应于待在量子处理器218上执行的所希望的操作(例如,发送到用于操纵(多个)量子位的状态的量子位或发送到用于读取(多个)量子位的状态的读出共振器等)。根据要执行的量子算法,用于执行该算法的出站脉冲213可在设计时预先确定和/或可能需要在运行期间确定。对脉冲的运行时间的确定可以包括在算法的运行期间在量子控制器210和/或量子编程子系统202中执行经典计算和处理(例如,从量子处理器218接收的进站脉冲215的运行时间分析)。

[0026] 在量子控制器210完成量子算法和/或在量子算法的运行期间,量子控制器210可以将数据/结果208输出到量子编程子系统202。在示例性实现方式中,这些结果可以用于生成用于量子算法的后续运行的新量子算法描述206和/或在运行期间更新量子算法描述。

[0027] 量子控制器210通过互连212耦接到量子处理器218,互连可以包括例如一个或多个导体和/或光纤。

[0028] 量子处理器218包括K(整数)个量子元件122,该量子元件包括量子位(其可以是任何类型,如超导量子位、自旋量子位、离子俘获量子位等),并且在适用的情况下,包括用于处理量子信息、存储量子信息,和/或将出站量子控制脉冲213和215耦合在互连212与(多个)量子元件122(例如,(多个)读出谐振器)之间的任何其他元件(例如,存储谐振器)。在量子处理器包括读出谐振器(或其他读出电路)的示例性实现方式中,K可以等于量子位的总数加上读出电路的数量。即,如果量子处理器218的Q(整数)个量子位中的每一个量子位都与专用的读出电路相关联,则K可以等于2Q。为便于描述,本发明的其余部分将假定这样的实现方式,但其不必为所有实现方式中的情况。量子处理器218的其他元件可以包括例如通量线路(用于承载电流的电子线路)、栅电极(用于电压选通的电极)、电流/电压线、放大器、驻留在量子处理器218中的芯片上的经典逻辑电路、和/或诸如此类。

[0029] 图3A示出了根据本公开的各种示例性实施方式的示例性量子控制器架构。量子控制器210包括L(整数 $\geq 1$ )个脉冲发生器电路302<sub>0</sub>-302<sub>L-1</sub>和共享电路310。

[0030] 在所示出的示例性实现方式中,每个脉冲发生器电路302<sub>I</sub>(I是在0与L-1之间的整数)包括用于在信号路径304<sub>I</sub>、306<sub>I</sub>、和308<sub>I</sub>上交换信息的电路,其中,信号路径308<sub>I</sub>承载由脉冲发生器电路302<sub>I</sub>生成的出站脉冲(例如,图2的213)(其可以是例如发送到量子处理器218以操纵一个或多个量子元件的一个或多个特性的控制脉冲,例如,操纵一个或多个量子



位的状态,使用通量偏置来操纵量子位的频率等,和/或读出一个或多个量子元件的状态),信号路径 $306_I$ 承载将由脉冲发生器电路 $302_I$ 处理的进站量子元件读出脉冲(例如,图2的215),并且信号路径 $304_I$ 承载控制信息。每个信号路径可以包括一个或多个导体、光信道和/或无线信道。

[0031] 每个脉冲发生器电路 $302_I$ 包括可操作为根据将在量子处理器218上执行的量子控制操作在信号路径 $308_I$ 上产生出站脉冲的电路。这涉及非常精确地控制诸如出站脉冲的相位、频率、振幅和定时的特性。可以至少部分根据先前时间从量子处理器218(经由共享电路310和信号路径 $306_I$ )接收的进站脉冲来确定在任何特定时间生成的出站脉冲的特性。在一个示例性实现方式中,关闭反馈回路所需的时间(即,从在一个或多个路径 $315_1-315_L$ 上(例如,在该路径的模数转换器处)接收第一脉冲到在一个或多个路径 $313_0-313_{L-1}$ 上(例如,在该路径的数模转换器的输出端处)发送第二脉冲的时间,其中第二脉冲是基于第一脉冲)明显小于量子处理器218的量子位的相干时间。例如,关闭反馈回路的时间可以约为100纳秒。应注意,图3A中的每个信号路径实际上可以是用于支持生成多脉冲集合的信号路径的集合(例如,用于双脉冲对的两个信号路径,用于三个脉冲集合的三个信号路径,等等)。

[0032] 在所示出的示例性实现方式中,共享电路310包括用于通过信号路径 $304_0-304_{L-1}$ 、 $306_0-306_{L-1}$ 、和 $308_0-308_{L-1}$ 与脉冲发生器电路 $302_0-302_{L-1}$ 交换信息的电路,其中,每个信号路径 $308_I$ 承载由脉冲发生器电路 $302_I$ 生成的出站脉冲,每个信号路径 $306_I$ 承载将由脉冲发生器电路 $302_I$ 处理的进站脉冲,并且每个信号路径 $304_I$ 承载控制信息,如标记/状态信号,从存储器中读取的数据,待存储在存储器中的数据,流向量子编程子系统202/从该量子编程子系统流出的数据,以及要在两个或更多个脉冲发生器 $302_0-302_L$ 之间交换的数据。类似地,在所示出的实例中,共享电路310包括用于在信号路径 $315_0-315_{M-1}$ 和 $313_1-313_{K-1}$ 上与量子处理器218交换信息的电路,其中,每个信号路径 $315_m$ ( $m$ 是在0与 $M-1$ 之间的整数)承载来自量子处理器218的进站脉冲,并且每个信号路径 $313_k$ ( $k$ 是在0与 $K-1$ 之间的一个整数)承载到量子处理器218的出站脉冲。另外,在所示出的实例中,共享电路310包括用于在信号路径311上与量子编程子系统交换信息的电路。共享电路310可以:与量子控制器集成在一起(例如,在同一个现场可编程门阵列或专用集成电路或印刷电路板上);在量子控制器的外部(例如,在经由一个或多个电缆、底板连接到量子控制器的单独的FPGA、ASIC或PCB上、在连接到量子处理器218的其他装置中,等等);或者部分地与量子控制器集成并且部分地在量子控制器的外部。

[0033] 在各种实现方式中, $M$ 可小于、等于或大于 $L$ , $K$ 可小于、等于或大于 $L$ ,并且 $M$ 可小于、等于或大于 $K$ 。例如,一些量子算法的性质是使得并非所有 $K$ 个量子元件都需要同时被驱动。对于这样的算法, $L$ 可以小于 $K$ ,并且 $L$ 个脉冲发生器 $302_I$ 中的一个或多个可以在 $K$ 个量子元件电路中的多个之间共享。即,任何脉冲发生器 $302_I$ 可以在不同的时间针对不同的量子元件生成脉冲。脉冲发生器 $302_I$ 在不同时间为不同的量子元件生成脉冲的这种能力可以减少支持给定数量的量子元件所需的脉冲发生器 $302_0-302_{L-1}$ 的数量(即,减少 $L$ )(因此当扩展到更大数量的量子位时节省了大量资源、成本、大小、开销等)。

[0034] 脉冲发生器 $302_I$ 在不同时间为不同的量子元件生成脉冲的能力还使得能够减小延迟。仅作为一个实例,假设需要在时间 $T1$ 处向量子元件 $122_0$ 发送脉冲的量子算法,但是直到在时间 $T1-DT$ (即,在脉冲被输出之前的 $DT$ 时间间隔)处理进站读出站脉冲之后,才可以确

定该脉冲是第一类型还是第二类型(例如,X脉冲或Hadamard脉冲)。如果存在脉冲发生器 $302_0$ - $302_{L-1}$ 到量子处理器218的量子元件的固定分配(即,如果 $302_0$ 仅可以将脉冲发送到量子元件 $122_0$ ,并且 $302_1$ 仅可以将脉冲发送到量子元件 $122_1$ ,等等),那么脉冲发生器 $302_0$ 可能不能够开始生成脉冲,直到确定是什么类型。另一方面,在所描述的示例性实现方式中,脉冲发生器 $302_0$ 可以开始生成第一类型脉冲并且脉冲发生器 $302_1$ 可以开始生成第二类型脉冲,并且然后一旦确定必要的类型,就可以释放这两个脉冲中的任一个脉冲。因此,如果生成脉冲的时间是 $T_{lat}$ ,在这个实例中,示例性量子控制器210可以将输出站脉冲的延迟减小 $T_{lat}$ 。

[0035] 因此,共享电路310可操作为经由信号路径 $308_0$ - $308_{L-1}$ 和/或 $315_0$ - $315_{M-1}$ 中的任何一个或多个来接收脉冲,根据需要处理所接收的脉冲以执行量子算法,并且然后经由信号路径 $306_0$ - $306_{L-1}$ 和/或 $313_0$ - $313_{K-1}$ 中的任何一个或多个信号路径输出所产生的经处理的脉冲。脉冲的处理可发生在数字域和/或模拟域中。处理可以包括,例如,频率转换/调制、相位转换/调制、分频和/或分时复用、分时和/或分频解复用、放大、衰减、频域和/或时域中的滤波、时域到频域或频域到时域的转换、上采样、下采样、和/或任何其他信号处理操作。在任何给定时间,关于从哪个(哪些)信号路径接收一个或多个脉冲的决定和关于向哪个(哪些)信号路径输出脉冲的决定可以是:在量子算法描述中(至少部分地)预先确定的;和/或基于在运行期间执行的经典程序/计算在量子算法的运行期间(至少部分地)动态地确定的,这可能涉及入站脉冲的处理。作为预定脉冲生成和路由的实例,量子算法描述可以只指定在预定时间将具有预定特性的特定脉冲发送到信号路径 $313_1$ 。作为动态脉冲确定和路由的实例,量子算法描述可以指定:应该分析在时间 $T-DT$ 处的入站读出脉冲,并且其特性(例如,相位、频率和/或振幅)用于确定例如在时间 $T$ 处脉冲发生器 $302_1$ 将脉冲输出到第一量子元件还是第二量子元件,或者确定例如在时间 $T$ 处脉冲发生器 $302_1$ 向第一量子元件输出第一脉冲还是向第一量子元件输出第二脉冲。在量子控制器210的各种实现方式中,代替和/或除了上述那些功能之外,共享电路310可以执行各种其他功能。通常,共享电路310可以执行期望在各个脉冲发生器电路 $302_0$ - $302_{L-1}$ 外部执行的功能。例如,在同样的功能被多个脉冲发生器电路需要的情况下,可能希望在共享电路310中实现该功能,因此该功能可以在这些脉冲发生器电路中共享而无需冗余地在每个脉冲发生器电路中实现。作为另一实例,在功能并不被所有的脉冲发生器电路同时和/或在相同的频率下需要并因此可以通过分时复用和/或分频复用在 $L$ 个脉冲发生器电路 $302_0$ - $302_{L-1}$ 中共享少于 $L$ 个用于实现功能的电路的情况下,可能希望在共享电路310中实现该功能。作为另一实例,在功能基于 $L$ 个脉冲发生器电路 $302_0$ - $302_{L-1}$ 或其他电路中的多个电路的输入、输出和/或状态来作出决定的情况下,可能希望在共享电路310中实现功能。利用在共享电路310中的集中协调器/决策器可具有以下益处:(1)减少脉冲发生器电路 $302_0$ - $302_{L-1}$ 的引脚和复杂性;和/或(2)减少决策的等待时间。然而,在一些实现方式中,在做出决定所必需的信息可以在适合的时间范围内(例如,仍然允许在量子位相干时间内闭合反馈回路)在可容忍数量的引脚/迹线上在脉冲发生器电路之间传送的情况下,影响多个脉冲发生器电路 $302_0$ - $302_{L-1}$ 的决定可以由一个或多个脉冲发生器电路 $302_0$ - $302_{L-1}$ 做出。

[0036] 图3B示出了图2的量子控制器的示例性实现方式。所示出的示例性量子控制器包括脉冲发生器 $302_1$ - $302_{L-1}$ 、接收模拟前端350、输入管理器352、数字管理器354、脉冲操作管

理器356、脉冲操作358、输出管理器360、发射模拟前端362、数据交换364、同步管理器366、以及输入/输出(“I/O”)管理器368。图3B中图示的除了脉冲发生器电路302<sub>0</sub>-302<sub>L-1</sub>之外的电路对应于图3A的共享电路310的示例实现方式。

[0037] 接收模拟前端350包括这样的电路,该电路可操作为同时处理经由信号路径315<sub>0</sub>-315<sub>M-1</sub>接收的多达M( $\geq 1$ 的整数)个模拟进站信号(RP'<sub>0</sub>-RP'<sub>M-1</sub>)以生成多达M个同时进站信号(RP<sub>0</sub>-RP<sub>M-1</sub>)以便经由一个或多个信号路径输出至输入管理器352。尽管示出了有M个信号RP和M个信号RP',但这不是必须的情况。这样的处理可以包括例如模数转换、滤波、上变频、下变频、放大、衰减、分时复用/解复用、分频复用/解复用等。在各种实现方式中,M可小于、等于或大于L,且M可小于、等于或大于K。

[0038] 输入管理器352包括这样的电路,该电路可操作为将信号(RP<sub>0</sub>-RP<sub>M-1</sub>)中的任何一个或多个路由至脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的任何一个或多个(作为信号AI<sub>0</sub>-AI<sub>L-1</sub>)和/或路由至其他电路(例如,作为到I/O管理器368的信号io\_mgr)。在示例性实现方式中,输入管理器352包括一个或多个交换网络、多路复用器和/或诸如此类,用于动态地重新配置哪些信号RP<sub>0</sub>-RP<sub>M-1</sub>被路由到哪些脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>。这可以使得能够将多个信号RP<sub>0</sub>-RP<sub>M-1</sub>分时复用到单个信号AI<sub>1</sub>和/或将信号RP<sub>m</sub>的分量(例如,时间片段)分时解复用到信号AI<sub>0</sub>-AI<sub>L-1</sub>中的多个信号上。在示例性实现方式中,输入管理器352包括一个或多个混频器和/或滤波器,用于将多个信号RP<sub>0</sub>-RP<sub>M-1</sub>分频复用到单个信号AI<sub>1</sub>上和/或将信号RP<sub>m</sub>的分量(例如,频带)分频解复用到多个信号AI<sub>0</sub>-AI<sub>L-1</sub>上。由输入管理器352执行的信号路由和复用/解复用功能使得:特定脉冲发生器302<sub>1</sub>在不同时间处理来自不同量子元件的不同进站脉冲;特定脉冲发生器302<sub>1</sub>同时处理来自不同量子元件的不同进站脉冲;以及多个脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>同时处理相同的进站脉冲。在所示出的示例性实现方式中,由来自脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>的数字控制信号in\_slct<sub>0</sub>-in\_slct<sub>L-1</sub>来控制脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>的输入中的信号RP<sub>0</sub>-RP<sub>M-1</sub>的路由。在另一实现方式中,输入管理器可操作为自主确定适当的路由(例如,在量子算法描述包括要加载到输入管理器352的存储器中并由其执行的指令的情况下)。在示例性实现方式中,输入管理器352可操作为将输入信号RP<sub>0</sub>-RP<sub>M-1</sub>路由至I/O管理器368(作为信号io\_mgr)以发送至量子编程子系统202。该路由可以例如由来自数字管理器354的信号控制。在示例性实现方式中,对于每个输入信号RP<sub>m</sub>,都存在从数字管理器354到输入管理器352的数字信号,stream<sub>m</sub>,其控制RP<sub>m</sub>是否将从输入管理器352发送到I/O管理器368并且从那里发送到量子编程子系统202。

[0039] 在示例性实现方式中,输入管理器352可操作为处理一个或多个信号RP<sub>0</sub>-RP<sub>M-1</sub>作为独立信号和/或一个或多个信号RP<sub>0</sub>-RP<sub>M-1</sub>作为多信号集合(在两个的情况下称为“对(pair)”)。关于单独处理任何特定信号RP<sub>m</sub>还是作为多信号集合的一部分的确定可以在运行期间动态地确定,和/或可以在量子算法描述中预先确定。关于此,输入管理器352可操作为执行与下述由脉冲操作管理器356和/或脉冲操作电路358所执行的功能相似的功能(例如,修正设置的生成和选择、修正设置的应用及乘以掩码矩阵)。例如,RP<sub>2</sub>和RP<sub>4</sub>(从RP<sub>0</sub>-RP<sub>M-1</sub>中任意选择)在一些情况下可以作为独立的信号处理并且在一些情况下作为两个信号对来处理(例如,同相正交)。

[0040] 脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的每个如以上参考图3A所述。在所示出的示例性实现方式中,每个脉冲发生器302<sub>1</sub>可操作为生成原始出站脉冲CP'<sub>1</sub>(“原始”仅用于表示脉冲还没被

脉冲操作电路358处理)和用于在量子处理器218上执行量子算法的数字控制信号 $in\_slct_I$ 、 $D\_port_I$ 、 $D_I$ 、 $out\_slct_I$ 、 $ops\_ctrl_I$ 、 $ops\_slct_I$ 、 $IF_I$ 、 $F_I$ 以及 $dmod\_slct_I$ ,以及用于将由脉冲发生器302<sub>I</sub>生成的中间和/或最终的结果承载到量子编程子系统202的 $result_I$ 。脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的一个或多个可以接收和/或生成附加信号,为了清楚的说明,这些附加信号未在图3A中示出。经由信号路径308<sub>0</sub>-308<sub>L-1</sub>传输原始出站脉冲 $CP'_0$ - $CP'_{L-1}$ ,并且经由信号路径304<sub>0</sub>-304<sub>L-1</sub>传输数字控制信号。脉冲发生器302<sub>I</sub>中的每一个可操作为接收入站脉冲信号 $AI_I$ 和信号 $f\_dmod_I$ 。脉冲发生器302<sub>I</sub>可以处理入站信号 $AI_I$ ,以确定量子处理器218中的某个量子元件的状态,并且使用该状态信息来做出决定,例如,接下来生成哪个原始出站脉冲 $CP'_I$ ,何时生成该原始出站脉冲以及生成什么控制信号来适当地影响该原始出站脉冲的特性。脉冲发生器302<sub>I</sub>可以使用用于确定如何处理入站脉冲信号 $AI_I$ 的信号 $f\_dmod_I$ 。作为实例,当脉冲发生器302<sub>I</sub>需要处理来自量子元件122<sub>3</sub>的入站信号 $AI_I$ 时,该脉冲发生器可以发送 $dmod\_slct_I$ 信号,该信号指示脉冲操作管理器356在 $f\_dmod_I$ 上发送用于解调来自量子元件122<sub>3</sub>的入站信号 $AI_I$ 的设置(例如,脉冲操作管理器356可以发送值 $\cos(\omega_3*time\_stamp+\phi_3)$ ,其中 $\omega_3$ 是量子元件122<sub>3</sub>的频率, $time\_stamp$ 是自参考点以来经过的时间量,例如量子算法已开始运行的时间,并且 $\phi_3$ 是量子元件122<sub>3</sub>的总帧旋转的相位,即,自参考点以来的所有帧旋转的累积相位)。

[0041] 脉冲操作电路358可操作为处理原始出站脉冲 $CP'_0$ - $CP'_{L-1}$ ,以生成相应的输出出站脉冲 $CP_0$ - $CP_{L-1}$ 。这可以包括例如操纵原始脉冲 $CP'_I$ 的幅度、相位、和/或频率。脉冲操作电路358从脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>接收原始出站脉冲 $CP'_0$ - $CP'_{L-1}$ ,从脉冲操作管理器356接收控制信号 $ops\_cnfg_0$ - $ops\_cnfg_{L-1}$ ,以及从脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>接收 $ops\_ctrl_0$ - $ops\_ctrl_{L-1}$ 。

[0042] 控制信号 $ops\_cnfg_I$ 至少部分地配置脉冲操作电路358,使得通过脉冲操作电路358的每个原始出站脉冲 $CP'_I$ 已经在其上执行针对该特定脉冲定制的一个或多个操作。为了说明,将在时间T1处的来自脉冲发生器302<sub>3</sub>的原始出站脉冲表示为 $CP'_{3,T1}$ ,然后,在时间T1处(或在T1之前的某个时间,以允许延迟、电路设置等),数字控制信号 $ops\_cnfg_3$ (出于此实例的目的而表示为 $ops\_cnfg_{3,T1}$ )提供关于将对脉冲 $CP'_{3,T1}$ 执行哪些特定操作的信息(例如,以一个或多个矩阵的形式,如下文所描述)。类似地, $ops\_cnfg_{4,T1}$ 提供关于将对脉冲 $CP'_{4,T1}$ 执行哪些特定操作的信息,并且 $ops\_cnfg_{3,T2}$ 提供关于将对脉冲 $CP'_{4,T1}$ 执行哪些特定操作的信息。

[0043] 控制信号 $ops\_ctrl_I$ 为脉冲发生器302<sub>I</sub>提供另一种方式以配置如何在脉冲操作电路358中处理任何特定脉冲。这可使脉冲发生器302<sub>I</sub>能够例如不需要通过脉冲操作管理器356向脉冲操作电路358提供信息。例如,脉冲发生器302<sub>I</sub>可以发送由脉冲发生器302<sub>I</sub>实时计算的矩阵值以供脉冲操作电路358用于修改脉冲 $CP'_I$ 。这些矩阵值直接从脉冲发生器302<sub>I</sub>到达脉冲操作电路358,并且不需要先发送到脉冲操作管理器。另一实例可以是脉冲发生器302<sub>I</sub>向脉冲操作电路358提供信息以影响操作本身(例如,信号 $ops\_ctrl_I$ 可在可对脉冲执行的若干不同的数学运算中进行选择)。

[0044] 脉冲操作管理器356包括可操作为配置脉冲操作电路358的电路,使得施加到每个原始出站脉冲 $CP'_I$ 的脉冲操作适合于该特定原始出站脉冲。为了说明,将在第一时间间隔T1期间输出的第一原始出站脉冲表示为 $CP'_{I,T1}$ ,并且将在第二时间间隔T2期间输出的第二

原始出站脉冲表示为 $CP'_{1,T2}$ ,则脉冲操作电路358可操作为对 $CP'_{1,T1}$ 执行第一个或多个操作,并且对 $CP'_{1,T2}$ 执行第二个或多个操作。可以至少部分地基于脉冲 $CP'_{1,T1}$ 要发送到哪个量子元件来确定第一个或多个操作,并且可以至少部分地基于脉冲 $CP'_{1,T2}$ 要发送到哪个量子元件来确定第二个或多个操作。第一个或多个操作和第二个或多个操作的确定可以在运行时间期间动态地确定。脉冲运算电路358可操作为将每个原始出站脉冲 $CP'_I$ 作为独立的脉冲(脉冲运算电路358不将脉冲的向量表示乘以具有非零、非对角元素的矩阵)或脉冲的多脉冲集合的一个分量(脉冲运算电路358将脉冲的向量表示和一个或多个其他原始出站脉冲乘以具有非零、非对角元素的矩阵)处理。在所示出的示例性实现方式中,可以在运行时间期间由针对时间T1的控制信号 $pair_1$ (即, $pair_{1,T1}$ )确定在时间T1处的特定脉冲 $CP'_I$ (即, $CP'_{1,T1}$ )是作为独立的脉冲处理还是作为多脉冲集合的一部分处理,如以下参考图7A至图9进一步描述的。尽管为了说明而使用双脉冲集合,但实际上一个集合可包括任何数量的脉冲。例如,可以使用四个脉冲的集合,并且可以对四个脉冲进行混合以补偿由在其上输出四个分量的信号路径引入的串扰。

[0045] 发射模拟前端362包括这样的电路,该电路可操作为同时处理多达K个数字信号 $DO_k$ 以生成多达K个同时发生的模拟信号 $AO_k$ 以便输出至量子处理器218。这样的处理可以包括例如数模转换、滤波、上变频、下变频、放大、衰减、分时复用/解复用、分频复用/解复用等。在示例性实现方式中,一个或多个信号路径 $313_0-313_{k-1}$ 中的每一个(图3A)表示Tx模拟前端电路362的相应部分以及Tx模拟前端电路362与量子处理器218之间的互连212(图2)的相应部分。虽然在这里描述的示例实现方式中在DO信号的数量与AO信号的数量之间存在一一对应关系,但是这种情况不是必须的。在另一示例性实现方式中,模拟前端362可操作为将更多(或更少)的信号DO映射到更少(或更多)的信号AO。在示例性实现方式中,发射模拟前端362可操作为将数字信号 $DO_0-DO_{k-1}$ 作为K个独立的出站脉冲,作为K/2个双脉冲对,或者(在不同时间和/或同时)将信号 $DO_0-DO_{k-1}$ 中的一些信号作为独立的出站脉冲并且将一些信号 $DO_0-DO_{k-1}$ 作为双脉冲对进行处理。

[0046] 输出管理器360包括可操作为将信号 $CP_0-CP_{L-1}$ 中的任何一个或多个路由到信号路径 $313_0-313_{k-1}$ 中的任何一个或多个的电路。仅作为一个可能的实例,信号路径 $313_0$ 可以包括通过输出 $AO_0$ 的模拟前端362(例如,第一混频器和DAC)和互连212的承载信号 $AO_0$ 的迹线/导线的第一路径;信号路径 $313_1$ 可以包括通过输出 $AO_1$ 的模拟前端362(例如,第二混频器和DAC)和互连212的承载信号 $AO_1$ 的迹线/导线等的第二路径。在示例性实现方式中,输出管理器360包括一个或多个交换网络、多路复用器和/或诸如此类,用于动态地重新配置哪一个或多个信号 $CP_0-CP_{L-1}$ 被路由到哪些信号路径 $313_0-313_{k-1}$ 。这可以使得能够将多个信号 $CP_0-CP_{L-1}$ 分时复用到单个信号路径 $313_k$ 上和/或将信号 $CP_m$ 的分量(例如,时间片段)解复用到多个信号路径 $313_0-313_{k-1}$ 上。在示例性实现方式中,输出管理器360包括一个或多个混频器和/或滤波器,用于将多个信号 $CP_0-CP_{M-1}$ 分频复用到单个信号路径 $313_k$ 上和/或将信号 $CP_m$ 的分量(例如,频带)分频解复用到多个信号路径 $313_0-313_{k-1}$ 上。由输出管理器360执行的信号路由和复用/解复用功能使得:在不同时间将出站脉冲从特定脉冲发生器 $302_I$ 路由到信号路径 $313_0-313_{k-1}$ 中的不同的信号路径;将出站脉冲从特定脉冲发生器 $302_I$ 同时路由到多个信号路径;以及多个脉冲发生器 $302_0-302_{L-1}$ 同时为相同的信号路径 $313_k$ 生成脉冲。在所示出的示例形实现方式中,信号路径 $313_0-313_{k-1}$ 之间的信号 $CP_0-CP_{L-1}$ 的路由由来自脉冲发生器

302<sub>0</sub>-302<sub>L-1</sub>的数字控制信号out\_slct<sub>0</sub>-out\_slct<sub>L-1</sub>控制。在另一实现方式中,输出管理器360可操作为自主确定适当的路由(例如,其中量子算法描述包括要加载到输出管理器360的存储器中并由其执行的指令)。在示例性实现方式中,在任何给定时间,输出管理器360可操作为同时路由数字信号CP<sub>0</sub>-CP<sub>L-1</sub>中的K个数字信号作为K个独立的出站脉冲,同时路由数字信号CP<sub>0</sub>-CP<sub>L-1</sub>中的K/2个数字信号作为双脉冲对,或者(在不同时间和/或同时)路由信号CP<sub>0</sub>-CP<sub>L-1</sub>中的一些信号作为独立的出站脉冲并且路由信号CP<sub>0</sub>-CP<sub>L-1</sub>中的一些其他信号作为多脉冲集合。

[0047] 数字管理器354包括可操作为处理数字控制信号(DigCtrl<sub>0</sub>-DigCtrl<sub>J-1</sub>)和/或将其路由至量子控制器210的各种电路和/或耦接至量子控制器210的外部电路的电路。在所示出的示例性实现方式中,数字管理器从每个脉冲发生器302<sub>I</sub>(例如,经由信号路径304<sub>0</sub>-304<sub>N-1</sub>中的一个或多个)接收要由数字管理器354处理和路由的数字信号D<sub>I</sub>,以及指示信号D<sub>I</sub>应当被路由到数字管理器354的哪个(哪些)输出端口的控制信号D\_port<sub>I</sub>。数字控制信号可被路由到例如图3B中所示的任何一个或多个电路,将输出AO<sub>0</sub>-AO<sub>k-1</sub>与量子处理器218连接和断开的开关/门,耦接至量子控制器210(诸如,微波混频器和放大器)的外部电路,和/或可以受益于来自脉冲发生器电路302<sub>0</sub>-302<sub>L-1</sub>的实时信息的任何其他电路。数字信号的每个这样的目的地可能需要对数字信号执行不同的操作(诸如,延迟、加宽或具有给定数字模式的数字卷积)。这些操作可以由数字管理器354执行,并且可以由来自脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>的控制信号指定。这允许每个脉冲发生器302<sub>I</sub>生成去往不同目的地的数字信号并且允许脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的不同脉冲发生器生成去往相同目的地的数字信号,同时节省资源。

[0048] 同步管理器366包括可操作为管理图3B中所示出的各种电路的同步的电路。这样的同步在模块化动态系统(诸如,量子控制器210)中是有利的,其中,脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的不同脉冲发生器在不同的时间生成、接收和处理去往和来自不同量子元件的脉冲。例如,当执行量子算法时,第一脉冲发生器电路302<sub>1</sub>和第二脉冲发生器电路302<sub>2</sub>有时可能需要在精确的同一时间发射脉冲并且在其他时间彼此独立地发射脉冲。在所示出的示例性实现方式中,同步管理器366减少了执行这样的同步所涉及的开销。

[0049] 数据交换电路364可操作为管理图3B中所示出的各种电路之间的数据交换。例如,当执行量子算法时,第一脉冲发生器电路302<sub>1</sub>和第二脉冲发生器电路302<sub>2</sub>有时可能需要交换信息。仅作为一个实例,脉冲发生器302<sub>1</sub>可能需要与脉冲发生器302<sub>2</sub>共享其刚刚处理的进站信号AI<sub>1</sub>的特性,使得脉冲发生器302<sub>2</sub>可基于AI<sub>1</sub>的特性生成原始出站脉冲CP'<sub>2</sub>。数据交换电路364可实现这种信息交换。在示例性实现方式中,数据交换电路364可以包括一个或多个寄存器,脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>可以从该一个或多个寄存器读取和写入。

[0050] I/O管理器368可操作为在量子控制器210与量子编程子系统202之间路由信息。

[0051] 图4示出了图3B的原始脉冲发生器的示例性实现方式。所示出的示例性脉冲发生器302<sub>I</sub>包括指令存储器402、脉冲模板存储器404、数字模式存储器406、控制电路408和计算和/或信号处理电路(CSP)410。

[0052] 存储器402、404、406可以包括一个或多个任何类型的合适的存储元件(例如,DRAM、SRAM、闪存等)。存储在存储器402中的指令是由脉冲发生器302<sub>I</sub>执行的指令,用于执行其在量子算法中的作用。因为不同的脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>在任何特定量子算法中起到

不同的作用(例如,在不同时间生成不同脉冲),用于每个脉冲发生器 $302_I$ 的指令存储器402可以特定于该脉冲发生器。例如,来自量子编程子系统202的量子算法描述206可以包括要(经由I/O管理器368)加载到脉冲发生器 $302_0$ 中的第一组指令、要加载到脉冲发生器 $302_I$ 中的第二组指令等等。存储在存储器404中的每个脉冲模板包括表示待发送至脉冲操作电路358的脉冲的任何任意形状(例如,高斯、正弦、脉冲等)的一个或多个样本的序列。存储在存储器406中的每个数字模式包括一个或多个二进制值的序列,一个或多个二进制值可以表示待发送至数字管理器354以用于生成数字控制信号 $DigCtrl_0-DigCtrl_{J-1}$ 的数字脉冲。

[0053] 控制电路408可操作为执行存储在存储器402中的指令以处理入站信号 $AI_I$ ,生成原始出站脉冲 $CP'_I$ ,并生成数字控制信号 $in\_slct_I, out\_slct_I, D\_port_I, D_I, IF_I, F_I, ops\_slct_I, ops\_ctrl_I, results_I, dmod\_slct_I$ 和 $pair_I$ 。在所示出的示例性实现方式中,对入站信号 $AI_I$ 的处理由CSP电路410(至少部分地)基于信号 $f\_dmod_I$ 来执行。

[0054] 计算和/或信号处理电路(CSP)410可操作为执行计算和/或信号处理功能,其可包括例如基于布尔代数的逻辑和算术功能和(例如,入站信号 $AI_I$ 的)解调。

[0055] 在示例性实现方式的操作中,生成原始出站脉冲 $CP'_I$ 包括控制电路408:(1)确定要从存储器404检索的脉冲模板(例如,基于由CSP 410执行的计算和/或信号处理的结果);(2)检索脉冲模板;(3)对脉冲模板进行一些初步处理;(4)确定要发送到脉冲操作管理器356的 $F, IF, pair_I, ops\_slct_I$ 、及 $dmod\_slct_I$ 的值(如在量子算法描述中预定的和/或基于由CSP410执行的计算和/或信号处理的结果动态地确定的);(5)确定要发送到脉冲操作电路358的 $ops\_ctrl_I$ 的值;(6)确定要发送到输入管理器352的 $in\_slct_I$ 的值;(7)确定要从存储器406检索的数字模式(如在量子算法描述中预先确定的和/或基于由CSP 410执行的计算和/或信号处理的结果动态地确定的);(8)将数字模式作为 $D_I$ 与控制信号 $D\_port_I$ (在量子算法描述中预定的和/或基于由CSP 410执行的计算和/或信号处理的结果动态地确定的)一起输出到数字管理器;(9)将原始出站脉冲 $CP'_I$ 输出至脉冲操作电路358;(10)将 $result_I$ 输出到I/O管理器。

[0056] 图5示出了图3B的脉冲操作管理器和脉冲操作电路的示例性实现方式。脉冲操作电路358包括多个脉冲修正电路 $508_0-508_{R-1}$ ( $R$ 通常是 $\geq 1$ 的整数,并且在所示出的实例中 $R=L/2$ )。脉冲操作管理器356包括控制电路502、路由电路506和多个修正设置电路 $504_0-504_{k-1}$ 。

[0057] 尽管示例性实现方式在脉冲修正电路 $508_0-508_{R-1}$ 与脉冲发生器电路 $302_0-302_{L-1}$ 之间具有1对2的对应关系,但这不是必须的情况。在其他实现方式中,可能有比脉冲发生器电路302更少的脉冲修正电路508。类似地,其他实现方式可以包括比脉冲发生器电路302更多的脉冲修正电路508。

[0058] 作为一个实例,在一些情况下,脉冲发生器 $302_0-302_{L-1}$ 中的两个可生成两个原始出站脉冲,它们是相位-正交脉冲对。例如,假设 $CP_1$ 和 $CP_2$ 是将在路径 $313_3$ 上输出的相位-正交脉冲对。在该实例中,脉冲操作电路358可以通过将 $CP'_1$ 和 $CP'_2$ 的向量表示乘以一个或多个 $2 \times 2$ 矩阵来处理 $CP_1$ 和 $CP_2$ ,以:(1)执行单边带调制,如

$$\begin{pmatrix} CP_1 \\ CP_2 \end{pmatrix} = \begin{pmatrix} \cos(\omega * time\_stamp) & -\sin(\omega * time\_stamp) \\ \sin(\omega * time\_stamp) & \cos(\omega * time\_stamp) \end{pmatrix} \begin{pmatrix} CP'_1 \\ CP'_2 \end{pmatrix} \text{ 给出, 其中 } \omega$$

是单边带调制的频率,并且 $time\_stamp$ 是自参考时间(例如,某个控制协议的开始)以来经

过的时间；(2) 保持跟踪参考帧旋转，如由  $\begin{pmatrix} CP_1 \\ CP_2 \end{pmatrix} = \begin{pmatrix} \cos(\phi) & -\sin(\phi) \\ \sin(\phi) & \cos(\phi) \end{pmatrix} \begin{pmatrix} CP'_1 \\ CP'_2 \end{pmatrix}$  给出的，其中  $\phi$  是自参考时间以来该参考帧累积的总相位；和/或(3) 执行IQ混频器校正  $\begin{pmatrix} CP_1 \\ CP_2 \end{pmatrix} = \begin{pmatrix} C_{00} & C_{01} \\ C_{10} & C_{11} \end{pmatrix} \begin{pmatrix} CP'_1 \\ CP'_2 \end{pmatrix}$ ，其中  $C_{00}$ 、 $C_{01}$ 、 $C_{10}$  和  $C_{11}$  是校正IQ混频器缺陷的矩阵的元素。在示例性实现方式中，每个修正设置电路504<sub>k</sub> 包含寄存器，该寄存器包含三个矩阵的矩阵元素： $C_k = \begin{pmatrix} C_{k00} & C_{k01} \\ C_{k10} & C_{k11} \end{pmatrix}$ ，IQ混频器校正矩阵； $S_k = \begin{pmatrix} \cos(\omega_k * time\_stamp) & -\sin(\omega_k * time\_stamp) \\ \sin(\omega_k * time\_stamp) & \cos(\omega_k * time\_stamp) \end{pmatrix}$ ，单边带频率调制矩阵；以及  $F_k = \begin{pmatrix} \cos(\phi_k) & -\sin(\phi_k) \\ \sin(\phi_k) & \cos(\phi_k) \end{pmatrix}$ ，帧旋转矩阵，其使IQ轴围绕与IQ平面垂直的轴（即，如果I和Q是x轴和y轴则围绕z轴）旋转。在示例性实现方式中，每个修正设置电路504<sub>k</sub> 还包含寄存器，该寄存器包含矩阵乘积  $C_k S_k F_k$  和  $S_k F_k$  的元素。

[0059] 在所示出的实例中，每个脉冲修正电路508<sub>r</sub> 可操作为根据修正设置  $ops\_cnfg_{2r}$  和  $ops\_cnfg_{2r+1}$ ；信号  $ops\_ctrl_{2r}$  和  $ops\_ctrl_{2r+1}$ ；以及信号  $pair_{2r}$  和  $pair_{2r+1}$  处理两个原始出站脉冲  $CP'_{2r}$  和  $CP'_{2r+1}$ 。在示例性实现方式中， $pair_{2r}$  和  $pair_{2r+1}$  可作为  $ops\_ctrl_{2r}$  和  $ops\_ctrl_{2r+1}$  传送。处理的结果是出站脉冲  $CP_{2r}$  和  $CP_{2r+1}$ 。这样的处理可包括调整原始出站脉冲  $CP'_{2r}$  和  $CP'_{2r+1}$  的相位、频率和/或振幅。在示例性实现方式中， $ops\_cnfg_{2r}$  和  $ops\_cnfg_{2r+1}$  采用包括实数和/或复数的矩阵的形式，并且该处理包括涉及原始出站脉冲  $CP_{2r}$  和  $CP_{2r+1}$  的矩阵表示和  $ops\_cnfg_{2r}$  和  $ops\_cnfg_{2r+1}$  矩阵的矩阵乘法。以下参考图7描述这样的实施方式的一个实例。

[0060] 控制电路502可操作为与脉冲发生器电路302<sub>0</sub>-302<sub>L-1</sub> 交换信息以通过基于信号  $ops\_slct_0$ - $ops\_slct_{L-1}$  和  $dmod\_slct_0$ - $dmod\_slct_{L-1}$  控制路由电路506并且通过基于  $IF_0$ - $IF_{L-1}$  和  $F_0$ - $F_{L-1}$  更新脉冲修正设置504<sub>0</sub>-504<sub>K-1</sub> 来生成  $ops\_cnfg_0$ - $ops\_cnfg_{L-1}$  和  $f\_demod_0$ - $f\_demod_{L-1}$  的值，使得输出到脉冲操作电路358的脉冲修正设置被专门用于要由脉冲操作电路358处理的每个原始出站脉冲（例如，该脉冲去往的量子元件222、该脉冲去往的信号路径313等）。

[0061] 每个修正设置电路504<sub>k</sub> 包括可操作为存储修正设置以供稍后检索并传送至脉冲操作电路358的电路。存储在每个修正设置电路504<sub>k</sub> 中的修正设置可以是一个或多个二维复值矩阵的形式。每个信号路径313<sub>0</sub>-313<sub>K-1</sub> 可以具有由脉冲修改操作考虑的特定特性（例如，互连、混频器、开关、衰减器、放大器和/或沿着路径的电路的非理想因素）。类似地，每个量子元件122<sub>0</sub>-122<sub>K</sub> 可以具有一个特定的特性（例如，共振频率、参考帧等）。在一个示例性实现方式中，存储在电路504中的脉冲修正设置的数量K对应于量子元件122<sub>0</sub>-122<sub>K-1</sub> 和信号路径313<sub>0</sub>-313<sub>K-1</sub> 的数量，这样使得修正设置电路504<sub>0</sub>-504<sub>K-1</sub> 中的每一个存储量子元件122<sub>0</sub>-122<sub>K-1</sub> 和/或路径313<sub>0</sub>-313<sub>K-1</sub> 中的相应一个的修正设置。在其他实现方式中，可以有比信号路径313更多或更少的脉冲修正电路504以及比量子元件122更多或更少的脉冲修正电路504以及比量子元件122更多或更少的信号路径313。

[0062] 路由电路506可操作为将修正设置从修正设置电路504<sub>0</sub>-504<sub>L-1</sub> 路由到脉冲操作电路358（作为  $ops\_cnfg_0$ - $ops\_cnfg_{L-1}$ ）和脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>（作为  $f\_dmod_0$ - $f\_dmod_{L-1}$ ）。在所示出的示例性实现方式中，来自控制电路502的信号“route”来控制修正设置电路



504<sub>0</sub>-504<sub>k-1</sub>中的哪个修正设置电路的内容发送到脉冲修正电路508<sub>0</sub>-508<sub>R-1</sub>中的哪个脉冲修正电路和脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的哪个脉冲发生器。

[0063] 信号ops\_slct<sub>I</sub>通知脉冲操作管理器356将哪些修正设置504<sub>k</sub>发送到脉冲修正电路508<sub>I</sub>。脉冲发生器302<sub>I</sub>可以基于特定量子元件122<sub>k</sub>和/或将其传输脉冲的信号路径313<sub>k</sub>来确定ops\_slct<sub>I</sub>(例如,量子元件的谐振频率、参考帧、和/或混频器校正)。特定脉冲发生器302<sub>I</sub>要在特定时间向哪个量子元件和/或信号路径发送出站脉冲的确定可以在量子算法描述中预先确定,或者可以基于在运行时间期间由脉冲发生器302<sub>I</sub>和/或脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的其他脉冲发生器执行的计算来确定。控制电路502然后可以使用该信息来配置路由块506,使得正确的修正设置被路由到脉冲修正电路508<sub>0</sub>-508<sub>L-1</sub>中的正确的一个脉冲修正电路。

[0064] 在示例性实现方式中,数字信号IF<sub>I</sub>指示脉冲操作管理器356更新由ops\_slct<sub>I</sub>指示的修正设置电路504<sub>k</sub>的频率设置。在示例性实现方式中,频率设置是矩阵S<sub>k</sub>(如上所述)并且信号IF<sub>I</sub>承载指示将在矩阵S<sub>k</sub>的元素中使用的新的 $\omega_k$ 的新值。新值可以例如在校准例程(例如,作为量子算法的初始部分执行)期间确定,在校准例程中,脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的一个或多个脉冲发生器发送一系列出站脉冲CP,每个出站脉冲处于不同的载波频率,并且然后测量相应的进站信号AI。

[0065] 在示例性实现方式中,信号F<sub>I</sub>指示脉冲操作管理器356更新由ops\_slct<sub>I</sub>指示的修正设置电路504<sub>k</sub>的帧设置。在示例性实现方式中,帧设置是矩阵F<sub>k</sub>(如上所述)并且信号F<sub>I</sub>承载旋转矩阵F<sub>I</sub>,该旋转矩阵与F<sub>k</sub>相乘以使F<sub>k</sub>旋转。这可以被写为

$$F_k = F_I F_k = \begin{pmatrix} \cos(\Delta\phi) & -\sin(\Delta\phi) \\ \sin(\Delta\phi) & \cos(\Delta\phi) \end{pmatrix} \begin{pmatrix} \cos(\phi_k) & -\sin(\phi_k) \\ \sin(\phi_k) & \cos(\phi_k) \end{pmatrix} = \begin{pmatrix} \cos(\phi_k + \Delta\phi) & -\sin(\phi_k + \Delta\phi) \\ \sin(\phi_k + \Delta\phi) & \cos(\phi_k + \Delta\phi) \end{pmatrix},$$

其中, $\phi_k$ 是旋转之前的参考帧,

并且 $\Delta\phi$ 是旋转该参考帧的量。脉冲发生器302<sub>I</sub>可以基于预定算法或基于在运行时间期间由脉冲发生器302<sub>I</sub>和/或脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的其他脉冲发生器执行的计算来确定 $\Delta\phi$ 。

[0066] 在示例性实现方式中,信号dmod\_slct<sub>I</sub>通知脉冲操作管理器356从修正设置电路504<sub>k</sub>中的哪个修正设置电路检索待发送至脉冲发生器302<sub>I</sub>的值作为f\_dmod<sub>I</sub>。脉冲发生器302<sub>I</sub>可以基于待处理的脉冲从其到达的特定量子元件122<sub>k</sub>和/或信号路径315<sub>k</sub>确定dmod\_slct<sub>I</sub>。哪个量子元件和/或信号路径特定脉冲发生器302<sub>I</sub>将在特定时间处理进站脉冲的确定可以在量子算法描述中预先确定,或者可以基于在运行时间期间由脉冲发生器302<sub>I</sub>和/或脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的其他脉冲发生器执行的计算来确定。控制电路502然后可以使用该信息来配置路由块506,使得正确的修正设置路由到脉冲发生器中的正确的脉冲发生器。例如,当脉冲生成电路302<sub>I</sub>需要解调来自量子元件122<sub>k</sub>的脉冲信号A1<sub>I</sub>时,其将发送指示脉冲操作管理器356将元件SF<sub>k00</sub> =  $\cos(\omega_k * \text{time\_stamp} + \phi_k)$ 从修正设置电路504<sub>k</sub>路由到脉冲发生器302<sub>I</sub>的dmod\_slct<sub>I</sub>信号(作为f\_dmod<sub>I</sub>)。

[0067] 在所示出的示例性实现方式中,数字信号C<sub>0</sub>-C<sub>K-1</sub>提供关于将用于信号路径中的每一个的信号路径特定修正设置的信息。例如,每个信号C<sub>k</sub>可以包括要乘以原始出站脉冲CP'<sub>I</sub>的矩阵表示的矩阵,使得所得到的输出出站脉冲对当出站脉冲沿信号路径313<sub>k</sub>传播时引入

的误差(例如,由混频器、放大器、布线等中的缺陷引起的误差)进行预补偿。预补偿的结果是输出出站脉冲 $CP_I$ 在到达量子处理器218时将具有适当的特性。信号 $C_0-C_{K-1}$ 可以例如由量子控制器210本身、由编程子系统202、和/或由外部校准设备计算并且经由I/O管理器368提供。信号的计算可以作为校准例程的一部分来完成,该校准例程可以在量子算法之前执行和/或可以作为量子算法的一部分被实时地确定/适配(例如,以补偿量子算法期间的温度变化)。

[0068] 图6是示出了根据本公开的示例性实现方式的量子控制器的示例性操作的流程图。

[0069] 该过程开始于框602,其中,脉冲发生器 $302_2$ 决定生成原始出站脉冲 $CP'_{2,T1}$ ,以在时间 $T1$ 处在信号路径 $313_4$ 上输出。该决定基于存储器402中加载的指令,并且可以考虑脉冲发生器 $302_2$ 的CSP 410和/或脉冲发生器 $302_0-302_{L-1}$ 中的另一脉冲发生器的CSP 410执行的计算结果(例如,基于由CSP 410解调的进站量子元件读出信号 $AI_2$ )。

[0070] 在框604中,脉冲发生器 $302_2$ 经由信号 $ops\_slct_2$ 向脉冲操作管理器356发信号通知其想要用存储在 $504_4$ 中的脉冲修正设置来修正原始出站脉冲 $CP'_{2,T1}$ 。

[0071] 在框606中,脉冲修改管理器356将设置从脉冲修正设置电路 $504_4$ 路由到脉冲修正电路 $508_2$ 。

[0072] 在框608中,脉冲修正电路 $508_2$ 使用在框606中接收的设置来处理 $CP'_{2,T1}$ 。结果是输出出站量子脉冲 $CP_{2,T1}$ 。

[0073] 在框610中,如由脉冲发生器 $302_2$ 所引导,输出管理器360将 $CP_{2,T1}$ 路由到信号路径 $313_4$ (作为信号 $DO_4$ )。

[0074] 在框612中,脉冲发生器 $302_2$ 决定生成原始出站脉冲 $CP'_{2,T2}$ ,以在时间 $T2$ 处在信号路径 $313_7$ 上输出。该决定基于存储器402中加载的指令,并且可以考虑脉冲发生器 $302_2$ 的CSP 410和/或脉冲发生器 $302_0-302_{L-1}$ 中的另一脉冲发生器的CSP 410执行的计算结果(例如,基于由CSP 410解调的进站量子元件读出信号 $AI_2$ )。

[0075] 在框614中,脉冲发生器 $302_2$ 通过信号 $ops\_slct_2$ 向脉冲操作管理器356发信号通知:其想要利用存储在 $504_7$ 中的脉冲修正设置修改原始出站脉冲 $CP'_{2,T2}$ 。

[0076] 在框616中,脉冲修改管理器356将设置从脉冲修正设置电路 $504_7$ 路由到脉冲修正电路 $508_2$ 。

[0077] 在框618中,脉冲修正电路 $508_2$ 使用在框616中接收的设置来处理 $CP'_{2,T2}$ 。结果是输出出站量子脉冲 $CP_{2,T2}$ 。

[0078] 在框620中,如由脉冲发生器 $302_2$ 所引导,输出管理器360将 $CP_{2,T2}$ 路由到信号路径 $313_7$ (作为信号 $DO_7$ )。

[0079] 由此,在单个量子算法的运行时间期间的不同时间,单个脉冲发生器302为两个不同的路径(在该实例中,其可以对应于量子处理器218的两个不同的量子元件122)产生脉冲,并且脉冲中的每一个接收针对其相应路径和/或量子元件定制的不同处理。

[0080] 图7A和图7B示出了图5的脉冲修正电路的示例形实现方式。所示出的示例性脉冲修正电路 $508_r$ 包括掩膜选择电路702和脉冲处理电路708A和708B。还示出了脉冲修正设置电路 $504_k$ 和 $504_{k+1}$ 。尽管示例性脉冲修正电路 $508_r$ 被配置为将两个脉冲作为独立的脉冲或双脉冲对处理,但是在其他实现方式中,脉冲修正电路 $508_r$ 可被配置用于处理3个或更多个脉

冲(并且可具有相应更多个脉冲处理电路708)。

[0081] 在图7A中,脉冲修正电路508<sub>r</sub>被配置为将CP'<sub>2r</sub>和CP'<sub>2r+1</sub>作为两个独立的脉冲处理。信号pair<sub>2r</sub>和pair<sub>2r+1</sub>选择(如由线706表示)掩膜矩阵 $[M] = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}$ 用于到708A和708B的输入,并且脉冲操作管理器356输出(基于信号ops\_slct<sub>2r</sub>和ops\_slct<sub>2r+1</sub>)来自修正设置电路504<sub>k</sub>的ops\_cnfg<sub>2r</sub>和来自504<sub>k+1</sub>的ops\_cnfg<sub>2r+1</sub>(k和k+1是为了说明而任意选择的,但是ops\_cnfg<sub>2r</sub>和ops\_cnfg<sub>2r+1</sub>中的每一个可以来自修正设置电路504<sub>0</sub>-504<sub>k-1</sub>中的任一个)。结果是脉冲处理电路708A输出CP<sub>2r</sub>=CSF<sub>00</sub><sup>k</sup>CP'<sub>2r</sub>,并且脉冲处理电路708B输出CP<sub>2r+1</sub>=CSF<sub>11</sub><sup>k+1</sup>CP'<sub>2r+1</sub>。在所示出的示例性实现方式中,掩码矩阵[M]的值是0或1,并且mode<sub>2r</sub>=pair<sub>2r</sub>和mode<sub>2r+1</sub>=pair<sub>2r+1</sub>。在其他实现方式中,掩码矩阵可包括除0和1之外的值(例如,经计算以应用期望增益和/或相移的实或复数值),并且mode<sub>2r</sub>可不同于pair<sub>2r</sub>和/或mode<sub>2r+1</sub>可不同于pair<sub>2r+1</sub>。

[0082] 在图7B中,脉冲修正电路508<sub>r</sub>被配置为将CP'<sub>2r</sub>和CP'<sub>2r+1</sub>作为双脉冲对处理。信号pair<sub>2r</sub>和pair<sub>2r+1</sub>选择(如由线706指示)掩码矩阵 $[M] = \begin{bmatrix} 1 & 1 \\ 1 & 1 \end{bmatrix}$ 用于到708A和708B的输入,并且脉冲操作管理器356输出(基于信号ops\_slct<sub>2r</sub>和ops\_slct<sub>2r+1</sub>)来自504<sub>k</sub>的ops\_cnfg<sub>2r</sub>和ops\_cnfg<sub>2r+1</sub>两者(任意地选择来自504<sub>k</sub>的ops\_cnfg<sub>2r</sub>和ops\_cnfg<sub>2r+1</sub>两者用于说明,但是ops\_cnfg<sub>2r</sub>可以来自与ops\_cnfg<sub>2r+1</sub>不同的修正设置电路)。结果是脉冲处理电路708A输出CP<sub>2r</sub>=CSF<sub>00</sub><sup>k</sup>CP'<sub>2r</sub>+CSF<sub>01</sub><sup>k</sup>CP'<sub>2r+1</sub>,并且脉冲处理电路708B输出CP<sub>2r+1</sub>=CSF<sub>10</sub><sup>k</sup>CP'<sub>2r</sub>+CSF<sub>11</sub><sup>k</sup>CP'<sub>2r+1</sub>,这导致 $\begin{bmatrix} CP_{2r} \\ CP_{2r+1} \end{bmatrix} = \begin{bmatrix} CSF_{00}^k & CSF_{01}^k \\ CSF_{10}^k & CSF_{11}^k \end{bmatrix} \begin{bmatrix} CP'_{2r} \\ CP'_{2r+1} \end{bmatrix}$ 。在所示出的示例性实现方式中,掩码矩阵[M]的值是0或1并且mode<sub>2r</sub>=pair<sub>2r</sub>,mode<sub>2r+1</sub>=pair<sub>2r+1</sub>。在其他实施方式中,掩码矩阵可以包括除0和1之外的值(例如,经计算以应用所期望的增益和/或相移的实数或复数值)。另外,在其他实现方式中,mode<sub>2r</sub>可以不同于pair<sub>2r</sub>和/或mode<sub>2r+1</sub>可以不同于pair<sub>2r+1</sub>。

[0083] 图8A示出了输出双脉冲对的量子控制器。在图8A中,输出出站脉冲CP<sub>2r</sub>和CP<sub>2r+1</sub>是相位-正交对,其由输出管理器360作为信号DO<sub>2r</sub>和DO<sub>2r+1</sub>路由,由发送模拟前端362的数模转换器804A和804B(其可以是单个DAC的两个DAC元件/信道)转换成相应的模拟信号AO<sub>2r</sub>和AO<sub>2r+1</sub>,然后由正交混频器802上变频,导致在信号路径313<sub>k</sub>上输出的出站脉冲信号AP<sub>k</sub>。

[0084] 图8B示出了输出两个独立的脉冲的量子控制器。在图8B中,输出出站脉冲CP<sub>2r</sub>和CP<sub>2r+1</sub>是两个独立的脉冲,其由输出管理器360作为信号DO<sub>2r</sub>和DO<sub>2r+1</sub>路由,并且由发送模拟前端362的数模转换器804A和804B转换成相应的模拟信号AO<sub>2r</sub>和AO<sub>2r+1</sub>。信号AO<sub>2r</sub>然后被单边带混频器806上变频以生成在信号路径313<sub>k</sub>上输出的信号AP<sub>k</sub>。基带信号AO<sub>2r+1</sub>直接在信号路径313<sub>k-1</sub>上输出(无需上变频)。

[0085] 图8C示出了与三个不同的量子处理器218<sub>1</sub>、218<sub>2</sub>和218<sub>3</sub>接口连接的量子控制器210的三个实例。三个量子处理器218<sub>1</sub>、218<sub>2</sub>和218<sub>3</sub>可以例如是处理器的不同品牌和/或型号。可替代地,三个量子处理器218<sub>1</sub>、218<sub>2</sub>和218<sub>3</sub>可以是同一个量子处理器的三个不同配置的实例(例如,每个不同的配置可以适合于执行不同的量子算法)。可替代地,这三个量子处理器

218<sub>1</sub>、218<sub>2</sub>和218<sub>3</sub>可以是同一个量子处理器的三个不同配置的元件。可替换地,这三个量子处理器218<sub>1</sub>、218<sub>2</sub>和218<sub>3</sub>可以是相同的处理器的相同的元件(即,pair313<sub>1</sub>和313<sub>2</sub>),但是在不同的时间从多脉冲对模式动态地切换到独立脉冲模式。量子处理器218<sub>1</sub>需要经由正交混频器生成的脉冲,量子处理器218<sub>2</sub>需要经由单相混频器或者根本没有混频生成的脉冲(作为基带信号),并且量子处理器218<sub>3</sub>需要经由信号路径313<sub>1</sub>上的正交混频器生成的脉冲以及经由信号路径313<sub>2</sub>上的单相混频器或者根本没有混频(作为基带信号)生成的脉冲。

[0086] 图8A至图8C示出了量子控制器210与使用不同信令方案的不同量子处理器(或单个量子处理器的不同量子位/谐振器)交互的灵活性。量子控制器210可操作为在一些时间间隔内输出独立脉冲并且在相同和/或其他时间间隔期间输出多脉冲集合。量子控制器210可操作为在一个时间间隔内将独立的出站脉冲输出到特定的信号路径313<sub>k</sub>上,并且在不同的时间间隔内将多脉冲集合输出到相同的信号路径313<sub>k</sub>上。量子控制器210可操作为在一个或多个信号路径313<sub>0</sub>-313<sub>k-1</sub>上输出一个或多个独立的脉冲,同时在一个或多个其他信号路径313<sub>0</sub>-313<sub>k-1</sub>上输出一个或多个多脉冲集合。由量子控制器210输出的独立的脉冲可以根据需要或希望是基带、IF或RF信号。

[0087] 图9是示出了根据本公开的示例性实现方式的量子控制器的操作的流程图。该过程从框902开始,其中,量子控制器(基于正被执行的量子算法的指令和由一个或多个脉冲发生器302执行的计算)确定要生成以便在信号路径313<sub>k</sub>上输出的出站脉冲。为了说明的目的,任意选择脉冲发生器302<sub>0</sub>和302<sub>1</sub>为在该过程中涉及的脉冲发生器并且任意选择脉冲修正电路508<sub>0</sub>为在该过程中涉及的脉冲修正电路,但是在实践中,它可以是脉冲发生器302<sub>0</sub>-302<sub>L-1</sub>中的任何两个和脉冲修正电路508<sub>0</sub>-508<sub>L-1</sub>中的任何一个。

[0088] 在框904中,量子控制器210确定出站脉冲应该是独立的脉冲还是多脉冲集合(在该实例中是双脉冲对)。这种确定可以例如基于路径313<sub>k</sub>是连接到量子位还是读出谐振器。这种确定可以例如基于连接到量子控制器210的特定量子处理器218(其可以例如在量子算法描述中指定或者可以在量子控制器210与量子处理器218之间的发现/校准过程中被发现)。如果脉冲是双脉冲对,那么过程前进到框906。

[0089] 在框906中,脉冲发生器302<sub>0</sub>生成原始出站脉冲CP'<sub>0</sub>,其为双脉冲对的第一分量,并且脉冲发生器302<sub>1</sub>生成原始出站脉冲CP'<sub>1</sub>,其为双脉冲对的第二分量。

[0090] 在框908中,脉冲修正电路508<sub>0</sub>处理CP'<sub>0</sub>和CP'<sub>1</sub>以生成出站双脉冲对CP<sub>0</sub>和CP<sub>1</sub>。

[0091] 在框910中,CP<sub>0</sub>和CP<sub>1</sub>由输出管理器360作为DO<sub>0</sub>和DO<sub>1</sub>路由。

[0092] 在框912中,信号DO<sub>0</sub>和DO<sub>1</sub>被模拟前端362转换成模拟正交上变频的,以便生成信号AP<sub>k</sub>,该信号在信号路径313<sub>k</sub>上被输出到量子处理器218。

[0093] 返回到框904,如果脉冲是单个独立脉冲,那么过程前进到框914。

[0094] 在框914中,脉冲发生器302<sub>0</sub>生成独立的原始出站脉冲CP'<sub>0</sub>。

[0095] 在框916中,脉冲修正电路508<sub>0</sub>处理CP'<sub>0</sub>以生成出站脉冲CP<sub>0</sub>。

[0096] 在框918中,CP<sub>0</sub>由输出管理器360作为信号DO<sub>0</sub>路由。

[0097] 在框920中,信号DO<sub>0</sub>被模拟前端386上变频以生成AP<sub>k</sub>,其在信号路径313<sub>k</sub>上被输出到量子处理器。

[0098] 对于要生成的每个出站脉冲,可以重复图9的过程。例如,在量子算法描述的一个或多个指令的第一集合期间,可以为路径313<sub>k</sub>生成需要脉冲对的脉冲,并且在量子算法描

述的一个或多个指令的第二集合期间,可以为路径 $313_7$ 生成需要单相脉冲的脉冲。在该实例中,过程可以在一个或多个指令的第一集合期间前进通过框906-912并且在一个或多个指令的第二集合期间前进通过框914-920。

[0099] 根据本公开的示例性实现方式,量子控制器(例如,210)包括第一原始出站量子控制脉冲生成电路(例如,302<sub>0</sub>)、第二原始出站量子控制脉冲生成电路(例如,302<sub>1</sub>)、以及出站量子控制脉冲修正电路(例如,356和358)。第一出站量子控制脉冲生成电路可操作为生成第一原始出站量子控制脉冲(例如,CP'<sub>0,T1</sub>)。第二原始出站量子控制脉冲生成电路可操作为生成第二原始出站量子控制脉冲(例如,CP'<sub>1,T1</sub>)。出站量子控制脉冲修正电路可操作为动态地确定(即,在量子算法的运行时间期间)是将第一原始出站量子控制脉冲和第二原始出站量子控制脉冲作为要混合在一起的多脉冲对(通过将脉冲的矢量表示乘以具有非零非对角元素的矩阵)还是作为两个独立的脉冲处理。是将第一原始出站量子控制脉冲和第二原始出站量子控制脉冲作为要混合在一起的多脉冲对还是两个独立脉冲处理的确定可以基于第一原始出站量子控制脉冲和第二原始出站量子控制脉冲要路由到哪一个或多个信号路径(例如,313<sub>k</sub>)和/或一个或多个量子元件(例如,122<sub>k</sub>)。当第一原始出站量子控制脉冲和第二原始出站量子控制脉冲要作为多脉冲对处理时,出站量子控制脉冲修正电路可操作为确定所生成的出站量子控制脉冲要输出到的信号路径和/或量子元件的 $N \times N$ ( $N$ 是整数)矩阵表示,并使用 $N \times N$ 矩阵和第一原始出站量子控制脉冲和第二原始出站量子控制脉冲的 $N \times 1$ 矩阵表示来混合多脉冲对。第一出站量子控制脉冲生成电路可以包括脉冲存储器(例如,404),该脉冲存储器被配置为存储包括一个或多个样本的脉冲模板。生成第一原始出站量子控制脉冲可以包括从脉冲存储器中检索脉冲模板中的一个,以及操纵脉冲模板的样本(例如,缩放和/或解压缩)。出站量子控制脉冲修正电路可以操作为存储多个脉冲修正设置(例如,在504<sub>0</sub>-504<sub>k-1</sub>中)。出站量子控制脉冲修正电路可以是动态可配置的,从而在量子控制器执行量子计算算法的指令期间,多个脉冲修正设置中的哪个应用于第一原始出站量子控制脉冲以及多个脉冲修正设置中的哪个应用于第二原始出站量子控制脉冲是可选择的。多个脉冲修正设置中的每个脉冲修正设置可被配置为供多个信号路径和/或量子元件的相应信号路径和/或量子元件(例如,第一量子元件122<sub>k</sub>和/或信号路径313<sub>k</sub>的第一设置、第二量子元件122<sub>k</sub>和/或信号路径313<sub>k</sub>的第二设置、第一量子跃迁的第三设置等等)使用。多个脉冲修正设置中的每个脉冲修正设置可以是实数或复数(包括零)的 $N$ 乘 $N$ 矩阵。在第一原始出站量子控制脉冲和第二原始出站量子控制脉冲要作为两个独立的脉冲处理的情况下,脉冲修正电路可操作为使用第一脉冲修正设置(例如,存储在504<sub>1</sub>中)处理第一原始出站量子控制脉冲以补偿将由第一信号路径(例如,313<sub>1</sub>)引入的误差,并且使用第二脉冲修正设置(例如,存储在504<sub>2</sub>中)处理第二原始出站量子控制脉冲以补偿将由第二信号路径(例如,313<sub>2</sub>)引入的误差。在第一原始出站量子控制脉冲和第二原始出站量子控制脉冲要作为两个独立的脉冲处理的情况下,脉冲修正电路可操作为使用第一脉冲修正设置(例如,存储在504<sub>1</sub>中)处理第一原始出站量子控制脉冲以执行频率调制(例如,I/Q调制或单边带调制),相位调制和/或对应于脉冲指向的量子元件(或跃迁)(例如,122<sub>1</sub>)的帧旋转,并且使用第二脉冲修正设置(例如,存储在504<sub>2</sub>中)处理第二原始出站量子控制脉冲,以执行对应于脉冲指向的量子元件(或跃迁)(例如,122<sub>2</sub>)的频率调制和/或帧旋转。在第一原始出站量子控制脉冲和第二原始出站量子控制脉冲要作为多脉冲对处理的情况下,脉冲修正电路

可操作为使用第三脉冲修正设置 (例如, 存储在 $504_3$ 中) 处理第一原始出站量子控制脉冲和第二原始出站量子控制脉冲, 以补偿由第三个或多个信号路径 (例如,  $313_3$ ) 引入的误差。在第一原始出站量子控制脉冲和第二原始出站量子控制脉冲要作为多脉冲对处理的情况下, 脉冲修正电路可操作为使用第三脉冲修正设置 (例如, 存储在 $504_3$ 中) 处理第一原始出站量子控制脉冲和第二原始出站量子控制脉冲以执行频率调制 (例如, I/Q调制或单边带调制), 相位调制、帧旋转和/或任何线性变换 (即, 将脉冲的向量表示乘以任何通用矩阵)。调制、帧旋转和/或线性变换可基于脉冲指向的量子元件 (或跃迁) 和/或路径 (例如,  $122_3$ ) 来确定。

[0100] 本方法和/或系统可以用硬件、软件或硬件和软件的组合来实现。本方法和/或系统可实现为至少一个计算机系统的集中方式, 或分散分布式方式, 其中不同元件元素分散在几个相互连接的计算机系统内。适合于实施本文中描述的方法的任何种计算机系统或其他装置是合适的。典型的实现方式可以包括一个或多个专用集成电路 (ASIC)、一个或多个现场可编程门阵列 (FPGA) 和/或一个或多个处理器 (例如, x86、x64、ARM、PIC和/或任何其他合适的处理器架构) 和相关联的支持电路 (例如, 存储、DRAM、FLASH、总线接口电路等)。每个分立 ASIC、FPGA、处理器、或其他电路可以指“芯片”, 并且多个这样的电路可以指“芯片集”。另一实现方式可以包括其上存储有一行或多行代码的非瞬时性机器可读 (例如, 计算机可读) 介质 (例如, 闪存驱动、光盘、磁存储盘等), 一行或多行代码在由机器执行时使该机器执行如本公开中所描述的过程。另一实现方式可以包括其上存储有一行或多行代码的非瞬时性机器可读 (例如, 计算机可读) 介质 (例如, 闪存驱动、光盘、磁存储盘等), 一行或多行代码在由机器执行时, 使得机器被配置为 (例如, 将软件和/或固件加载到其电路中) 作为本公开中描述的系统操作。如本文中使用的, 术语“基于”是指“至少部分基于”。例如, “基于y的x”指示“x”至少部分基于“y” (并且例如还可以基于z)。

[0101] 尽管已经参考某些实现方式描述了本方法和/或系统, 但是本领域技术人员将理解, 在不脱离本方法和/或系统的范围的情况下, 可以进行各种改变, 并且可以替换等同物。另外, 在不脱离本公开的范围的情况下, 可以进行许多修改以使特定情况或者材料适应本公开的教导。因此, 意图是本方法和/或系统不限于公开的具体特定实现, 而是本方法和/或系统将包括在所附权利要求范围内的所有的实现。

使用二进制数字(位)的经典计算

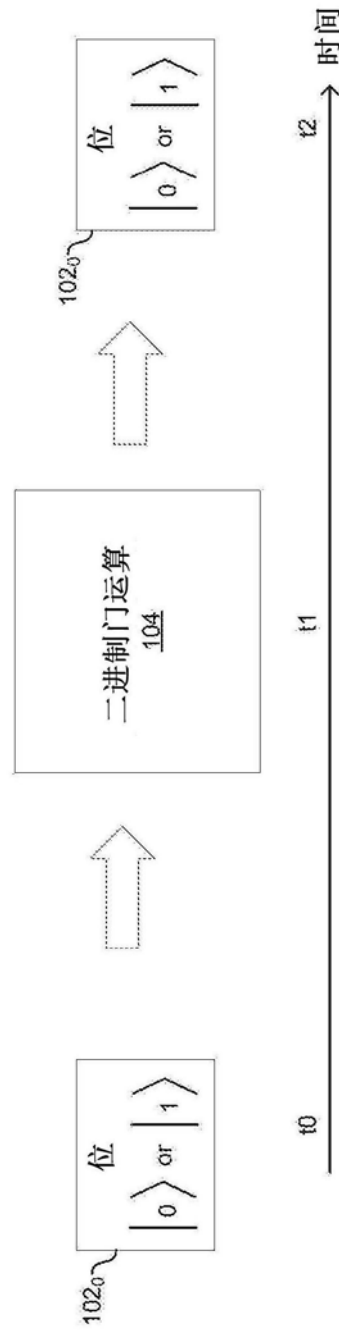


图1A

使用量子位 (qubits) 的量子计算

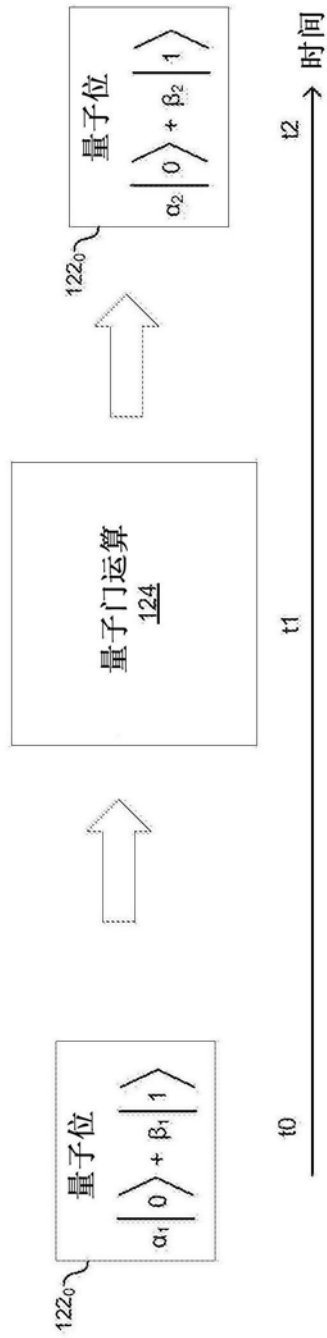


图1B



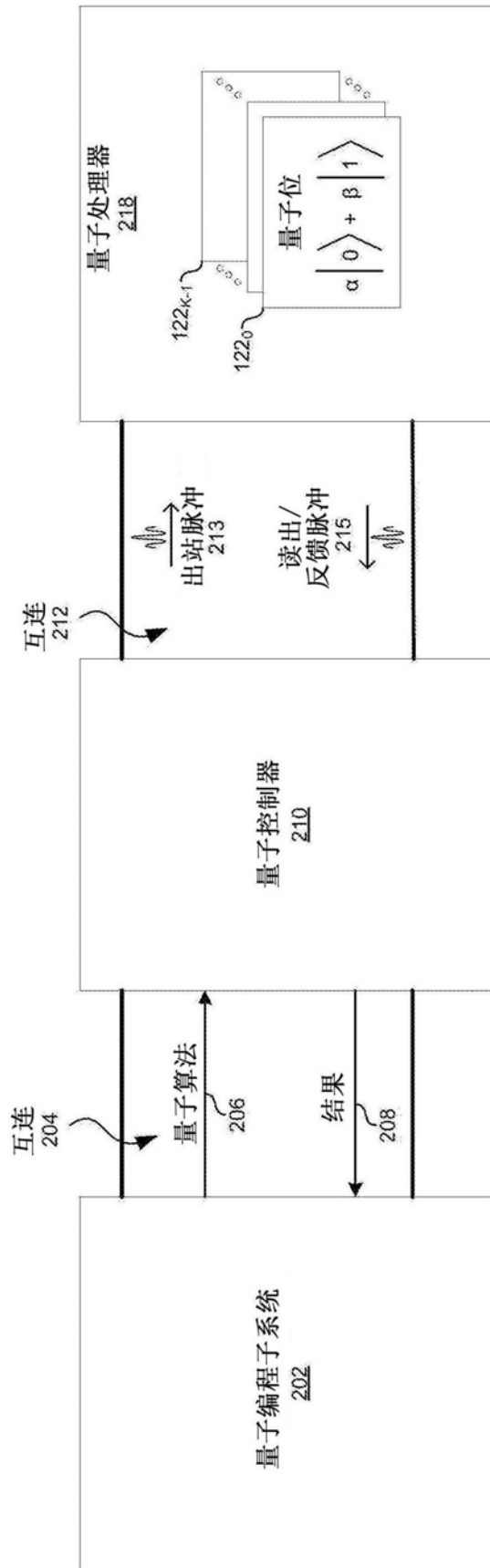


图2

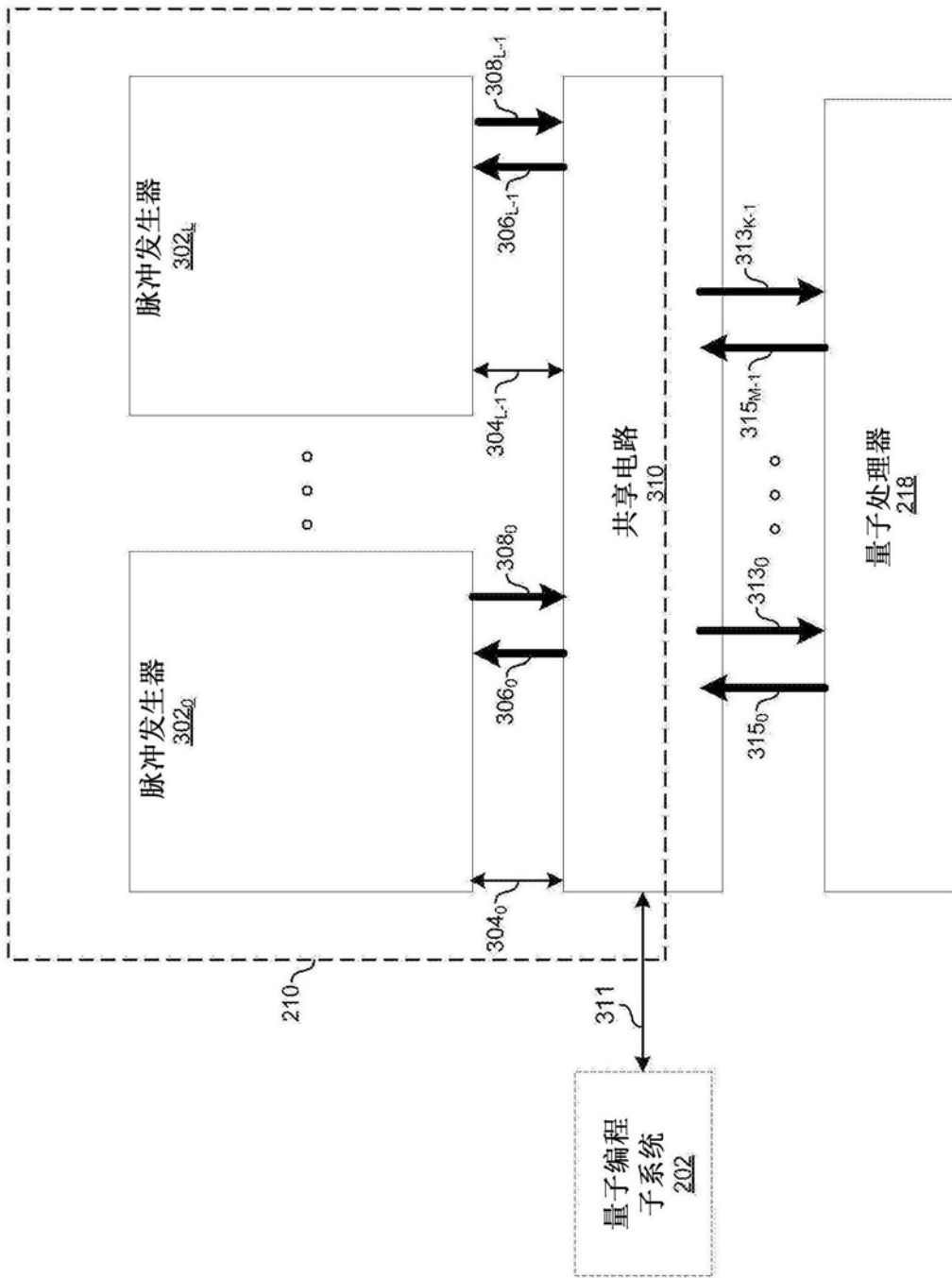


图3A

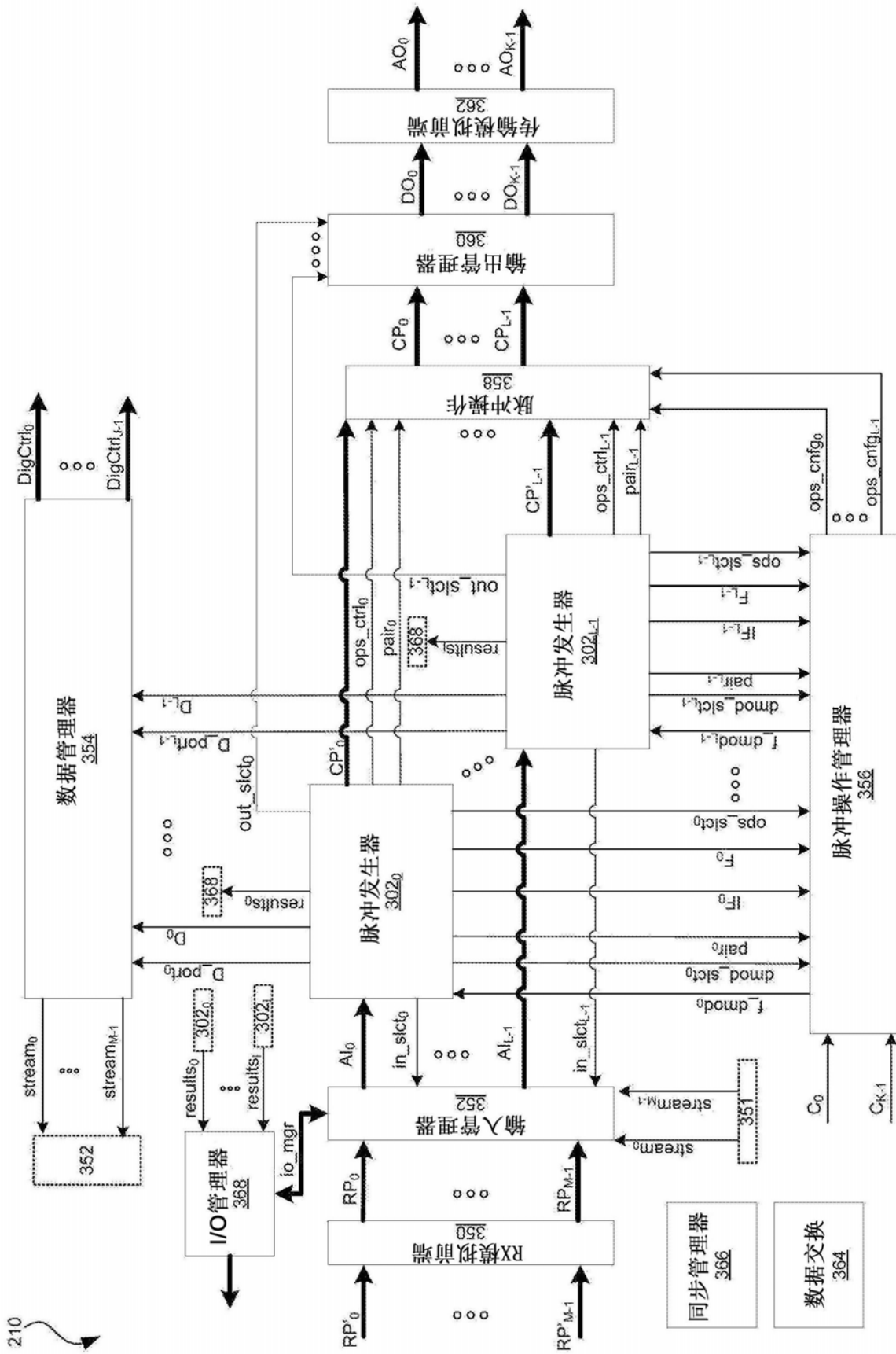


图3B

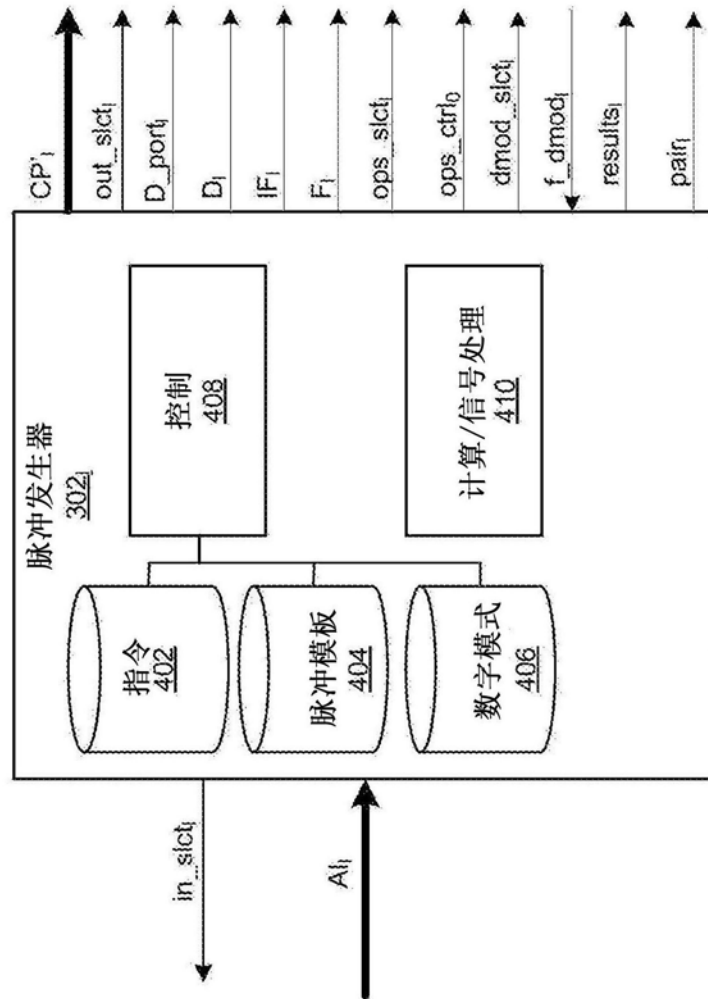


图4

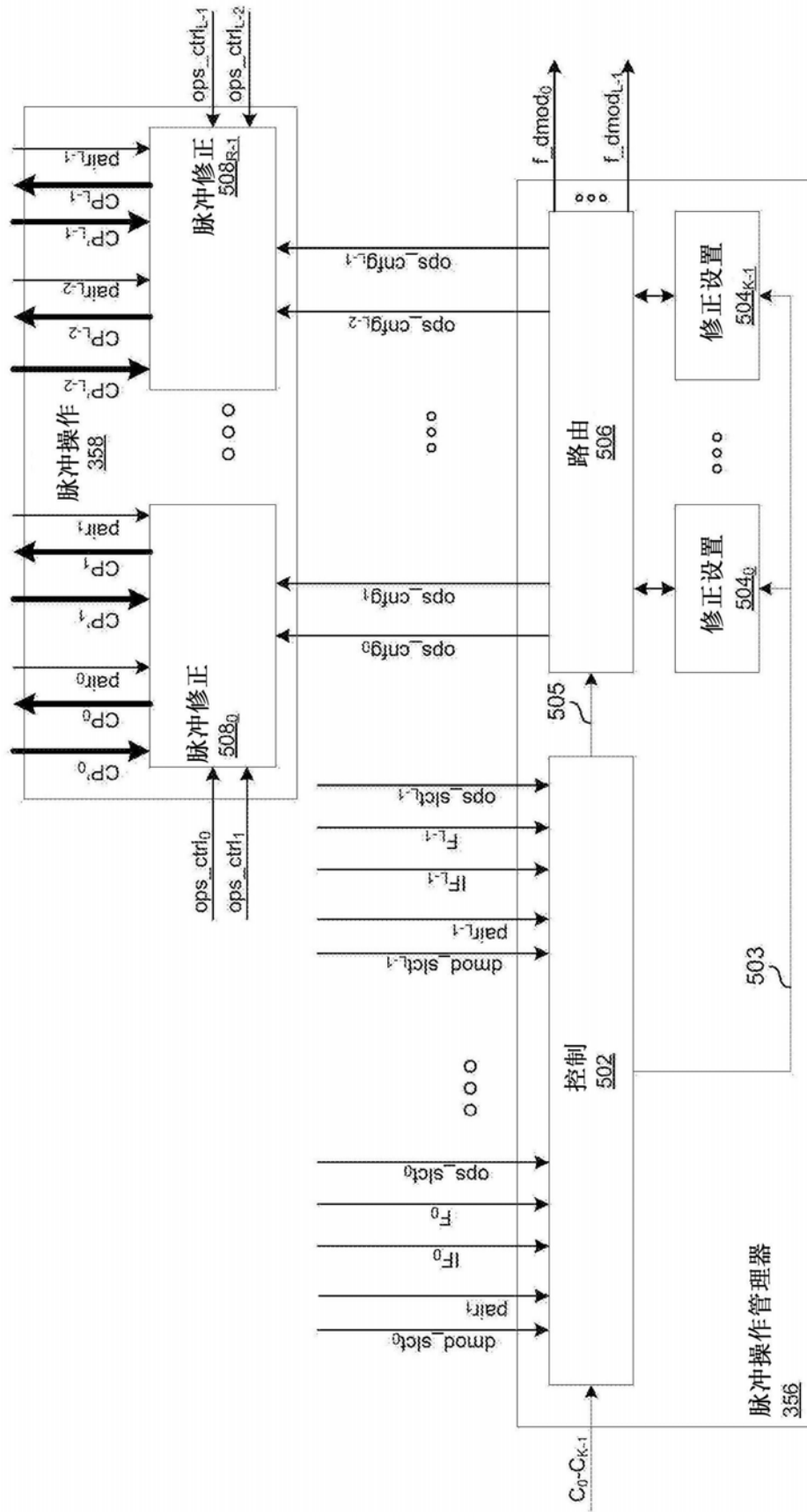


图5

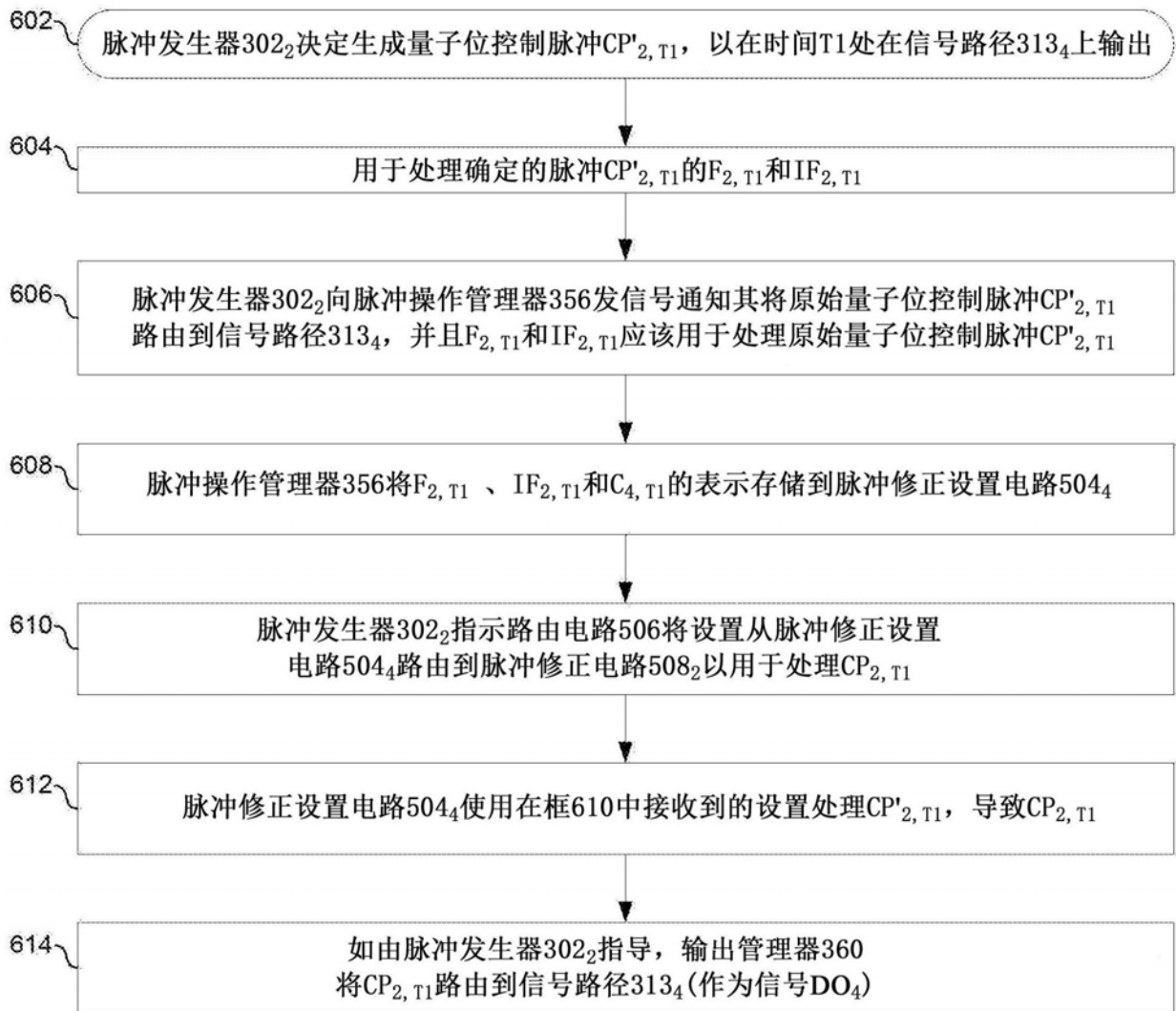


图6

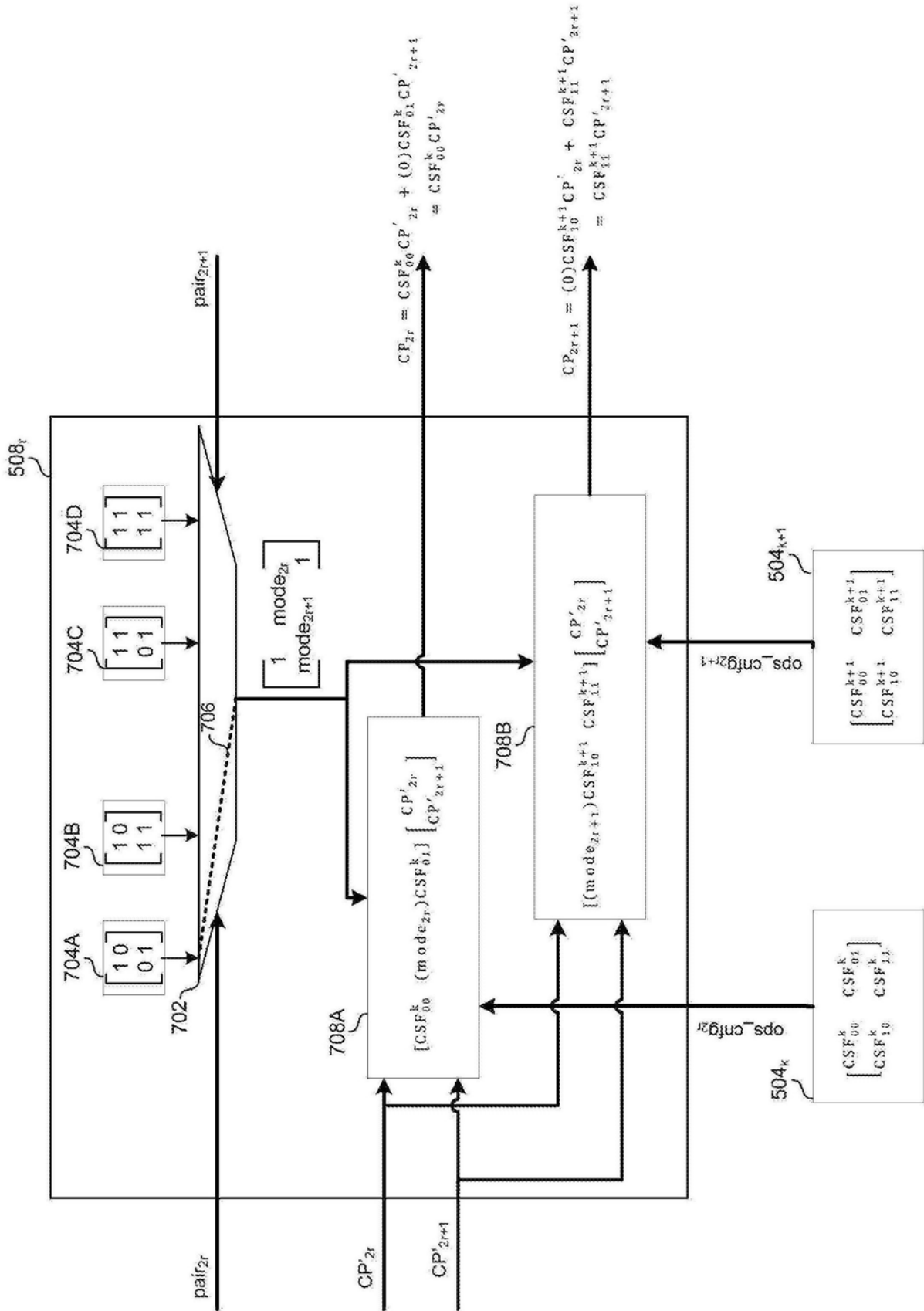


图7A

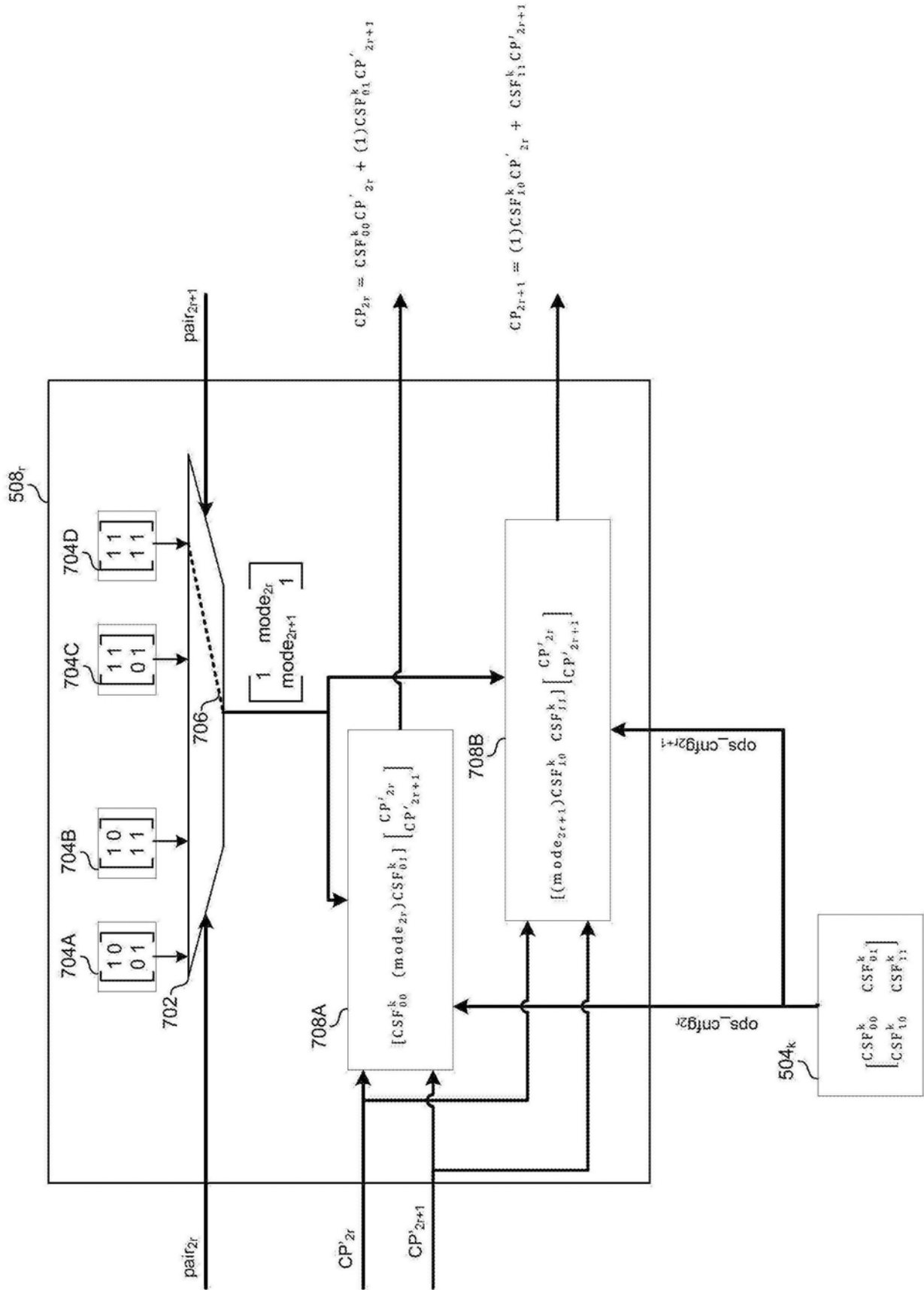


图7B



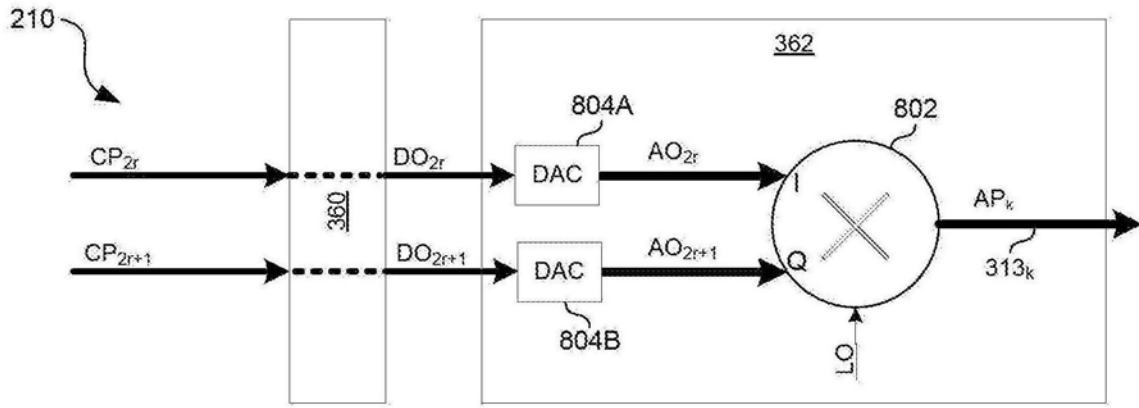


图8A

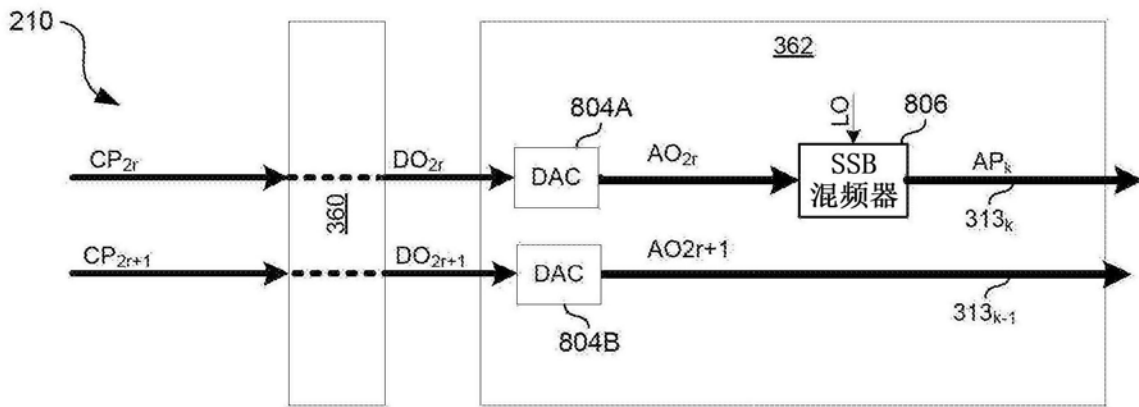


图8B

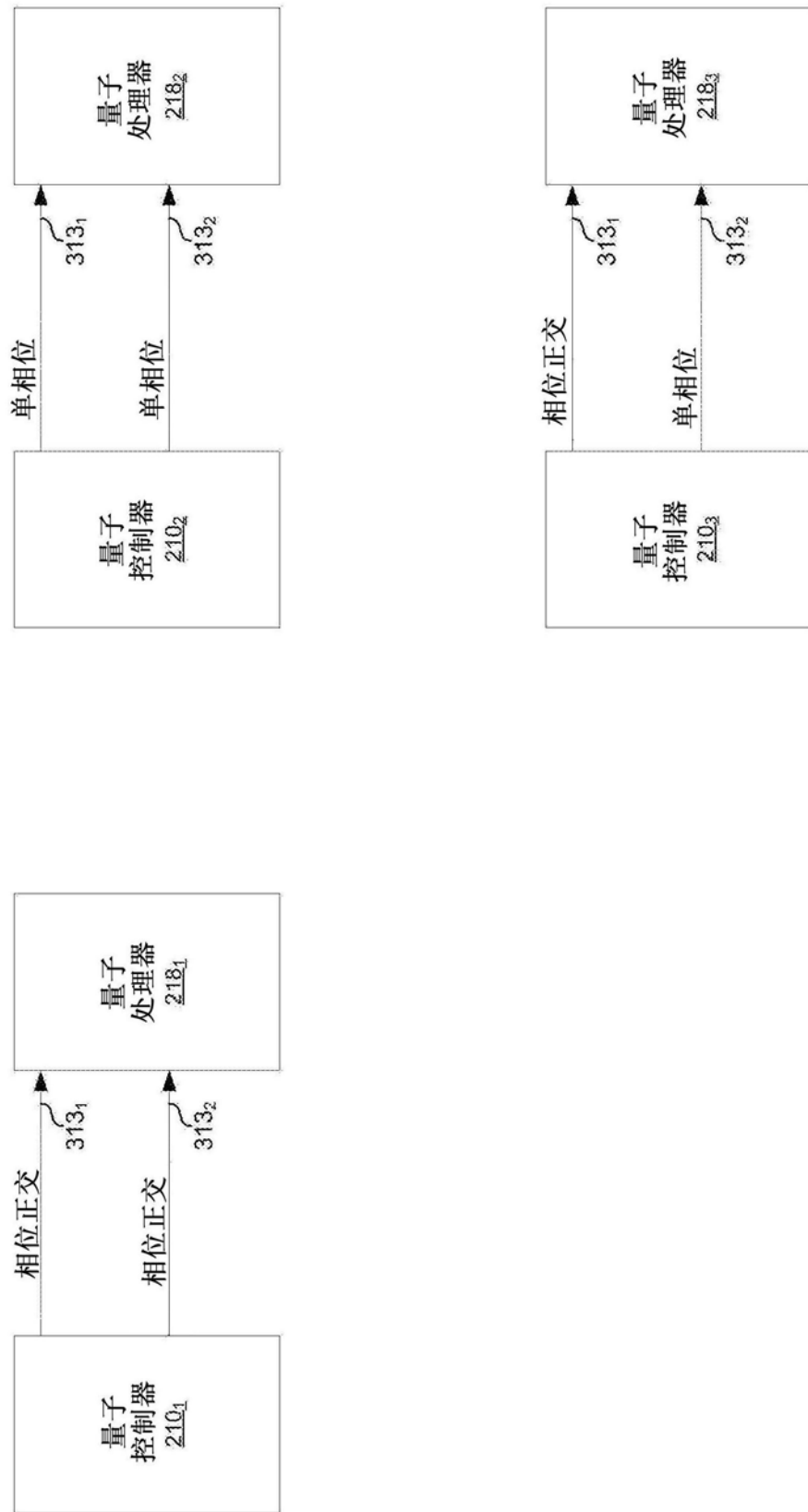


图8C

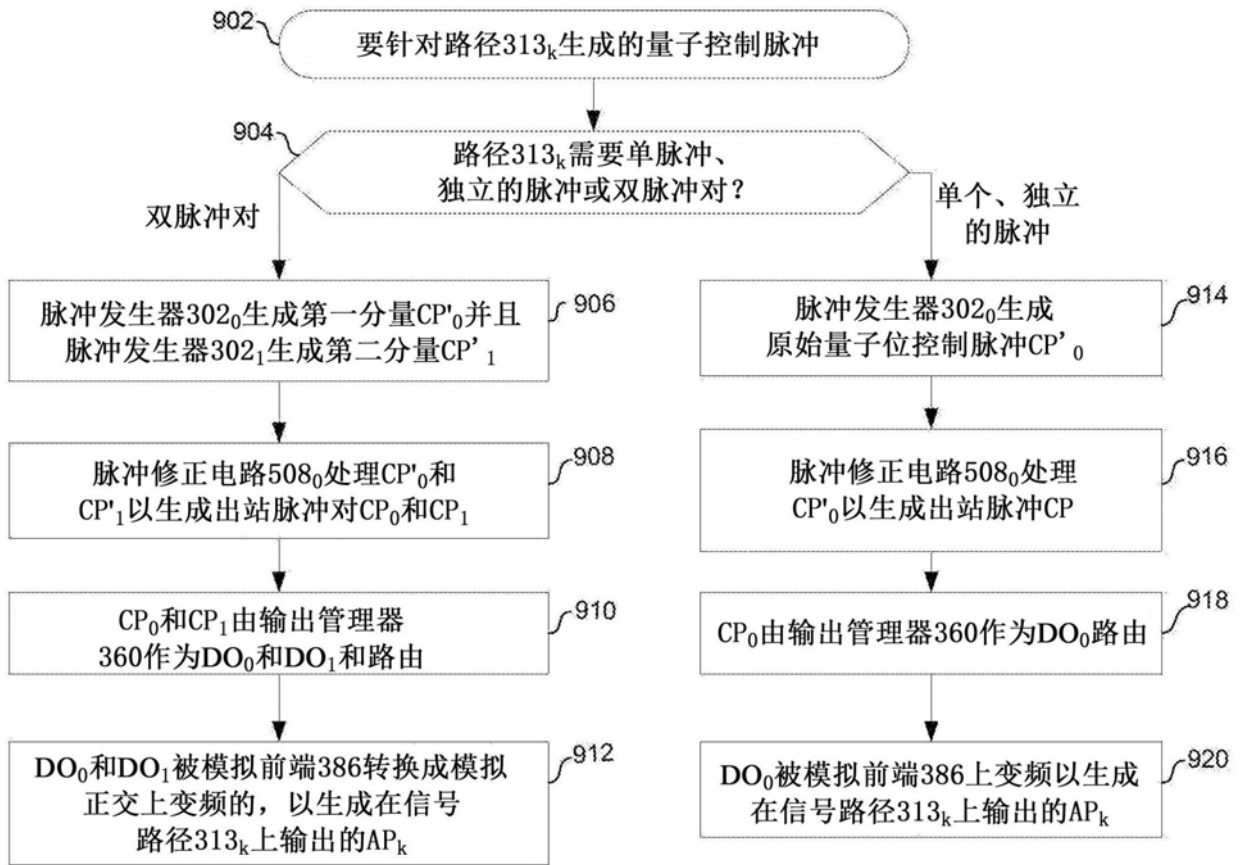


图9