



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I738304 B

(45)公告日：中華民國 110 (2021) 年 09 月 01 日

(21)申請案號：109113617

(22)申請日：中華民國 109 (2020) 年 04 月 23 日

(51)Int. Cl. : **G03F1/82 (2012.01)**(71)申請人：台灣積體電路製造股份有限公司 (中華民國) TAIWAN SEMICONDUCTOR
MANUFACTURING CO., LTD. (TW)

新竹市新竹科學工業園區力行六路八號

(72)發明人：蘇倍毅 SU, PEI-YI (TW)；陳振杰 CHEN, CHENG-CHIEH (TW)

(74)代理人：李世章；秦建譜

(56)參考文獻：

TW M593649

TW 201916096A

CN 1979343A

CN 101506737A

CN 101884016A

US 2009/0202951A1

審查人員：蔡宏鑫

申請專利範圍項數：10 項 圖式數：14 共 42 頁

(54)名稱

半導體晶圓加工方法及清潔刷頭

(57)摘要

本揭露部分實施例提供一種半導體晶圓加工方法。上述方法包括利用具有複數個微結構的一清潔刷頭對一晶圓座的一支撐表面進行一清潔製程。微結構間彼此相隔一間距且具有漸縮的寬度。上述方法更包括放置一半導體晶圓於晶圓座的支撐表面。上述方法還包括對半導體晶圓進行微影製程。

Embodiments of the present disclosure provide a method of manufacturing semiconductor wafer. The method includes performing a cleaning process over a supporting surface of a wafer table with a use of a cleaning scrubber having a number of micro-structures. The micro-structures are spaced apart from each other and have a tapered width. The method also includes placing a semiconductor wafer on the supporting surface. The method further includes performing a lithography process over the semiconductor wafer.

指定代表圖：

符號簡單說明：

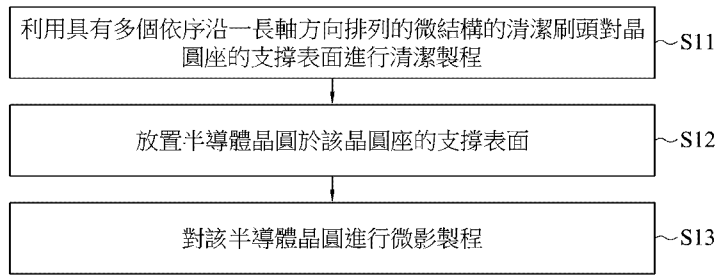
S10:方法

S11:操作

S12:操作

S13:操作

S10
↘



第 12 圖



I738304

【發明摘要】

【中文發明名稱】半導體晶圓加工方法及清潔刷頭

【英文發明名稱】METHOD OF MANUFACTURING SEMICONDUCTOR
WAFER AND CLEANING SCRUBBER

【中文】

本揭露部分實施例提供一種半導體晶圓加工方法。上述方法包括利用具有複數個微結構的一清潔刷頭對一晶圓座的一支撐表面進行一清潔製程。微結構間彼此相隔一間距且具有漸縮的寬度。上述方法更包括放置一半導體晶圓於晶圓座的支撐表面。上述方法還包括對半導體晶圓進行微影製程。

【英文】

Embodiments of the present disclosure provide a method of manufacturing semiconductor wafer. The method includes performing a cleaning process over a supporting surface of a wafer table with a use of a cleaning scrubber having a number of micro-structures. The micro-structures are spaced apart from each other and have a tapered width. The method also includes placing a semiconductor wafer on the supporting surface. The method further includes performing a lithography process over the semiconductor wafer.

【指定代表圖】第（ 12 ）圖。

【代表圖之符號簡單說明】

S 1 0 ： 方 法

S 1 1 ： 操 作

S 1 2 ： 操 作

S 1 3 ： 操 作

【特徵化學式】

無

【發明說明書】

【中文發明名稱】半導體晶圓加工方法及清潔刷頭

【英文發明名稱】METHOD OF MANUFACTURING SEMICONDUCTOR
WAFER AND CLEANING SCRUBBER

【技術領域】

【0001】 本揭露部分實施例是關於一種半導體晶圓加工方法及其工具，特別係關於一種半導體晶圓的微影加工及用於清潔微影工具的清潔刷頭。

【先前技術】

【0002】 半導體積體電路工業已歷經蓬勃發展的階段。積體電路材料及設計在技術上的進步使得每一代生產的積體電路變得比先前生產的積體電路更小且其電路也變得更複雜。在積體電路發展的進程中，功能性密度（例如：每一個晶片區域中內連接裝置的數目）已經普遍增加，而幾何尺寸（例如：製程中所能創造出最小的元件（或線路））則是普遍下降。這種微縮化的過程通常可藉由增加生產效率及降低相關支出提供許多利益。

【0003】 然而，此種微縮化也增加了積體電路加工和製造上的複雜度。為了實現這樣的進展，積體電路加工和製造上也需要有相同的進步。

【0004】 光微影技術是一種利用光照射具有圖案的主光罩來將圖案轉印到覆蓋在半導體基板上感光材料上的製程。

在半導體工業的歷史上，已藉由減小光學微影輻射源之曝光波長改良光微影解析度來實現更小的積體晶片的最小特徵尺寸。在較高解析度的光微影技術中，極紫外線（Extreme ultraviolet; EUV）微影術使用具有 10 nm 與 130 nm 之間之曝光波長的極紫外線（EUV）光，是對於新興技術節點（例如，32 nm、22 nm、14 nm 等）具有前景的下一代光微影解決方案。

【0005】 雖然現有的光微影技術通常已經足以實現預期目的，但仍不能在所有方面完全滿足。

【發明內容】

【0006】 本揭露部分實施例提供一種半導體晶圓加工方法。上述方法包括利用具有複數個微結構的一清潔刷頭對一晶圓座的一支撐表面進行一清潔製程。微結構間彼此相隔一間距且具有漸縮的寬度。上述方法更包括放置一半導體晶圓於晶圓座的支撐表面。上述方法還包括對半導體晶圓進行微影製程。

【0007】 本揭露部分實施例提供一種半導體晶圓加工方法。上述方法包括利用具有複數個錐形微結構的一清潔刷頭對一晶圓座的一支撐表面進行一清潔製程。上述方法更包括放置一半導體晶圓於晶圓座的支撐表面。上述方法還包括對半導體晶圓進行微影製程。

【0008】 本揭露部分實施例提供一種清潔刷頭。此清潔刷頭適用於清潔支撐一半導體晶圓的一晶圓座的一支撐表

面，支撐表面包括具有一既定寬度的複數個溝槽。清潔刷頭包括一上表面以及複數個微結構。複數個微結構間彼此相隔一間距，微結構朝遠離上表面的方向自一第一寬度漸縮至一第二寬度，其中第二寬度小於溝槽的既定寬度。

【圖式簡單說明】

【0009】 當結合附圖閱讀時，根據以下詳細描述可更好地理解本揭示案的態樣。應注意，根據工業標準實踐，各種特徵未按比例繪製。事實上，為論述清楚，各特徵的尺寸可任意地增加或縮小。

第 1 圖顯示本揭露部分實施例的一加工系統的示意圖。

第 2 圖顯示本揭露部分實施例的一曝光模組的示意圖。

第 3 圖顯示第 2 圖之區域 M1 的結構放大圖。

第 4 圖顯示根據本揭露部分實施例的一清潔刷頭的示意圖。

第 5 圖顯示第 4 圖的區域 M2 的結構放大圖。

第 6 圖顯示根據本揭露部分實施例的微結構之一的側視圖。

第 7 圖顯示根據本揭露部分實施例的微結構的底面的示意圖。

第 8 圖顯示本揭露多個實施例的微結構的底面的示意圖。

第 9 圖顯示本揭露部分實施例的多個微結構的示意圖。

第 10 圖顯示本揭露部分實施例的多個微結構的俯視示意

圖。

第 11 圖顯示本揭露部分實施例的多個微結構的剖面示意圖。

第 12 圖顯示本揭露部分實施例執行一半導體晶圓加工方法的流程圖。

第 13 圖顯示本揭露部分實施例執行一半導體晶圓加工方法的一步驟的示意圖。

第 14 圖顯示本揭露部分實施例的微結構在使用一既定時間後的示意圖。

【實施方式】

【0010】 以下的揭露內容提供許多不同的實施例或範例，以實施本揭露的不同特徵而本說明書以下的揭露內容是敘述各個構件及其排列方式的特定範例，以求簡化發明的說明。當然，這些特定的範例並非用以限定本揭露。例如，若是本說明書以下的揭露內容敘述了將一第一特徵形成於一第二特徵之上或上方，即表示其包含了所形成的上述第一特徵與上述第二特徵是直接接觸的實施例，亦包含了尚可將附加的特徵形成於上述第一特徵與上述第二特徵之間，而使上述第一特徵與上述第二特徵可能未直接接觸的實施例。另外，本揭露的說明中不同範例可能使用重複的參考符號及/或用字。這些重複符號或用字係為了簡化與清晰的目的，並非用以限定各個實施例及/或所述外觀結構之間的關係。

【0011】 再者，為了方便描述圖式中一元件或特徵部件與另一（複數）元件或（複數）特徵部件的關係，可使用空間相關用語，例如“在...之下”、“下方”、“下部”、“上方”、“上部”及類似的用語等。可以理解的是，除了圖式所繪示的方位之外，空間相關用語涵蓋使用或操作中的裝置的不同方位。所述裝置也可被另外定位（例如，旋轉90度或者位於其他方位），並對應地解讀所使用的空間相關用語的描述。可以理解的是，在所述方法之前、期間及之後，可提供額外的操作步驟，且在某些方法實施例中，所述的某些操作步驟可被替代或省略。

【0012】 應注意的是，此處所討論的實施例可能未必敘述出可能存在於結構內的每一個部件或特徵。舉例來說，圖式中可能省略一個或多個部件，例如當部件的討論說明可能足以傳達實施例的各個樣態時可能將其從圖式中省略。再者，此處所討論的方法實施例可能以特定的進行順序來討論，然而在其他方法實施例中，可以以任何合理的順序進行。

【0013】 積體電路的製造已從大型積體電路設計進展到超大型積體電路設計，整個積體電路的製程隨著設計方式做改變，由於大型化的緣故，使得單一個半導體元件的尺寸下降，而積體電路的線寬持續縮小，從次微米階段下降到深次微米階段。於是，積體電路的製造過程，除克服元件設計的困難之外，尚有元件製造的困難。舉例來說，在積體電路的製程之中，積體電路是利用微影製程將微細圖案

投射在半導體晶圓的表面，當圖案的線寬越小，微影製程的困難度越高，或者是需要使用更先進的微影機台，才能達到成功轉移圖案的目的。

【0014】 在積體電路的微影製程之中，是利用光線投射方式，將光罩上的圖案轉移到半導體晶圓的表面。在準備光線投射的過程之中，將投射光線準確對焦於半導體晶圓的表面，使得圖案能夠準確形成在矽晶圓的表面，於是，各種對焦方式被運用在積體電路的微影製程之中。值得注意的是，半導體晶圓的曝光方式，是將半導體晶圓分為數個曝光區域，然後進行多次的曝光製程，對一個曝光區域進行一次曝光製程，每進行一次曝光製程，便需要進行一次對焦過程，使得圖案能夠準確形成在半導體晶圓的表面。

【0015】 在半導體晶圓的對焦過程之中，是藉由調整半導體晶圓的位置，來達到準確對焦的目的，而調整半導體晶圓的方式，不外乎對半導體晶圓進行轉動與移動，使得半導體晶圓的表面能夠平行於微影機台的投射透鏡，而且適當調整半導體晶圓的高度位置，使得半導體晶圓的表面能夠位於微影機台的聚焦範圍之內。在半導體晶圓的對焦過程之中，半導體晶圓對水平面的旋轉角度與上升或下降的高度，成為半導體晶圓的對焦參數。工廠的管理者藉由這些參數來瞭解半導體晶圓是否平行於微影機台的投射透鏡，以確定投射光線確實對焦於半導體晶圓的表面。在半導體工廠的生產線上，都是以數個矽晶圓作為一批生產單

位，整批矽晶圓進行微影製程之後，統計整批矽晶圓的對焦參數，以確定是否這些矽晶圓有被準。

【0016】 但是在矽晶圓的位置調整過程之中，往往會有例外的情況，例如在矽晶圓的底部具有污染顆粒，造成矽晶圓的某處表面形成突起，而這個表面小於一個曝光區域的範圍，於是在微影製程的對焦過程之中，微影機台使用雷射光數掃描一個曝光區域的大部分區域，得到一個平均參數，作為調整半導體晶圓位置的依據，但是根據此平均參數對半導體晶圓進行位置調整之後，微影機台的投射光線依然無法在此突出區域造成準確對焦，使得在矽晶圓上的某些區域造成對焦失準的情況。

【0017】 上述因為污染顆粒或是矽晶圓背面的污染，造成微影製程的對準誤失，很難利用一般微影製程來校正，而是在進行完一批矽晶圓的微影製程之後，利用顯微鏡檢查整個矽晶圓，來發現是否有發生上述的情況，以瞭解整批半導體晶圓的製程狀況，來判斷是否有不正常的對焦現象，即時去除造成這種不正常對焦現象的因素，在下一批矽晶圓的微影製程之中，便不會造成失焦對準的現象，有效降低積體電路生產的成本。

【0018】 為解決上述問題，本揭露部分實施例提出一種經晶圓座的清潔方法，其利用多個具有特定幾何造型的微結構對晶圓座進行清潔，以有效率地移除晶圓座上方的污染顆粒，避免在微影製程中發生不正常對焦的現象。

【0019】 第 1 圖顯示本揭露部分實施例的一加工系統 1 的

示意圖。根據本揭露實施例，加工系統 1 包括一光阻塗佈模組 10、一研磨模組 20、一曝光模組 30 及一或多個裝載埠，例如二個裝載埠 7、9。加工系統 1 的配置與模組數量可以依照需求增加或減少，並不僅此實施例為限。

【0020】 裝載埠 7、9 係配置用於放置可用於裝載多個半導體晶圓 5 的承載箱 3，並且加工系統 1 相對於裝載埠 7、9 具有開口，以供半導體晶圓 5 通過。在部分實施例中，位於裝載埠 7 上的承載箱 3 是用於放置待加工之半導體晶圓 5，且位於裝載埠 9 上的承載箱 3 是用於放置已在加工系統 1 內加工完成之半導體晶圓 5。應當理解的是，加工系統 1 的裝載埠的數量可以依照需求增加或減少，並不以第 1 圖所示的實施例為限。另外，加工系統 1 的裝載埠 7 與裝載埠 9 的設置位置也可加以改變。舉例而言，加工系統 1 的裝載埠 7 與裝載埠 9 相鄰設置。

【0021】 在部分實施例中，半導體晶圓 5 進入加工系統 1 後依序經由光阻塗佈模組 10、研磨模組 20 及曝光模組 30 進行加工。供應於裝載埠 7 上的承載箱 3 的半導體晶圓 5 在光阻塗佈模組 10 內進行光阻塗佈製程，並送至研磨模組 20 內對光阻進行平坦化。接著，半導體晶圓 5 由研磨模組 20 送至曝光模組 30，使半導體晶圓 5 表面的光阻在曝光模組 30 進行曝光。最後，半導體晶圓 5 由曝光模組 30 送至位於裝載埠 9 上的承載箱 3。之後，晶圓被傳送至另一半導體設備，例如一蝕刻設備或是一化學汽相沈積 (CVD) 設備。上述半導體晶圓 5 的移動可透過設

置於加工系統 1 內的一或多個機械手臂(未顯示於第 1 圖)執行。

【0022】 在部分實施例中，光阻塗佈模組 10、研磨模組 20、曝光模組 30 的加工參數及半導體晶圓 5 透過上述機械手臂之運送時間可透過一預先植入的程式在一電腦或微處理器(未顯示於第 1 圖)進行操作。

【0023】 根據本揭露部分實施例，曝光模組 30 的結構特徵說明如下：

【0024】 第 2 圖顯示本揭露部分實施例的曝光模組 30 的示意圖。根據本揭露實施例，曝光模組 30 用以實施一微影製程以於光阻上形成一圖案。在部分實施例中，曝光模組 30 包括一光源 31、一照明裝置 32、一光罩 33、一物鏡模組 34、一晶圓座 35、以及一流體維持裝置 36。光源 31 位於照明裝置 32 上方。光源 31 用以照射一光束 39 至照明裝置 32。

【0025】 於一些實施例中，光源 31 為具有波長約為 436nm(G-line)至 365nm(I-line)的範圍之間的汞燈、具有波長約為 248nm 之氪氟(Krypton Fluoride, KrF)准分子雷射、具有波長約為 193nm 之氬氟(Argon Fluorid, ArF)准分子雷射、具有波長約為 157nm 之氟(Fluoride, F2)准分子雷射、或是其他具有一期望之波長(例如低於約 100nm)之其他光源。

【0026】 上述針對光源的描述可以瞭解的是每一光源可具有一大致的波長分佈、或是線寬(line width)，而不是

一個精確的單一波長。舉例而言，I-line(例如，365nm)波長之汞燈並不需要為準確的365nm，而是可為主要大致集中於365nm附近，且波長可高過或是低於365nm之多種波長的範圍。此範圍可用以於微影製程中決定一最小可能的線寬，且其對於期望的365nm的波長具有一些少量的變化導致一個較窄的線寬。

【0027】 照明裝置32位於光源31以及光罩33之間。於一些實施例中，照明裝置32為一聚光裝置(consenser device)。照明裝置32用以將光束39聚集至光罩33。

【0028】 照明裝置32包括一單一透鏡或是具有多個透鏡及/或其他透鏡元件之一透鏡組。舉例而言，照明裝置32可包括微透鏡陣列、遮蔽罩(shadow mask)、及/或其他設計於直接幫助光線由光源31至光罩33的結構。於一些實施例中，照明裝置32包括以陣列的方式排列的多個調整鏡321。另外，照明裝置32包括一驅動件37。驅動件37配置用於沿垂直方向移動調整鏡321的位置。或者，驅動件37配置用於沿水平方向移動調整鏡321的位置。或者，驅動件37配置用於旋轉調整鏡321，以使調整鏡321相對於水平面傾斜。

【0029】 光罩33位於照明裝置32與晶圓座35之間。於一些實施例中，光罩33位於照明裝置32與物鏡模組34之間。光罩33用以部分地遮蔽光束39，且於半導體晶圓5上形成一圖案。可藉由置換曝光模組30中的光罩33以於不同的晶圓上形成不同之圖案。

【0030】光罩 33 可指為一遮罩 (mask) 或是一分劃板 (reticle)。光罩 33 包括一透光基材 331 以及設置於透光基材 331 上之一圖案化吸收層 332。當光束 39 穿過圖案化吸收層 332 之吸收區域 333 時，光束 39 部分或是全部地被遮擋。

【0031】物鏡模組 34 位於晶圓座 35 以及光罩 33 之間。物鏡模組 34 用以將光束 39 聚集至半導體晶圓 5。於一些實施例中，物鏡模組 34 包括單一之物鏡或是多個物鏡 341、342。

【0032】晶圓座 35 位於光罩 33 以及物鏡模組 34 之下。晶圓座 35 用以固持半導體晶圓 5。晶圓座 35 包括一晶圓吸附盤 351 以及一移動機構 352。晶圓吸附盤 351 用以固持半導體晶圓 5。於一些實施例中，晶圓吸附盤 351 為靜電吸附盤。移動機構 352 用以橫向地移動晶圓吸附盤 351，或是旋轉晶圓吸附盤 351。因此，半導體晶圓 5 具有以橫向或是旋轉模式移動的能力，使得半導體晶圓 5 可與光罩 33 對齊。流體維持裝置 36 位於光罩 33 以及晶圓座 35 (或是半導體晶圓 5) 之間。流體維持裝置 36 用以維持浸潤液 38。

【0033】於一些實施例中，半導體晶圓 5 包括一基材 51 以及一光阻層 52。光阻層 52 藉由一塗布製程塗布於基材 51 上。光阻層 52 反應於一曝光製程，以形成圖案。光阻層 52 包括正光阻或是負光阻。

【0034】根據一些實施例，基材 51 由矽、鍺或其他半導體

材料所製成。根據一些實施例，基材 51 由複合半導體所製成，如碳化矽 (SiC)、砷化鎵 (GaAs)、砷化銦 (InAs) 或磷化銦 (InP)。根據一些實施例，基材 51 由合金半導體所製成，如矽鍺 (SiGe)、矽鍺碳 (SiGeC)、磷砷化鎵 (GaAsP) 或磷化銦鎵 (GaInP)。根據一些實施例，基材 51 包括一晶膜層。舉例來說，基材 51 具有一晶膜層覆蓋於大型半導體 (bulk semiconductor) 上。根據一些實施例，基材 51 可為矽絕緣體 (silicon-on-insulator; SOI) 或鍺絕緣體 (germanium-on-insulator; GOI) 基板。

【0035】 基材 51 上可包括有多個裝置元件。舉例而言，形成於基材 51 上的裝置元件可包括一電晶體，例如：金氧半導體場效電晶體 (metal oxide semiconductor field effect transistors (MOSFET))、互補式金氧半導體電晶體 (complementary metal oxide semiconductor (CMOS) transistors)、雙載子接面電晶體 (bipolar junction transistors (BJT))、高電壓電晶體、高頻電晶體、P 型場效電晶體 (p-channel and/or n-channel field-effect transistors (PFET)) 或者 P 型場效電晶體 (n-channel field-effect transistors (NFET)) 等，以及或者其他元件。基材 51 上的多個裝置元件已經經過多個加工製程，例如沈積、蝕刻、離子植入、光刻、退火、以及或者其他製程。

【0036】 第 3 圖顯示第 2 圖之區域 M1 的結構放大圖。在部分實施例中，晶圓座 35 的基材 351 的上表面 353 具有多個突起 (Burl) 354 形成於其上。並且，每一突起 354 的頂面 355 具有多個晶格結構 356。基材 351 藉由突起 354 的頂面 355 對半導體晶圓 51 進行支撐，其中多個突起 354 的頂面 355 形成晶圓座 35 的支撐表面 350。在一實施例中，晶格結構 356 包括碳化矽 (SiC) 晶格，且晶格結構 356 間形成有溝槽 357。溝槽 357 具有介於約 5 微米至 10 微米之間的既定寬度。

【0037】 在部分實施例中，如第 3 圖所示，晶圓座 35 的支撐表面 350 可能附著污染顆粒 358。污染顆粒 358 可能來自於先前加工的半導體晶圓 5 的背面 511 殘留的光阻材料，或是用於搬運半導體晶圓的搬運工具的線材磨損所造成。這些污染顆粒將會卡附至晶格結構 356 之間的溝槽 357 以及晶格結構 356 的表面。在下一個加工的半導體晶圓 5 放置於晶圓座 35 的支撐表面 350 時，半導體晶圓 5 的背面 511 將無法緊密貼附至晶圓座 35 的支撐表面 350，進而造成半導體晶圓 5 的部分區域的平坦度降低。

【0038】 為改善上述問題，本揭露部分實施例提出一種用於清潔晶圓座 35 的支撐表面 350 的清潔刷頭 40。

【0039】 第 4 圖顯示根據本揭露部分實施例的清潔刷頭 40 的示意圖，第 5 圖顯示第 4 圖的區域 M2 的結構放大圖。在一實施例中，清潔刷頭 40 為一圓柱體，但本揭露並不

僅此為限。清潔刷頭 40 的外型可依需求進行變化，或形成有合適的握持結構，以利維護人員抓持。在一實施例中，清潔刷頭 40 具有一上表面 41。上表面 41 可為一平坦表面或為一圓弧表面。

【0040】 如第 5 圖所示，多個微結構 42 形成於上表面 41 之上。微結構 42 係沿平行長軸方向 L 成排排列，微結構 42 具有間距 D2 (頂點 424 間的距離)。另外，每一排微結構 42 之間彼此相隔一間距，進而形成有一排屑通道 43 (亦即排屑通道 43 平行長軸方向 L 延伸)。並且，在每一排微結構 42 當中，每一微結構 42 之間也形成有排屑通道 43。排屑通道 43 具有寬度 D1。距離 D2 約為寬度 D1 的 4-6 倍。在一示範性實施例中，微結構 42 的間距 D2 約為 330 微米，且排屑通道 43 的寬度 D1 約為 58 微米。如此一來，自晶圓座 35 的支撐表面 350 所移除的污染顆粒晶可通過排屑通道 43 排除，提升清潔功效。

【0041】 在部分實施例中，微結構 42 具有相等的高度 H。具體而言，如第 5 圖所示，微結構 42 自上表面 41 向外延伸，並終結於頂點 424。微結構 424 的頂點與上表面 41 間差距高度 H。

【0042】 可以理解的是，本揭露的實施例可具有多種變化並不僅此為限。在另一些實施例中，如第 4 圖所示，清潔刷頭 40 的上表面 41 具有多個環形區域 411、412 同心設置。每一環形區域 411、412 皆有微結構 42 形成於其上。在遠離清潔刷頭 40 的上表面 41 中心的環型區域 411

內的微結構 42 的高度低於靠近清潔刷頭 40 的上表面 41 中心的環型區域 412 內的微結構 42 的高度。由於在人力握持時，力量可能集中在清潔刷頭 40 的中心區域，藉由中心區域具有較低微結構的配置，可分散壓持晶圓座 35 的支撐表面 350 的力量，避免晶圓座 35 的支撐表面 350 造成刮傷。

【0043】 在部分實施例中，微結構 42 為錐形，故自遠離上表面 41 的方向上具有逐漸減少的寬度。具體而言，如第 6 圖所示，微結構 42 的側面 422 為三角形，其底邊 42 的具有一第一寬度 $D3$ ，且其頂點 424 具有一第二寬度 $D4$ 。第一寬度 $D3$ 大於第二寬度 $D4$ 。在一示範性實施例中，第一寬度 $D3$ 約為 350 微米，且第二寬度 $D4$ 等於 0 微米或略大於 0 微米。在一實施例中，第二寬度 $D4$ 小於晶格 356 間的溝槽 357 的寬度。

【0044】 在一實施例中，微結構 42 的側面 422 具有對稱的結構(例如，微結構 42 的側面 422 為等腰三角形)，其底部夾角 $A1$ (稜邊 423 與底邊 421 的夾角)介於約 20 度至 70 度之間。在另一實施例中，微結構 42 的側面 422 具有非對稱的結構。在一實施例中，如第 7 圖所示，微結構 42 的底面 420 為三角形。

【0045】 在一實施例中，微結構 42 具有與污染顆粒 358 相似的硬度或相較於污染顆粒 358 更高的硬度，以增加使用期限。在一示範性實施例中，污染顆粒 358 為 TiN 其維氏硬度約為 2000，為使清潔製程有效移除污染顆粒，

微結構 42 的硬度具有介於約 1200 至約 10000 的維氏硬度。在一實施例中，微結構 42 的硬度具有介於約 1500 至約 3500 的維氏硬度。

【0046】 微結構 42 可由任何具有合適硬度的材質所製成，例如二氧化鋯 (ZrO_2 ，維氏硬度約為 1200)、氮化矽 (Si_3N_4 ，維氏硬度介於約 1500 至約 1600)、氮化鋁 (AlN ，維氏硬度介於約 1350 至約 1700)、由氧化鋁與碳化鈦所構成的複合材料 (Al_2O_3-TiC 維氏硬度約為 2100)、碳化矽 (SiC ，維氏硬度約為 2500)、金剛石(維氏硬度約為 10000)或其組合。

【0047】 可以理解的是，微結構 42 的形狀與尺寸並不僅此為限，舉凡可用於清潔晶圓座為目的微結構皆可形成於本揭露之清潔刷頭 40 之上。以下提供多種微結構的變化實施例。

【0048】 第 8 圖顯示本揭露多個實施例之微結構 42 的底面示意圖。在部分實施例中，微結構 42 的底面的形狀除第 7 圖所示之三角形外，微結構 42 之底面亦可為矩形、圓形、梯形、多邊形、或其組合。在部分實施例中，具有不同底面形狀之微結構 42 相鄰排列於清潔刷頭 40 的上表面 41 (第 4 圖) 之上。多個具有不同底面形狀之微結構 42 可具有相同一致的高度 (亦即頂點相較於清潔刷頭 40 的上表面 41 的距離)，但具有不同的底面形狀。

【0049】 第 9 圖顯示本揭露部分實施例的微結構 42 a 的示意圖。在部分實施例中，微結構 42 a 為多個相互平行且依

序排列於長軸方向 L 之上的三稜柱。微結構 42 a 自遠離上表面 41 的方向上具有逐漸減少的寬度。在長軸方向 L 上，相鄰微結構 42 a 之間具有間距 D6 (微結構 42 a 之頂點 424 a 之間的間距)，每一微結構 42 a 之間以排屑通道 43 a 相隔一間距，排屑通道 43 a 具有寬度 D7，且微結構 42 a 的底邊 421 a 具有寬度 D8。間距 D6 約為寬度 D7 的 4-6 倍。在一示範性實施例中，間距 D6 的寬度為 54 微米，寬度 D7 為 8.3 微米，且寬度 D8 為 52 微米。

【0050】 第 10 圖顯示本揭露部分實施例的微結構 42 b 的俯視示意圖。在部分實施例中，微結構 42 b 為點狀結構且具有圓形或橢圓形的橫向剖面。在部分實施例中，多排微結構 42 b 在長軸方向 L 上依序排列，構成矩陣陣列。在部分實施例中，相鄰微結構 42 b 之間具有排屑通道 43 b，彼此相隔一間距並不緊鄰。

【0051】 第 11 圖顯示本揭露部分實施例的微結構 42 與微結構 42 c 的剖面示意圖。在部分實施例中，具有不同底部夾角的微結構相互交錯設置，以產生不同的清潔效果。舉例而言，在第 11 圖所示的實施例中，微結構 42 與微結構 42 c 彼此在長軸方向 L 上交錯設置，其中微結構 42 的稜邊 423 與底邊 421 間的底部夾角 A1 不同於微結構 42 c 的稜邊 423 c 與底邊 421 c 間的底部夾角 A2。在一實施例中，底部夾角 A1 介於約 45 度至約 70 度之間，且底部夾角 A2 介於約 20 度至約 45 度之間。如此一來，微結構 42 與微結構 42 c 的頂點具有不同的尖銳程度，可

針對不同的晶格表面進行深度清潔。

【0052】 第 12 圖顯示本揭露部分實施例執行一半導體晶圓加工的方法 S 10 的流程圖。可以理解的是，額外的操作可以提供在第 12 圖所示操作之前、期間和之後。對於該方法的其他實施例，可以替換或減少以下所述的部分操作。操作 / 過程的順序可以是可互換的。以下實施例可以採用關於上述實施例描述的材料、配置及尺寸，並且可以省略其詳細說明。

【0053】 方法 S 10 包括操作 S 11，利用具有多個依序沿長軸方向 L 排列的微結構 (例如：微結構 42) 的清潔刷頭 40 對晶圓座 35 的支撐表面 350 進行清潔製程。在部分實施例中，操作 S 11 是以人工執行，並在前一批半導體晶圓完成微影製程自晶圓座 5 移除後執行。在進行清潔製程時，清潔刷頭 40 的上表面 41 面向晶圓座 35 的支撐表面 350，使微結構 42 接觸晶圓座 35 的支撐表面 350。在部分實施例中，如第 13 圖所示，由於微結構 42 可伸入溝槽 357 清除污染顆粒 358，污染顆粒 358 可自支撐表面 350 有效移除，故在清潔過後的溝槽 357 內不會殘餘污染顆粒 358。

【0054】 在部分實施例中，如第 14 圖所示，在執行操作 S 11 一既定時間後，微結構 42 可能遭受磨損，致使微結構 42 的頂端具有平坦表面 425。此時，由於平坦表面 425 與微結構 42 的稜邊上仍具有突出特徵 426，故仍可對晶圓座 35 的支撐表面 350 進行清潔，並有效移除溝槽 357

內的污染顆粒。根據一實驗結果，在微結構 42 磨耗至底邊 420 之前，微結構 42 對晶圓座 35 的支撐表面 350 的清潔效果始終大於傳統採用具有不規則形狀的大理石對晶圓座 35 具有更好的清潔效果。

【0055】 方法 S10 包括操作 S12，放置半導體晶圓 5 至晶圓座 35 的支撐表面 350。在部分實施例中，由於晶圓座 35 的支撐表面 350 已完成清潔製程，晶圓座 35 的支撐表面 350 不會殘留污染顆粒，故半導體晶圓 5 可平坦放置於晶圓座 35 的支撐表面 350。

【0056】 方法 S10 包括操作 S13，對半導體晶圓 5 執行微影製程。在部分實施例中，如第 2 圖所示，在微影製程中，光源 31 發出光束 39 至照明裝置 32，照明裝置 32 將光束 39 聚集至光罩 33。光罩 33 部分地遮蔽光束 39，並且圖案化的光束通過物鏡模組 34 投射於半導體晶圓 5，以曝光半導體晶圓 5 上的光阻層 52。之後，晶圓被傳送至另一半導體設備，例如一蝕刻設備或是一化學汽相沈積 (CVD) 設備。上述半導體晶圓 5 的移動可透過設置於加工系統 1 內的一或多個機械手臂執行。

【0057】 本揭露的多個實施例中利用具有特定幾何形狀的微結構的清潔刷頭對用於承載半導體晶圓的晶圓座進行清潔。由於清潔刷頭的微結構可伸入晶圓座表面的溝槽中，以對殘留於溝槽內的污染顆粒進行移除，故晶圓座表面的污染顆粒可有效清除。於是，在後續利用晶圓座執行半導體晶圓的微影製程時，半導體晶圓可平坦的放置於晶圓座

之上，半導體晶圓加工的製程良率得以提升。另一方面，由於清潔刷頭具有較好的清潔功能，故維護晶圓座而造成機台停機的時間也可藉此縮短，進而減少生產成本。

【0058】 本揭露部分實施例提供一種半導體晶圓加工方法。上述方法包括利用具有複數個微結構的一清潔刷頭對一晶圓座的一支撐表面進行一清潔製程。微結構間彼此相隔一間距且具有漸縮的寬度。上述方法更包括放置一半導體晶圓於晶圓座的支撐表面。上述方法還包括對半導體晶圓進行微影製程。在上述實施例中，清潔製程的執行是利用具有錐形剖面的微結構對支撐表面進行清潔。在上述實施例中，清潔製程的執行是利用具有相異底部夾角的微結構交錯排列對支撐表面進行清潔。在上述實施例中，清潔製程的執行是利用具有底部夾角介於約 20 度至約 70 度的微結構對支撐表面進行清潔。在上述實施例中，清潔製程的執行是利用微結構對支撐表面上的複數個溝槽進行清潔，且微結構的部分伸入溝槽內部以移除位於溝槽中的污染顆粒。

【0059】 本揭露部分實施例提供一種半導體晶圓加工方法。上述方法包括利用具有複數個錐形微結構的一清潔刷頭對一晶圓座的一支撐表面進行一清潔製程。上述方法更包括放置一半導體晶圓於晶圓座的支撐表面。上述方法還包括對半導體晶圓進行微影製程。在上述實施例中，清潔製程的執行是利用具有底部夾角介於約 20 度至約 70 度的該等微結構對該支撐表面進行清潔。

【0060】 本揭露部分實施例提供一種清潔刷頭。此清潔刷頭適用於清潔支撐一半導體晶圓的一晶圓座的一支撐表面，支撐表面包括具有一既定寬度的複數個溝槽。清潔刷頭包括一上表面以及複數個微結構。複數個微結構間彼此相隔一間距，微結構朝遠離上表面的方向自一第一寬度漸縮至一第二寬度，其中第二寬度小於溝槽的既定寬度。在上述實施例中，微結構具有錐形的剖面。在上述實施例中，具有相異底部夾角的微結構沿長軸方向交錯排列。

【0061】 上文概述若干實施例之特徵或實例，使得熟習此項技術者可更好地理解本揭示案的態樣。熟習此項技術者應瞭解，可輕易使用本揭示案作為設計或修改其他製程及結構的基礎，以便實施本文所介紹之實施例或實例的相同目的及/或實現相同優勢。熟習此項技術者亦應認識到，此類等效結構並未脫離本揭示案之精神及範疇，且可在不脫離本揭示案之精神及範疇的情況下產生本文的各種變化、替代及更改。

【符號說明】

【0062】

- 1 : 加工系統
- 3 : 承載箱
- 5 : 半導體晶圓
- 7 : 裝載埠
- 9 : 裝載埠
- 10 : 光阻塗佈模組

- 20 : 研磨模組
- 30 : 曝光模組
- 31 : 光源
- 32 : 照明裝置
- 321 : 調整鏡
- 33 : 光罩
- 331 : 透光基材
- 332 : 圖案化吸收層
- 333 : 吸收區域
- 34 : 物鏡模組
- 341 : 物鏡
- 342 : 物鏡
- 35 : 晶圓座
- 350 : 支撐表面
- 351 : 晶圓吸附盤
- 352 : 移動機構
- 353 : 上表面
- 354 : 突起
- 355 : 頂面
- 356 : 晶格結構
- 357 : 溝槽
- 358 : 汙染顆粒
- 36 : 流體維持裝置
- 37 : 驅動件

- 3 8 : 浸潤液
- 3 9 : 光束
- 4 0 : 清潔刷頭
- 4 1 : 上表面
- 4 1 1 : 環形區域
- 4 1 2 : 環形區域
- 4 2 : 微結構
- 4 2 0 : 底面
- 4 2 1 : 底邊
- 4 2 2 : 側面
- 4 2 3 : 稜邊
- 4 2 4 : 頂點
- 4 2 5 : 平坦表面
- 4 2 6 : 突出特徵
- 4 3 : 排屑通道
- 4 2 a : 微結構
- 4 2 1 a : 底邊
- 4 2 4 a : 頂點
- 4 3 a : 排屑通道
- 4 2 b : 微結構
- 4 3 b : 排屑通道
- 4 2 c : 微結構
- 4 2 1 c : 底邊
- 4 2 3 c : 稜邊

- 5 1 : 基材
- 5 2 : 光阻層
- 5 1 1 : 背面
- A 1 : 夾角
- A 2 : 夾角
- D 1 : 寬度
- D 2 : 間距
- D 3 : 第一寬度
- D 4 : 第二寬度
- D 6 : 間距
- D 7 : 寬度
- D 8 : 寬度
- L : 長軸方向
- M 1 : 區域
- M 2 : 區域
- S 1 0 : 方法
- S 1 1 : 操作
- S 1 2 : 操作
- S 1 3 : 操作

【生物材料寄存】

國內寄存資訊(請依寄存機構、日期、號碼順序註記)

無

國外寄存資訊(請依寄存國家、機構、日期、號碼順序註記)

無

【發明申請專利範圍】

【請求項 1】一種半導體晶圓加工方法，包括：

利用具有複數個微結構的一清潔刷頭對一晶圓座的一支撐表面進行一清潔製程，其中該微結構間彼此相隔一間距，且該等微結構具有從該等微結構之底部往該等微結構之頂點漸縮的寬度；

放置一半導體晶圓於該晶圓座的該支撐表面；以及
對該半導體晶圓進行微影製程。

【請求項 2】如請求項 1 所述之半導體晶圓加工方法，其中該清潔製程的執行是利用具有錐形剖面的該等微結構對該支撐表面進行清潔。

【請求項 3】如請求項 2 所述之半導體晶圓加工方法，其中該清潔製程的執行是利用具有相異底部夾角的該等微結構交錯排列對該支撐表面進行清潔。

【請求項 4】如請求項 2 所述之半導體晶圓加工方法，其中該清潔製程的執行是利用具有底部夾角介於約 20 度至約 70 度的該等微結構對該支撐表面進行清潔。

【請求項 5】如請求項 1 所述之半導體晶圓加工方法，其中該清潔製程的執行是利用該等微結構對該支撐表面上的複數個溝槽進行清潔，且該等微結構的部分伸入該等溝槽

內部以移除位於該等溝槽中的污染顆粒。

【請求項 6】 一種半導體晶圓加工方法，包括：

利用具有複數個錐形微結構的一清潔刷頭對一晶圓座的一支撐表面進行一清潔製程，該等錐形微結構係由複數排屑通道所分隔，且相鄰兩該等錐形微結構之頂點距離大於該等排屑通道之寬度；

放置一半導體晶圓於該晶圓座的該支撐表面；以及
對該半導體晶圓進行微影製程。

【請求項 7】 如請求項 6 所述之半導體晶圓加工方法，其中該清潔製程的執行是利用具有底部夾角介於約 20 度至約 70 度的該等微結構對該支撐表面進行清潔。

【請求項 8】 一種清潔刷頭，適用於清潔支撐一半導體晶圓的一晶圓座的一支撐表面，該支撐表面包括具有一既定寬度的複數個溝槽，該清潔刷頭包括：

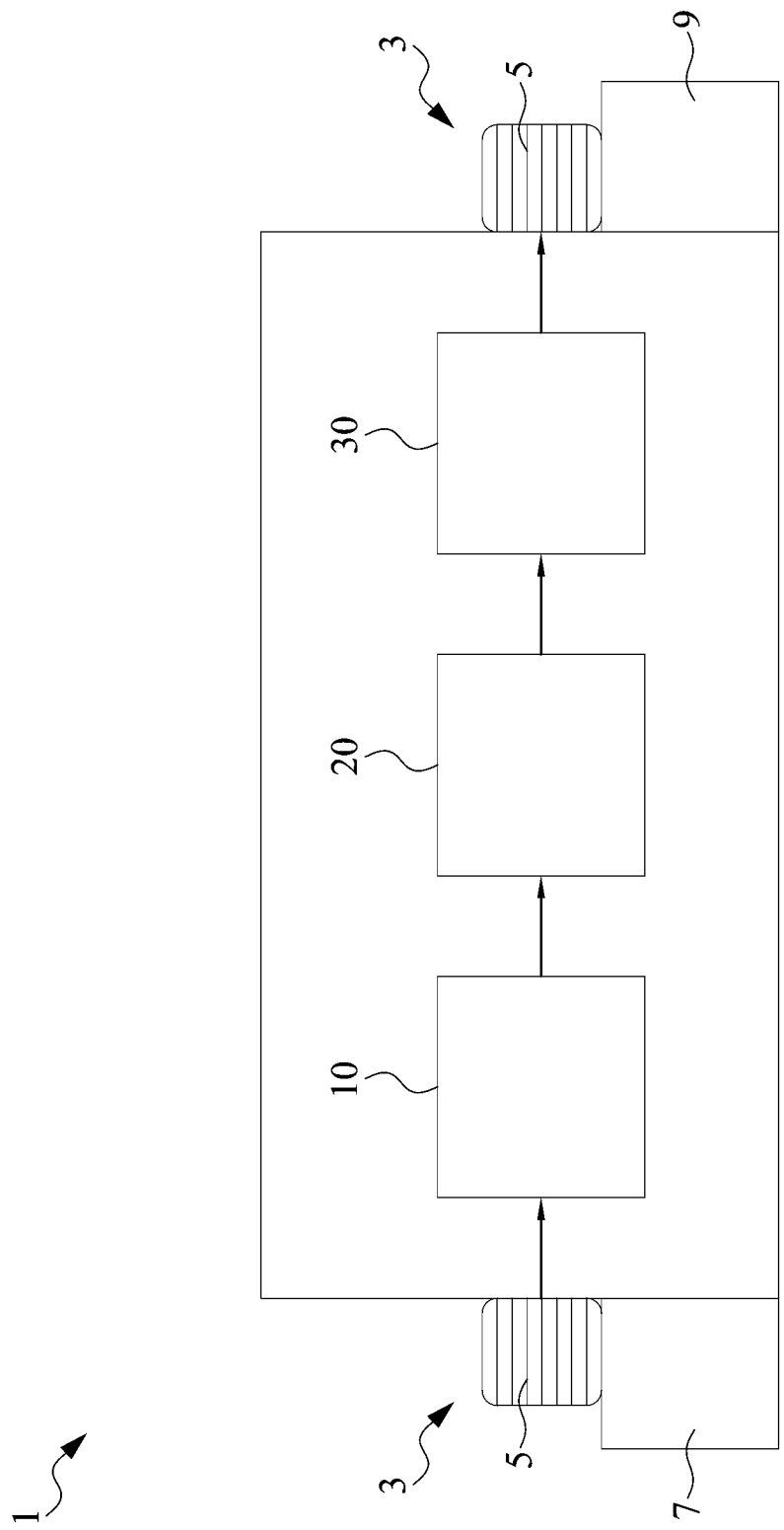
一上表面；以及

複數個微結構間彼此相隔一間距，該等微結構朝遠離該上表面的方向自一第一寬度漸縮至一第二寬度，其中該第二寬度小於該溝槽的該既定寬度。

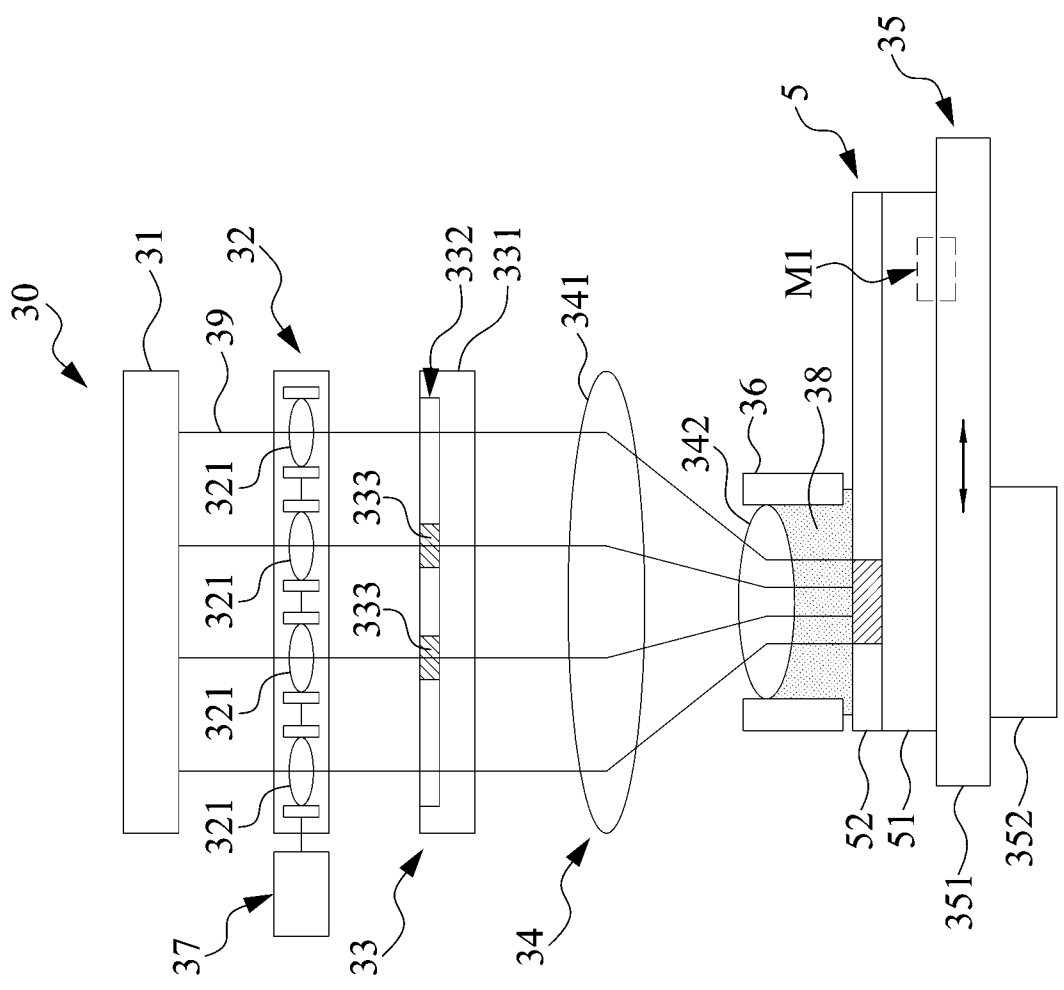
【請求項 9】 如請求項 8 所述之清潔刷頭，其中該等微結構具有錐形的剖面。

【請求項 10】如請求項 9 所述之清潔刷頭，其中具有相異底部夾角的該等微結構交錯排列。

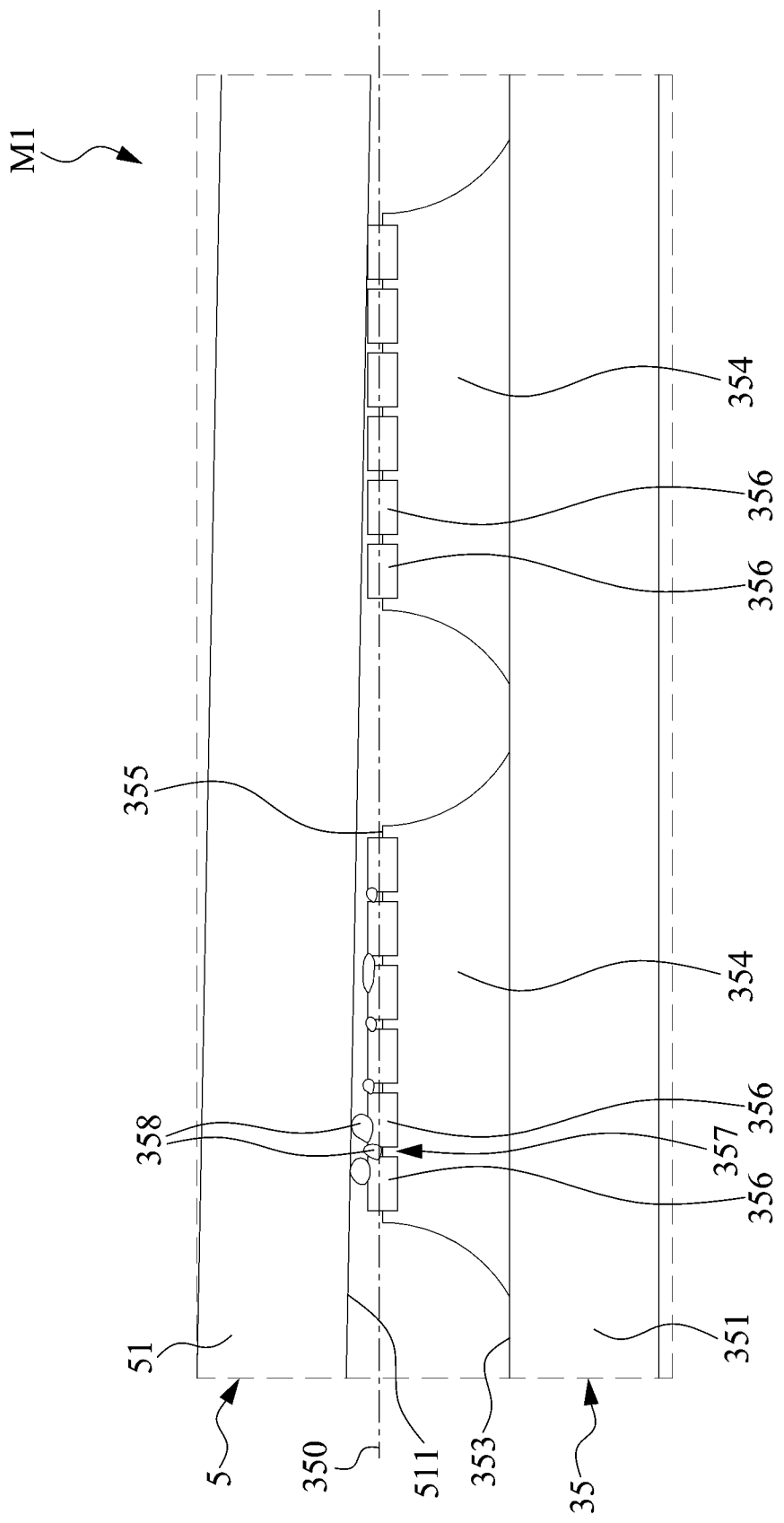
【發明圖式】



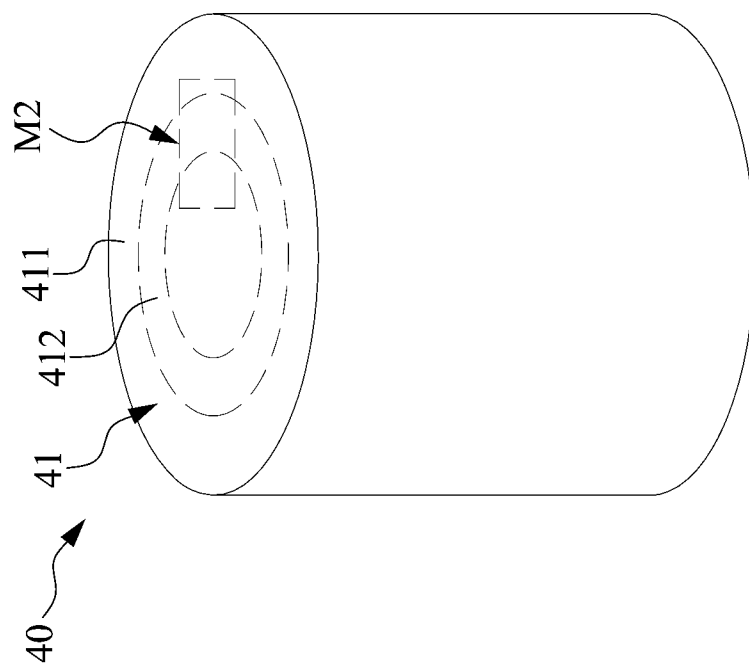
第 1 圖



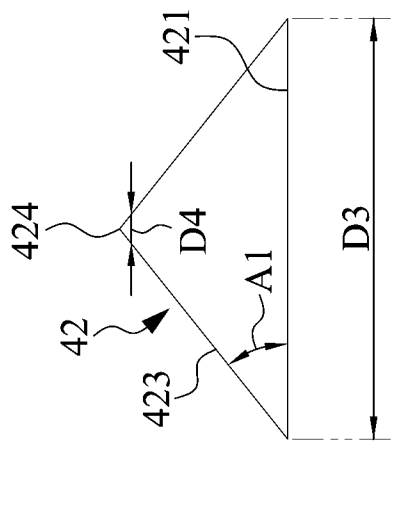
第 2 圖



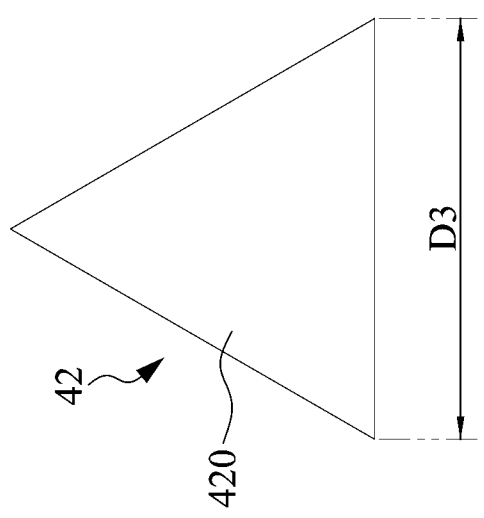
第3圖



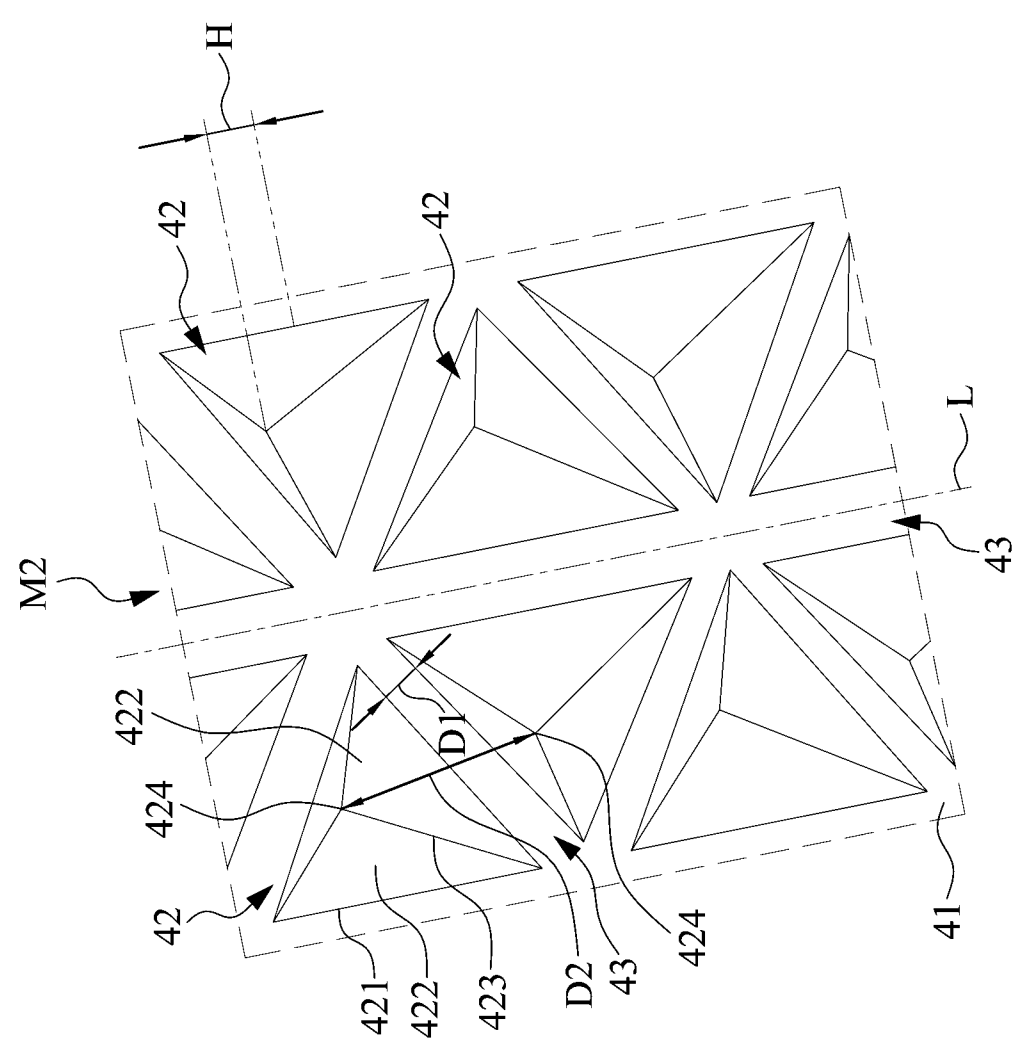
第 4 圖



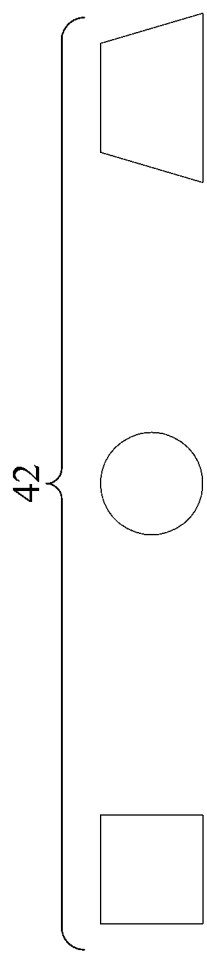
第6圖



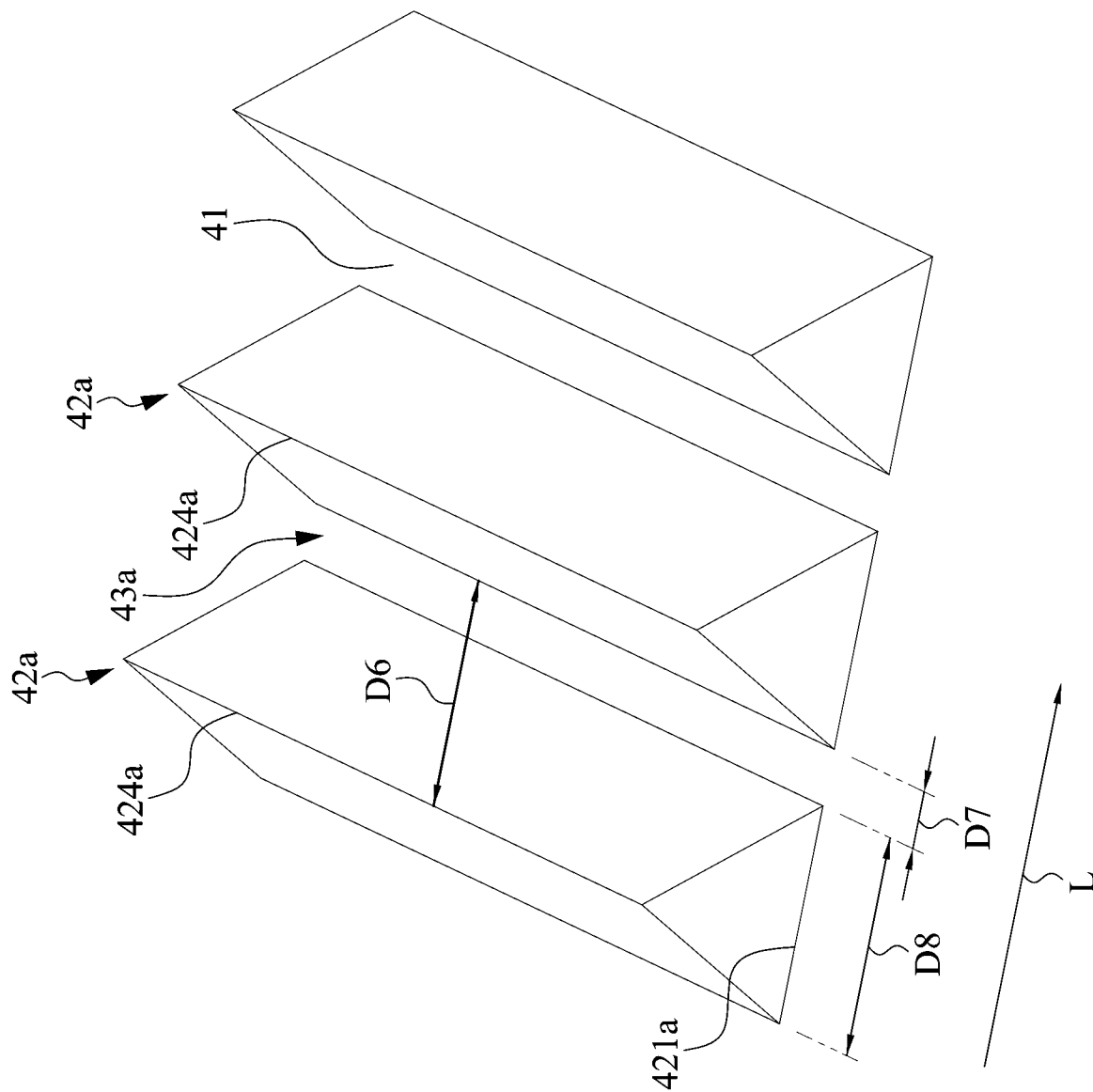
第7圖



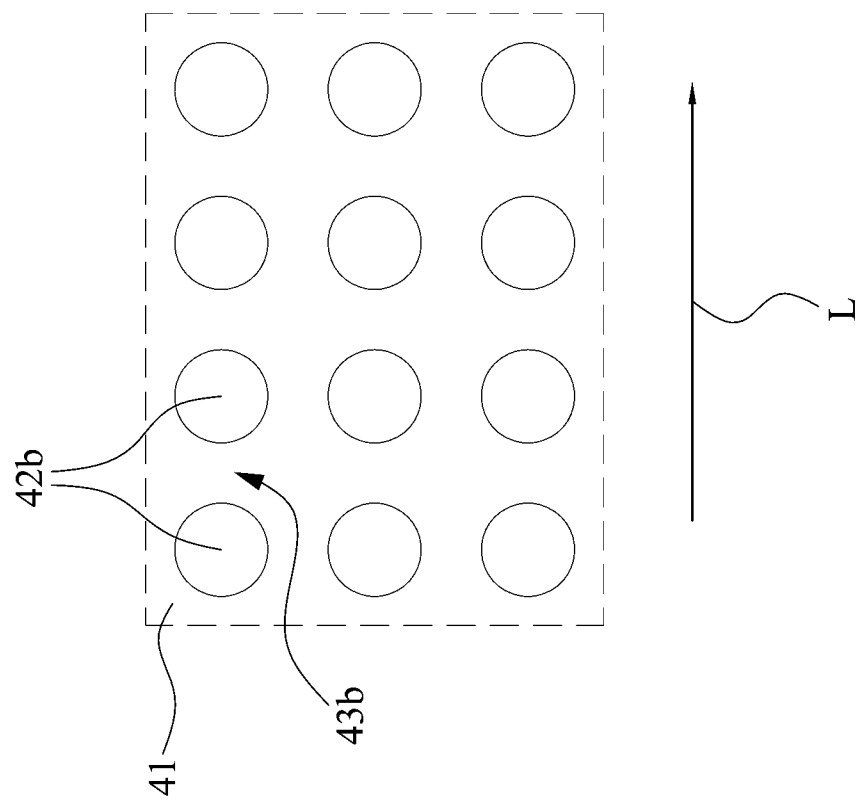
第5圖



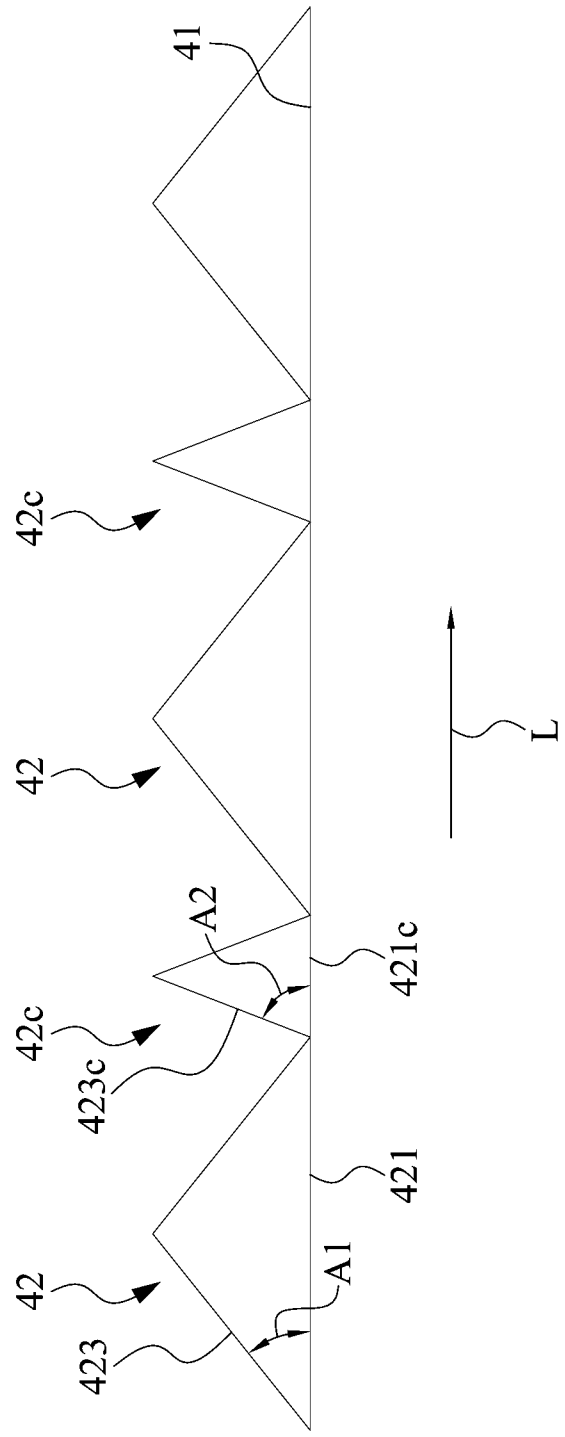
第 8 圖



第9圖

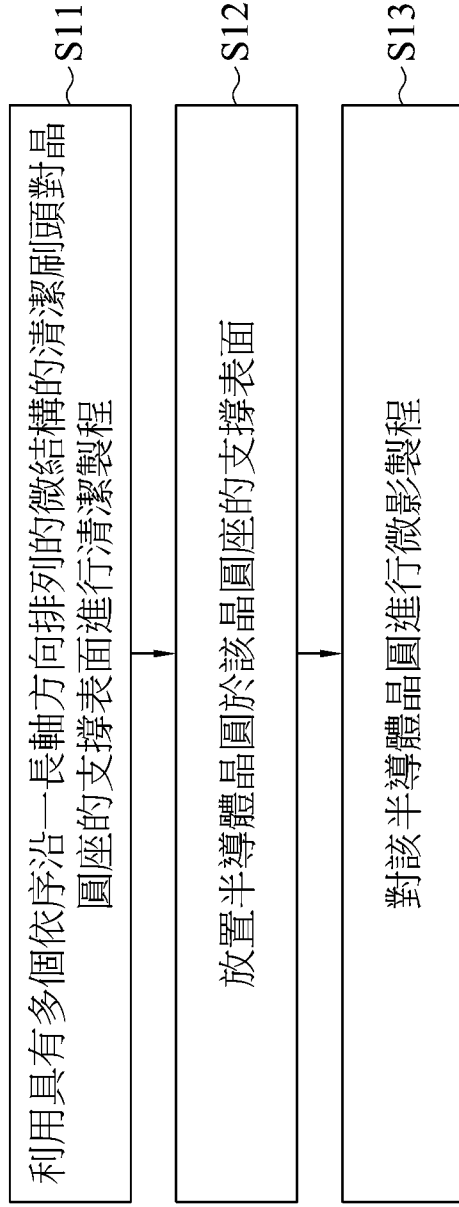


第 10 圖

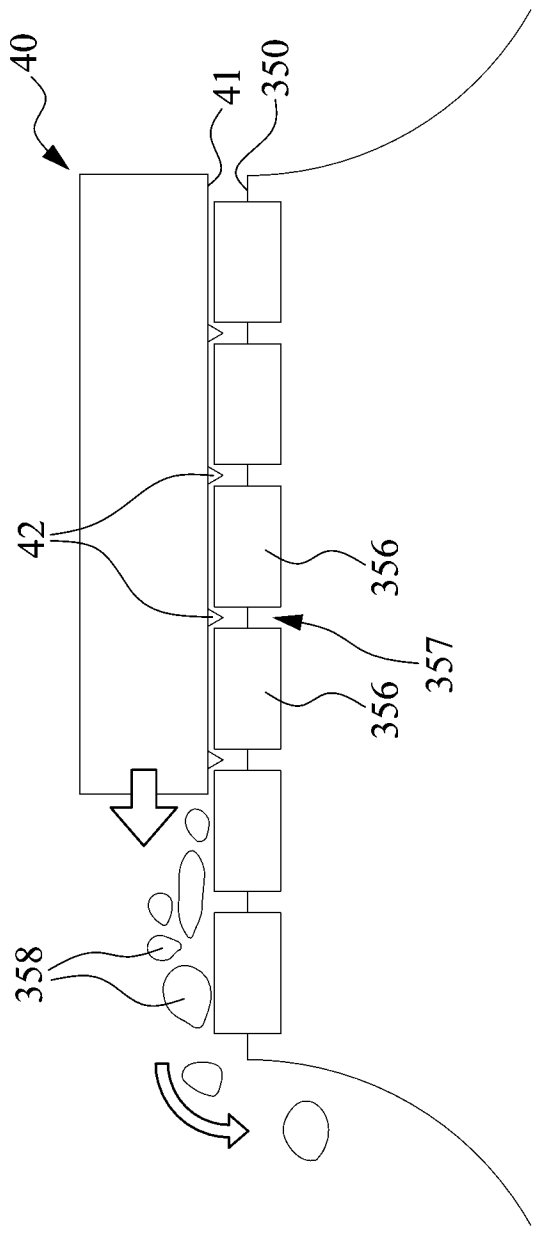


第 11 圖

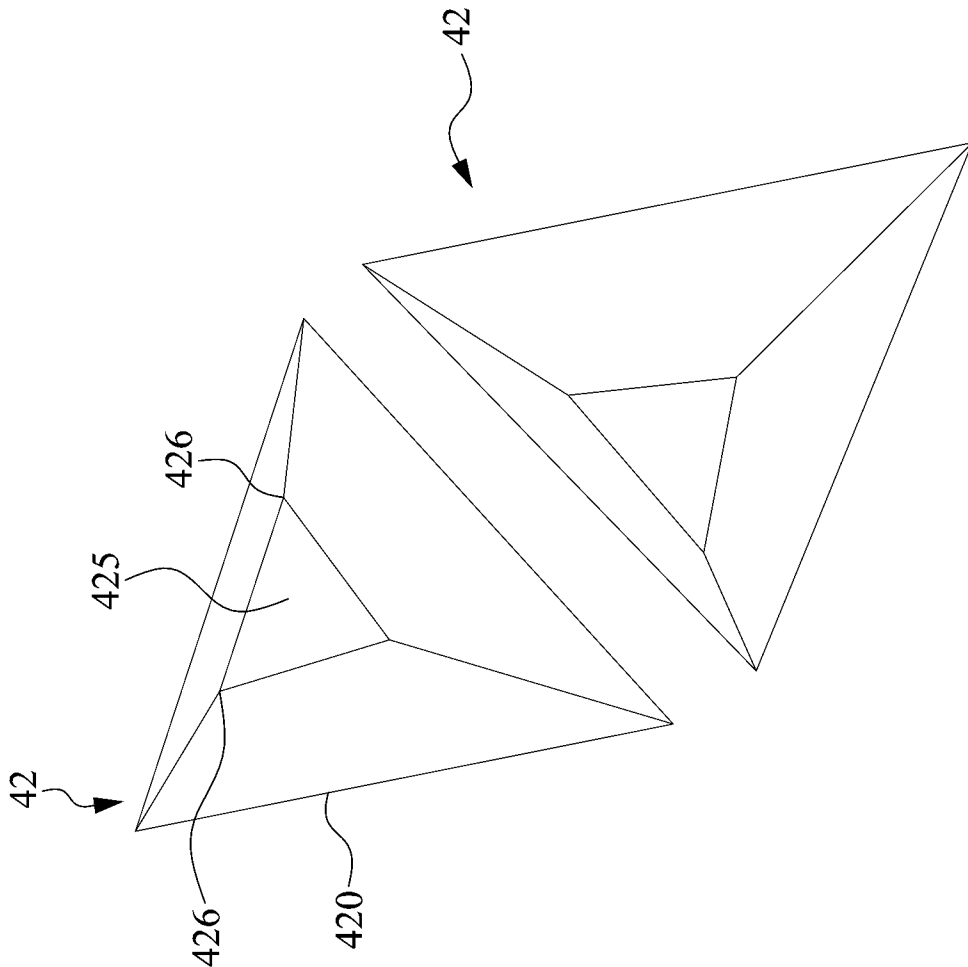
S10 ↗



第 12 圖



第 13 圖



第 14 圖