



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 329 995**

51 Int. Cl.:
H04B 1/10 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **03736669 .7**

96 Fecha de presentación : **19.05.2003**

97 Número de publicación de la solicitud: **1506622**

97 Fecha de publicación de la solicitud: **16.02.2005**

54 Título: **Filtro de muesca adaptativo a transportadoras múltiples.**

30 Prioridad: **17.05.2002 US 151648**

45 Fecha de publicación de la mención BOPI:
03.12.2009

45 Fecha de la publicación del folleto de la patente:
03.12.2009

73 Titular/es: **ISCO International, Inc.**
451 Kingston Ct.
Mt. Prospect, Illinois 60056, US

72 Inventor/es: **Cordone, Sean y**
Nguyen, Tan, D.

74 Agente: **Sugrañes Moliné, Pedro**

ES 2 329 995 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Filtro de muesca adaptativo a transportadoras múltiples.

5 **Campo técnico**

La presente invención está dirigida a sistemas de comunicación y, más particularmente, a una técnica para filtrar mediante filtro de muesca adaptativo una señal de portadoras múltiples.

10 **Técnica antecedente**

15 Como se muestra en la Fig. 1, un sistema de telecomunicación ejemplar 10 puede incluir unidades móviles 12, 13A, 13B, 13C y 13D, varias estaciones base, dos de las cuales se muestran en la Fig. 1 por los números de referencia 14 y 16, y una estación de conmutación 18 a la que puede interconectarse cada una de las estaciones base 14, 16. Las estaciones base 14, 16 y la estación de conmutación 18 pueden denominarse colectivamente como infraestructura de red.

20 Durante el funcionamiento, las unidades móviles 12, 13A, 13B, 13C y 13D intercambian voz, datos u otra información con una de las estaciones base 14, 16, cada una de las cuales está conectada a una red telefónica de línea terrestre convencional. Por ejemplo, la información, como información de voz, transferida desde la unidad móvil 12 hasta una de las estaciones base 14, 16 es acoplada desde la estación base hasta la red telefónica para conectar así la unidad móvil 12 con un teléfono de línea terrestre de manera que el teléfono de línea terrestre puede recibir la información de voz. A la inversa, la información, como información de voz, puede transferirse desde un teléfono de línea terrestre hasta una de las estaciones base 14, 16, que a su vez transfiere la información a la unidad móvil 12.

25 Las unidades móviles 12, 13A, 13B, 13C y 13D y las estaciones base 14, 16 pueden intercambiar información en formato analógico o digital. Para los propósitos de esta descripción, se supone que la unidad móvil 12 es una unidad analógica de banda estrecha y que las unidades móviles 13A, 13B, 13C y 13D son unidades digitales de banda ancha. Además, se supone que la estación base 14 es una estación base analógica de banda estrecha que se comunica con la unidad móvil 12 y que la estación base 16 es una estación base digital de banda ancha que se comunica con las unidades móviles 13A, 13B, 13C y 13D.

30 La comunicación en formato analógico tiene lugar usando, por ejemplo, canales de banda estrecha de 30 kilohercios (kHz). El sistema telefónico móvil avanzado (AMPS) es un ejemplo de un sistema de comunicación analógico en el que la unidad móvil 12 se comunica con la estación base 14 usando canales de banda estrecha. Alternativamente, las unidades móviles 13A, 13B, 13C y 13D se comunican con las estaciones base 16 usando una forma de comunicaciones digitales como, por ejemplo, acceso múltiple por división de código (CDMA) o acceso múltiple por división de tiempo (TDMA). La comunicación digital CDMA tiene lugar usando técnicas de espectro ensanchado que emiten señales que tienen anchuras de banda anchas, como, por ejemplo, anchos de banda de 1,2288 megahercios (MHz).

35 La estación de conmutación 18 es generalmente responsable de coordinar las actividades de las estaciones base 14, 16 para asegurar que las unidades móviles 12, 13A, 13B, 13C y 13D están constantemente en comunicación con la estación base 14, 16 o con algunas otras estaciones base que estén geográficamente dispersas. Por ejemplo, la estación de conmutación 18 puede coordinar las transferencias de comunicación de la unidad móvil 12 entre las estaciones base 14 y otra estación base analógica a medida que la unidad móvil 12 deambula entre áreas geográficas que son cubiertas por las dos estaciones base.

40 Un problema particular que puede surgir en el sistema de telecomunicación 10 es cuando la unidad móvil 12 o la estación base 14, cada una de las cuales se comunica usando canales de banda estrecha, interfieren con la capacidad de la estación base 16 de recibir y procesar señales digitales de banda ancha procedentes de las unidades móviles digitales 13A, 13B, 13C y 13D. En tal situación, la señal de banda estrecha transmitida desde la unidad móvil 12 o la estación base 14 puede interferir con la capacidad de la estación base 16 de recibir correctamente señales de comunicación de banda ancha.

45 Como se apreciará fácilmente, la estación base 16 puede recibir y procesar señales digitales de banda ancha procedentes de más de una de las unidades móviles digitales 13A, 13B, 13C y 13D. Por ejemplo, la estación base 16 puede estar adaptada para recibir y procesar cuatro portadoras CDMA 40A-40D que se encuentran dentro de una señal CDMA multiportadora 40, como se muestra en la Fig. 2. En tal situación, las señales de banda estrecha transmitidas desde más de una unidad móvil, como la unidad móvil 12, pueden interferir con la capacidad de la estación base 16 de recibir correctamente señales de comunicación de banda ancha por cualquiera de las cuatro portadoras CDMA 40A-40D. Por ejemplo, la Fig. 3 muestra una señal CDMA multiportadora 42 que contiene cuatro portadoras CDMA 42A, 42B, 42C y 42D adyacentes entre sí en la que una de las portadoras CDMA 42C tiene un interferidor 46 en la misma. Como se muestra en la Fig. 3, es muy habitual el caso en que las intensidades de señal de las señales portadoras CDMA 42A-42D no son iguales.

50 El documento US2002/057751A1 muestra el preámbulo de las reivindicaciones independientes, en particular una técnica de detección y extracción de interferencia que implica un módulo de filtro de muesca adaptativo (ANF). El módulo ANF explora el espectro de frecuencia para detectar una interferencia de banda estrecha por medio de

ES 2 329 995 T3

comparación con un umbral. El umbral se determina calculando un valor medio de intensidad de señal para los canales deseados. De ese modo, la media se calcula opcionalmente sin considerar los canales que tienen los niveles de señal más altos o compensados por una compensación.

5 Breve descripción de los dibujos

La Fig. 1 es una ilustración ejemplar de un sistema de comunicación;

la Fig. 2 es una ilustración ejemplar de un espectro de frecuencia de una señal CDMA de cuatro portadoras;

10

la Fig. 3 es una ilustración ejemplar de un espectro de frecuencia de una señal CDMA de cuatro portadoras que muestra balance de potencia desigual entre las cuatro portadoras CDMA y que incluye un interferidor de banda estrecha;

15

la Fig. 4 es una ilustración ejemplar de una estación base de la Fig. 1;

la Fig. 5 es una ilustración ejemplar de un espectro de frecuencia de una señal CDMA de cuatro portadoras que tiene portadoras CDMA con filtrado mediante filtro de muesca de un interferidor de banda estrecha que tiene como resultado falseo;

20

la Fig. 6 es una ilustración ejemplar de una realización del módulo de filtro de muesca adaptativo (ANF) de portadoras múltiples de la Fig. 4;

la Fig. 7 es una ilustración ejemplar de una realización del módulo de muesca de la Fig. 6;

25

la Fig. 8 es una ilustración ejemplar de una realización del bloque de filtro de muesca de la Fig. 7;

la Fig. 9 es organigrama ejemplar de una rutina principal ejecutada por el microcontrolador de la Fig. 6;

30

la Fig. 10 es un organigrama ejemplar de una rutina de configuración de valores por omisión ejecutada por el microcontrolador de la Fig. 6;

la Fig. 11 es un organigrama ejemplar de una rutina de prueba del equipo de prueba incorporado (BITE) ejecutada por el microcontrolador de la Fig. 6;

35

la Fig. 12A es un organigrama ejemplar de una primera rutina de procesamiento de señal e identificación de interferencia que puede ser ejecutada por el microcontrolador de la Fig. 6;

40

la Fig. 12B es un organigrama ejemplar de una segunda rutina de procesamiento de señal e identificación de interferencia que puede ser ejecutada por el microcontrolador de la Fig. 6;

la Fig. 13 es una ilustración ejemplar de un espectro de frecuencia de una señal CDMA de cuatro portadoras que tiene cuatro portadoras CDMA después de filtrado satisfactorio mediante filtro de muesca de un interferidor de banda estrecha usando ponderación de contorno;

45

la Fig. 14 es un organigrama ejemplar de una rutina de extracción de interferencia ejecutada por el microcontrolador de la Fig. 6;

50

la Fig. 15 es un organigrama ejemplar de una rutina de comprobación de condición de fallo ejecutada por el microcontrolador de la Fig. 6;

las Figs. 16A y 16B forman un organigrama ejemplar de una rutina principal ejecutada por el procesador de operaciones, alarmas y métrica (OA&M) de la Fig. 6;

55

la Fig. 17 es un organigrama ejemplar de una rutina de preparar respuesta ejecutada por el procesador OA&M de la Fig. 6; y

la Fig. 18 es un organigrama ejemplar de una función de interrupción de memoria intermedia de datos ejecutada por el procesador OA&M de la Fig. 6.

60

Descripción de las realizaciones

Como se desvela detalladamente en lo sucesivo, en un sistema de comunicación puede usarse un sistema y/o procedimiento para filtrado mediante filtro de muesca adaptativo de canales múltiples. En particular, tal sistema o procedimiento puede emplearse en un sistema de comunicación de banda ancha para proteger contra, o para informar de la presencia de, interferencia de banda estrecha, que tiene efectos perjudiciales sobre el rendimiento del sistema de comunicación de banda ancha. Además, tal sistema y procedimiento pueden utilizarse para eliminar la interferencia en portadoras CDMA que tienen otras portadoras CDMA adyacentes a las mismas.

ES 2 329 995 T3

Como se muestra en la Fig. 4, el camino de recepción de señal de la estación base 16, que se describió como que recibe interferencia de banda estrecha procedente de la unidad móvil 12 en conjunción con la Fig. 1, incluye una antena 50 que proporciona señales a un amplificador de bajo ruido (LNA) 52. La salida del LNA 52 está acoplada a un divisor 54 que divide la señal procedente del LNA 52 por varios caminos diferentes, uno de los cuales puede ser acoplado a un módulo ANF de portadoras múltiples 56 y otro de los cuales puede ser acoplado a un receptor de banda estrecha 58. La salida del módulo ANF de portadoras múltiples 56 está acoplada a un receptor de banda ancha 60, que puede plasmarse, por ejemplo, en un receptor CDMA o cualquier otro receptor de banda ancha adecuado. El receptor de banda estrecha 58 puede plasmarse en un receptor de banda estrecha de 15 kHz o cualquier otro receptor de banda estrecha adecuado. Aunque en la Fig. 4 sólo se muestra un camino de señal, se entenderá fácilmente por parte de quienes tengan experiencia habitual en la materia que tal camino de señal es simplemente ejemplar y que, en realidad, una estación base puede incluir dos o más de tales caminos de señal que pueden usarse para procesar las señales principal y con diversidad recibidas por la estación base 16.

Las salidas del receptor de banda estrecha 58 y el receptor de banda ancha 60 son acopladas a otros sistemas dentro de la estación base 16. Tales sistemas pueden realizar procesamiento de voz y/o datos, procesamiento de llamadas o cualquier otra función deseada. Además, el módulo ANF de portadoras múltiples 56 también puede estar acoplado comunicativamente, a través de Internet, líneas telefónicas o cualquier otro medio adecuado, a un centro de informe y control que esté alejado de la estación base 16. En algunas redes, el centro de informe y control puede estar integrado con la estación de conmutación 18. El receptor de banda estrecha 58 puede estar acoplado comunicativamente a la estación de conmutación 18 y puede responder a comandos que emite la estación de conmutación 18.

Cada uno de los componentes 50-60 de la estación base 16 mostrada en la Fig. 4, excepto el módulo ANF de portadoras múltiples 56, puede encontrarse en una estación base celular de banda ancha convencional 16, cuyos detalles resultan perfectamente conocidos para quienes tienen experiencia habitual en la materia. También se apreciará por parte de quienes tienen experiencia habitual en la materia que la Fig. 4 no desvela cada sistema o subsistema de la estación base 16 y, más bien, se centra en los sistemas y subsistemas relevantes. En particular, se apreciará fácilmente que, aunque no se muestra en la Fig. 4, la estación base 16 incluye un sistema o subsistema de transmisión.

Durante el funcionamiento de la estación base 16, la antena 50 recibe señales portadoras CDMA que son emitidas desde la unidad móvil 13A, 13B, 13C y 13D y acopla tales señales al LNA 52, que amplifica las señales recibidas y acopla las señales amplificadas al divisor 54. El divisor 54 divide la señal amplificada procedente del LNA 52 y esencialmente pone copias de la señal amplificada en cada una de sus líneas de salida. El módulo ANF de portadoras múltiples 56 recibe la señal procedente del divisor 54 y, si es necesario, filtra la señal portadora CDMA para eliminar cualquier interferencia de banda estrecha no deseada y acopla la señal portadora CDMA filtrada al receptor de banda ancha 60.

Como se indicó previamente, la Fig. 2 ilustra un espectro de frecuencia 40 de una señal portadora CDMA que puede ser recibida en la antena 50, amplificada y dividida por el LNA 52 y el divisor 54 y acoplada al módulo ANF de portadoras múltiples 56. Si la señal portadora CDMA recibida en la antena 50 tiene un espectro de frecuencia 40 como se muestra en la Fig. 2 sin ninguna interferencia de banda estrecha, el módulo ANF de portadoras múltiples 56 no filtrará la señal portadora CDMA y simplemente acoplará la señal de banda ancha directamente a través del módulo ANF de portadoras múltiples 56 al receptor de banda ancha 60.

Sin embargo, como se indicó previamente, es posible que la señal portadora CDMA transmitida por la unidad móvil 13 y recibida por la antena 50 tenga un espectro de frecuencia como se muestra en la Fig. 3 que contenga una señal CDMA multiportadora 42 que incluya no sólo las cuatro portadoras CDMA 42A, 42B, 42C y 42D procedentes de la unidad móvil 12 y 13A, 13B, 13C y 13D que tienen intensidades de portadora CDMA desiguales, sino que también incluya el interferidor de banda estrecha 46, como se muestra en la Fig. 3, que puede ser de la unidad móvil 13A. Si una señal CDMA multiportadora que tiene una señal CDMA multiportadora 42 que incluye el interferidor de banda estrecha 46 es recibida por la antena 50 y amplificada, dividida y presentada al módulo ANF de portadoras múltiples 56, filtrará la señal CDMA multiportadora 42 para producir un espectro de frecuencia filtrado 43 como se muestra en la Fig. 5.

La señal CDMA multiportadora filtrada 43 tiene los interferidores de banda estrecha 46 eliminados, como se muestra por la muesca 46A. La señal CDMA multiportadora filtrada 43 es acoplada luego del módulo ANF de portadoras múltiples 56 al receptor de banda ancha 60, de manera que la señal CDMA multiportadora filtrada 43 puede ser desmodulada. Aunque algo de la señal CDMA multiportadora 42 fue eliminado durante el filtrado por el módulo ANF de portadoras múltiples 56, queda suficiente señal CDMA multiportadora 43 para permitir que el receptor de banda ancha 60 recupere la información que fue emitida por una unidad móvil. Por consiguiente, en términos generales, el módulo ANF de portadoras múltiples 56 filtra selectivamente la señal CDMA multiportadora para eliminar de ella la interferencia de banda estrecha. Más adelante se proporcionan más detalles respecto al módulo ANF de portadoras múltiples 56 y su funcionamiento en conjunción con las Figs. 6-18.

En general, una realización de un módulo ANF de portadoras múltiples 100, como se muestra en la Fig. 6, explora la señal CDMA multiportadora 42 proporcionada por el divisor 54 y busca interferencia de banda estrecha en la misma. Tal exploración puede implementarse explorando diversos canales de banda estrecha conocidos que existen dentro del ancho de banda de las portadoras CDMA 42A, 42B, 42C y 42D de la Fig. 3. Por ejemplo, el módulo ANF de portadoras múltiples 100 puede explorar a diversos canales AMPS que se encuentran dentro del ancho de banda de las portadoras

ES 2 329 995 T3

CDMA 42A, 42B, 42C y 42D. Alternativamente, puede explorarse todo lo de la señal CDMA multiportadora 42 englobado por las portadoras CDMA 42A, 42B, 42C y 42D. De cualquier manera, cuando se detecta interferencia de banda estrecha en las portadoras CDMA, el módulo ANF de portadoras múltiples 100 desplaza la interferencia de banda estrecha dentro de la muesca de un filtro de muesca, filtrando así las portadoras CDMA para eliminar la interferencia de banda estrecha.

Como se muestra en la Fig. 6, el módulo ANF de portadoras múltiples 100, que puede filtrar varios interferidores de banda estrecha, generalmente incluye un escáner 102, un convertidor analógico a digital (A/D) 104, un microcontrolador 106, un procesador de operaciones, alarmas y métrica (OA&M) y módulos de muesca, dos de los cuales se muestran en la Fig. 6 por los números de referencia 110 y 112. El microcontrolador 106 puede plasmarse en un microcontrolador modelo PIC16C77-20P, que es fabricado por Microchip Technology, Inc. El procesador OA&M 108 puede plasmarse en un procesador modelo 80386, que es fabricado por Intel Corp., en un microprocesador modelo HC11, que es fabricado por Motorola, Inc., o en cualquier otro dispositivo adecuado. Aunque en este documento se muestran y describen como dispositivo separados que ejecutan instrucciones de software separadas, quienes tienen experiencia habitual en la materia apreciarán fácilmente que la funcionalidad del microcontrolador 106 y el procesador OA&M 108 puede combinarse en un solo dispositivo de procesamiento.

Además, la segunda realización del módulo ANF de portadoras múltiples 100 puede incluir un módulo de equipo de prueba incorporado (BITE) 114 y un conmutador de derivación 116, que puede plasmarse en un conmutador unipolar bidireccional de arseniuro de galio modelo AS239-12 comercializado por Hittite. El microcontrolador 106 y el procesador OA&M 108 pueden estar acoplados a memorias externas 118 y 120, respectivamente.

En general, el escáner 102, que incluye mezcladores 130, un detector indicador de intensidad de señal recibida (RSSI) 132 y un sintetizador digital directo (DDS) 134, interactúa con el convertidor A/D 104 y el microcontrolador 106 para detectar la presencia de interferencia de banda estrecha en la señal CDMA multiportadora proporcionada por el divisor 54. El detector RSSI 132 puede plasmarse en un modelo NE604AD de National Semiconductor, mientras que el DDS 134 puede plasmarse en el modelo AD9850, o en el modelo AD9851 de Analog Devices, o en cualquier otro dispositivo adecuado. El mezclador 130 puede plasmarse en un mezclador modelo MD-54-0005 comercializado por M/A-Com. Además, el convertidor A/D 104 puede estar completamente integrado dentro del microcontrolador 106 o puede ser un dispositivo autónomo acoplado al mismo.

Como se describe más detalladamente más adelante, una vez que se detecta interferencia de banda estrecha en la señal CDMA multiportadora procedente del divisor 54, el microcontrolador 106, a través del bus serie 136, controla los módulos de muesca 110, 112 para eliminar la interferencia de banda estrecha detectada. Aunque la realización del módulo ANF de portadoras múltiples 100, como se muestra en la Fig. 6, incluye dos módulos de muesca 110, 112, en el módulo ANF de portadoras múltiples 100 pueden estar provistos más módulos de muesca o menos. El número de módulos de muesca que pueden usarse en el módulo ANF de portadoras múltiples 100 sólo está limitado por la degradación de señal a la que contribuye cada módulo de muesca. Como están provistos múltiples módulos de muesca, pueden eliminarse múltiples interferidores de banda estrecha de la señal CDMA multiportadora procedente del divisor 54. Por ejemplo, si estuvieran provistos dos módulos de muesca, una señal CDMA multiportadora 42, que tiene el espectro de frecuencia como se muestra en la Fig. 3, puede ser procesada por el módulo ANF de portadoras múltiples 100 mostrado en la Fig. 6 para producir una señal CDMA multiportadora filtrada 43, que tiene el espectro de frecuencia como se muestra en la Fig. 5.

El escáner 102 realiza su función de la siguiente manera. La señal procedente del divisor 54 es acoplada primero al mezclador 130A, que recibe una entrada procedente del oscilador controlado por tensión (VCO) 136, y luego al mezclador 130B, que recibe una entrada procedente de un DDS 134. El mezclador 130 mezcla las señales procedentes del divisor 54 hasta una frecuencia intermedia (IF), que es la frecuencia que el detector RSSI 132 analiza para producir una medición de RSSI que es acoplada al convertidor A/D 104. El convertidor A/D 104 convierte la señal RSSI de una señal analógica a una señal digital que puede ser procesada por el microcontrolador 106. El microcontrolador 106 compara la salida del convertidor A/D 104 con un umbral adaptativo que el microcontrolador 106 ha determinado previamente. En lo sucesivo se proveen detalles respecto a cómo el microcontrolador 106 determina el umbral adaptativo. Si el microcontrolador 106 determina que la salida del convertidor A/D 104, que representa RSSI, excede el umbral adaptativo, uno de los módulos de muesca 110, 112 puede ser asignado para filtrar la señal CDMA multiportadora procedente del divisor 54 a la IF que tiene un RSSI que excede el umbral adaptativo.

El microcontrolador 106 también programa el DDS 134 de manera que los mezcladores 130 desplazan diversas porciones de la señal CDMA multiportadora procedente del divisor 54 hasta la IF que procesa el detector RSSI 132. Por ejemplo, si existen 41 canales de banda estrecha que se encuentran dentro de la banda de frecuencia de una portadora CDMA particular, el microcontrolador 106 programará secuencialmente el DDS 134 de manera que cada uno de los 41 canales sea mezclado secuencialmente hasta la IF y provisto al detector RSSI 132 de manera que el detector RSSI 132 pueda producir mediciones de RSSI para cada canal. Por consiguiente, el microcontrolador 106 usa el DDS 134, los mezcladores 130 y el detector RSSI 132 para analizar las intensidades de señal en cada uno de los 41 canales de banda estrecha que se encuentran dentro de la banda de frecuencia de la señal CDMA multiportadora. Analizando cada uno de los canales que se encuentran dentro de la banda de frecuencia de la señal CDMA multiportadora, el microcontrolador 106 puede determinar los umbrales adaptativos para cada una de las portadoras CDMA y puede determinar si está presente interferencia de banda estrecha en uno o más de los canales de banda estrecha dentro de la portadora CDMA. Posteriormente, el microcontrolador 106 analiza las intensidades de señal en cada uno de los

ES 2 329 995 T3

canales de banda estrecha que se encuentran dentro de la banda de frecuencia de la siguiente portadora CDMA, si existe más de una portadora CDMA disponible.

Una vez que son identificados los canales de banda estrecha que tienen interferidores, el microcontrolador 106 puede programar los módulos de muesca 110, 112 para eliminar los interferidores más perjudiciales, que pueden, por ejemplo, ser los interferidores más fuertes. Como se describe detalladamente más adelante, el microcontrolador 106 también puede almacenar listas de canales de banda estrecha que tienen interferidores, así como otros diversos parámetros. Tal lista puede ser transferida al centro de informe y control o una estación base, por medio del procesador OA&M 108, y puede usarse con propósitos de diagnóstico del sistema.

Los propósitos de diagnóstico pueden incluir, pero no están limitados a, controlar el receptor de banda estrecha 58 para obtener información particular relacionada con un interferidor y reprogramar el interferidor comunicándose con su estación base. Por ejemplo, el centro de informe y control puede usar el receptor de banda estrecha 58 para determinar la identidad de un interferidor, como una unidad móvil, interceptando el número de serie electrónico (ESN) de la unidad móvil, que se envía cuando la unidad móvil transmite información por el canal de banda estrecha. Conociendo la identidad del interferidor, el centro de informe y control puede contactar con la infraestructura que se está comunicando con la unidad móvil y puede solicitar a la infraestructura que cambie la frecuencia de transmisión de la unidad móvil (es decir, la frecuencia del canal de banda estrecha por el que está transmitiendo la unidad móvil) o puede solicitar a la infraestructura que abandone las comunicaciones con la unidad móvil que interfiere todas juntas.

Además, los propósitos de diagnóstico pueden incluir usar el receptor de banda estrecha 58 para determinar un número de teléfono con el que la unidad móvil está intentando contactar y, opcionalmente, ocuparse de la llamada. Por ejemplo, el centro de informe y control puede usar el receptor de banda estrecha 58 para determinar que el usuario de la unidad móvil estaba marcando 911, o cualquier otro número de emergencia, y puede, por lo tanto, decidir que el receptor de banda estrecha 58 debe usarse para ocuparse de la llamada de emergencia encaminando la salida del receptor de banda estrecha 58 a una red telefónica.

La Fig. 7 revela más detalles de uno de los módulos de muesca 110, entendiéndose que cualquier otro módulo de muesca usado en el módulo ANF de portadoras múltiples 100 puede ser sustancialmente idéntico al módulo de muesca 110. El módulo de muesca 110 incluye primer y segundo mezcladores 150, 152, cada uno de los cuales recibe una señal de entrada procedente de un bucle de enganche de fase (PLL) 154 que es interconectado a través de un bloque lógico 156 al bus serie 136 del microcontrolador 106. Dispuesto entre los mezcladores 150, 152 está un bloque de filtro de muesca 158, del cual se describen más detalles más adelante. En la práctica, los mezcladores 150, 152 pueden plasmarse en mezcladores modelo MD54-0005 que son comercializados por M/A-Com y el PLL 154 puede plasmarse en un sintetizador de frecuencia modelo LMX2216TM que es comercializado por National Semiconductor o cualquier otro dispositivo adecuado.

Durante el funcionamiento del módulo ANF de portadoras múltiples 100, el microcontrolador 106 controla el PLL 154 para producir una señal de salida que hace que el primer mezclador 150 desplace el espectro de frecuencia de la señal procedente del divisor 54 a una IF, que es la frecuencia de muesca del bloque de filtro de muesca 158. Alternativamente, en el caso de módulos de muesca en cascada, el módulo de muesca puede recibir su entrada de otro módulo de muesca y no del divisor 54. La salida del PLL 154 también está acoplada al segundo mezclador 152 para desplazar el espectro de frecuencia de la señal procedente del bloque de filtro de muesca 158 de vuelta a su posición original cuando fue recibida desde el divisor 54 después de que el bloque de filtro de muesca 158 haya eliminado de la misma la interferencia de banda estrecha. La salida del segundo mezclador 152 está acoplada además a un filtro 160 para eliminar cualquier frecuencia de imagen no deseada que pueda ser producida por el segundo mezclador 152. La salida del filtro 160 puede estar acoplada a un módulo de muesca adicional (por ejemplo, el módulo de muesca 112) o, si no se usan módulos de muesca adicionales, puede estar acoplada directamente al receptor de banda ancha 60.

Además, el módulo de muesca 110 puede incluir un conmutador de derivación 164 que puede usarse para puentear el módulo de muesca 110 en casos en los que no existe interferencia de banda estrecha que haya de ser filtrada o en caso de fallo de un módulo de muesca 110. Por ejemplo, el microcontrolador 106 cierra el conmutador de derivación 164 cuando no se detecta interferencia para la que se usa el módulo de muesca 110 para filtrarla. A la inversa, el microcontrolador 106 abre el conmutador de derivación 164 cuando se detecta interferencia y el módulo de muesca 110 ha de usarse para filtrar tal interferencia.

Como se muestra en la Fig. 7, el bloque de filtro de muesca 158 incluye un filtro 165 que puede ser, por ejemplo, un filtro que tiene una banda de rechazo que es aproximadamente de 15 kHz de anchura a -40 dB. La banda de rechazo del filtro 165 puede ser fija, por ejemplo, en una frecuencia central de 150 MHz o en cualquier otra frecuencia adecuada en la que esté situada la IF del mezclador 150.

Aunque el bloque de filtro de muesca 158 de la Fig. 7 muestra sólo un único filtro 165, como se muestra en la Fig. 8, una segunda realización de un bloque de filtro de muesca 166 puede incluir un conmutador 170 y múltiples filtros 172-178. En tal disposición, cada uno de los filtros 172-178 tiene una frecuencia de muesca sintonizada a la IF producida por el primer mezclador 150. Además, cada uno de los filtros 172-178 puede tener un ancho de banda de rechazo diferente a -40 dB. Por ejemplo, como se muestra en la Fig. 8, los filtros 172-178 tienen anchos de banda de rechazo de 15 kHz a 120 kHz. El uso de filtros que tienen diversos anchos de banda de rechazo permite al módulo

ES 2 329 995 T3

ANF de portadoras múltiples 100 seleccionar un filtro que tenga un ancho de banda de rechazo óptimo para filtrar de la mejor manera un interferidor.

5 Durante el funcionamiento de la segunda realización del bloque de filtro de muesca 166, el microcontrolador 106 controla el conmutador 170 para encaminar la señal de salida desde el primer mezclador 150 hasta uno de los filtros 172-178. El microcontrolador 106, por medio del conmutador 170, selecciona el filtro 172-178 que tenga un conmutador de muesca más adecuado para filtrar la interferencia detectada por el microcontrolador 106. Por ejemplo, si el microcontrolador 106 determina que existe interferencia en varios canales de banda estrecha contiguos, el microcontrolador 106 puede usar un filtro 172-178 que tenga un ancho de muesca suficientemente ancho para filtrar toda esa
10 interferencia, en lugar de usar un único filtro para filtrar la interferencia en cada canal de banda estrecha individual. Además, puede usarse un único filtro que tenga un ancho de banda ancho cuando dos canales de banda estrecha que tengan interferencia estén separados por un canal de banda estrecha que no tenga interferencia de banda estrecha. Aunque el uso de un único filtro de ancho de banda ancho filtrará un canal de banda estrecha que no tiene interferencia en el mismo, la información de la señal de banda ancha que se pierde es insignificante.

15 Habiendo descrito el detalle de los aspectos de hardware del sistema, a continuación se centrará la atención en los aspectos de software del sistema. Por supuesto, se entenderá fácilmente por parte de quienes tienen experiencia habitual en la materia que las funciones de software pueden formarse fácilmente en dispositivos de hardware como, por ejemplo, circuitos integrados de aplicación específica (ASICs). Por consiguiente, aunque la siguiente descripción se refiere a software, tal descripción es simplemente ejemplar y no debe considerarse limitadora de ningún modo.

20 Dicho esto, las Figs. 9-12 y las Figs. 14-18 incluyen varios bloques representativos de funciones o rutinas de software o hardware. Si tales bloques representan funciones de software, las instrucciones que plasman las funciones pueden escribirse como rutinas en un lenguaje de alto nivel como, por ejemplo, C, o cualquier otro lenguaje de alto nivel adecuado, y pueden ser compiladas en un formato legible por la máquina. Alternativamente, las instrucciones representativas de los bloques pueden escribirse en código ensamblador o en cualquier otro lenguaje adecuado. Tales instrucciones pueden almacenarse dentro del microcontrolador 106 o pueden almacenarse dentro de la memoria externa 118 y pueden volverse a solicitar de la misma para su ejecución por el microcontrolador 106.

30 Una rutina principal 200, como se muestra en la Fig. 9, incluye varios bloques o rutinas que se describen a alto nivel en relación con la Fig. 9 y se describen detalladamente con respecto a las Figs. 10-12, y las Figs. 14-18. La rutina principal 200 comienza la ejecución en un bloque 202 en el que el microcontrolador 102 configura valores por omisión y se prepara para llevar a cabo la funcionalidad del módulo ANF de portadoras múltiples 100. Después de que la función de configurar los valores por omisión está terminada, el control pasa a un bloque 204, que realiza una
35 prueba del equipo de prueba incorporado (BITE) del módulo ANF de portadoras múltiples 100.

Después de que la prueba BITE ha sido terminada, el control pasa del bloque 204 a un bloque 206, que realiza procesamiento e identificación de interferencia de señal. Después de que la interferencia ha sido identificada en el bloque 206, el control pasa a un bloque 208 donde la interferencia identificada es extraída de la señal CDMA multiportadora recibida por el módulo ANF de portadoras múltiples 100.

40 Después de que la interferencia ha sido extraída en el bloque 208, el control pasa a un bloque 210 en el que se lleva a cabo una comprobación de condición de fallo. La comprobación de condición de fallo se usa para asegurar que el módulo ANF de portadoras múltiples 100 está funcionando de manera correcta comprobando los fallos graves del módulo ANF de portadoras múltiples 100.

Después de que se termina la comprobación de condición de fallo, el control pasa del bloque 210 a un bloque 212, que realiza la preparación de datos de interferencia que consiste en el paso de información producida por alguno de los bloques 202-210 desde el microcontrolador 106 hasta el OA&M 108. Tras la terminación de la preparación de
50 datos de interferencia, la rutina principal 200 finaliza su ejecución. La rutina principal 200 puede ser ejecutada por el microcontrolador 106 a intervalos de tiempo como, por ejemplo, cada 20 milisegundos (ms).

Como se muestra en la Fig. 10, la rutina de configurar valores por omisión 202 comienza la ejecución en el bloque 220 en el que el microcontrolador 106 sintoniza el oscilador local programable 134 para explorar la interferencia en un primer canal de banda estrecha designado como F1. Por ejemplo, como se muestra en la Fig. 10, F1 puede ser 836,52 megahercios (MHz). Alternativamente, como se apreciará fácilmente por quienes tengan experiencia habitual en la materia, el primer canal de banda estrecha al que se sintoniza el módulo ANF de portadoras múltiples 100 puede ser cualquier frecuencia adecuada que se encuentre dentro de la banda de frecuencia de la señal CDMA multiportadora.

60 Después de que el microcontrolador 106 es configurado para explorar la interferencia en una primera frecuencia, el control pasa del bloque 220 a un bloque 222, que configura umbrales de señal a ruido por omisión que se usan para determinar la presencia de interferencia de banda estrecha en la señal CDMA multiportadora recibida desde el divisor 34 de la Fig. 4. Aunque la descripción posterior proporcionará detalles sobre cómo se generan umbrales adaptativos, el bloque 222 simplemente configura un umbral inicial para determinar la presencia de interferencia de banda estrecha.

65 Después de que los umbrales por omisión han sido configurados en el bloque 222 el control pasa a un bloque 224 en el que el microcontrolador 106 lee diversas entradas, establece comunicación en serie con los módulos de muesca 110, 112 y cualquier otro dispositivo de comunicación en serie, así como establece comunicaciones con el procesador

ES 2 329 995 T3

OA&M 108. Después de que el bloque 224 termina la ejecución, la rutina de establecer valores por omisión 202 devuelve el control al programa principal y se ejecuta el bloque 204.

5 La Fig. 11 revela más detalles de la rutina de prueba BITE 204, que comienza la ejecución después de que termina la rutina 202. En particular, la rutina de prueba BITE 204 comienza la ejecución en un bloque 240, en el que el microcontrolador 106 pone los módulos de muesca 110, 112 en un modo de derivación cerrando sus conmutadores de derivación 190. Después de que los módulos de muesca 110, 112 han sido puenteados, el microcontrolador 106 programa el módulo BITE 114 para generar interferidores que se usarán para probar la efectividad de los módulos de muesca 110, 112 con propósitos de diagnóstico. Después de que los módulos de muesca 110, 112 han sido puenteados y el módulo BITE 114 está habilitado, el control pasa del bloque 240 a un bloque 242.

15 En el bloque 242, el microcontrolador 106 lee los niveles de señal del interferidor en la salida del módulo de muesca 112 por medio del convertidor A/D 104. Como los módulos de muesca 110, 112 han sido puenteados por el bloque 240, los niveles de señal en la salida del módulo de muesca 112 deben incluir la interferencia que es producida por el módulo BITE 114.

20 Después de que los niveles de señal del interferidor han sido leídos en el bloque 242, un bloque 244 determina si los niveles del interferidor leídos son apropiados. Como los módulos de muesca 110, 112 han sido puestos en modo de derivación por el bloque 240, el microcontrolador 106 espera ver interferidores en la salida del módulo de muesca 112. Si los niveles del interferidor detectado en la salida del módulo de muesca 112 no son aceptables (es decir, son demasiado altos o demasiado bajos), el control pasa del bloque 244 a un bloque 246 donde se declara un error del sistema. La declaración de un error del sistema puede incluir que el microcontrolador 106 informe al procesador OA&M 108 del error del sistema. El procesador OA&M 108, a su vez, puede informar del error del sistema a un centro de informe y control. Además, la declaración de un error del sistema puede incluir grabar el hecho de que se produjo un error del sistema en la memoria externa 118 del microcontrolador 106.

25 Alternativamente, si el bloque 244 determina que los niveles del interferidor son apropiados, el control pasa del bloque 244 a un bloque 248 en el que el microcontrolador 106 aplica uno o más de los módulos de muesca, 110, 112. Después de que los módulos de muesca 110, 112 ha sido aplicados (es decir, no han sido puenteados) por el bloque 248, el control pasa a un bloque 250, que lee el nivel de señal en la salida del módulo de muesca 112. Como el módulo BITE 114 produce interferencia en frecuencias a las que los filtros de muesca son aplicados por el bloque 248, se espera que los módulos de muesca 110, 112 eliminen tal interferencia.

30 Después de que los niveles de señal son leídos por el bloque 250, el control pasa a un bloque 252, que determina si está presente interferencia. Si está presente interferencia, el control pasa del bloque 252 al bloque 246 y se declara un error del sistema porque uno o más de los módulos de muesca 110, 112 no están funcionando correctamente porque los módulos de muesca 110, 112 deben estar suprimiendo la interferencia generada por el módulo BITE 114. Alternativamente, si no se detecta interferencia en el bloque 252, el módulo ANF de portadoras múltiples 100 está funcionando correctamente y, por lo tanto, se pone en un modo de funcionamiento normal en el bloque 254. Después de que el bloque 254 o el bloque 246 han sido ejecutados, la rutina de prueba BITE 204 devuelve el control al programa principal 200, que comienza a ejecutar el bloque 206.

35 La rutina de procesamiento e identificación de interferencia de señal 206 puede implementarse por rutinas alternas como se resume mediante organigramas en la Fig. 12A y la Fig. 12B. De acuerdo con el organigrama de la Fig. 12A, la rutina de procesamiento e identificación de interferencia 206 comienza la ejecución en el bloque 260. En el bloque 260, el microcontrolador 106 controla el DDS 134 de manera que el microcontrolador 106 puede leer valores de intensidad de señal para cada uno de los canales de banda estrecha deseados por medio del detector RSSI 132 y el convertidor A/D 104. El número de canales de banda estrecha para los que se lee la intensidad de señal depende del número de portadoras CDMA en una señal CDMA multiportadora dada así como del número de canales de banda estrecha dispuestos dentro de cada portadora CDMA. Por ejemplo, en una realización particular, pueden existir cuatro portadoras CDMA en una señal CDMA multiportadora dada y pueden existir 41 canales de banda estrecha por cada una de las cuatro portadoras CDMA para un total de 164 canales de banda estrecha en la señal CDMA multiportadora que contiene cuatro portadoras CDMA. En este caso, el microcontrolador 106 leerá las intensidades de señal para cada uno de los 164 canales de banda estrecha diferentes. El microcontrolador 106 está diseñado para almacenar en la memoria 118 las intensidades de señal para los canales de banda estrecha.

40 En el bloque 261, el microcontrolador 106 supone un total de n canales de banda estrecha dispuestos por m portadoras CDMA en una señal CDMA multiportadora dada. El microcontrolador 106 también supone que existen p módulos de muesca 110, 112 disponibles para filtrar señales de interferencia. Posteriormente, en el bloque 261, el microcontrolador 106 selecciona p canales de banda estrecha con los niveles de intensidad de señal más altos de los $n*m$ canales de banda estrecha totales dentro de la señal CDMA multiportadora. Como se explica en lo sucesivo, el microcontrolador 106 comparará las intensidades de señal de estos p canales de banda estrecha con un umbral adaptativo calculado basándose en una combinación estadística de intensidades de señal de varios canales de banda estrecha dispuestos dentro de diversas portadoras CDMA. Además, o alternativamente, el umbral podría calcularse basándose en la intensidad de señal de una portadora CDMA dada y no tiene que basarse únicamente en intensidades de señal de diversos canales de banda estrecha. En el bloque 261, el microcontrolador 106 también almacena en la memoria 118 la información acerca del conjunto de canales de banda estrecha C_p con las intensidades de señal más altas.

ES 2 329 995 T3

Después de que el bloque 261 termina la ejecución, el control pasa al bloque 262, en el que el microcontrolador 106 selecciona una portadora CDMA y comienza el procedimiento de calcular un umbral adaptativo para la portadora CDMA seleccionada. En el bloque 263 el microcontrolador 106 determina el número de canales de banda estrecha Cpi del conjunto de canales de banda estrecha Cp con los niveles de intensidad de señal más altos que se encuentran dentro de la portadora CDMA seleccionada. Por ejemplo, en una señal CDMA multiportadora dada, sólo existe un canal de banda estrecha con señal del Cp que se encuentra dentro del espectro CDMA seleccionado, luego Cpi para ese espectro CDMA sería 1.

Después de que se termina el bloque 263, el control pasa al bloque 264, en el que el microcontrolador 106 selecciona un vector de ponderación W_i que se usa para calcular el nivel umbral para la portadora CDMA seleccionada. El vector de ponderación W_i proporciona los coeficientes de ponderación por los que diversas intensidades de señal de banda estrecha, medidas y almacenadas en el bloque 260, son multiplicadas (o combinadas de otro modo) en el cálculo de una media ponderada que se usa al determinar niveles umbrales adaptativos. El vector de ponderación W_i puede almacenarse en la memoria 118 o puede calcularse basándose en información histórica acerca del nivel de intensidad de señal de la portadora CDMA, niveles de intensidad de señal de señales de interferencia o cualquier otra información. Por ejemplo, en una realización, el vector de ponderación W_i es tal que las señales de banda estrecha que se encuentran en el borde de una portadora CDMA dada son ponderadas más altas que otras señales de banda estrecha dispuestas dentro de una portadora CDMA dada. Específicamente, el vector de ponderación W_i puede ser tal que las señales de banda estrecha que se encuentran en el borde de una portadora CDMA dada son ponderadas por un factor de ocho, mientras que otras señales de banda estrecha dispuestas dentro de una portadora CDMA dada son ponderadas por un factor de uno. Sin embargo, dependiendo de la información histórica, el vector de ponderación W_i podría seleccionarse con diferentes coeficientes de ponderación para las señales de banda estrecha a través de una portadora CDMA.

Después de que se termina la ejecución del bloque 264, el control pasa al bloque 265. En el bloque 265, el microcontrolador 106 calcula la suma ponderada de las intensidades de señal de los canales de banda estrecha N_i dentro de la portadora CDMA seleccionada. Mientras que calcula la suma ponderada, el microcontrolador 106 puede omitir una señal de canal de banda estrecha que está dispuesta dentro de la portadora CDMA seleccionada y una que se selecciona como parte de un vector Cp definido en el bloque 261. Por ejemplo, si existen 41 canales de banda estrecha que están dispuestos dentro de la portadora CDMA y de estos 41, un canal de banda estrecha es identificado por tener el nivel de intensidad de señal más alto de acuerdo con el bloque 261, en el bloque 265 el microcontrolador 106 sólo puede usar los otros 40 canales de banda estrecha al calcular la suma ponderada de las intensidades de señal de banda estrecha. En una realización particular donde el vector de ponderación ha asignado un coeficiente de ponderación de ocho a los canales de banda estrecha en el borde de una portadora CDMA dada y un coeficiente de ponderación de uno a otros canales de banda estrecha, 38 canales de banda estrecha serán ponderados por uno y dos canales de banda estrecha serán ponderados por ocho.

Después de que el bloque 265 ha terminado la ejecución, el control pasa al bloque 266, en el que el microcontrolador 106 calcula un valor umbral para la portadora CDMA seleccionada dividiendo la suma ponderada calculada en el bloque 265 por el número de señales que se usaron al calcular la suma ponderada. El microcontrolador 106 calcula el divisor usado para dividir la suma ponderada como la diferencia entre el número total N_i de canales de banda estrecha que están dispuestos dentro de la portadora CDMA seleccionada y el número Cpi de canales de banda estrecha dentro de la portadora CDMA seleccionada que son identificados por tener los niveles de intensidad de señal más altos (es decir, $N_i - C_{pi}$). Por ejemplo, en el caso particular descrito anteriormente donde una señal CDMA multiportadora tiene 41 canales de banda estrecha dispuestos dentro de la portadora CDMA seleccionada y uno de ellos es identificado por tener un nivel de intensidad de señal más alto, la suma ponderada calculada en el bloque 266 será dividida por 40. En el bloque 266, además, el microcontrolador 106 también añade una compensación t preestablecida por el usuario al valor obtenido dividiendo la suma ponderada de intensidades de señal de canales de banda estrecha como se describió anteriormente para obtener la intensidad de señal umbral para la portadora CDMA seleccionada. La compensación t preestablecida por el usuario puede suministrarse al microcontrolador 106 por un usuario o puede almacenarse en la memoria 118 y actualizarse periódicamente basándose en información histórica.

En el bloque 267 el microcontrolador 106 compara la intensidad de señal de cada uno de los canales de banda estrecha que en el bloque 270 son identificados por tener niveles de señal más altos, y que están dispuestos dentro de la portadora CDMA seleccionada, con el nivel umbral calculado en el bloque 266 para la portadora CDMA seleccionada. Por ejemplo, si en el bloque 261 dos de los canales de banda estrecha dispuestos dentro de la portadora CDMA seleccionada son identificados por tener la intensidad de señal más alta, en el bloque 267 el microcontrolador 106 compara las intensidades de señal de cada uno de ellos, uno después del otro, con el nivel umbral calculado en el bloque 266.

En el bloque 268, el microcontrolador 106 determina si alguno de estos canales de banda estrecha identificados en el bloque 261 por tener el nivel de señal más alto, tiene un nivel de señal más alto que el nivel umbral calculado en el bloque 266, los marca como que tienen una señal de interferencia y almacena información acerca de ellos en la memoria 118, como se muestra en el bloque 269. Una vez que las intensidades de señal de todos los canales de banda estrecha dispuestos dentro de la portadora CDMA seleccionada son comparados con el umbral calculado para la portadora CDMA seleccionada, el control pasa al bloque 270 donde el microcontrolador 106 determina si existe alguna portadora CDMA más para la que tiene que ejecutarse la rutina de identificación de interferencia. Si se encuentran más portadoras CDMA, el control pasa al bloque 262 donde el microcontrolador 106 repite las etapas 263

a 268 para la siguiente portadora CDMA. Si no se encuentran más portadoras CDMA, el control vuelve de nuevo al bloque 208 de la Fig. 9.

La Fig. 12B es una implementación alternativa de la rutina de procesamiento e identificación de interferencia de señal 206. La rutina implementada en la Fig. 12B es similar a la de la Fig. 12A en la mayoría de los aspectos. Sin embargo, la rutina de la Fig. 12B se diferencia de la rutina de la Fig. 12A en que mientras que en la Fig. 12A, el microcontrolador 106 selecciona p canales de banda estrecha por tener los niveles de intensidad de señal más altos entre todas las portadoras CDMA de una señal CDMA multiportadora dada, en la rutina de la Fig. 12B, el microcontrolador 106 selecciona p canales de banda estrecha por tener los niveles de intensidad de señal más altos para cada portadora CDMA de una señal CDMA multiportadora dada.

Por lo tanto, si existen cuatro portadoras CDMA en una señal CDMA multiportadora dada, y si el microcontrolador está programado para identificar tres canales de banda estrecha por cada portadora CDMA, en la rutina de la Fig. 12B, el microcontrolador 106 seleccionará un total de 12 canales de banda estrecha que tienen los niveles de señal más altos. Esto significa que, en la implementación que usa la rutina de la Fig. 12B, el microcontrolador 106 no tiene que determinar el número de canales de banda estrecha dispuestos dentro de una portadora CDMA dada que son identificados por tener la intensidad de señal más alta (como se hace en el bloque 263 de la Fig. 12A). Posteriormente, como se describe más adelante, el cálculo del umbral en los bloques 284 y 285 será diferente del cálculo realizado por el microcontrolador en los bloques 265 y 266 de la rutina identificada en la Fig. 12A.

En el bloque 280, el microcontrolador 106 controla el DDS 134 de manera que el microcontrolador 106 puede leer valores de intensidad de señal para cada uno de los canales de banda estrecha deseados por medio del detector RSSI 132 y el convertidor A/D 104. El número de canales de banda estrecha para los que se lee la intensidad de señal depende del número de portadoras CDMA en una señal CDMA multiportadora dada así como del número de canales de banda estrecha dispuestos dentro de cada portadora CDMA. Por ejemplo, en una realización particular, pueden existir cuatro portadoras CDMA en una señal CDMA multiportadora dada y pueden existir 41 canales de banda estrecha por cada una de las cuatro portadoras CDMA para un total de 164 canales de banda estrecha en la señal CDMA multiportadora que contiene las cuatro portadoras CDMA. En este caso, el microcontrolador 106 leerá intensidades de señal para cada uno de los 164 canales de banda estrecha diferentes. El microcontrolador 106 está diseñado para almacenar en la memoria 118 las intensidades de señal para los canales de banda estrecha.

En el bloque 281, el microcontrolador 106 selecciona una portadora CDMA para identificar interferencias dentro de la portadora CDMA seleccionada. En el bloque 281, el microcontrolador 106 supone que existen p módulos de muesca 110, 112 disponibles para filtrar señales de interferencia por cada portadora CDMA. Posteriormente, en el bloque 282, el microcontrolador 106 selecciona p canales de banda estrecha con los niveles de intensidad de señal más altos entre las intensidades de señal de todos los canales de banda estrecha dispuestos dentro de la portadora CDMA seleccionada. Como se explica en lo sucesivo, el microcontrolador 106 comparará las intensidades de señal de estos p canales de banda estrecha dentro de la portadora CDMA seleccionada que tienen la intensidad de señal más alta con un umbral adaptativo calculado basándose en una combinación estadística de intensidades de señal de varios canales de banda estrecha dispuestos dentro de la portadora CDMA seleccionada.

En el bloque 283, el microcontrolador 106 comienza el procedimiento de calcular el umbral adaptativo para la portadora CDMA seleccionada, seleccionando un vector de ponderación W_i que se usa para calcular el nivel umbral para la portadora CDMA seleccionada. El vector de ponderación W_i proporciona los coeficientes de ponderación por los que se multiplican (o se combinan de otro modo) diversas intensidades de señal de banda estrecha, como las medidas y almacenadas en el bloque 280, en el cálculo de una media ponderada que se usa al determinar niveles umbrales adaptativos. El vector de ponderación W_i puede almacenarse en la memoria 118 o puede calcularse basándose en información histórica acerca del nivel de intensidad de señal de la portadora CDMA, los niveles de intensidad de señal de señales de interferencia o cualquier otra información. Por ejemplo, en una realización, el vector de ponderación W_i es tal que las señales de banda estrecha que se encuentran en el borde de una portadora CDMA dada son ponderadas más altas que otras señales de banda estrecha dispuestas dentro de una portadora CDMA dada. Específicamente, el vector de ponderación W_i puede ser tal que las señales de banda estrecha que se encuentran en el borde de una portadora CDMA dada son ponderadas por un factor de ocho, mientras que otras señales de banda estrecha dispuestas dentro de una portadora CDMA dada son ponderadas por un factor de uno. Sin embargo, dependiendo de la información histórica, el vector de ponderación podría seleccionarse con diferentes coeficientes de ponderación para las señales de banda estrecha a través de una portadora CDMA. Como se explicó anteriormente, tales factores de ponderación se usan de manera que el ANF de portadoras múltiples no asigna una muesca a un canal de banda estrecha cuando no está presente interferidor, una condición denominada en lo sucesivo un modo de falseo.

Después de que se termina la ejecución del bloque 283, el control pasa al bloque 284. En el bloque 284, el microcontrolador 106 calcula la suma ponderada de las intensidades de señal de canales de banda estrecha dentro de la portadora CDMA seleccionada. Mientras que calcula la suma ponderada, el microcontrolador 106 puede omitir las intensidades de señal de p canales de banda estrecha dispuestos dentro de la portadora CDMA seleccionada y seleccionados en el bloque 282 como canales de banda estrecha que tienen las intensidades de señal más altas. Por ejemplo, si existen 41 canales de banda estrecha que están dispuestos dentro de la portadora CDMA seleccionada y de estos 41, tres canales de banda estrecha son seleccionados por tener el nivel de intensidad de señal más alto de acuerdo con el bloque 282, en el bloque 284 el microcontrolador 106 sólo usará las intensidades de señal de los otros 38 canales de banda estrecha al calcular la suma ponderada de las intensidades de señal de banda estrecha. En una realización particu-

ES 2 329 995 T3

lar donde el vector de ponderación ha asignado un coeficiente de ponderación de ocho a los canales de banda estrecha en el borde de una portadora CDMA dada y un coeficiente de ponderación de uno a otros canales de banda estrecha, 36 canales de banda estrecha serán ponderados por uno y dos canales de banda estrecha serán ponderados por ocho.

5 Después de que el bloque 284 ha terminado la ejecución, el control pasa al bloque 285, en el que el microcontrolador 106 calcula un valor umbral para la portadora CDMA seleccionada dividiendo la suma ponderada calculada en el bloque 284 por el número de señales que se usaron al calcular la suma ponderada. El microcontrolador 106 calcula el divisor usado para dividir la suma ponderada como la diferencia entre el número total de canales de banda estrecha que están dispuestos dentro de la portadora CDMA seleccionada y el número de canales de banda estrecha dentro
10 de la portadora CDMA seleccionada que en el bloque 282 son seleccionados por tener los niveles de intensidad de señal más altos. Por ejemplo, en el caso particular descrito anteriormente donde 41 canales de banda estrecha están dispuestos dentro de la portadora CDMA seleccionada y en 282 son seleccionados tres de ellos por tener un nivel de intensidad de señal más alto, la suma ponderada calculada en el bloque 266 será dividida por 38. En el bloque 285, además, el microcontrolador 106 también suma una compensación t preestablecida por el usuario al valor obtenido
15 dividiendo la suma ponderada de intensidades de señal de canales de banda estrecha como se describió anteriormente para obtener la intensidad de señal umbral para la portadora CDMA seleccionada. La compensación t preestablecida por el usuario puede suministrarse al microcontrolador 106 por un usuario o puede almacenarse en la memoria 118 y actualizarse periódicamente basándose en información histórica.

20 En el bloque 286, el microcontrolador 106 compara la intensidad de señal de cada uno de los canales de banda estrecha que son identificados en el bloque 282 por tener los niveles de señal más altos, con el nivel umbral calculado en el bloque 285 para la portadora CDMA seleccionada. Por ejemplo, si tres de los canales de banda estrecha dispuestos dentro de la portadora CDMA seleccionada son seleccionados en el bloque 282 por tener la intensidad de señal más alta, en el bloque 286 el microcontrolador 106 compara las intensidades de señal de cada uno de ellos, uno después
25 del otro, con el nivel umbral calculado en el bloque 285.

En el bloque 287, el microcontrolador 106 determina si alguno de estos canales de banda estrecha seleccionados en el bloque 282 por tener el nivel de señal más alto tiene un nivel de señal superior al nivel umbral calculado en el bloque 285, los marca como que tienen una señal de interferencia, y almacena la información acerca de ellos
30 en la memoria 118, como se muestra en el bloque 288. Una vez que las intensidades de señal de todos los canales de banda estrecha dispuestos dentro de la portadora CDMA seleccionada son comparados con el umbral calculado para la portadora CDMA seleccionada, el control pasa al bloque 289 donde el microcontrolador 106 determina si existe alguna portadora CDMA más para la que tiene que ejecutarse la rutina de identificación de interferencia. Si se encuentran más portadoras CDMA, el control pasa al bloque 281 donde el microcontrolador 106 repite las etapas 282
35 a 287 para la siguiente portadora CDMA. Si no se encuentran más portadoras CDMA, el control vuelve de nuevo al bloque 208 de la Fig. 9.

Usar el vector ponderado W_i para calcular un umbral para una portadora CDMA frente a la cual las intensidades de señal de diversos canales de banda estrecha dispuestos dentro de la portadora CDMA dada y asignando muescas
40 sólo a aquellos canales de banda estrecha que tienen intensidades de señal superiores a tal umbral elimina el problema de falso, como se describe más adelante, que es causado por intensidades de señal desiguales de portadoras CDMA adyacentes.

Un modo de falso principal identificado para una unidad ANF multiportadora sin ponderación puede producirse
45 debido a desequilibrios de potencia de portadora CDMA. En la Fig. 5 se ilustra el resultado de un ANF multiportadora que funciona en el modo de falso. Como se explicó anteriormente, la Fig. 5 muestra un espectro de frecuencia de una señal CDMA multiportadora 43 que muestra equilibrio de potencia desigual entre cuatro portadoras CDMA 42A, 42B, 42C y 42D con filtrado mediante filtro de muesca de un interferidor de banda estrecha 46A que también tiene como resultado falso como se ilustra por las muescas 48A y 48B. La Fig. 3 muestra la señal CDMA multiportadora 42
50 que es procesada por un módulo ANF multiportadora 16 mostrado en la Fig. 4 sin usar ningún vector de ponderación para generar la señal CDMA multiportadora 43 con un espectro de frecuencia como se muestra en la Fig. 5. Debido al desequilibrio de potencia de portadora entre las portadoras CDMA 42B y 42C, la intensidad de señal de la señal de banda estrecha que se encuentra en el borde de la portadora CDMA 42C adyacente a la portadora CDMA 42B mide una intensidad superior al umbral calculado basándose en la media no ponderada de todas las intensidades de señal
55 de banda estrecha que se encuentran dentro de la portadora CDMA 42C. Posteriormente, un ANF multiportadora que no usa vector de ponderación considera que el canal de banda estrecha que se encuentra en el borde de la portadora CDMA 42C tiene un interferidor presente en ese canal y asigna un módulo de muesca a tal canal de banda estrecha para filtrar el interferidor supuesto. Por ejemplo, en la Fig. 5, puede observarse que los canales de banda estrecha 48A y 48B son filtrados debido a tal modo de falso.

60 Sin embargo, usando un vector de ponderación para calcular un umbral para una portadora CDMA 42C como se identifica en la Fig. 3, que pondera las intensidades de señal de los canales de banda estrecha que se encuentran en el borde de la portadora CDMA 42C por 8 mientras que pondera las intensidades de señal de los canales de banda estrecha que se encuentran dentro de la portadora CDMA 42C sólo por uno. Debido al desequilibrio de potencia entre
65 42C y 42D, la intensidad de señal del canal de banda estrecha en el borde de 42C adyacente a 42D tendrá intensidad de señal superior que aquellos canales de banda estrecha que se encuentran dentro de 42C. El coeficiente de ponderación más alto dado a la intensidad de señal de este canal de banda estrecha en el borde tiene como resultado un valor umbral más alto, y cuando la intensidad de señal de tal canal de banda estrecha en el borde de 42C se compara con

ES 2 329 995 T3

este valor umbral más alto, aún será inferior al umbral. Posteriormente, no se asignará muesca para filtrar tal canal de banda estrecha que se encuentra en el borde de 42C. En la Fig. 13 se muestra el resultado de filtrar una señal CDMA multiportadora mostrada 42 usando un ANF multiportadora que usa el vector de ponderación para calcular un umbral. Como aquí se muestra, como no se asignan muescas a canales de banda estrecha en el borde de la portadora CDMA 42C, no existe filtrado de falseo de canales de banda estrecha en los bordes de 42C en la señal CDMA multiportadora de salida 44.

Como se muestra en la Fig. 14, la rutina de extracción de interferencia 208 comienza la ejecución en el bloque 290, que compara la duración de tiempo que un interferidor ha estado presente con un tiempo de referencia denominado “tiempo de duración permitido”, que también puede denominarse “tiempo de ataque”. Si el interferidor ha estado presente más tiempo que el tiempo de ataque, el control pasa a un bloque 292. Alternativamente, si el interferidor no ha estado presente más tiempo que el tiempo de duración permitido, el control pasa a un bloque 296, que se describe más detalladamente más adelante. Esencialmente, el bloque 290 actúa como una función de histéresis que impide que los filtros sean asignados inmediatamente a interferidores temporales a medida que aparecen tales interferidores. Típicamente, el tiempo de duración permitido puede ser del orden de 20 ms, que es aproximadamente la tasa de tramas de un sistema de comunicación CDMA. Como se apreciará fácilmente por quienes tengan experiencia habitual en la materia, la tasa de tramas es la tasa a la que una estación base y una unidad móvil intercambian datos. Por ejemplo, si la tasa de tramas es 20 ms, la unidad móvil recibirá una ráfaga de datos desde la estación base cada 20 ms. El bloque 290 contiene las unidades móviles que están en el procedimiento de encendido inicial. Como se apreciará por quienes tienen experiencia habitual en la materia, las unidades móviles se encienden inicialmente con una potencia de transmisión que está cerca del límite de potencia de transmisión de la unidad móvil. Después de que la unidad móvil que se ha encendido inicialmente establece comunicación con una estación base, la estación base puede ordenar a la unidad móvil que reduzca su potencia de transmisión. A medida que la unidad móvil reduce su potencia de transmisión, la unidad móvil puede dejar de ser una fuente de interferencia para una estación base que tiene un módulo ANF de portadoras múltiples. Por consiguiente, el bloque 290 impide que el módulo ANF de portadoras múltiples 100 asigne un módulo de muesca 110, 112 a un interferidor que desaparecerá por sí mismo al cabo de un corto periodo de tiempo.

En el bloque 292, el microcontrolador 106 determina si existe algún módulo de muesca 110, 112 que no se use actualmente para filtrar un interferidor. Si existe un módulo de muesca disponible, el control pasa del bloque 292 a un bloque 294, que activa un módulo de muesca disponible y sintoniza ese módulo de muesca para filtrar el interferidor que está presente en la señal de banda ancha procedente del divisor 24. Después de que el bloque 294 ha terminado la ejecución, el control pasa al bloque 296, que se describe más adelante.

Sin embargo, si el bloque 292 determina que no existen módulos de muesca disponibles, el control pasa del bloque 292 a un bloque 298, que determina si el interferidor presente es más fuerte que cualquier interferidor al que actualmente está asignado un módulo de muesca. Esencialmente, el bloque 298 prioriza los módulos de muesca de manera que los interferidores que tienen los niveles de señal más fuertes son filtrados primero. Si el bloque 298 determina que el interferidor presente no es más fuerte que ningún otro interferidor al que está asignado un módulo de muesca, el control pasa del bloque 298 al bloque 296.

Alternativamente, si el interferidor presente es más fuerte que un interferidor al que está asignado un módulo de muesca, el control pasa del bloque 298 a un bloque 300. El bloque 300 determina si el interferidor que es más débil que el interferidor presente pasa una prueba de tiempo de suspensión. La prueba de tiempo de suspensión se usa para impedir que el módulo ANF de portadoras múltiples 100 desasigne un módulo de muesca 110, 112 de un interferidor cuando el interferidor está en una situación de atenuación temporal. Por ejemplo, si una unidad móvil está generando interferencia y un módulo de muesca 110, 112 ha sido asignado para filtrar esa interferencia, cuando la unidad móvil entra en una situación de atenuación en la que el nivel de interferencia que se detecta en un módulo ANF de portadoras múltiples 100 disminuye, el módulo ANF de portadoras múltiples 100 no desasigna el módulo de muesca que se usa para filtrar la interferencia que se atenúa hasta que la interferencia no ha estado presente durante un tiempo denominado tiempo de suspensión. Esencialmente, el tiempo de suspensión es una función de histéresis que impide que los módulos de muesca sean desasignados rápidamente de los interferidores que simplemente se están atenuando temporalmente y que volverán después de que haya pasado el tiempo. Por consiguiente, si el interferidor que es más débil que el interferidor presente pasa el tiempo de suspensión, el control pasa a un bloque 302. Alternativamente, si el interferidor más débil que el interferidor presente no pasa el tiempo de suspensión, el bloque 300 pasa controlado al bloque 296.

En el bloque 302, el microcontrolador 106 desactiva el módulo de muesca que se usa para filtrar el interferidor más débil y reasigna ese mismo módulo de muesca al interferidor más fuerte. Después de que el bloque 302 ha terminado la reasignación del módulo de muesca, el control pasa al bloque 296.

En el bloque 296, el microcontrolador 106 reordena los interferidores del nivel más bajo al nivel más alto y asigna muescas a los interferidores de nivel más alto. Como con el bloque 298, el bloque 296 realiza funciones de priorización para asegurar que los interferidores más fuertes son filtrados con módulos de muesca. Además, el bloque 296 puede analizar el patrón de interferencia detectado por el módulo ANF de portadoras múltiples 100 y puede asignar filtros 172-178 que tienen diversos anchos de muesca para filtrar interferidores. Por ejemplo, si el módulo ANF de portadoras múltiples 100 detecta interferencia en canales contiguos que tienen colectivamente un ancho de banda de 50 kHz, puede usarse el filtro de 50 kHz 176 del bloque de filtro de muesca 158 para filtrar tal interferencia, en vez de usar cuatro filtros de 15 kHz. Tal técnica esencialmente libera los módulos de filtro de muesca 110, 112 para filtrar interferidores adicionales.

ES 2 329 995 T3

Después de que el bloque 296 ha terminado la ejecución, el control pasa a un bloque 304, que actualiza los datos de interferencia enviando una lista de canales y su estado de interferencia a una memoria (por ejemplo, la memoria 118 ó 120) a la que puede acceder el procesador OA&M 108. Después de que el bloque 304 ha terminado la ejecución, la rutina de extracción de interferencia 208 devuelve el control al módulo principal 200, que continúa la ejecución en el bloque 210.

En el bloque 210, como se muestra en la Fig. 15, el microcontrolador 106 determina si se ha producido un fallo grave en el módulo ANF de portadoras múltiples 100. Tal determinación puede hacerse, por ejemplo, determinando si una salida de tensión de un regulador de tensión del módulo ANF de portadoras múltiples 100 tiene una tensión de salida apropiada. Alternativamente, los fallos graves podrían determinarse probando a ver si cada uno de los módulos de muesca 110, 112 es inutilizable. Si cada uno de los módulos de muesca es inutilizable, es probable que se haya producido un fallo grave del módulo ANF de portadoras múltiples 100. De cualquier modo, si se ha producido un fallo grave, el control pasa del bloque 220 a un bloque 222, momento en el que el microcontrolador 106 permite que el conmutador de derivación 116 de la Fig. 6 puentee todos los módulos de muesca 110, 112 del módulo ANF de portadoras múltiples 100, conectando así eficazmente el divisor 24 directamente al receptor de banda ancha 30. Después de la ejecución del bloque 222, o si el bloque 220 determina que no se ha producido un fallo grave, el control vuelve a pasar a la rutina principal 200, que continúa la ejecución en el bloque 212. En el bloque 212, los datos de interferencia que fueron grabados en la memoria 118 ó 120 se pasan al procesador OA&M 108.

Habiendo descrito la funcionalidad del software que puede ser ejecutado por el microcontrolador 106, la atención se centra ahora en el procesador OA&M 108 de la Fig. 6. Si los bloques mostrados en la Fig. 16 representan funciones de software, las instrucciones que plasman las funciones pueden escribirse como rutinas en un lenguaje de alto nivel como, por ejemplo, C, o cualquier otro lenguaje de alto nivel adecuado, y pueden compilarse en un formato legible por la máquina. Alternativamente, las instrucciones representativas de los bloques pueden escribirse en código ensamblador o en cualquier otro lenguaje adecuado. Tales instrucciones pueden almacenarse dentro del procesador OA&M 108 o pueden almacenarse dentro de la memoria externa 120 y pueden volverse a solicitar de la misma para su ejecución por el controlador OA&M 108.

En particular, como se muestra en las Figs. 15A y 15B, que en este documento se denominan colectivamente como la Fig. 16, una rutina principal 340 ejecutada por el procesador OA&M 108 puede comenzar la ejecución en un bloque 342, en el que el procesador OA&M 108 se inicializa estableciendo comunicación, comprobando el estado de alarma y realizando tareas generales de preparación previa. En el bloque 342, el procesador OA&M 108 es inicializado y pasa el control a un bloque 344.

En el bloque 344, el procesador OA&M 108 determina si existen nuevos datos leídos de la memoria intermedia de OA&M (no mostrada). Si el bloque 344 determina que existen nuevos datos para leer, el control pasa a un bloque 346, que determina si los nuevos datos son válidos. Si los nuevos datos son válidos, el control pasa del bloque 346 a un bloque 348, que lee los datos de la memoria intermedia de OA&M. Alternativamente, si el bloque 346 determina que los nuevos datos no son válidos, el control pasa del bloque 346 a un bloque 350, que reinicializa la memoria intermedia de OA&M. Después de la ejecución del bloque 348 o el bloque 350, el control pasa a un bloque 352, que se describe más detalladamente en lo sucesivo.

Volviendo al bloque 344, si el bloque 344 determina que no existen nuevos datos para leer, el control pasa a un bloque 360, que calcula los niveles de potencia de cada uno de los canales explorados por el módulo ANF de portadoras múltiples 100. El procesador OA&M 108 puede calcular los niveles de potencia en el bloque 360 porque los datos generados a medida que el microcontrolador 106 del módulo ANF de portadoras múltiples 100 explora los diversos canales son almacenados en una memoria intermedia que puede ser leída por el procesador OA&M 108.

Después de que los niveles de potencia han sido calculados en el bloque 360, el control pasa a un bloque 362, que determina si alguno de los niveles de potencia calculados excede un umbral predeterminado. Si los niveles de potencia calculados exceden el umbral predeterminado, el control pasa del bloque 362 a un bloque 364, que rastrea la duración y el momento del interferidor antes de pasar el control a un bloque 366. Alternativamente, si el bloque 362 determina que ninguno de los niveles de potencia calculados para el bloque 360 excede el umbral predeterminado, el control pasa del bloque 362 directamente al bloque 366.

El bloque 366 determina si el interferidor que es evaluado fue indicado previamente como un interferidor. Si el bloque 366 determina que el interferidor que es evaluado no fue previamente un interferidor, el control pasa al bloque 352. Alternativamente, el bloque 366 pasa el control a un bloque 368.

En el bloque 368, el procesador OA&M 108 determina si el interferidor presente fue un interferidor previo que ha desaparecido; si es así, el procesador OA&M 108 pasa el control a un bloque 370. Alternativamente, si el interferidor presente no ha desaparecido, el control pasa del bloque 368 a un bloque 372.

En el bloque 370, el procesador OA&M 108 almacena el momento de inicio y la duración del interferidor. Tal información puede almacenarse dentro del propio procesador OA&M 108 o puede almacenarse dentro de la memoria externa 120 del procesador OA&M 108. Después de que el bloque 370 ha terminado la ejecución, el control pasa al bloque 352. En el bloque 372, se incrementa la duración del interferidor para representar el tiempo que el interferidor ha estado presente. Después de la ejecución del bloque 372, el control pasa al bloque 352.

ES 2 329 995 T3

El bloque 352 determina si se ha recibido un comando en el procesador OA&M 108 procedente del centro de información y control. Si se ha recibido tal comando, el control pasa del bloque 352 a un bloque 380. En el bloque 380, el procesador OA&M 108 determina si el comando es para el microcontrolador 106 del módulo ANF de portadoras múltiples 100, o si el comando es para el procesador OA&M 108. Si el comando es para el microcontrolador 106, el control pasa del bloque 380 a un bloque 382, que envía el comando al microcontrolador 106. Después de la ejecución del bloque 382, finaliza la rutina principal 340.

Alternativamente, si el comando recibido por el procesador OA&M 108 no es un comando para el microcontrolador 106, el control pasa del bloque 380 a un bloque 384, que prepara una respuesta al comando. Las respuestas pueden incluir simples acuses de recibo o pueden incluir respuestas que incluyen datos sustanciales que fueron solicitados. Se proporcionan más detalles sobre el bloque 384 en conjunción con la Fig. 17. Después de que el bloque 384 ha preparado una respuesta, un bloque 386 activa la interrupción serie del procesador OA&M 108 y finaliza la ejecución de la rutina principal 340.

Alternativamente, si el bloque 352 determina que no se recibió un comando, el control pasa del bloque 352 a un bloque 390, que determina si el conmutador de derivación 116 de la Fig. 6 está cerrado (es decir, la derivación está conectada). Si el bloque 390 determina que la derivación no está conectada, finaliza la ejecución de la rutina principal 340. Alternativamente, si el bloque 390 determina que la derivación está conectada, el control pasa del bloque 390 a un bloque 392.

En el bloque 392, el procesador OA&M 108 determina si existía un comando de usuario anterior para puentear el módulo ANF de portadoras múltiples 100 usando el conmutador de derivación 116. Si se realizó tal comando de usuario, finaliza la ejecución de la rutina principal 340. Alternativamente, si no existía comando de usuario anterior para puentear el módulo ANF de portadoras múltiples 100, el control pasa del bloque 392 a un bloque 394, que compara el tiempo de derivación con un tiempo de retención. Si el tiempo de derivación excede el tiempo de retención, que puede ser, por ejemplo, un minuto, el control pasa del bloque 394 a un bloque 396.

En el bloque 396, se genera una alarma por el procesador OA&M 108 y tal alarma es comunicada a un centro de informe y control, por ejemplo, sacando una línea de comunicación conectada al centro de informe y control a un estado de 24 voltios de alto. Después de la ejecución del bloque 396, finaliza la rutina principal 340.

Alternativamente, si el bloque 394 determina que el tiempo de derivación no ha excedido el tiempo de retención, el control pasa del bloque 394 a un bloque 398, que cuenta hacia atrás el tiempo de retención, acercando así el tiempo de derivación al tiempo de retención. Finalmente, después de que el bloque 398 disminuye suficientemente el tiempo de retención, el bloque 394 determinará que el tiempo de derivación no excede el tiempo de retención y pasará el control al bloque 396. Después de que el bloque 398 ha terminado la ejecución, finaliza la rutina principal 340.

Como se muestra en la Fig. 17, la rutina de preparar respuesta 384 comienza la ejecución en un bloque 400. En el bloque 400, el procesador OA&M 108 lee la información que el microcontrolador 106 ha escrito en una memoria intermedia (por ejemplo, la memoria 118 ó 120) y calcula la duración de los interferidores que están presentes, calcula los niveles de potencia de los interferidores y calcula la potencia de señal media. Esta información puede almacenarse localmente dentro del módulo ANF de portadoras múltiples 100 o puede presentarse de vuelta a un administrador de red en tiempo real. Tal informe puede realizarse inalámbricamente, por líneas dedicadas o por medio de una conexión de Internet. Los niveles de potencia de los interferidores y la potencia de señal media pueden usarse para evaluar la integridad espectral de un área geográfica para detectar la presencia de cualquier interferidor fijo que pueda afectar al rendimiento de la estación base. Además, tal información puede usarse para correlacionar el rendimiento de la estación base con la interferencia experimentada por la estación base. Después de que el bloque 400 termina la ejecución, el control pasa por un bloque 402.

En el bloque 402, el procesador OA&M 108 añade marcadores en tiempo real a la información calculada en el bloque 400 y almacena la información del informe incluyendo los marcadores en tiempo real y la información calculada en el bloque 400. Tal información puede almacenarse dentro del propio procesador OA&M 108 o puede almacenarse dentro de la memoria externa 120 del procesador OA&M 108.

Después de que el bloque 402 ha terminado la ejecución, el control pasa a un bloque 404, que determina si ha sido recibido un comando por el módulo ANF de portadoras múltiples 100. Tales comandos serían recibidos desde un centro de informe y control. Si el bloque 404 determina que no ha sido recibido ningún comando por el procesador OA&M 108, el control pasa del bloque 404 de vuelta a la rutina principal 340, que continúa la ejecución en el bloque 386.

Alternativamente, si el bloque 404 determina que ha sido recibido un comando por el procesador OA&M 108, el control pasa del bloque 404 a un bloque 406, que determina si el comando recibido es un comando de control que se usaría para controlar el funcionamiento del módulo ANF de portadoras múltiples 100 desde una ubicación remota, como el centro de informe y control. Si el bloque 406 determina que el comando recibido es un comando de control, el bloque 406 transfiere el control a un bloque 408 que adopta la acción prescrita por el comando. Los comandos pueden incluir comandos que, por ejemplo, habilitan o deshabilitan el control remoto del módulo ANF de portadoras múltiples 100, o pueden incluir cualquier otro comando adecuado. Después de la ejecución del bloque 408, el control pasa de la rutina de preparar respuesta 384 de vuelta a la rutina principal 340, que entonces finaliza la ejecución.

ES 2 329 995 T3

Alternativamente, si el bloque 406 determina que el comando recibido por el procesador OA&M 108 no es un comando de control, el control pasa del bloque 406 a un bloque 410, que determina si el comando recibido es un comando de informe. Si el comando no era un comando de informe, el bloque 410 pasa el control de vuelta a la rutina principal 340. Alternativamente, si el bloque 410 determina que el comando recibido es un comando de informe, el control pasa del bloque 410 a un bloque 412, que prepara y envía el informe de interferencia. El informe de interferencia puede incluir información que muestre los parámetros de los 200 interferidores más recientes que fueron detectados por el módulo ANF de portadoras múltiples 100 y la información sobre la cual el microcontrolador 106 grabó en una memoria 118, 120 a la que el procesador OA&M 108 accede para preparar el informe de interferencia. El informe de interferencia puede incluir el número de frecuencia (canal) en el que se detectó interferencia, el nivel de RF del interferidor, el momento en que apareció el interferidor, la duración del interferidor y la potencia de señal de banda ancha que estuvo presente cuando el interferidor estuvo presente.

Además del informe de interferencia, el procesador OA&M 108 puede preparar varios informes diferentes además del informe de interferencia. Tales informes adicionales pueden incluir: informes de modo (informan del modo de funcionamiento del módulo ANF de portadoras múltiples 100), informes de estado (informan del fallos de alarma y de sistema del módulo ANF de portadoras múltiples 100), informes de versiones de software y firmware, informes de cabecera (informes de nombre de estación base, frecuencia central de la portadora CDMA, número de antena y sector de la estación base), informes de fecha, informes de hora, informes de actividad (número de frecuencia de informes, nivel de RF, momento de inicio del interferidor, duración del interferidor, y potencia de la portadora CDMA) e informes de resumen.

El informe de interferencia puede usarse con propósitos de diagnóstico del sistema de red incluyendo determinar cuándo el administrador de red debe usar un receptor de banda estrecha 28 para determinar un número de teléfono con el que la unidad móvil está intentando contactar y, opcionalmente, ocuparse de la llamada. Por ejemplo, el centro de informe y control puede usar el receptor de banda estrecha 28 para determinar que el usuario de la unidad móvil estaba marcando 911, o cualquier otro número de emergencia, y puede, por lo tanto, decidir que el receptor de banda estrecha 28 de usarse para ocuparse de la llamada de emergencia encaminando la salida del receptor de banda estrecha 28 a una red telefónica.

Además, el informe de interferencia puede usarse para determinar cuándo un administrador de red debe controlar el receptor de banda estrecha 28 para obtener información particular relacionada con un interferidor y reprogramar el interferidor comunicando con su estación base. Por ejemplo, el centro de informe y control puede usar el receptor de banda estrecha 28 para determinar la identidad de un interferidor, como una unidad móvil, interceptando el número de serie electrónico (ESN) de la unidad móvil, que se envía cuando la unidad móvil transmite información por el canal de banda estrecha. Conociendo la identidad del interferidor, el centro de informe y control puede contactar con la infraestructura que está comunicándose con la unidad móvil y puede solicitar a la infraestructura que cambie la frecuencia de transmisión de la unidad móvil (es decir, la frecuencia del canal de banda estrecha por el que la unidad móvil está transmitiendo) o puede solicitar a la infraestructura que abandone las comunicaciones con la unidad móvil que interfiere todas juntas.

Además, los informes de interferencia pueden usarse por un administrador de red para correlaciona el rendimiento del sistema con la información proporcionada en el informe de interferencia. Tales correlaciones podrían usarse para determinar la efectividad del módulo ANF de portadoras múltiples 100 sobre la capacidad del sistema creciente.

Después de que el bloque 412 ha terminado la ejecución, el control vuelve a pasar a la rutina principal 340, que continúa la ejecución en el bloque 386.

Haciendo referencia ahora a la Fig. 18, una función de interrupción de memoria intermedia de datos 500 es ejecutada por el procesador OA&M 108 y es usada para comprobar e indicar la presencia de datos válidos. La función 500 comienza la ejecución en un bloque 502, que comprueba los datos.

Después de la ejecución del bloque 502, el control pasa a un bloque 504, que comprueba si los datos son válidos. Si el bloque 504 determina que los datos son válidos, el control pasa del bloque 504 a un bloque 506, que establece un indicador de datos válidos antes de que finalice la función 500. Alternativamente, si el bloque 504 determina que los datos no son válidos, el control pasa del bloque 504 a un bloque 508, que establece un indicador de datos no válidos antes de que finalice la función 500.

Para los expertos en la materia resultarán evidentes numerosas modificaciones y realizaciones alternativas de la invención en vista de la descripción precedente. Por ejemplo, aunque la descripción precedente trataba específicamente del concepto de eliminar la interferencia de señales por canales de banda estrecha de 30 kHz que interfieren con una señal portadora CDMA de 1,25 MHz, se apreciará fácilmente que tales conceptos podrían aplicarse a señales portadoras CDMA que tengan, por ejemplo, anchos de banda de 5, 10 ó 15 MHz o a canales contiguos que tengan un ancho de banda agregado de, por ejemplo, 5, 10 ó 15 MHz. Para adaptarse a tales anchos de banda más anchos, pueden utilizarse bancos de convertidores reductores en paralelo para abarcar el bloque de 1,25 MHz del canal.

REIVINDICACIONES

- 5 1. Un procedimiento de detección de interferencia de banda estrecha en una primera señal de comunicación de banda ancha que tiene un ancho de banda de frecuencia con canales de banda estrecha dispuestos en el mismo, comprendiendo el procedimiento:
- explorar al menos algunos de los canales de banda estrecha para determinar intensidades de señal en al menos algunos de los canales de banda estrecha; e
- 10 identificar los canales de banda estrecha que tienen intensidades de señal que exceden un umbral;
- caracterizado** porque además comprende:
- ponderar una intensidad de señal de al menos uno de los canales de banda estrecha por un primer coeficiente de ponderación para obtener una primera intensidad de señal ponderada; y
- 15 determinar dicho umbral basándose en una combinación estadística de las intensidades de señal de más de uno de los canales de banda estrecha incluyendo la primera intensidad de señal ponderada, en el que la primera señal de comunicación de banda ancha tiene una o más señales de comunicación de banda ancha adyacentes, y en el que los canales de banda estrecha cercanos a la señal de comunicación de banda ancha adyacente son ponderados más altos que los canales de banda estrecha que no son cercanos a la señal de comunicación de banda ancha adyacente.
- 20
- 25 2. Un procedimiento según se define en la reivindicación 1, en el que ponderar la intensidad de señal comprende multiplicar una intensidad de señal de un primer canal de banda estrecha cercano a un primer borde de la primera señal de comunicación de banda ancha por el primer coeficiente de ponderación para obtener una intensidad de señal ponderada del primer borde.
- 30 3. Un procedimiento según se define en la reivindicación 2, en el que ponderar la intensidad de señal además comprende multiplicar una intensidad de señal de un segundo canal de banda estrecha cercano a un segundo borde de la primera señal de comunicación de banda ancha por un segundo coeficiente de ponderación para obtener una intensidad de señal ponderada del segundo borde.
- 35 4. Un procedimiento según se define en la reivindicación 3, en el que el primer coeficiente de ponderación es igual al segundo coeficiente de ponderación.
5. Un procedimiento según se define en la reivindicación 3, en el que el primer coeficiente de ponderación y el segundo coeficiente de ponderación tienen un valor de ocho.
- 40 6. Un procedimiento según se define en la reivindicación 3, en el que el valor del primer coeficiente de ponderación y el valor del segundo coeficiente de ponderación se determinan basándose en intensidades de señal de al menos algunos de los canales de banda estrecha.
- 45 7. Un procedimiento según se define en la reivindicación 3, en el que el valor del primer coeficiente de ponderación y el valor del segundo coeficiente de ponderación se determinan basándose en la intensidad de señal de la primera señal de comunicación de banda ancha.
- 50 8. Un procedimiento según se define en la reivindicación 3, en el que el umbral se determina sumando la intensidad de señal ponderada del primer borde, la intensidad de señal ponderada del segundo borde, y una combinación estadística de las intensidades de señal de los canales de banda estrecha dispuestos dentro de la primera señal de comunicación de banda ancha distintos del primer canal de banda estrecha y el segundo canal de banda estrecha, para obtener una primera suma ponderada de intensidades de señal de canal de banda estrecha, y dividiendo la primera suma ponderada de intensidades de señal de canal de banda estrecha por el primer número total de canales de banda estrecha dispuestos dentro de la primera señal de comunicación de banda ancha.
- 55 9. Un procedimiento según se define en la reivindicación 1, en el que determinar el umbral comprende sumar una compensación a la combinación estadística de las intensidades de señal de más de uno de los canales de banda estrecha incluyendo la primera intensidad de señal ponderada.
- 60 10. Un procedimiento según se define en la reivindicación 1, en el que determinar el umbral comprende omitir un primer número de las intensidades de señal de banda estrecha más grandes en la combinación estadística de las intensidades de señal de más de uno de los canales de banda estrecha.
- 65 11. Un procedimiento según se define en la reivindicación 1, que además comprende filtrar la primera señal de comunicación de banda ancha para al menos una frecuencia que corresponde a un canal de banda estrecha que tiene una intensidad de señal que excede el umbral.

ES 2 329 995 T3

12. Un procedimiento según se define en la reivindicación 11, en el que filtrar la primera señal de comunicación de banda ancha comprende filtrar sólo un primer conjunto de canales de banda estrecha que tienen las intensidades de señal más altas entre todos los canales de banda estrecha que tienen intensidades de señal que exceden el umbral.

5 13. Un procedimiento según se define en la reivindicación 11, en el que filtrar la primera señal de comunicación de banda ancha comprende filtrar sólo un segundo conjunto de canales de banda estrecha seleccionados basándose en una diferencia de intensidad de señal entre las intensidades de señal de la primera señal de comunicación de banda ancha y la intensidad de señal del canal de banda estrecha.

10 14. Un procedimiento según se define en la reivindicación 11, en el que el canal de banda estrecha que tiene una intensidad de señal que excede el umbral es filtrado para un primer ancho de banda del canal de banda estrecha.

15 15. Un procedimiento según se define en la reivindicación 11, en el que el canal de banda estrecha es filtrado sólo si el canal de banda estrecha es identificado por tener una intensidad de señal que excede el umbral durante al menos una primera duración de tiempo.

20 16. Un procedimiento según se define en la reivindicación 11, en el que el canal de banda estrecha es filtrado sólo si el canal de banda estrecha es identificado por tener una intensidad de señal que excede el umbral para un primer número de casos.

17. Un procedimiento según se define en la reivindicación 11, en el que la primera señal de comunicación de banda ancha es una señal portadora CDMA.

25 18. Un procedimiento según se define en la reivindicación 14, en el que el primer ancho de banda del canal de banda estrecha comprende un ancho de banda variable.

19. Un procedimiento según se define en la reivindicación 15, en el que la primera duración de tiempo comprende una duración de tiempo variable.

30 20. Un procedimiento según se define en la reivindicación 16, en el que el primer número de casos comprende un número de casos variable.

35 21. Un sistema (100) adaptado para detectar interferencia de banda estrecha en una primera señal de comunicación de banda ancha que tiene un ancho de banda de frecuencia con canales de banda estrecha dispuestos en la misma, comprendiendo el sistema (100):

un escáner (102) adaptado para explorar al menos algunos de los canales de banda estrecha para determinar intensidades de señal en al menos algunos de los canales de banda estrecha;

40 un controlador (106) acoplado al escáner (102), y adaptado para controlar el escáner (102) para explorar al menos algunos de los canales de banda estrecha para determinar intensidades de señal en al menos algunos de los canales de banda estrecha para identificar los canales de banda estrecha que tienen intensidades de señal que exceden un umbral;

45 **caracterizado** porque

dicho controlador (106) está adaptado además para ponderar la intensidad de señal de al menos uno de los canales de banda estrecha por un primer coeficiente de ponderación para obtener una primera intensidad de señal ponderada, y para determinar dicho umbral basándose en una combinación estadística de las intensidades de señal de más de uno de los canales de banda estrecha incluyendo la primera intensidad de señal ponderada, en el que la primera señal de comunicación de banda ancha tiene una o más señales de comunicación de banda ancha adyacentes, y en el que el controlador (106) pondera los canales de banda estrecha cercanos a la señal de comunicación de banda ancha adyacente más altos que los canales de banda estrecha que no son cercanos a la señal de comunicación de banda ancha adyacente.

55 22. El sistema (100) de la reivindicación 21, que además comprende un módulo de muesca (110, 112) acoplado al controlador (106) y adaptado para recibir la primera señal de comunicación de banda ancha y para filtrar selectivamente al menos una frecuencia que corresponde a un canal de banda estrecha que tiene una intensidad de señal que excede el umbral.

60 23. El sistema (100) de la reivindicación 21, en el que el controlador (106) está adaptado además para multiplicar una intensidad de señal de un primer canal de banda estrecha cercano a un primer borde de la primera señal de comunicación de banda ancha por el primer coeficiente de ponderación para obtener una intensidad de señal ponderada del primer borde.

65 24. El sistema (100) de la reivindicación 21, en el que el controlador (106) determina el umbral sumando una compensación a la combinación estadística de las intensidades de señal de más de uno de los canales de banda estrecha incluyendo la primera intensidad de señal ponderada.

ES 2 329 995 T3

25. El sistema (100) de la reivindicación 21, en el que el controlador (106) omite un primer número de las intensidades de señal de banda estrecha más grandes en la combinación estadística de las intensidades de señal de más de uno de los canales de banda estrecha.
- 5 26. El sistema (100) de la reivindicación 21, en el que el controlador (106) está adaptado para tener una o más señales de comunicación de banda ancha adyacentes a la primera señal de comunicación de banda ancha.
- 10 27. El sistema (100) de la reivindicación 23, en el que el controlador (106) está adaptado además para multiplicar una intensidad de señal de un segundo canal de banda estrecha cercano a un segundo borde de la primera señal de comunicación de banda ancha por un segundo coeficiente de ponderación para obtener una intensidad de señal ponderada del segundo borde.
- 15 28. El sistema (100) de la reivindicación 27, en el que el primer coeficiente de ponderación es igual al segundo coeficiente de ponderación.
- 20 29. El sistema (100) de la reivindicación 27, en el que el primer coeficiente de ponderación y el segundo coeficiente de ponderación tienen un valor de ocho.
- 25 30. El sistema (100) de la reivindicación 27, en el que el valor del primer coeficiente de ponderación y el valor del segundo coeficiente de ponderación se determinan basándose en intensidades de señal de al menos algunos de los canales de banda estrecha.
- 30 31. El sistema (100) de la reivindicación 27, en el que el valor del primer coeficiente de ponderación y el valor del segundo coeficiente de ponderación se determinan basándose en la intensidad de señal de la primera señal de comunicación de banda ancha.
- 35 32. El sistema (100) de la reivindicación 27, en el que el umbral se determina sumando la intensidad de señal ponderada del primer borde, la intensidad de señal ponderada del segundo borde, y una combinación estadística de las intensidades de señal de los canales de banda estrecha dispuestos dentro de la primera señal de comunicación de banda ancha distintos del primer canal de banda estrecha y el segundo canal de banda estrecha, para obtener una primera suma ponderada de intensidades de señal de canal de banda estrecha, y dividiendo la primera suma ponderada de intensidades de señal de canal de banda estrecha por el primer número total de canales de banda estrecha dispuestos dentro de la primera señal de comunicación de banda ancha.
- 40 33. El sistema (100) de la reivindicación 22, en el que el módulo de muesca (110, 112) filtra sólo un primer conjunto de canales de banda estrecha que tienen la intensidad de señal más alta entre todos los canales de banda estrecha que tienen unas intensidades de señal que exceden el umbral.
- 45 34. El sistema (100) de la reivindicación 22, en el que el módulo de muesca (110, 112) filtra sólo un segundo conjunto de canales de banda estrecha seleccionados basándose en una diferencia de intensidad de señal entre la intensidad de señal de la primera señal de comunicación de banda ancha y la intensidad de señal del canal de banda estrecha.
- 50 35. El sistema (100) de la reivindicación 22, en el que el módulo de muesca (110, 112) filtra una frecuencia que corresponde a un canal de banda estrecha que tiene una intensidad de señal que excede el umbral para un primer ancho de banda del canal de banda estrecha.
- 55 36. El sistema (100) de la reivindicación 22, en el que el módulo de muesca (110, 112) filtra una frecuencia que corresponde a un canal de banda estrecha si la banda estrecha es identificada por tener una intensidad de señal que excede el umbral durante al menos una primera duración de tiempo.
- 60 37. El sistema (100) de la reivindicación 22, en el que la primera duración comprende una duración de tiempo variable.
- 65 38. El sistema (100) de la reivindicación 22, en el que el módulo de muesca (110, 112) filtra una frecuencia que corresponde a un canal de banda estrecha sólo si el canal de banda estrecha es identificado por tener una intensidad de señal que excede el umbral durante un primer número de casos.
39. El sistema (100) de la reivindicación 22, en el que el módulo de muesca (110, 112) es un primer módulo de muesca (110) y la señal de comunicación de banda ancha filtrada es una primera señal de comunicación de banda ancha filtrada, comprendiendo además el sistema (100) un segundo módulo de muesca (112) adaptado para recibir la primera señal de comunicación de banda ancha filtrada desde el primer módulo de muesca (110) y para filtrar selectivamente la primera señal de comunicación de banda ancha filtrada en una frecuencia que corresponde a un canal de banda estrecha que tiene una intensidad de señal que excede el umbral para producir una segunda señal de comunicación de banda ancha filtrada.
40. El sistema (100) de la reivindicación 22, en el que la primera señal de comunicación de banda ancha es una señal portadora CDMA.

ES 2 329 995 T3

41. El sistema (100) de la reivindicación 32, en el que el primer ancho de banda del canal de banda estrecha comprende un ancho de banda variable.

5 42. El sistema (100) de la reivindicación 33, en el que el primer número de casos comprende un número de casos variable.

10

15

20

25

30

35

40

45

50

55

60

65

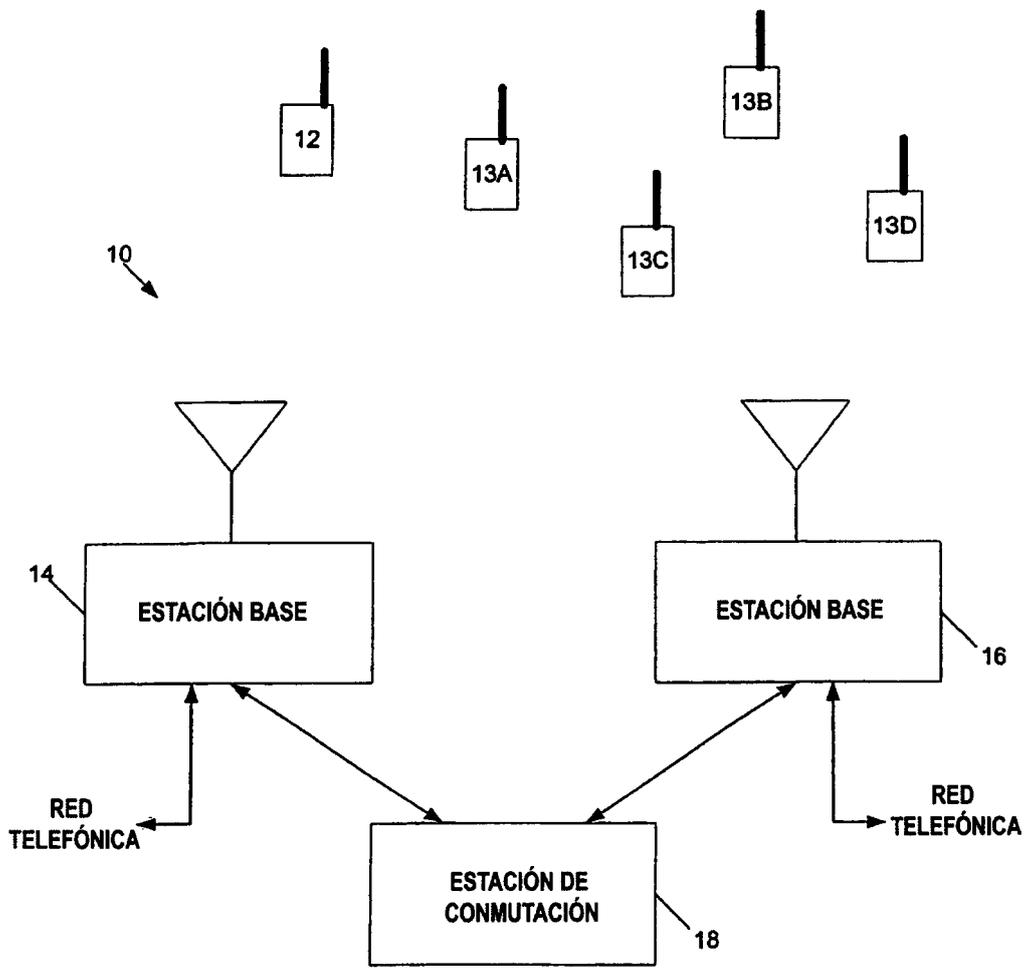


FIG. 1

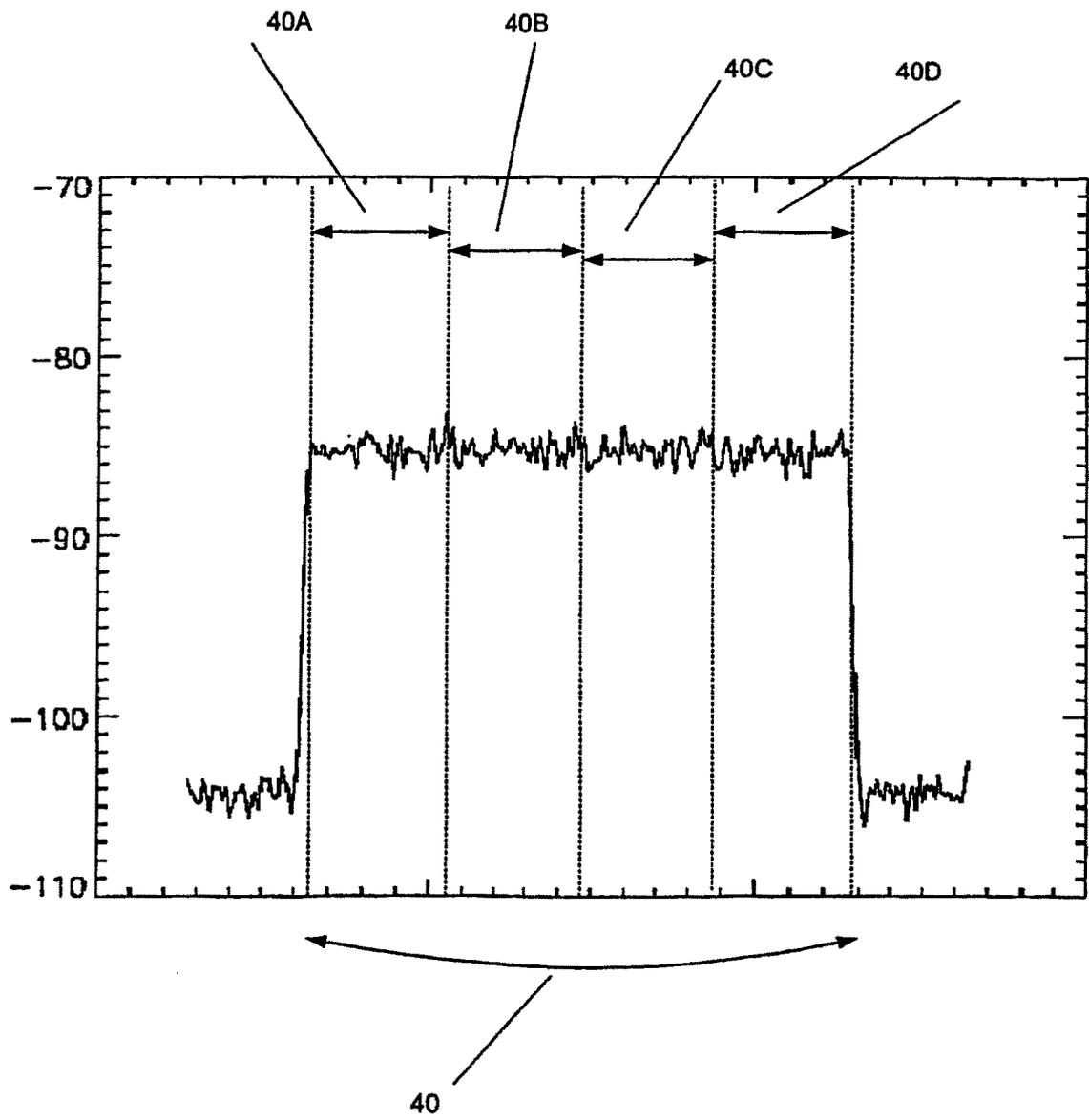


FIG. 2

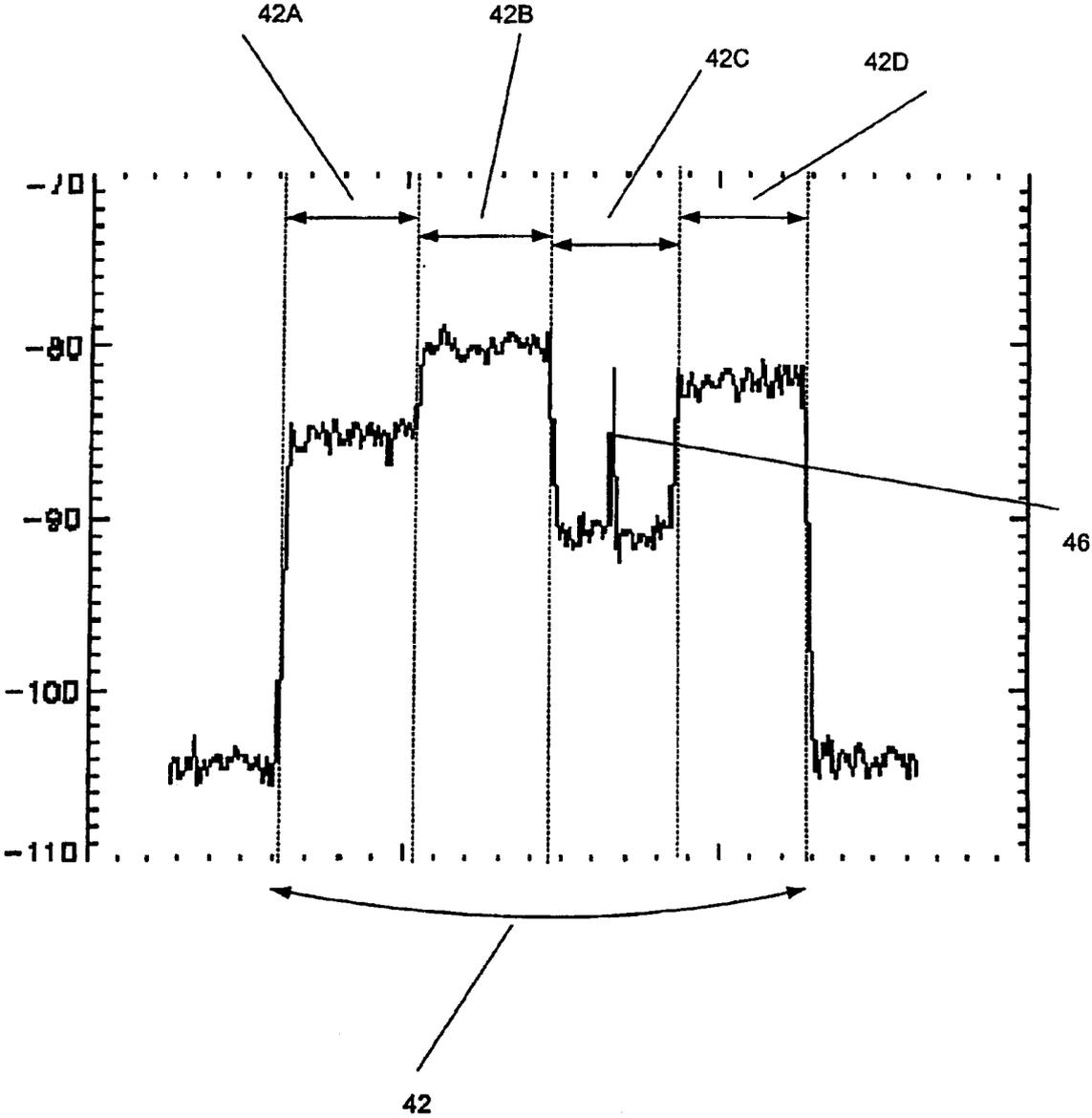


FIG. 3

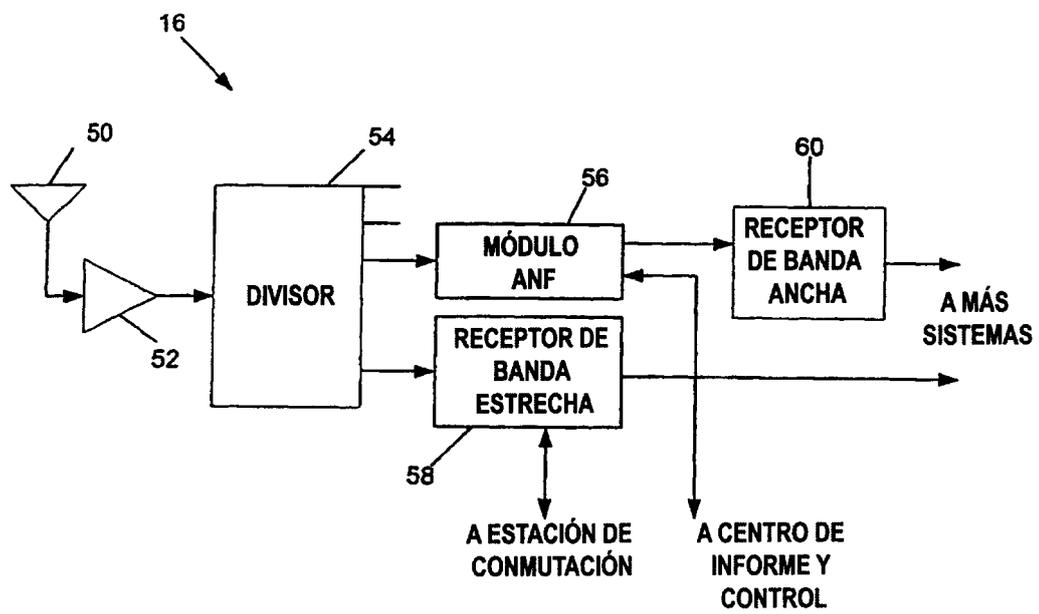


FIG. 4

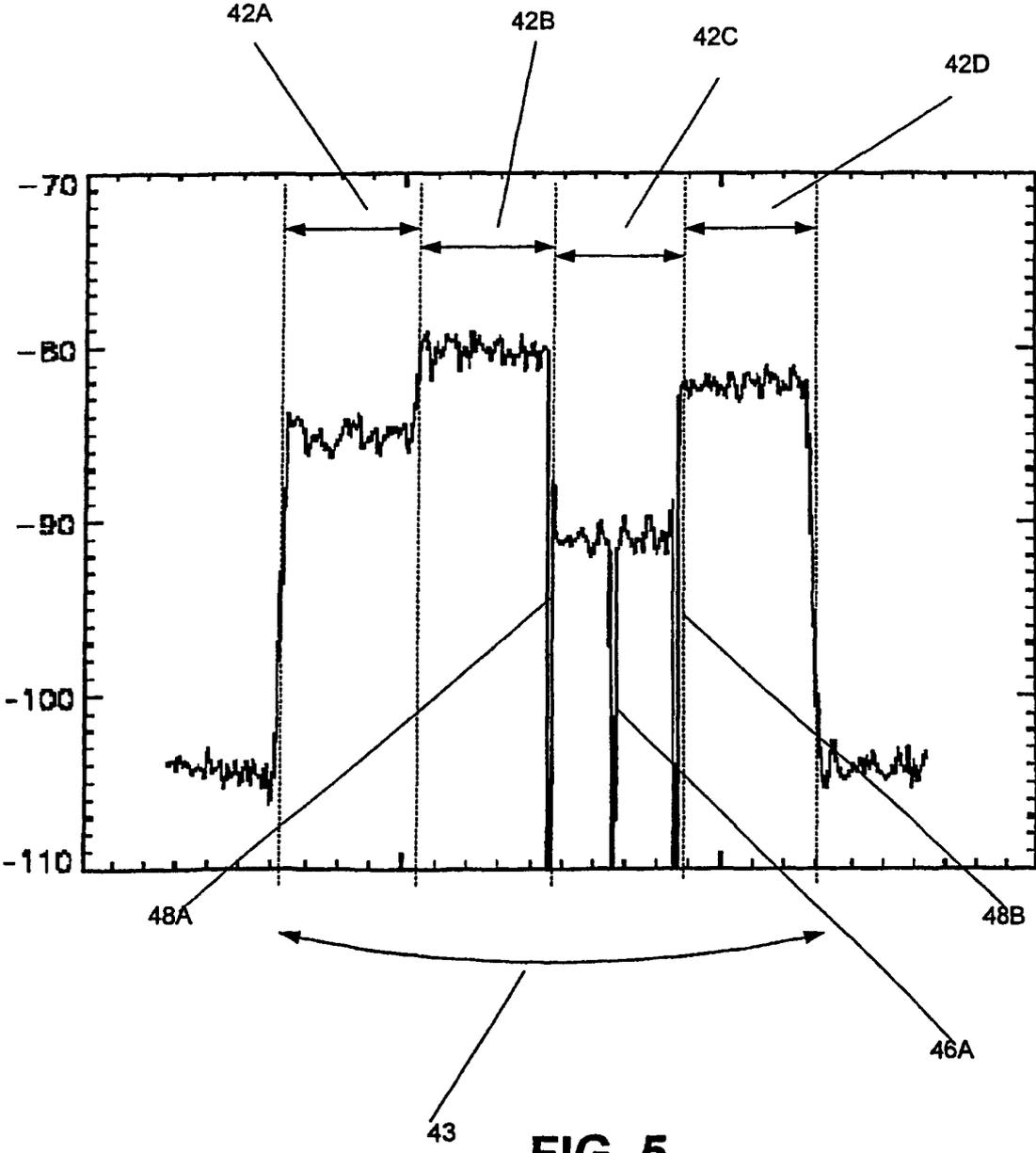


FIG. 5

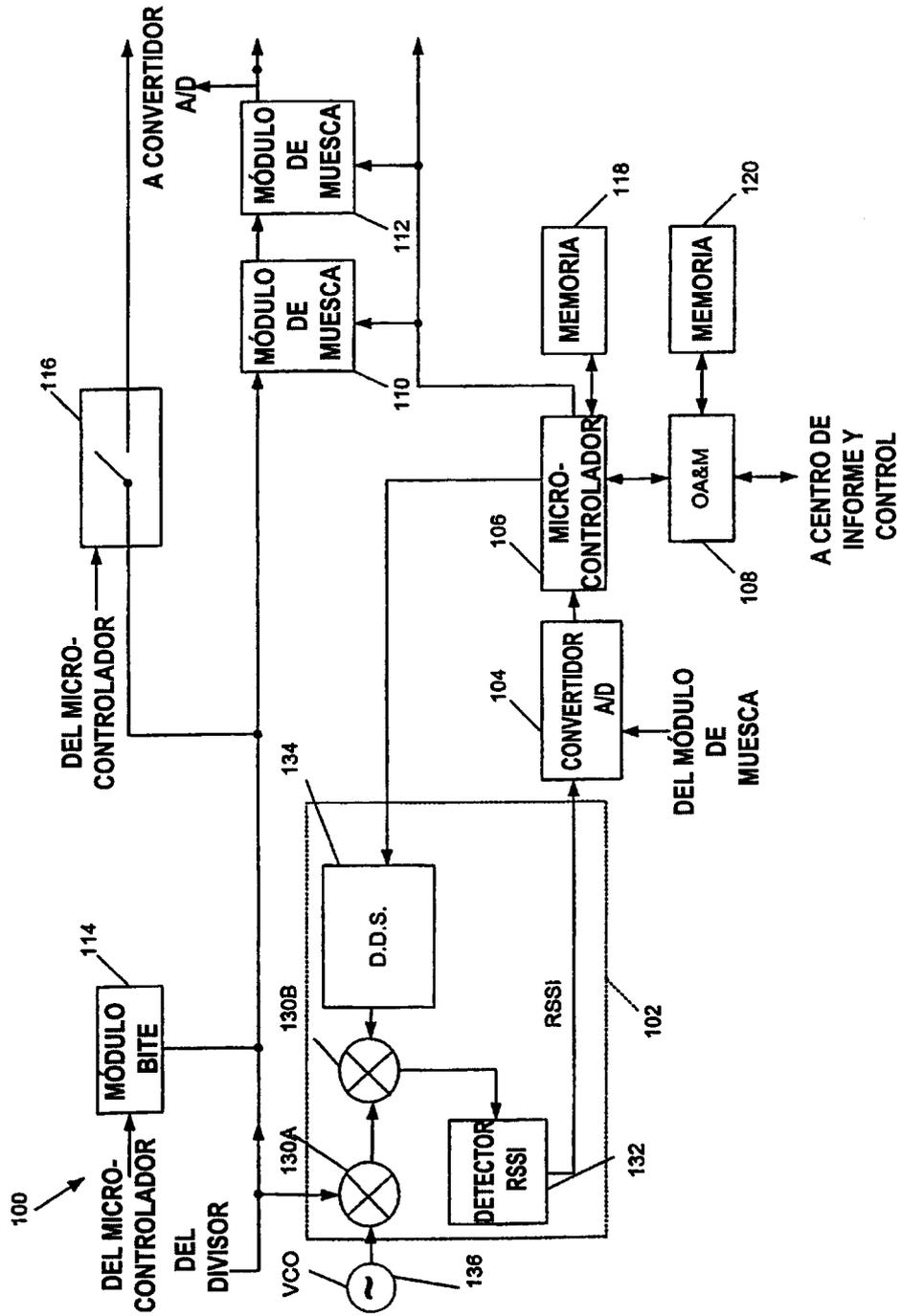


FIG. 6

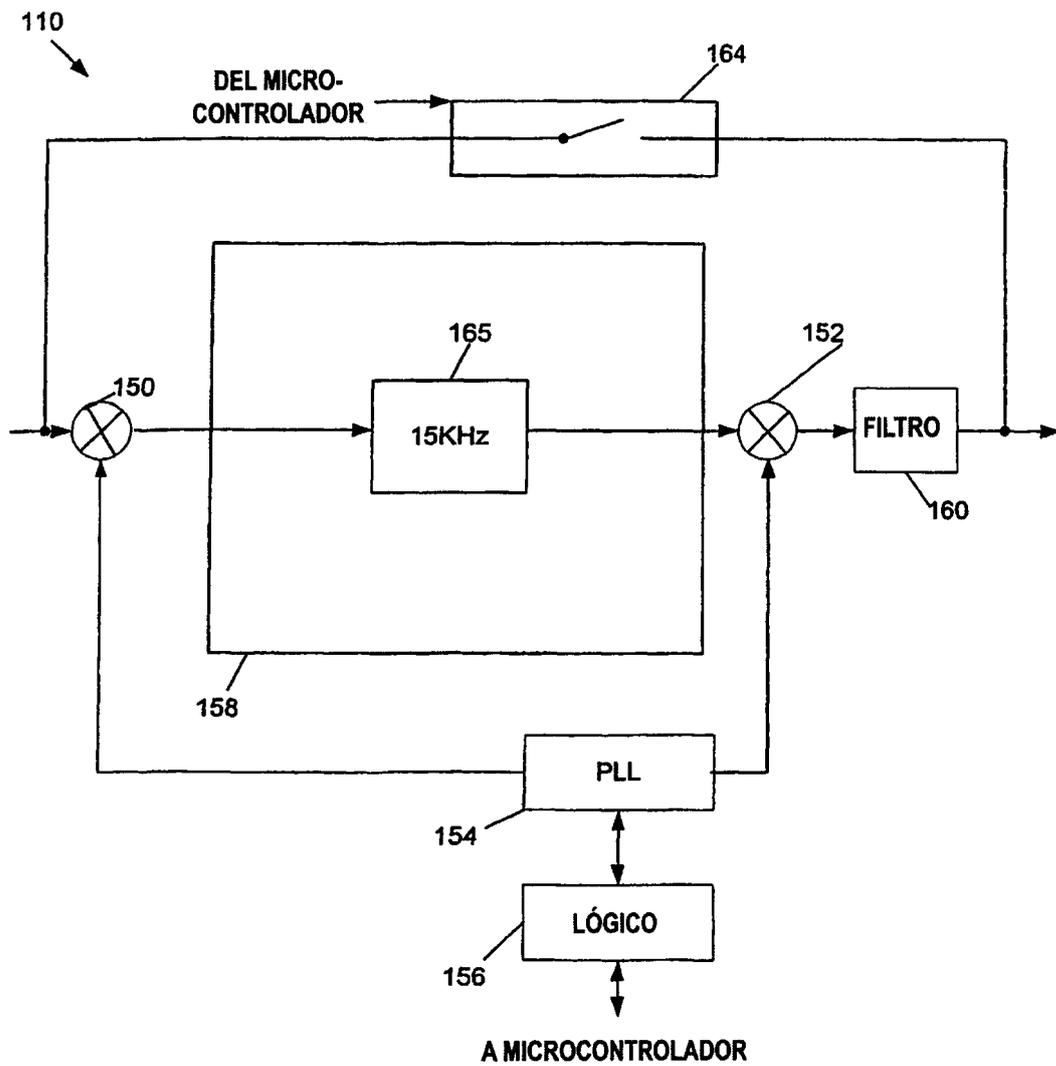


FIG. 7

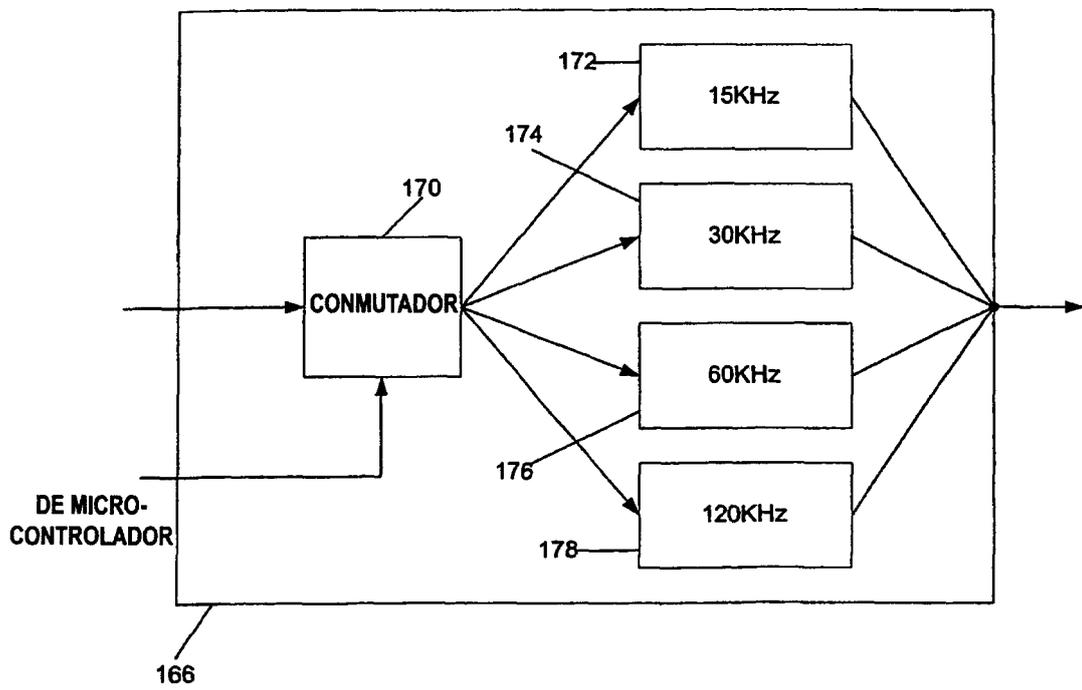


FIG. 8

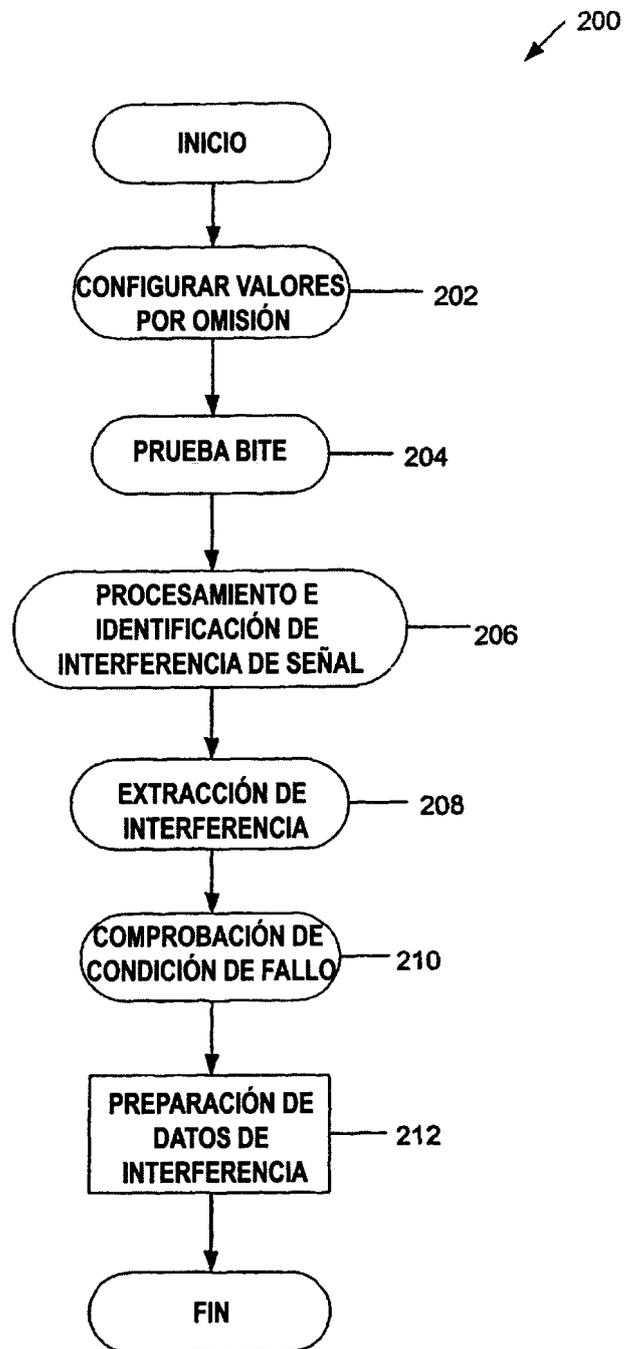


FIG. 9

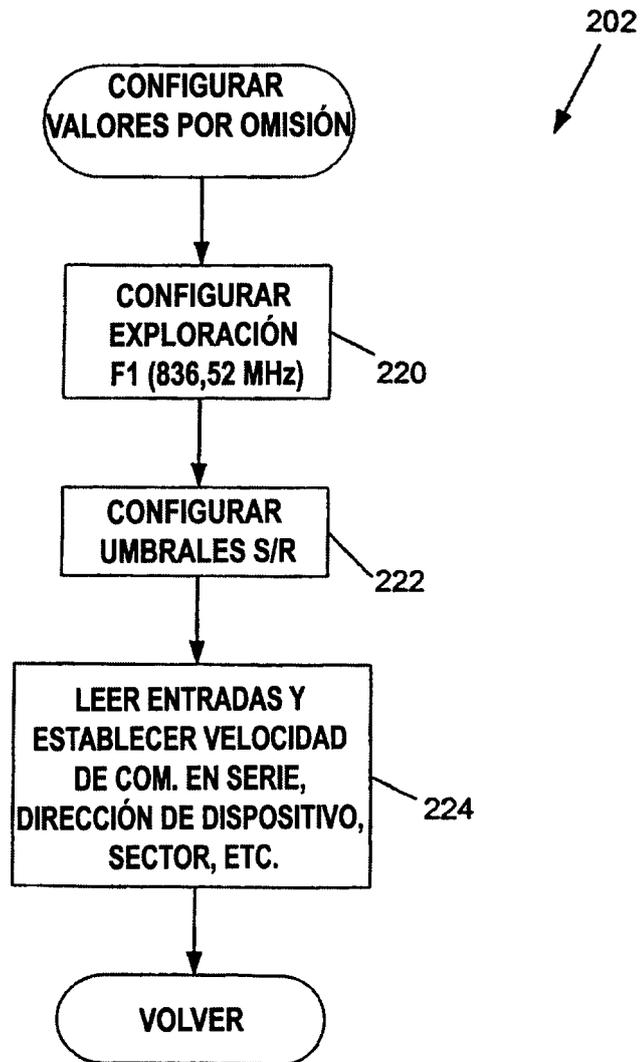


FIG. 10

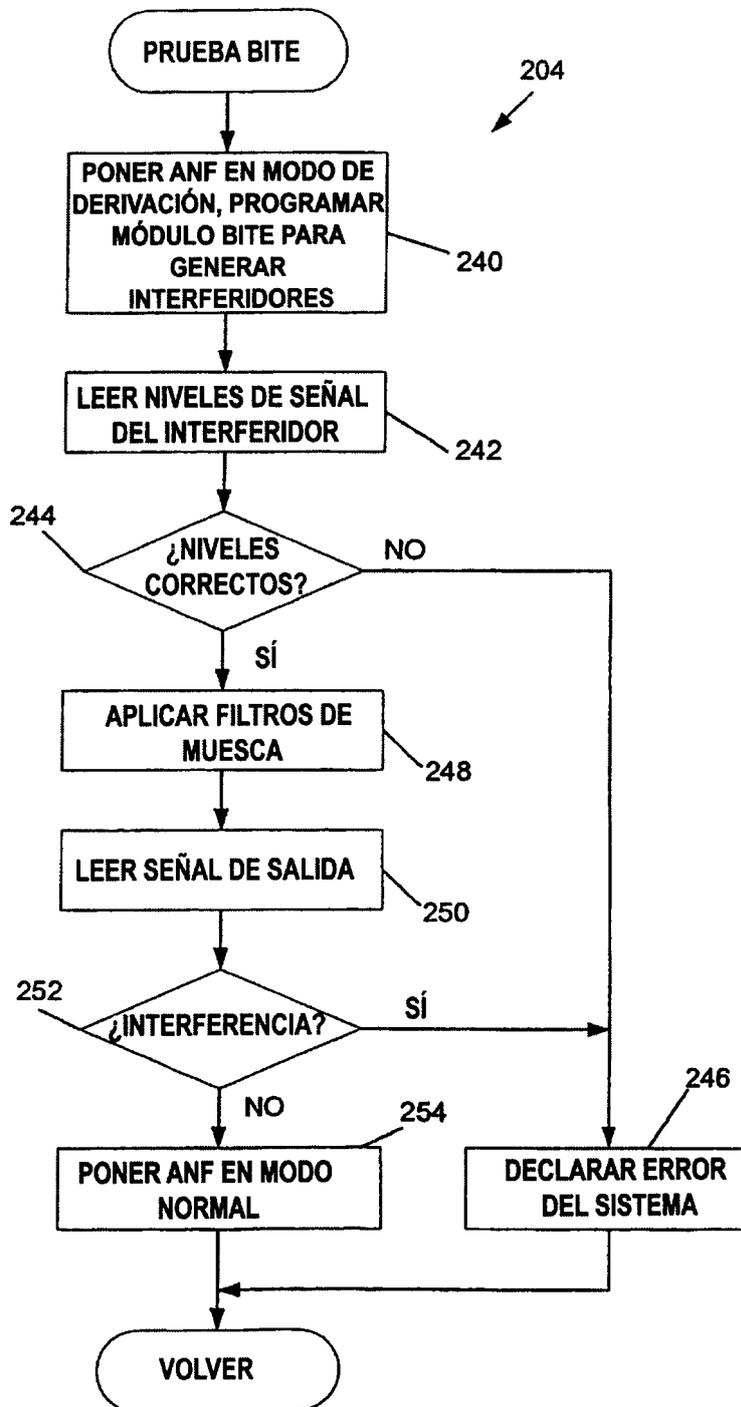


FIG. 11

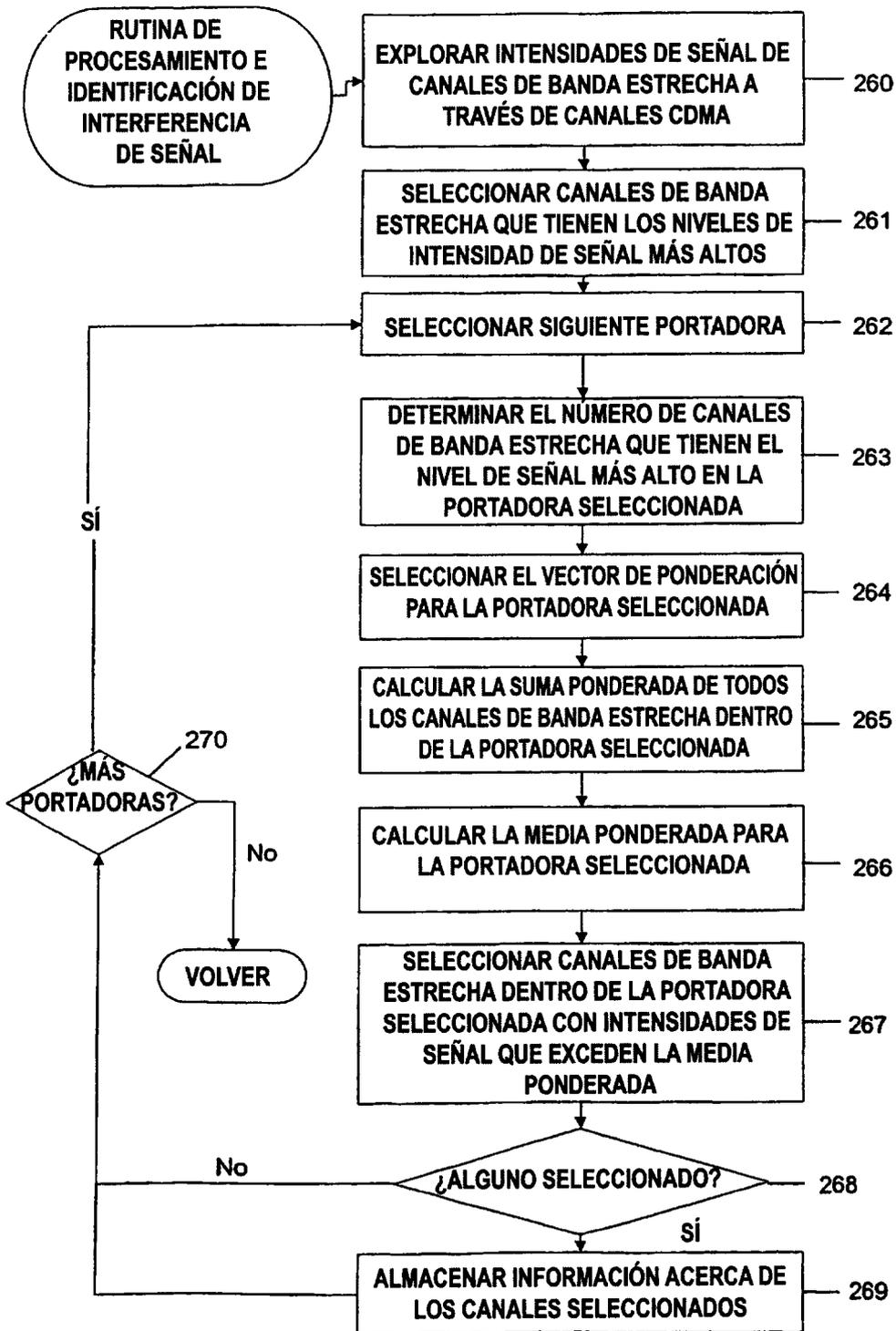


FIG. 12A

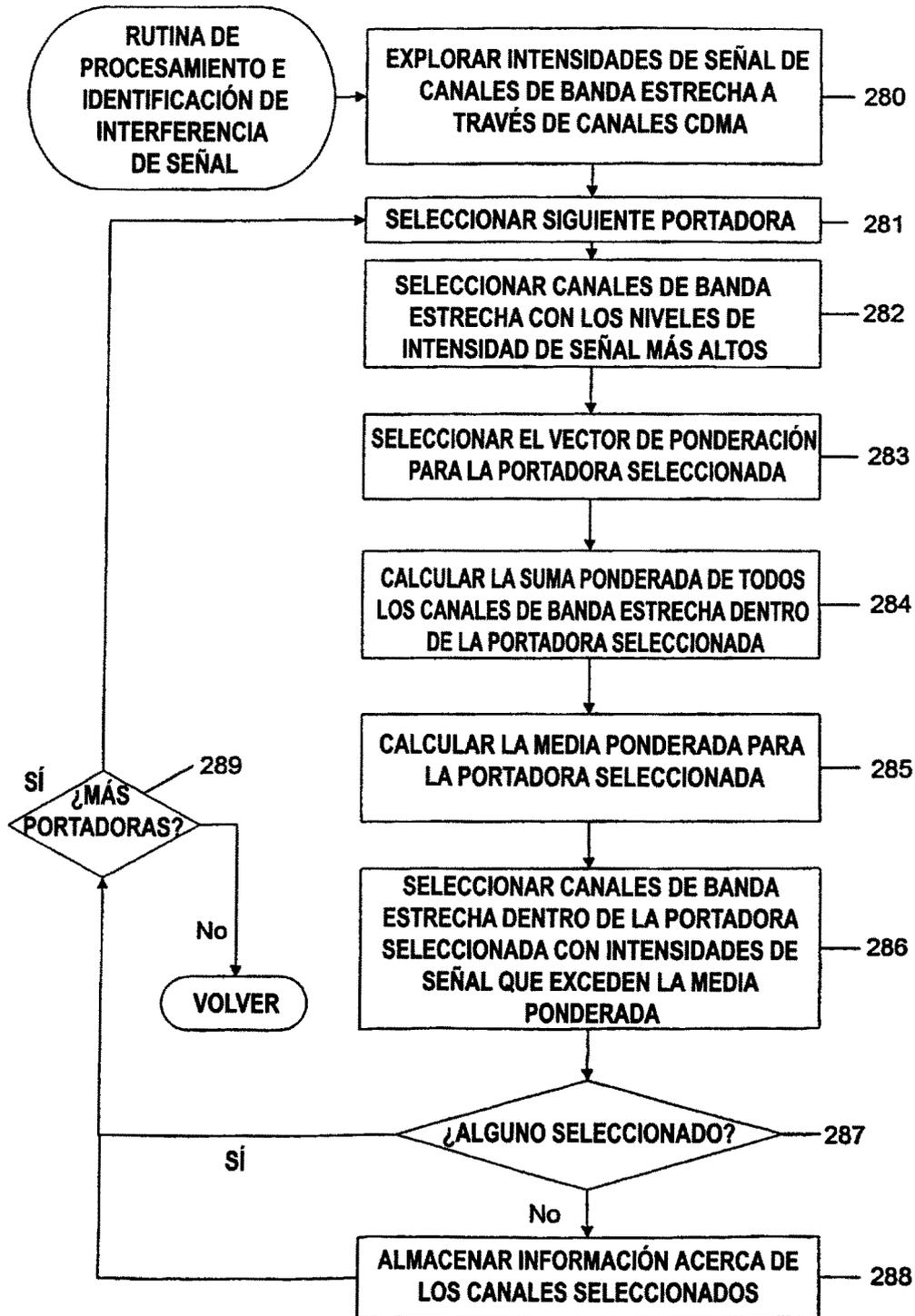


FIG. 12B

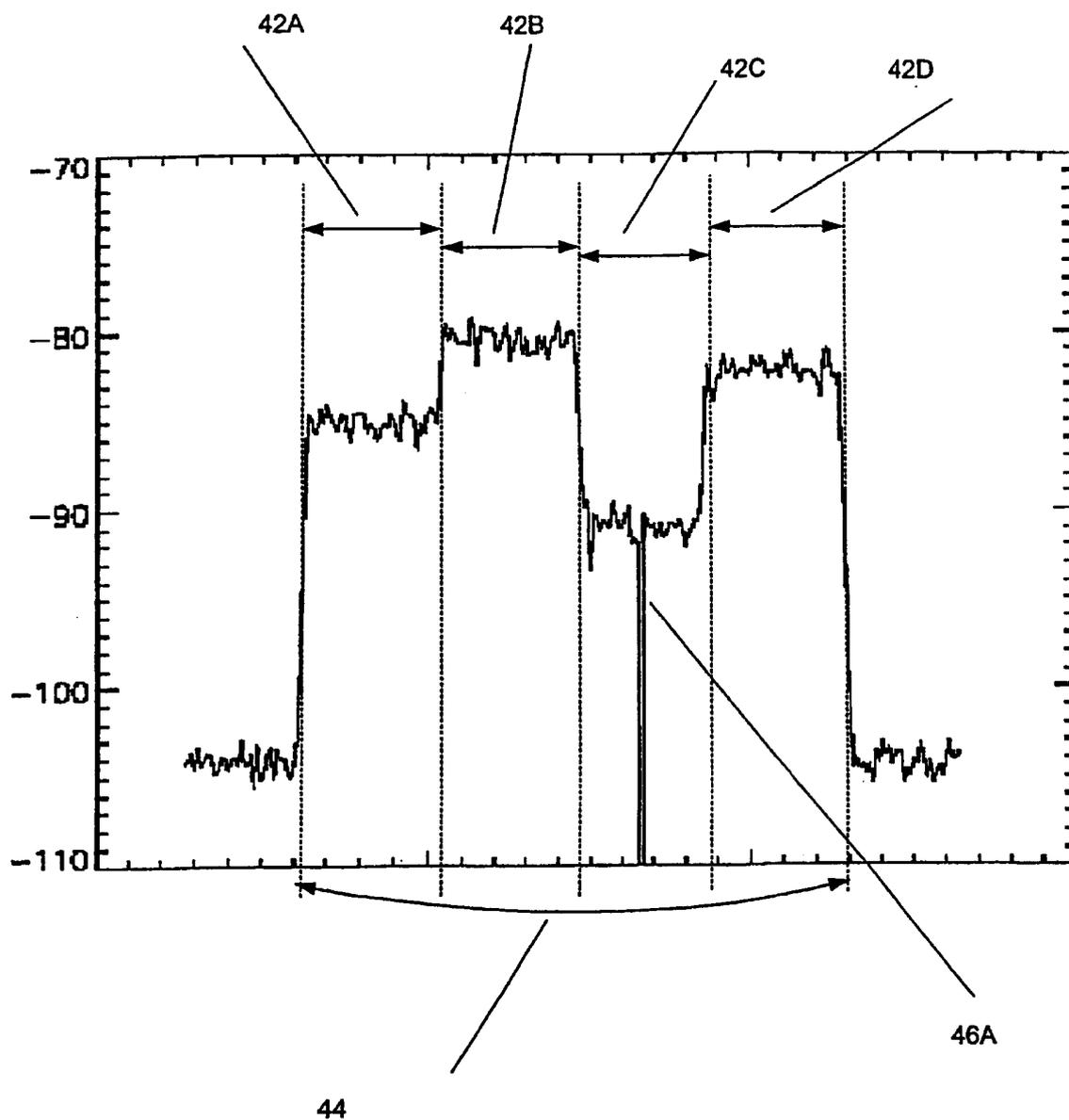


FIG. 13

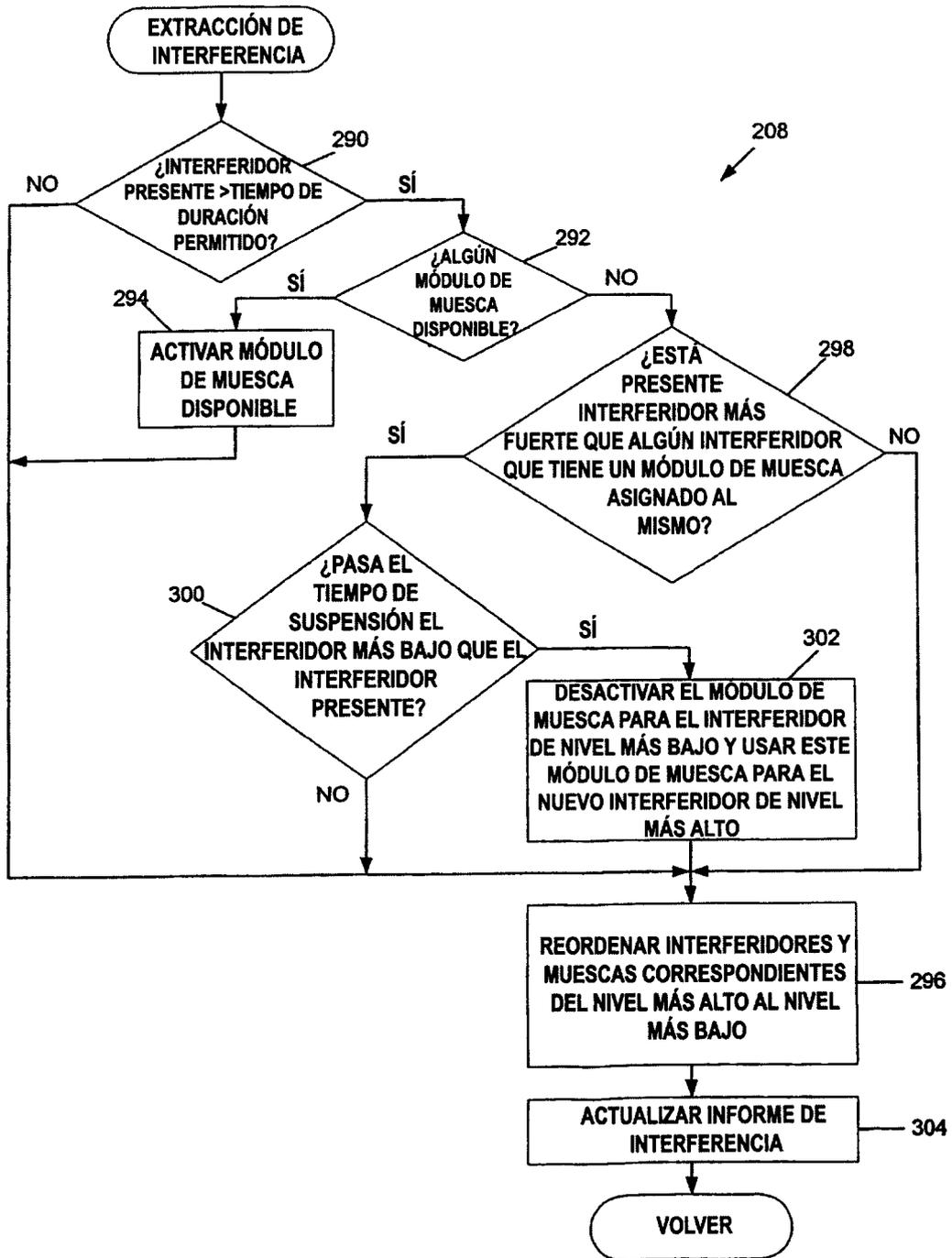


FIG. 14

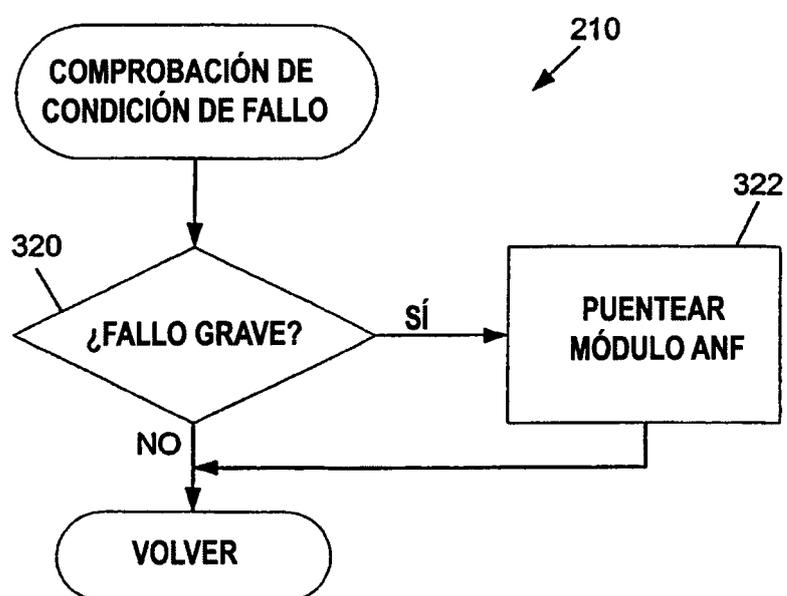


FIG. 15

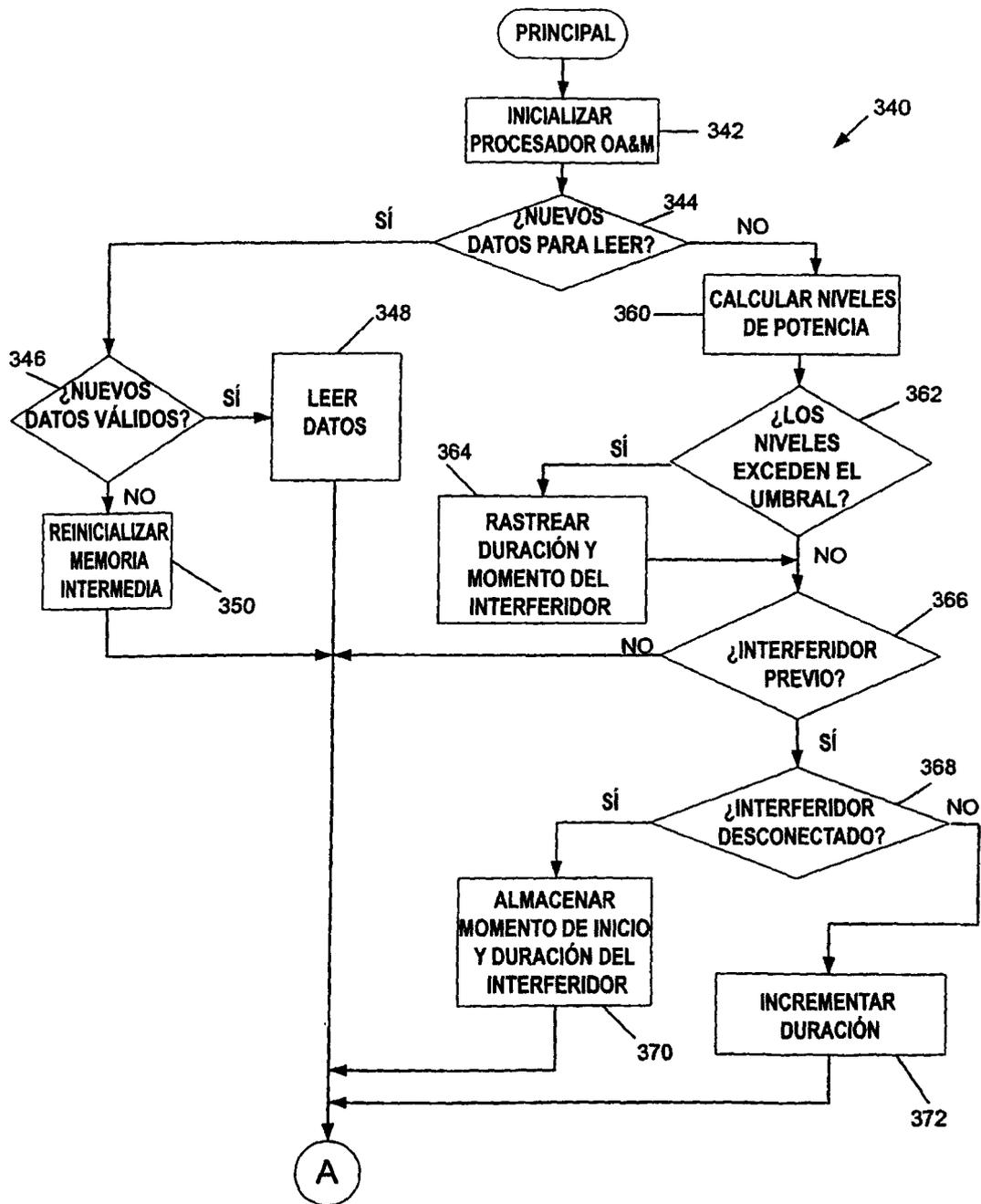


FIG. 16A

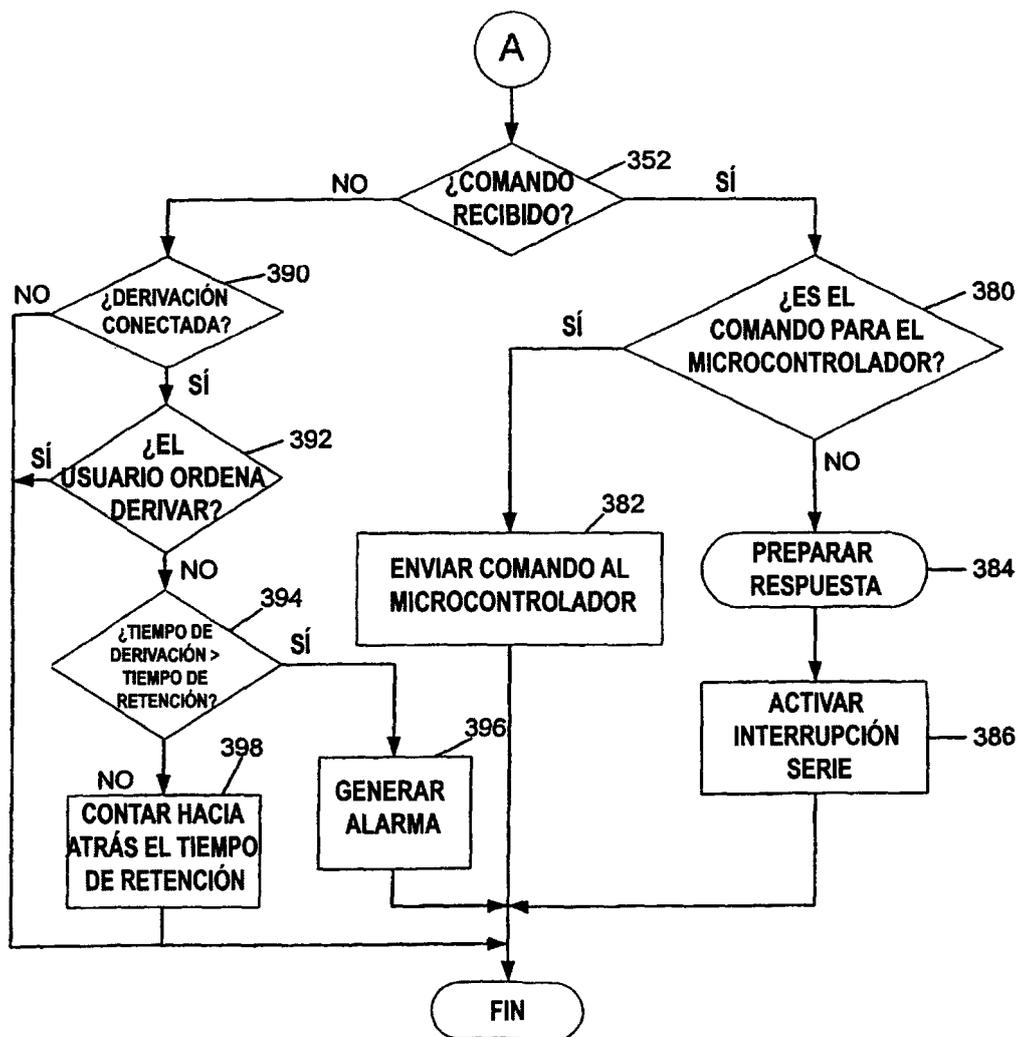


FIG. 16B

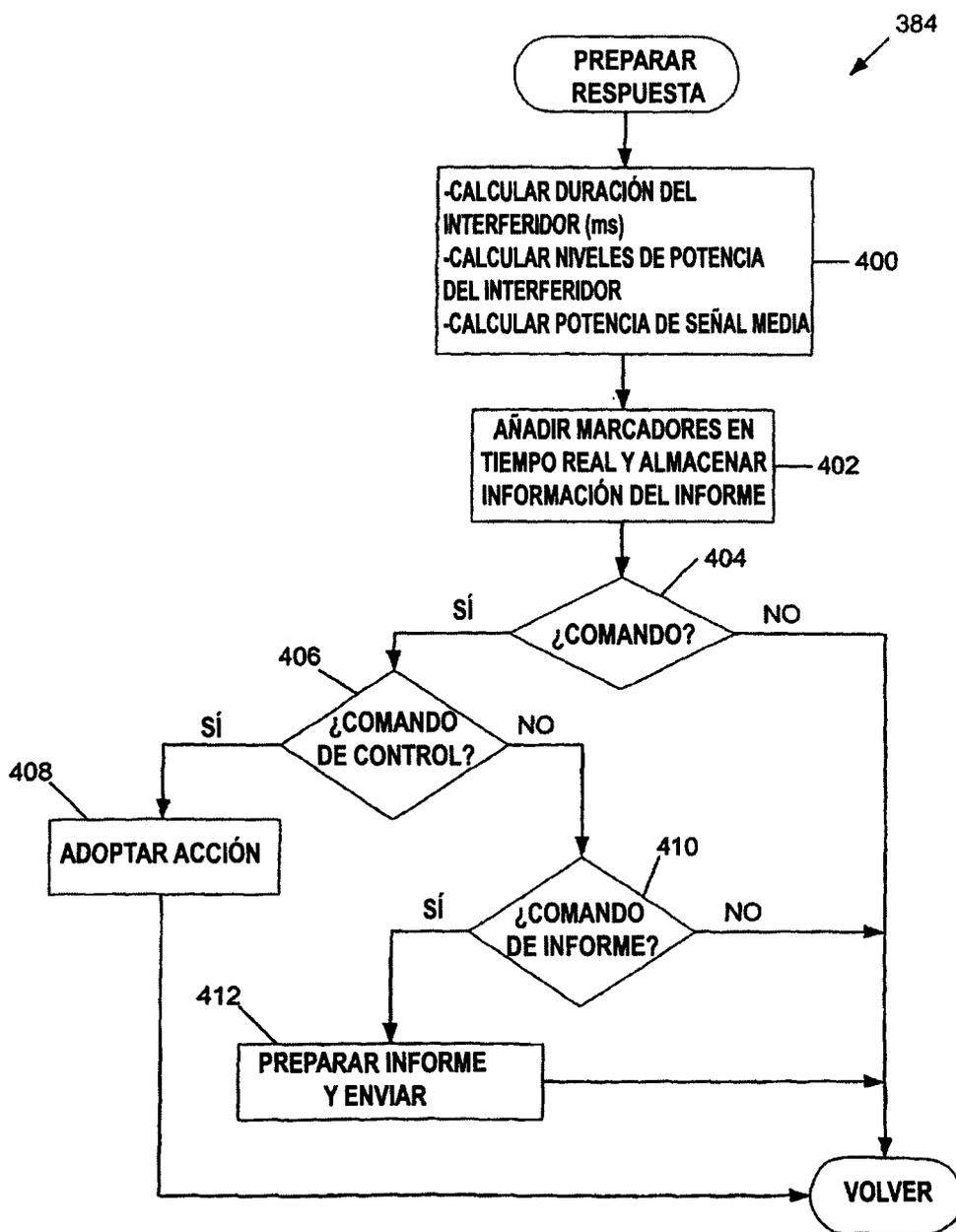


FIG. 17

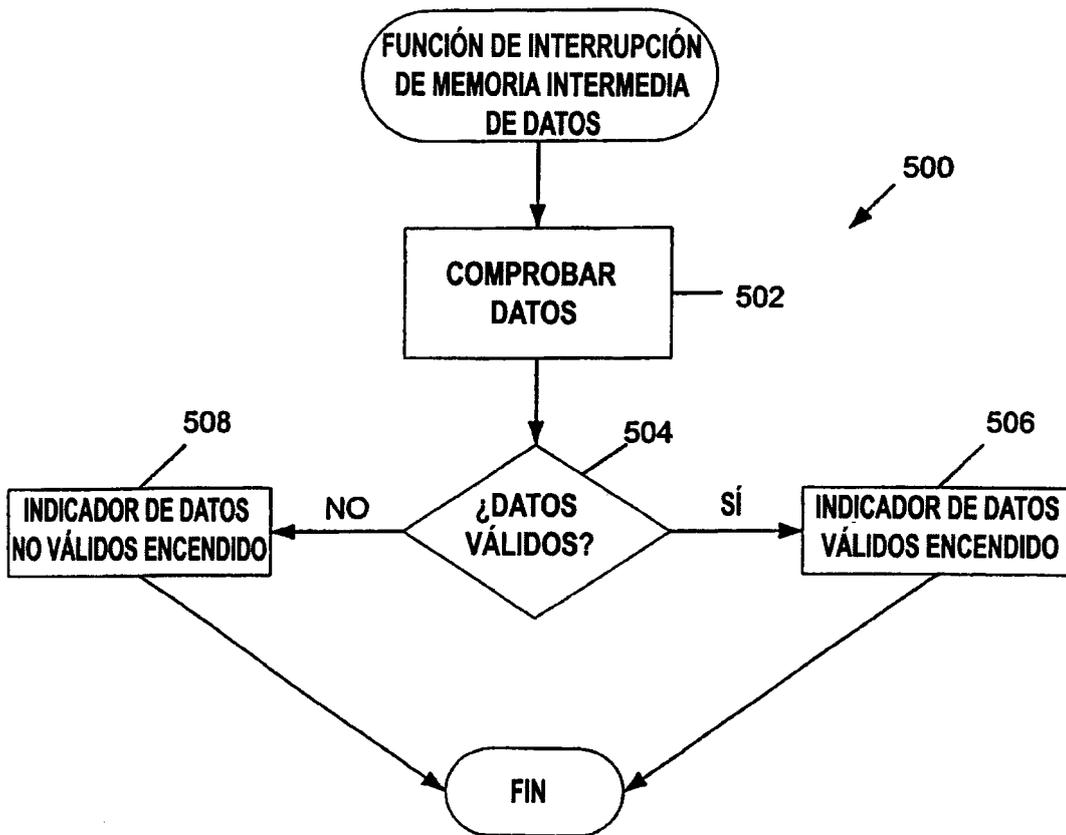


FIG. 18