

# (12) 发明专利申请

(10) 申请公布号 CN 103050545 A

(43) 申请公布日 2013. 04. 17

(21) 申请号 201110312920. 3

(22) 申请日 2011. 10. 14

(71) 申请人 上海韦尔半导体股份有限公司

地址 201203 上海市浦东新区松涛路 489 号  
B 座 302-2 室

(72) 发明人 纪刚 顾建平

(74) 专利代理机构 上海智信专利代理有限公司

31002

代理人 薛琦 朱水平

(51) Int. Cl.

H01L 29/861 (2006. 01)

H01L 29/06 (2006. 01)

H01L 21/329 (2006. 01)

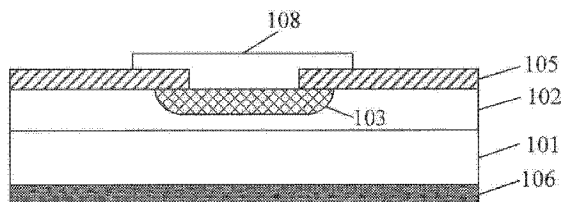
权利要求书 2 页 说明书 6 页 附图 3 页

## (54) 发明名称

TVS 二极管及其制作方法

## (57) 摘要

本发明公开了一种 TVS 二极管的制作方法包括以下步骤:提供包括 N+ 型衬底和 N- 外延层的 N+/N- 外延衬底;在该 N- 外延层的表面中形成 P+ 掺杂区域;在该 N- 外延层表面形成钝化层;在该 N+/N- 外延衬底的背面淀积金属金层形成阴电极;进行金属金的热扩散,使金属金层中的金属金从该 N+/N- 外延衬底的底部渗入至 N+/N- 外延衬底的内部,并扩散到 PN 结的周围以在该 N+/N- 外延衬底的内部形成金的替位掺杂区域;在该 N- 外延层的表面形成阳电极,其中该阳电极形成于该 N- 外延层的表面上与该 P+ 掺杂区域相对应的位置。本发明还公开了一种 TVS 二极管。本发明将背面掺金工艺放至铝金属工艺前面,使一定浓度的金原子经热扩散进入硅衬底并替位硅原子形成复合中心,提高了 TVS 二极管的开关速度。



1. 一种 TVS 二极管的制作方法,其特征在于,其包括以下步骤:

S<sub>1</sub>、提供一 N<sup>+</sup>/N<sup>-</sup> 外延衬底,其中该 N<sup>+</sup>/N<sup>-</sup> 外延衬底包括 N<sup>+</sup> 型衬底和位于该 N<sup>+</sup> 型衬底表面上的 N<sup>-</sup> 外延层;

S<sub>2</sub>、在该 N<sup>-</sup> 外延层的表面中形成 P<sup>+</sup> 掺杂区域;

S<sub>3</sub>、在该 N<sup>-</sup> 外延层的表面形成钝化层;

S<sub>4</sub>、在该 N<sup>+</sup>/N<sup>-</sup> 外延衬底的背面淀积金属金层形成阴电极;

S<sub>5</sub>、进行金属金的热扩散,使金属金层中的金属金从该 N<sup>+</sup>/N<sup>-</sup> 外延衬底的底部渗入至该 N<sup>+</sup>/N<sup>-</sup> 外延衬底的内部,并扩散到由该 P<sup>+</sup> 掺杂区域以及该 N<sup>-</sup> 外延层所形成的 PN 结的周围,以在该 N<sup>+</sup>/N<sup>-</sup> 外延衬底的内部形成金的替位掺杂区域;

S<sub>6</sub>、在该 N<sup>-</sup> 外延层的表面形成阳电极,其中该阳电极形成于该 N<sup>-</sup> 外延层的表面上与该 P<sup>+</sup> 掺杂区域相对应的位置,

其中,所述的 N 型替换为 P 型时,P 同时替换为 N。

2. 如权利要求 1 所述的 TVS 二极管的制作方法,其特征在于,步骤 S<sub>1</sub> 中提供的该 N<sup>+</sup> 型衬底的厚度为 650-750 μm,和 / 或该 N<sup>+</sup> 型衬底的掺杂浓度为 1.32E17-5.63E17/cm<sup>3</sup>,和 / 或该 N<sup>-</sup> 外延层的厚度为 2-5μm,和 / 或该 N<sup>-</sup> 外延层的掺杂浓度为 8.9E14-4.8E15/cm<sup>3</sup>。

3. 如权利要求 1 所述的 TVS 二极管的制作方法,其特征在于,步骤 S<sub>2</sub> 还包括以下步骤:

S<sub>21</sub>、在该 N<sup>-</sup> 外延层的表面上形成第一掩膜,其中未被该第一掩膜覆盖的区域为第一开放区域;

S<sub>22</sub>、加速 P 型离子并通过离子注入的方式将该 P 型离子从该第一开放区域注入至该 N<sup>-</sup> 外延层中;

S<sub>23</sub>、去除该第一掩膜,并对步骤 S<sub>22</sub> 中的离子注入区域进行热处理,激活并推进该 P 型离子以形成该 P<sup>+</sup> 掺杂区域。

4. 如权利要求 3 所述的 TVS 二极管的制作方法,其特征在于,其中,

步骤 S<sub>21</sub> 中通过光刻方式形成该第一掩膜,其中该第一掩膜为厚度为 2-3μm 的光刻胶,和 / 或,

步骤 S<sub>22</sub> 中该 P 型离子被加速至 60Kev-120Kev,其中该 P 型离子的掺杂剂量为 1E15-1E16/cm<sup>2</sup>,和 / 或,

步骤 S<sub>23</sub> 中热处理的温度为 1100-1200℃,热处理时间为 60-120 分钟。

5. 如权利要求 1 所述的 TVS 二极管的制作方法,其特征在于,步骤 S<sub>3</sub> 中通过 CVD 方式形成厚度为 3-5μm 的钝化层,其中该钝化层为二氧化硅薄膜。

6. 如权利要求 1 所述的 TVS 二极管的制作方法,其特征在于,步骤 S<sub>3</sub> 之后、步骤 S<sub>4</sub> 之前还包括以下步骤:

S<sub>p</sub>、通过机械减薄将该 N<sup>+</sup> 型衬底的厚度减薄至 250-300μm。

7. 如权利要求 1 所述的 TVS 二极管的制作方法,其特征在于,步骤 S<sub>4</sub> 中淀积的金属金层的厚度为 500-1000Å。

8. 如权利要求 1 所述的 TVS 二极管的制作方法,其特征在于,步骤 S<sub>5</sub> 中金属金的热扩散温度为 750-1000℃。

9. 如权利要求 1-8 中任意一项所述的 TVS 二极管的制作方法,其特征在于,步骤 S<sub>6</sub> 还包括以下步骤:

S<sub>61</sub>、在与该 P+ 掺杂区域相对应的该钝化层中形成接触孔；

S<sub>62</sub>、在该接触孔中淀积金属铝或者铝硅铜合金；

S<sub>63</sub>、刻蚀该金属铝或者铝硅铜合金以形成该阳电极。

10. 如权利要求 9 所述的 TVS 二极管的制作方法,其特征在于,其中,

步骤 S<sub>61</sub> 中通过光刻方式形成该接触孔,和 / 或,

步骤 S<sub>62</sub> 中采用 PVD 方式淀积厚度为 2.5-4.0um 的金属铝或者铝硅铜合金,和 / 或,

步骤 S<sub>63</sub> 中采用光刻刻蚀该金属铝或者铝硅铜合金以形成该阳电极。

11. 一种 TVS 二极管,其特征在于,其包括:

一 N+/N- 外延衬底,其中该 N+/N- 外延衬底包括 N+ 型衬底和位于该 N+ 型衬底表面上的 N- 外延层;

位于该 N- 外延层的表面中的 P+ 掺杂区域;

位于该 N- 外延层的表面上的钝化层;

位于该 N+/N- 外延衬底的背面的阴电极,该阴电极为金属金;

位于该 N- 外延层的表面上的阳电极,其中该阳电极位于该 N- 外延层的表面上与该 P+ 掺杂区域相对应的位置;

形成于该 N+/N- 外延衬底的内部的金替位掺杂区域,该金的替位掺杂区域是通过金属金的热扩散,使金属金从该 N+/N- 外延衬底的底部渗入至该 N+/N- 外延衬底的内部,并扩散到由该 P+ 掺杂区域以及该 N- 外延层所形成的 PN 结的周围形成的,

其中,所述的 N 型替换为 P 型时,P 同时替换为 N。

12. 如权利要求 11 所述的 TVS 二极管,其特征在于,该 N+ 型衬底的厚度为 250-300 μ m,和 / 或该 N+ 型衬底的电阻率为 0.03-0.07ohm · cm,和 / 或该 N- 外延层的厚度为 2-5um,和 / 或该 N- 外延层的电阻率为 1-5ohm · cm。

13. 如权利要求 11 所述的 TVS 二极管,其特征在于,该 N+/N- 外延衬底的晶向为 <100>。

14. 如权利要求 11 所述的 TVS 二极管,其特征在于,该 P+ 掺杂区域的方块电阻为 5-30ohm/□,该 P+ 掺杂区域的深度为 1-3um。

15. 如权利要求 11 所述的 TVS 二极管,其特征在于,该钝化层的厚度为 3-5um,其中该钝化层为二氧化硅薄膜。

16. 如权利要求 11 所述的 TVS 二极管,其特征在于,作为阴电极的金属金的厚度为 **500-1000Å**。

17. 如权利要求 11 所述的 TVS 二极管,其特征在于,与该 P+ 掺杂区域相对应的该钝化层中还包括接触孔,该阳电极通过该接触孔与该 P+ 掺杂区域相连接。

18. 如权利要求 11-17 中任意一项所述的 TVS 二极管,其特征在于,该阳电极为厚度为 2.5-4.0um 的金属铝或者铝硅铜合金。

19. 如权利要求 11-17 中任意一项所述的 TVS 二极管,其特征在于,该 TVS 二极管的开关速度小于等于 1us。

## TVS 二极管及其制作方法

### 技术领域

[0001] 本发明涉及一种 TVS 二极管及其制作方法,特别是涉及一种快恢复 TVS 二极管及其制作方法。

### 背景技术

[0002] 瞬态(瞬变)电压抑制二极管,即 TVS(Transient Voltage Suppressor)二极管大量使用在各种电子电路系统中,其与电阻、电容等元器件配合,以作为瞬态高压抑制保护的用途。随着电子电路系统的开关频率越来越高,要求与之配套的 TVS 也应具有快的开关速度,以保证电路不会因 TVS 低的开关速度而影响整个电子电路系统的性能。

[0003] 要获得快开关速度的 TVS 二极管,一般方法是在二极管 pn 结附近引入复合中心,这样在二极管开关转换过程可以加快少子的复合,提高开关速度。金是一种可供选择的材料,引入金原子替位硅原子后,可产生深能级复合中心,减小少子寿命,并且金原子的浓度越高,复合中心越多,二极管的开关速度也相应提高。在制造工艺上,一般采用背面掺金工艺的方法。

[0004] 目前 TVS 二极管制造工艺中采用的背面掺金工艺,具体流程实例如下:

[0005] 首先是硅片制备(以 N+ 型衬底为例),接着生长 N- 型外延层,然后 N 型外延层上局部 P+ 掺杂(构成 pn 结),之后在 N- 型外延层上淀积金属铝,光刻铝层形成 TVS 的阳电极,阳电极制作完毕之后进行硅片的表面钝化以及硅片的背面减薄,之后在硅片的背面淀积金属金层、金原子扩散形成复合中心,以及最后在硅片背面形成 TVS 的阴电极。

[0006] 从上述的现有工艺流程上可以看出,背金工艺的金属金层的淀积和金热扩散步骤是在淀积金属铝形成阳电极的工艺之后进行的,为避免高温对铝层影响,一般金的热扩散温度不会高于 450℃。

[0007] 然而,要使背金原子进入硅片中,穿越相对较厚的硅衬底,再扩散到外延层上 PN 结附近,并且同时还要保证一定的金的掺杂浓度,除了对硅片背面进行厚度减薄外,金热扩散的温度一般不应低于 750℃。

[0008] 因此目前 TVS 工艺的金的热扩散温度偏低,金原子难以有效扩散到二极管的 PN 结附近形成复合中心,由此造成了制作所得的 TVS 二极管的开关速度提高不明显。

### 发明内容

[0009] 本发明要解决的技术问题是为了克服现有技术中金的热扩散温度偏低、金原子难以有效扩散到二极管的 PN 结附近形成复合中心、TVS 二极管的开关速度提高不明显的缺陷,提供一种复合中心较多、开关速度较快的 TVS 二极管及其制作方法。

[0010] 本发明是通过下述技术方案来解决上述技术问题的:

[0011] 一种 TVS 二极管的制作方法,其特点在于,其包括以下步骤:

[0012] S<sub>1</sub>、提供一 N+/N- 外延衬底,其中该 N+/N- 外延衬底包括 N+ 型衬底和位于该 N+ 型衬底表面上的 N- 外延层;

- [0013] S<sub>2</sub>、在该 N<sup>-</sup> 外延层的表面中形成 P<sup>+</sup> 掺杂区域；
- [0014] S<sub>3</sub>、在该 N<sup>-</sup> 外延层的表面形成钝化层；
- [0015] S<sub>4</sub>、在该 N<sup>+</sup>/N<sup>-</sup> 外延衬底的背面淀积金属金层形成阴电极；
- [0016] S<sub>5</sub>、进行金属金的热扩散，使金属金层中的金属金从该 N<sup>+</sup>/N<sup>-</sup> 外延衬底的底部渗入至该 N<sup>+</sup>/N<sup>-</sup> 外延衬底的内部，并扩散到由该 P<sup>+</sup> 掺杂区域以及该 N<sup>-</sup> 外延层所形成的 PN 结的周围，以在该 N<sup>+</sup>/N<sup>-</sup> 外延衬底的内部形成金的替位掺杂区域；
- [0017] S<sub>6</sub>、在该 N<sup>-</sup> 外延层的表面形成阳电极，其中该阳电极形成于该 N<sup>-</sup> 外延层的表面上与该 P<sup>+</sup> 掺杂区域相对应的位置，
- [0018] 其中，所述的 N 型替换为 P 型时，P 同时替换为 N。
- [0019] 优选地，步骤 S<sub>1</sub> 中提供的该 N<sup>+</sup> 型衬底的厚度为 650-750 μm，和 / 或该 N<sup>+</sup> 型衬底的电阻率为 0.03-0.07ohm·cm，和 / 或该 N<sup>+</sup> 型衬底的掺杂浓度为 1.32E17-5.63E17/cm<sup>3</sup>，和 / 或该 N<sup>-</sup> 外延层的厚度为 2-5um，和 / 或该 N<sup>-</sup> 外延层的电阻率为 1-5ohm·cm，和 / 或该 N<sup>-</sup> 外延层的掺杂浓度为 8.9E14/cm<sup>3</sup>-4.8E15/cm<sup>3</sup>。其中，可以购买市售的 N<sup>+</sup>/N<sup>-</sup> 外延衬底，例如晶向为 <100> 的外延片，也可以通过在 N 型衬底的表面生长 N<sup>-</sup> 外延层自行制备该 N<sup>+</sup>/N<sup>-</sup> 外延衬底。
- [0020] 优选地，步骤 S<sub>2</sub> 还包括以下步骤：
- [0021] S<sub>21</sub>、在该 N<sup>-</sup> 外延层的表面上形成第一掩膜，其中未被该第一掩膜覆盖的区域为第一开放区域，例如采用掩模板作为该第一掩膜；
- [0022] S<sub>22</sub>、加速 P 型离子并通过离子注入的方式将该 P 型离子从该第一开放区域注入至该 N<sup>-</sup> 外延层中；
- [0023] S<sub>23</sub>、去除该第一掩膜，并对步骤 S<sub>22</sub> 中的离子注入区域进行热处理，激活并推进该 P 型离子以形成该 P<sup>+</sup> 掺杂区域。
- [0024] 优选地，其中，
- [0025] 步骤 S<sub>21</sub> 中通过光刻方式形成该第一掩膜，其中该第一掩膜为厚度为 2-3um 的光刻胶，和 / 或，
- [0026] 步骤 S<sub>22</sub> 中该 P 型离子被加速至 60Kev-120Kev，其中该 P 型离子的掺杂剂量为 1E15-1E16/cm<sup>2</sup>，由此形成的 P<sup>+</sup> 掺杂区域的方块电阻为 5-30ohm/□，该 P<sup>+</sup> 掺杂区域的深度为 1-3um，和 / 或，
- [0027] 步骤 S<sub>23</sub> 中热处理的温度为 1100-1200℃，热处理时间为 60-120 分钟。
- [0028] 优选地，步骤 S<sub>3</sub> 中通过 CVD（化学气相淀积）方式形成厚度为 3-5um 的钝化层，其中该钝化层为二氧化硅薄膜。
- [0029] 优选地，步骤 S<sub>3</sub> 之后、步骤 S<sub>4</sub> 之前还包括以下步骤：
- [0030] S<sub>p</sub>、通过机械减薄将该 N<sup>+</sup> 型衬底的厚度减薄至 250-300um。该 N<sup>+</sup> 型衬底被减薄后，金原子就更容易扩散，并且在热扩散的同时还能保证一定的浓度。
- [0031] 优选地，步骤 S<sub>4</sub> 中淀积的金属金层的厚度为 500-1000Å。
- [0032] 优选地，步骤 S<sub>5</sub> 中金属金的热扩散温度为 750-1000℃。
- [0033] 优选地，步骤 S<sub>6</sub> 还包括以下步骤：
- [0034] S<sub>61</sub>、在与该 P<sup>+</sup> 掺杂区域相对应的该钝化层中形成接触孔；
- [0035] S<sub>62</sub>、在该接触孔中淀积金属铝或者铝硅铜合金；

- [0036] S<sub>63</sub>、刻蚀该金属铝或者铝硅铜合金以形成该阳电极。
- [0037] 优选地,其中,
- [0038] 步骤 S<sub>61</sub> 中通过光刻方式形成该接触孔,和 / 或,
- [0039] 步骤 S<sub>62</sub> 中采用 PVD(Physical Vapor Deposition,物理气相淀积)方式淀积厚度为 2.5-4.0um 的金属铝或者铝硅铜合金,和 / 或,
- [0040] 步骤 S<sub>63</sub> 中采用光刻刻蚀该金属铝或者铝硅铜合金以形成该阳电极,例如淀积光刻胶并形成一第二掩膜,未被该第二掩膜覆盖的区域为第二开放区域,随后将第二开放区域的金属铝或者铝硅铜合金刻蚀去除,使得最终形成的阳电极的宽度与该 P+ 掺杂区域的宽度相适应。
- [0041] 本发明还提供一种 TVS 二极管,其特点在于,其包括:
- [0042] 一 N+/N- 外延衬底,其中该 N+/N- 外延衬底包括 N+ 型衬底和位于该 N+ 型衬底表面上的 N- 外延层;
- [0043] 位于该 N- 外延层的表面中的 P+ 掺杂区域;
- [0044] 位于该 N- 外延层的表面上的钝化层;
- [0045] 位于该 N+/N- 外延衬底的背面的阴电极,该阴电极为金属金;
- [0046] 位于该 N- 外延层的表面上的阳电极,其中该阳电极位于该 N- 外延层的表面上与该 P+ 掺杂区域相对应的位置;
- [0047] 形成于该 N+/N- 外延衬底的内部的金替位掺杂区域,该金的替位掺杂区域是通过金属金的热扩散,使金属金从该 N+/N- 外延衬底的底部渗入至该 N+/N- 外延衬底的内部,并扩散到由该 P+ 掺杂区域以及该 N- 外延层所形成的 PN 结的周围形成的,
- [0048] 其中,所述的 N 型替换为 P 型时,P 同时替换为 N。
- [0049] 优选地,该 N+ 型衬底的厚度为 250-300 μ m,和 / 或该 N+ 型衬底的电阻率为 0.03-0.07ohm·cm,和 / 或该 N+ 型衬底的掺杂浓度为 1.32E17-5.63E17/cm<sup>3</sup>,和 / 或该 N- 外延层的厚度为 2-5um,和 / 或该 N- 外延层的电阻率为 1-5ohm·cm,和 / 或该 N- 外延层的掺杂浓度为 8.9E14/cm<sup>3</sup>-4.8E15/cm<sup>3</sup>。其中,可以购买市售的 N+/N- 外延衬底,例如晶向为 <100> 的外延片,也可以通过在 N 型衬底的表面生长 N- 外延层自行制备该 N+/N- 外延衬底。
- [0050] 优选地,该 N+/N- 外延衬底的晶向为 <100>。
- [0051] 优选地,该 P+ 掺杂区域的方块电阻为 5-30ohm/□,该 P+ 掺杂区域的深度为 1-3um。
- [0052] 优选地,该钝化层的厚度为 3-5um,其中该钝化层为二氧化硅薄膜。
- [0053] 优选地,作为阴电极的金属金的厚度为 500-1000Å。
- [0054] 优选地,与该 P+ 掺杂区域相对应的该钝化层中还包括接触孔,该阳电极通过该接触孔与该 P+ 掺杂区域连接。
- [0055] 优选地,该阳电极为厚度为 2.5-4.0um 的金属铝或者铝硅铜合金。
- [0056] 优选地,该 TVS 二极管的开关速度小于等于 1us。
- [0057] 只需要在上述过程中,调换衬底材料和离子注入掺杂的杂质材料,则该方法同样适用于 P 型衬底的 TVS 二极管的制作,即所述的 N 型替换为 P 型时,P 型同时替换为 N 型。
- [0058] 本发明的积极进步效果在于:
- [0059] 1、在目前的 TVS 二极管制备工艺基础上,将背面掺金工艺放至铝金属工艺前面,

金的扩散温度也相应提高到 750℃ -1000℃, 结合硅片背面减薄后, 可将一定浓度的金原子经热扩散进入硅衬底, 再扩散到外延层上 PN 结附近, 并替位硅原子形成复合中心, 这些复合中心能有助于提高 TVS 二极管的开关速度。

[0060] 2、本发明的快恢复 TVS 二极管可广泛应用在电子设备中做瞬态高压保护, 特别在高频开关电路设备、输入接口等多种场合作为钳位保护二极管。随着应用电路, 接口的工作频率越来越高, 如开关电源、USB 3.0、高频 MOSFET 器件等, 这类应用设备对配套的 TVS 保护二极管也应具有更快的开关频率, 以保护高速开关电路, 接口设备等不被瞬态高压冲击损坏的同时, 不影响这类高频设备的正常工作, 而本发明的快恢复 TVS 二极管由于其开关速度小于等于 1us, 因此均能满足以上这些要求。

## 附图说明

[0061] 图 1- 图 8 为本发明的 TVS 二极管的制作方法的分解步骤示意图。

## 具体实施方式

[0062] 下面结合附图给出本发明较佳实施例, 以详细说明本发明的技术方案。

[0063] 实施例 1

[0064] 参考图 1, 步骤  $S_1$ , 提供一 N+/N- 外延衬底, 其中该 N+/N- 外延衬底包括 N+ 型衬 101 和位于该 N+ 型衬底 101 表面上的 N- 外延层 102。其中, 该 N+ 型衬底 101 的厚度为 650  $\mu\text{m}$ , 该 N+ 型衬底 101 的电阻率为 0.03ohm  $\cdot$  cm, 以及该 N+ 型衬底 101 的掺杂浓度为 1.32E17/cm<sup>3</sup>; 该 N- 外延层 102 的厚度为 2um, 该 N- 外延层 102 的电阻率为 1ohm  $\cdot$  cm, 以及该 N- 外延层 102 的掺杂浓度为 8.9E14/cm<sup>3</sup>。

[0065] 参考图 2- 图 4, 步骤  $S_2$ , 在该 N- 外延层 102 的表面中形成 P+ 掺杂区域 103。具体来说, 通过如下步骤形成该 P+ 掺杂区域 103:

[0066] 参考图 2, 步骤  $S_{21}$ , 在该 N- 外延层 102 的表面上形成第一掩膜 104, 其中未被该第一掩膜 104 覆盖的区域为第一开放区域;

[0067] 参考图 3, 步骤  $S_{22}$ , 加速硼离子并通过离子注入的方式沿图 3 中的箭头方向将该硼离子从该第一开放区域注入至该 N- 外延层 102 中, 图 3 中的箭头方向仅是示出离子注入的方向, 并非对本发明的限制;

[0068] 参考图 4, 步骤  $S_{23}$ , 采用常规工艺去除该第一掩膜 104, 并对步骤  $S_{22}$  中的离子注入区域进行热处理, 激活并推进该硼离子以形成该 P+ 掺杂区域 103。

[0069] 具体来说, 本实施例中步骤  $S_{21}$  中通过光刻方式形成该第一掩膜, 其中该第一掩膜为厚度为 2um 的光刻胶, 并且步骤  $S_{22}$  中该硼离子被加速至 60Kev, 其中该硼离子的掺杂剂量为 1E15/cm<sup>2</sup>, 并且步骤  $S_{23}$  中热处理的温度为 1100℃, 热处理时间为 60 分钟, 由此形成的 P+ 掺杂区域 103 的方块电阻为 10ohm/□, 该 P+ 掺杂区域 103 的深度为 1um。

[0070] 参考图 5, 步骤  $S_3$ , 在该 N- 外延层 102 的表面形成钝化层 105。本实施例中通过 CVD 方式形成厚度为 3um 的二氧化硅薄膜作为钝化层, 保护表面。同时采用机械减薄将该 N+ 型衬底 101 的厚度减薄至 250um。

[0071] 参考图 6, 步骤  $S_4$ , 在该 N+/N- 外延衬底的背面淀积金属金层形成阴电极 106, 即在该 N+ 型衬底 101 的背面淀积金属金层作为阴电极 106, 其中, 金属金层的厚度为 500Å。

[0072] 步骤  $S_5$ , 在  $750^{\circ}\text{C}$  的温度下进行金属金的热扩散, 使金属金层 106 中的金属金从该  $\text{N}^+/\text{N}^-$  外延衬底的底部渗入至该  $\text{N}^+/\text{N}^-$  外延衬底的内部, 并扩散到由该  $\text{P}^+$  掺杂区域 103 以及该  $\text{N}^-$  外延层 102 所形成的 PN 结的周围, 以在该  $\text{N}^+/\text{N}^-$  外延衬底的内部形成金的替位掺杂区域。图 6 中向上的箭头表示金属金的热扩散方向, 从图 6 上看, 金属金从该  $\text{N}^+/\text{N}^-$  外延衬底的底部渗入至该  $\text{N}^+/\text{N}^-$  外延衬底的内部, 扩到 PN 结以上的位置, 基本上整个该  $\text{N}^+/\text{N}^-$  外延衬底的都有不同浓度的金。

[0073] 参考图 7,  $S_6$ 、在该  $\text{N}^-$  外延层的表面形成阳电极, 其中该阳电极形成于该  $\text{N}^-$  外延层的表面上与该  $\text{P}^+$  掺杂区域相对应的位置。具体来说, 参考图 7, 步骤  $S_{61}$ , 在与该  $\text{P}^+$  掺杂区域 103 相对应的该钝化层 105 中形成接触孔 107, 其中形成接触孔 107 的具体工艺为光刻。

[0074] 参考图 8, 步骤  $S_{62}$ , 采用 PVD 方式在该接触孔 107 中淀积厚度为  $2.5\mu\text{m}$  的铝硅铜合金。步骤  $S_{63}$ , 采用光刻刻蚀该铝硅铜合金以形成该阳电极 108, 例如步骤  $S_{62}$  中淀积了较宽的铝硅铜合金 (宽度远大于该  $\text{P}^+$  掺杂区域 103 的宽度), 此时再次通过光刻将多余的铝硅铜合金刻蚀去除, 即仅保留如图 8 所示的宽度与该  $\text{P}^+$  掺杂区域 103 的宽度相适应的铝硅铜合金以作为阳电极 108。

[0075] 由此, 以  $\text{N}$  型半导体为衬底材料的 TVS 二极管制作完成, 其中  $\text{P}^+$  掺杂区域 103 与  $\text{N}^-$  外延层 102 构成 PN 结。

[0076] 实施例 2

[0077] 实施例 2 的原理与实施例 1 相同, 其主要工艺步骤也相同, 不同之处仅在于以下材料和工艺参数的选择:

[0078] 该  $\text{N}^+$  型衬底 101 的厚度为  $750\mu\text{m}$ , 该  $\text{N}^+$  型衬底 101 的电阻率为  $0.07\text{ohm}\cdot\text{cm}$ , 以及该  $\text{N}^+$  型衬底 101 的掺杂浓度为  $5.63\text{E}17/\text{cm}^3$ , 并且该  $\text{N}^-$  外延层 102 的厚度为  $5\mu\text{m}$ , 和 / 或该  $\text{N}^-$  外延层的电阻率为  $5\text{ohm}\cdot\text{cm}$ , 以及该  $\text{N}^-$  外延层的掺杂浓度为  $4.8\text{E}15/\text{cm}^3$ 。

[0079] 该硼离子被加速至  $120\text{Kev}$ , 其中该硼离子的掺杂剂量为  $1\text{E}16/\text{cm}^2$ , 并且硼离子注入后的热处理温度为  $1200^{\circ}\text{C}$ , 热处理时间为 100 分钟, 由此形成的  $\text{P}^+$  掺杂区域 103 的方块电阻为  $30\text{ohm}/\square$ , 该  $\text{P}^+$  掺杂区域 103 的深度为  $3\mu\text{m}$ 。

[0080] 该  $\text{N}^-$  外延层 102 的表面的钝化层 105 为厚度为  $5\mu\text{m}$  的二氧化硅薄膜, 另外采用机械减薄将该  $\text{N}^+$  型衬底 101 的厚度减薄至  $300\mu\text{m}$ 。

[0081] 作为阴电极 106 的金属金层的厚度为  $1000\text{\AA}$ 。

[0082] 步骤  $S_5$  中在  $1000^{\circ}\text{C}$  的温度下进行金属金的热扩散。

[0083] 以及, 淀积厚度为  $4.0\mu\text{m}$  的铝硅铜合金作为阳电极 108。

[0084] 其余未提及的工艺、参数均与实施例 1 相同。

[0085] 实施例 3

[0086] 实施例 3 的原理与实施例 1 相同, 其主要工艺步骤也相同, 不同之处仅在于该  $\text{N}^+/\text{N}^-$  外延衬底采用市售的晶向为  $\langle 100 \rangle$  的  $\text{N}$  型外延片。其余未提及的工艺、参数均与实施例 1 相同。

[0087] 实施例 4

[0088] 实施例 4 的原理与实施例 1 相同, 其主要工艺步骤也相同, 不同之处仅在于本实施例中采用  $\text{P}$  型离子掺杂的硅衬底, 即  $\text{P}^+/\text{P}^-$  外延衬底, 该  $\text{P}^+/\text{P}^-$  外延衬底包括  $\text{P}^+$  型衬 101 和位于该  $\text{P}^+$  型衬底 101 表面上的  $\text{P}^-$  外延层 102。



[0089] 相应地,在该 P- 外延层 102 采用磷离子的离子注入以形成 N+ 掺杂区域 103,由此该 N+ 掺杂区域 103 与该 P- 外延层 102 形成 PN 结。

[0090] 其余未提及的工艺、参数均与实施例 1 相同。

[0091] 为了清楚地显示各个区域,附图中各个掺杂区域、衬底、外延层等部分的大小并非按比例描绘,本领域技术人员应当理解附图中的比例并非对本发明的限制。另外,本发明所述的表面和背面都是相对而言的,结合本发明的附图和说明书的文字部分,本领域技术人员应当理解,这里的表面和背面仅是为了描述上的简洁便利,并非对本发明的限制。

[0092] 虽然以上描述了本发明的具体实施方式,但是本领域的技术人员应当理解,这些仅是举例说明,本发明的保护范围是由所附权利要求书限定的。本领域的技术人员在不背离本发明的原理和实质的前提下,可以对这些实施方式做出多种变更或修改,但这些变更和修改均落入本发明的保护范围。

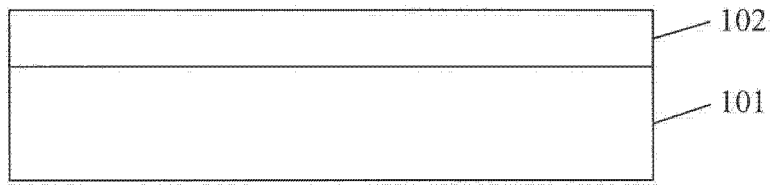


图 1

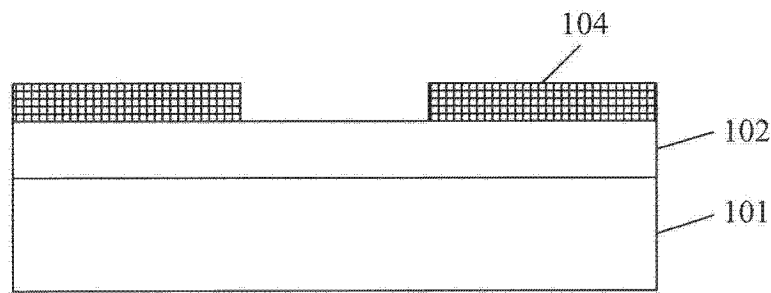


图 2

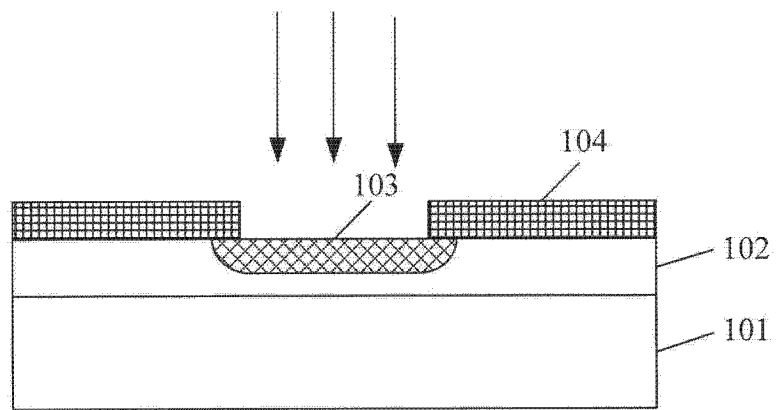


图 3

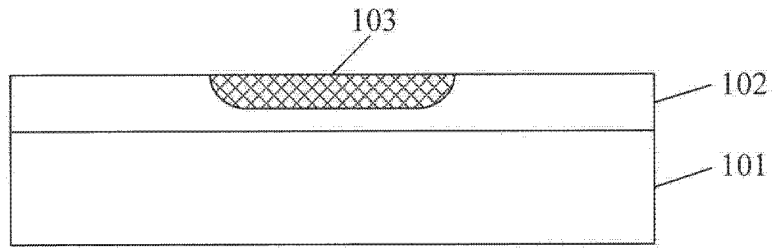


图 4

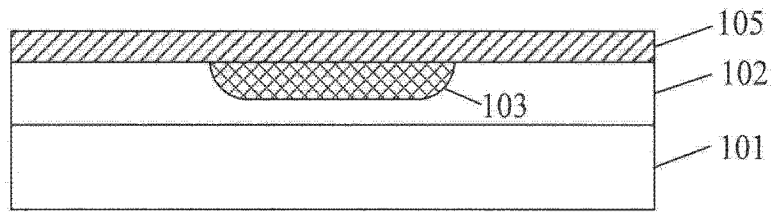


图 5

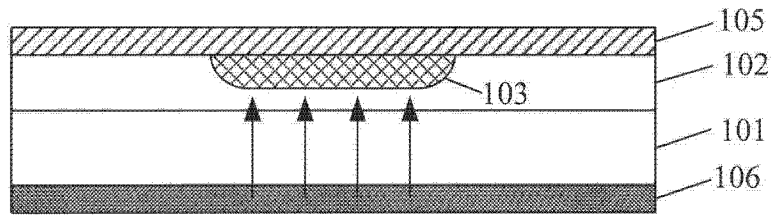


图 6

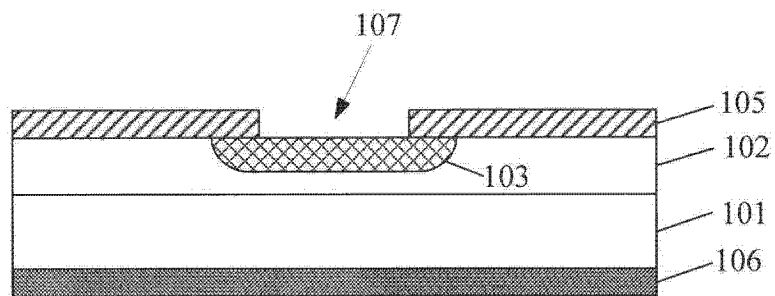


图 7

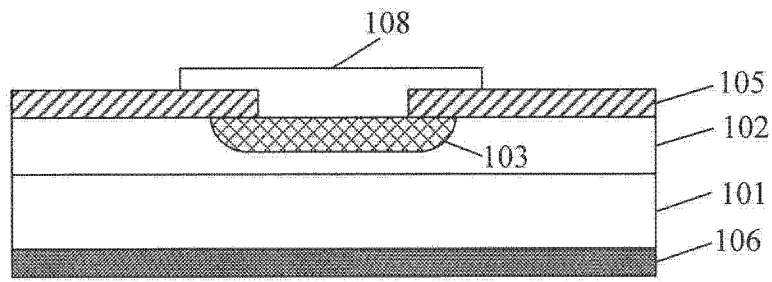


图 8