

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7551589号
(P7551589)

(45)発行日 令和6年9月17日(2024.9.17)

(24)登録日 令和6年9月6日(2024.9.6)

(51)国際特許分類	F I
H 0 1 L 27/146 (2006.01)	H 0 1 L 27/146 A
H 0 1 L 31/107 (2006.01)	H 0 1 L 31/10 B

請求項の数 28 (全45頁)

(21)出願番号	特願2021-157065(P2021-157065)	(73)特許権者	000001007 キャノン株式会社 東京都大田区下丸子3丁目30番2号
(22)出願日	令和3年9月27日(2021.9.27)	(74)代理人	100126240 弁理士 阿部 琢磨
(65)公開番号	特開2022-71828(P2022-71828A)	(74)代理人	100223941 弁理士 高橋 佳子
(43)公開日	令和4年5月16日(2022.5.16)	(74)代理人	100159695 弁理士 中辻 七朗
審査請求日	令和5年8月24日(2023.8.24)	(74)代理人	100172476 弁理士 富田 一史
(31)優先権主張番号	特願2020-180165(P2020-180165)	(74)代理人	100126974 弁理士 大朋 靖尚
(32)優先日	令和2年10月28日(2020.10.28)	(72)発明者	アブデルガファ アイマン 東京都大田区下丸子3丁目30番2号キ 最終頁に続く
(33)優先権主張国・地域又は機関	日本国(JP)		
(31)優先権主張番号	特願2021-47087(P2021-47087)		
(32)優先日	令和3年3月22日(2021.3.22)		
(33)優先権主張国・地域又は機関	日本国(JP)		

(54)【発明の名称】 光電変換装置、光電変換システム

(57)【特許請求の範囲】

【請求項1】

第1面と、前記第1面とは反対側の面である第2面とを有する半導体層と、
 前記半導体層に配され、第1のアバランシェフォトダイオードおよび第2のアバランシェフォトダイオードを含む複数のアバランシェフォトダイオードと、
 前記複数のアバランシェフォトダイオードのそれぞれは、信号電荷と同じ導電型のキャリアを多数キャリアとし、前記半導体層の前記第1面に対して第1の深さに配された第1導電型の第1半導体領域と、前記半導体層の前記第1面に対して前記第1の深さよりも深い第2の深さに配され、前記第1導電型とは異なる導電型の第2導電型の第2半導体領域と、により形成されるアバランシェ増倍部を含み、
 前記第1のアバランシェフォトダイオードと前記第2のアバランシェフォトダイオードとの間に、前記第2導電型の第3半導体領域が配され、
 前記第1のアバランシェフォトダイオードと前記第2のアバランシェフォトダイオードとの間であって、前記半導体層の前記第1面に対して前記第3半導体領域よりも浅い位置に第4半導体領域が配され、
前記第4半導体領域は、前記第2導電型の半導体領域であって且つ第2導電型の不純物濃度が前記第3半導体領域の第2導電型の不純物濃度よりも低い半導体領域、または、前記第1導電型の半導体領域であり、
 前記第2半導体領域は、前記第3半導体領域と接しており、
 前記第1半導体領域は、前記半導体層の前記第1面の側に上面を有し、前記半導体層の

前記第 2 面の側に下面を有し、

前記第 3 半導体領域は、前記半導体層の前記第 1 面の側に上面を有し、前記半導体層の前記第 2 面の側に下面を有し、

前記第 3 半導体領域の前記上面は、前記半導体層の第 1 面に対して前記第 1 半導体領域の前記下面よりも深くに配されることを特徴とする光電変換装置。

【請求項 2】

前記第 4 半導体領域は前記第 2 導電型の半導体領域であり、
前記第 4 半導体領域の幅は、前記第 3 半導体領域の幅よりも狭いことを特徴とする請求項 1 に記載の光電変換装置。

【請求項 3】

前記第 4 半導体領域は前記第 1 導電型の半導体領域であることを特徴とする請求項 1 に記載の光電変換装置。

【請求項 4】

前記第 3 半導体領域と前記第 4 半導体領域の境界部の深さは、前記半導体層の前記第 1 面に対して前記第 2 半導体領域の上面よりも浅いか、あるいは、前記第 2 半導体領域が設けられている深さと同じであることを特徴とする請求項 3 に記載の光電変換装置。

【請求項 5】

前記第 1 のアバランシェフォトダイオードと前記第 2 のアバランシェフォトダイオードとの間に配されたトレンチ構造を含む分離領域と、を備え、
前記トレンチ構造の側壁部には、前記第 3 半導体領域と前記第 4 半導体領域とが配されていることを特徴とする請求項 3 または 4 に記載の光電変換装置。

【請求項 6】

前記トレンチ構造は、前記半導体層の前記第 2 面から前記半導体層の前記第 1 面まで貫通していることを特徴とする請求項 5 に記載の光電変換装置。

【請求項 7】

前記トレンチ構造は、前記半導体層の前記第 1 面から形成されることを特徴とする請求項 5 または 6 に記載の光電変換装置。

【請求項 8】

前記トレンチ構造は、前記半導体層の前記第 2 面から形成されることを特徴とする請求項 5 から 7 のいずれか 1 項に記載の光電変換装置。

【請求項 9】

前記複数のアバランシェフォトダイオードは、第 3 のアバランシェフォトダイオードを含み、

前記第 1 のアバランシェフォトダイオードと前記第 2 のアバランシェフォトダイオードとは第 1 の方向に隣り合って配され、

前記第 2 のアバランシェフォトダイオードと前記第 3 のアバランシェフォトダイオードとは前記第 1 の方向に直交する第 2 の方向に隣り合って配され、

前記第 1 のアバランシェフォトダイオードの前記第 1 半導体領域と前記第 3 のアバランシェフォトダイオードの前記第 1 半導体領域との距離は、前記第 1 のアバランシェフォトダイオードの前記第 1 半導体領域と前記第 2 のアバランシェフォトダイオードの前記第 1 半導体領域と間の距離よりも長いことを特徴とする請求項 5 から 8 のいずれか 1 項に記載の光電変換装置。

【請求項 10】

前記第 1 のアバランシェフォトダイオードの前記第 1 半導体領域と前記第 3 のアバランシェフォトダイオードの前記第 1 半導体領域との間には、第 2 導電型の第 5 半導体領域が配され、

前記第 1 のアバランシェフォトダイオードの前記第 1 半導体領域と前記第 2 のアバランシェフォトダイオードの前記第 1 半導体領域との間には、前記第 4 半導体領域が配され、
前記第 5 半導体領域の前記第 2 導電型の不純物濃度は、前記第 3 半導体領域の前記第 2 導電型の不純物濃度よりも高いことを特徴とする請求項 9 に記載の光電変換装置。

10

20

30

40

50

【請求項 1 1】

前記第 1 のアバランシェフォトダイオードの前記第 1 半導体領域と前記第 3 のアバランシェフォトダイオードの前記第 1 半導体領域との間には、前記トレンチ構造は配されないことを特徴とする請求項 1 0 に記載の光電変換装置。

【請求項 1 2】

前記第 1 のアバランシェフォトダイオードの前記第 2 半導体領域と前記第 3 のアバランシェフォトダイオードの前記第 2 半導体領域との間には、前記トレンチ構造が配されることを特徴とする請求項 1 0 に記載の光電変換装置。

【請求項 1 3】

前記第 1 のアバランシェフォトダイオードと前記第 3 のアバランシェフォトダイオードとを通る断面の深さ方向における前記トレンチ構造の長さ、前記第 1 のアバランシェフォトダイオードと前記第 2 のアバランシェフォトダイオードとを通る断面の深さ方向における前記トレンチ構造の長さとは異なることを特徴とする請求項 1 2 に記載の光電変換装置。

10

【請求項 1 4】

前記第 1 のアバランシェフォトダイオードと前記第 3 のアバランシェフォトダイオードとが並ぶ第 3 の方向において、前記第 1 のアバランシェフォトダイオードと前記第 3 のアバランシェフォトダイオードとの間に前記第 1 のアバランシェフォトダイオードに電位を与えるコンタクトプラグが配されることを特徴とする請求項 1 0 から 1 3 のいずれか 1 項に記載の光電変換装置。

20

【請求項 1 5】

前記半導体層の前記第 2 面の側から前記アバランシェフォトダイオードに電位を供給することを特徴とする請求項 3 から 9 のいずれか 1 項に記載の光電変換装置。

【請求項 1 6】

前記トレンチ構造の内部には、金属材料、絶縁材料、および空気の少なくともいずれか 1 つが配されることを特徴とする請求項 5 から 1 4 のいずれか 1 項に記載の光電変換装置。

【請求項 1 7】

前記第 3 半導体領域と前記第 4 半導体領域の境界部の深さは、前記半導体層の前記第 1 面に対して前記第 2 半導体領域の上面よりも浅いことを特徴とする請求項 3 から 1 6 のいずれか 1 項に記載の光電変換装置。

30

【請求項 1 8】

前記複数のアバランシェフォトダイオードのそれぞれは、前記半導体層の前記第 1 面に対して前記第 2 の深さよりも深い第 3 の深さに配され、光電変換を行う第 6 半導体領域を含むことを特徴とする請求項 3 から 1 7 のいずれか 1 項に記載の光電変換装置。

【請求項 1 9】

前記第 3 半導体領域は、前記第 1 のアバランシェフォトダイオードの前記第 6 半導体領域と前記第 2 のアバランシェフォトダイオードの前記第 6 半導体領域との間に配されることを特徴とする請求項 1 8 に記載の光電変換装置。

【請求項 2 0】

前記第 2 半導体領域は、前記第 1 半導体領域と前記第 6 半導体領域との間に位置する第 1 部分と、前記第 1 部分の周囲に配された第 2 部分と、を有し、前記信号電荷に対するポテンシャルの高さは、前記第 2 半導体領域の第 2 部分よりも前記第 2 半導体領域の前記第 1 部分が低いことを特徴とする請求項 1 9 に記載の光電変換装置。

40

【請求項 2 1】

前記複数のアバランシェフォトダイオードのそれぞれは、前記半導体層の前記第 1 面に対して前記第 3 の深さよりも深い第 4 の深さに配された前記第 2 導電型の第 7 半導体領域を含むことを特徴とする請求項 1 8 から 2 0 のいずれか 1 項に記載の光電変換装置。

【請求項 2 2】

前記第 7 半導体領域と前記第 3 半導体領域とは接することを特徴とする請求項 2 1 に記載の光電変換装置。

50

【請求項 2 3】

前記第 4 半導体領域の第 1 導電型の不純物濃度は前記第 1 半導体領域の第 1 導電型の不純物濃度よりも低く、
前記第 4 半導体領域は前記半導体層の前記第 1 面の一部を構成することを特徴とする請求項 3 から 2 2 のいずれか 1 項に記載の光電変換装置。

【請求項 2 4】

前記第 4 半導体領域は、第 1 不純物濃度の第 1 部分と、前記第 4 半導体領域の第 1 部分よりも前記第 1 半導体領域から離れており、前記第 4 半導体領域の第 1 部分よりも不純物濃度の低い第 2 部分と、を有することを特徴とする請求項 2 3 に記載の光電変換装置。

【請求項 2 5】

前記第 4 半導体領域の前記第 1 部分は、前記第 1 半導体領域と前記第 2 半導体領域との間に配されることを特徴とする請求項 2 4 に記載の光電変換装置。

【請求項 2 6】

前記第 4 半導体領域は前記第 1 のアバランシェフォトダイオードの前記第 1 半導体領域と前記第 2 のアバランシェフォトダイオードの前記第 1 半導体領域との間に連続的に配されていることを特徴とする請求項 2 3 から 2 5 のいずれか 1 項に記載の光電変換装置。

【請求項 2 7】

請求項 1 から 2 6 のいずれか 1 項に記載の光電変換装置と、
前記光電変換装置が出力する信号を用いて画像を生成する信号処理部とを有することを特徴とする光電変換システム。

【請求項 2 8】

請求項 1 から 2 6 のいずれか 1 項に記載の光電変換装置を備える移動体であって、
前記光電変換装置が出力する信号を用いて前記移動体の移動を制御する制御部を有することを特徴とする移動体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換装置、および光電変換システムに関する。

【背景技術】

【0002】

アバランシェ（電子なだれ）増倍を利用し、単一光子レベルの微弱光を検出可能なアバランシェフォトダイオード（APD）を用いた光検出装置が知られている。APDは、信号電荷と同じ極性の第 1 導電型の第 1 半導体領域と、信号電荷と異なる極性の第 2 導電型の第 2 半導体領域とにより高電界領域（アバランシェ増倍部）を形成する。

【先行技術文献】

【特許文献】

【0003】

【文献】特開 2018 - 201005 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1 では、画素間を分離する第 3 半導体領域が、断面視でアバランシェ増倍部と同じ深さの位置まで設けられており、平面視でアバランシェ増倍部を取り囲むように配されている。

【0005】

画素サイズが微細化されると、第 3 半導体領域とアバランシェ増倍部との距離が近づく。したがって、第 3 半導体領域と第 1 半導体領域との間で局所的な高電界領域が形成され、ダークカウントレート（以下、DCR）が増加する。

【課題を解決するための手段】

【0006】

10

20

30

40

50

一形態にかかる光電変換装置は、半導体層と、前記半導体層に配され、第1のアバランシェフォトダイオードおよび第2のアバランシェフォトダイオードを含む複数のアバランシェフォトダイオードと、前記複数のアバランシェフォトダイオードのそれぞれは、信号電荷と同じ導電型のキャリアを多数キャリアとし、第1の深さに配された第1導電型の第1半導体領域と、前記第1の深さよりも深い第2の深さに配され、前記第1導電型とは異なる導電型の第2導電型の第2半導体領域と、により形成されるアバランシェ増倍部を含み、前記第1のアバランシェフォトダイオードと前記第2のアバランシェフォトダイオードとの間に、前記第2導電型の第3半導体領域が配され、前記第1のアバランシェフォトダイオードと前記第2のアバランシェフォトダイオードとの間であって、前記第3半導体領域よりも浅い位置に、前記第3半導体領域と導電型および不純物濃度の少なくとも一方が異なる第4半導体領域が配され、前記第3半導体領域と前記第4半導体領域との境界部の深さは、前記アバランシェ増倍部よりも深いことを特徴とする。

10

【0007】

また他の一形態にかかる光電変換装置は、複数の光電変換素子を含み、第1面と、前記第1面とは反対側の面であり光が入射する第2面とを有する半導体層を備え、前記複数の光電変換素子のそれぞれは、アバランシェフォトダイオードを含み、前記アバランシェフォトダイオードは、信号電荷と同じ極性の電荷を多数キャリアとする第1導電型の第1半導体領域と、第2導電型の第2半導体領域とを有し、前記複数の光電変換素子のそれぞれは、前記第2導電型の第3半導体領域を含む分離部により分離されており、前記第2半導体領域は、前記第3半導体領域と接して配されており、前記複数の光電変換素子は、第1の方向に並ぶ、第1光電変換素子と、前記第1光電変換素子と隣り合って配された第2光電変換素子と、を有し、前記第1光電変換素子と前記第2光電変換素子との間において、前記第3半導体領域の一端が前記第1面よりも前記第2面の側で且つ前記第2半導体領域よりも前記第1面の側に位置するように、前記第3半導体領域が配されることを特徴とする。

20

【発明の効果】

【0008】

本発明に係る光電変換装置によれば、画素サイズの微細化を図ることができる光電変換装置を提供することが可能になる。

【図面の簡単な説明】

30

【0009】

【図1】光電変換装置の構成を示す図

【図2】センサ基板の配置例

【図3】回路基板の配置例

【図4】光電変換素子の等価回路を含むブロック図

【図5】APDの動作と出力信号との関係を示す図

【図6】第1の実施形態に係る画素平面図

【図7】第1の実施形態に係る画素断面図

【図8】第2の実施形態に係る画素平面図

【図9】第2の実施形態に係る画素断面図

40

【図10】第3の実施形態に係る画素平面図

【図11】第3の実施形態に係る画素断面図

【図12】第4の実施形態に係る画素平面図

【図13】第4の実施形態に係る画素断面図

【図14】第5の実施形態に係る画素平面図

【図15】第5の実施形態に係る画素断面図

【図16】第6の実施形態に係る画素平面図

【図17】第6の実施形態に係る画素断面図

【図18】第7の実施形態に係る画素平面図

【図19】第7の実施形態に係る画素断面図

50

- 【図 2 0】第 8 の実施形態に係る光電変換システム
- 【図 2 1】第 9 の実施形態に係る光電変換装置の概略平面図
- 【図 2 2】第 9 の実施形態に係る光電変換装置の概略断面図
- 【図 2 3】第 9 の実施形態に係る光電変換装置の画素のポテンシャル図
- 【図 2 4】第 1 0 の実施形態に係る光電変換装置の概略平面図
- 【図 2 5】第 1 0 の実施形態に係る光電変換装置の概略断面図
- 【図 2 6】第 1 0 の実施形態に係る光電変換装置の概略断面図
- 【図 2 7】第 1 1 の実施形態に係る光電変換装置の概略平面図
- 【図 2 8】第 1 1 の実施形態に係る光電変換装置の概略断面図
- 【図 2 9】第 1 1 の実施形態に係る光電変換装置の概略平面図 10
- 【図 3 0】第 1 1 の実施形態に係る光電変換装置の概略断面図
- 【図 3 1】第 1 2 の実施形態に係る光電変換装置の概略平面図
- 【図 3 2】第 1 2 の実施形態に係る光電変換装置の概略断面図
- 【図 3 3】第 1 3 の実施形態に係る光電変換装置の概略断面図
- 【図 3 4】第 1 4 の実施形態に係る光電変換装置の製造方法
- 【図 3 5】第 1 5 の実施形態の光電変換システムのブロック図
- 【図 3 6】第 1 6 の実施形態の光電変換システムのブロック図
- 【図 3 7】第 1 7 の実施形態の光電変換システムのブロック図
- 【図 3 8】第 1 8 の実施形態の光電変換システムのブロック図
- 【図 3 9】第 1 9 の実施形態の光電変換システム的具体例を示す図 20
- 【発明を実施するための形態】
- 【0 0 1 0】

以下に示す形態は、本発明の技術思想を具体化するためのものであって、本発明を限定するものではない。各図面が示す部材の大きさや位置関係は、説明を明確にするために誇張していることがある。以下の説明において、同一の構成については同一の番号を付して説明を省略することがある。また、各実施形態で説明した構成は、技術的に問題がない限り、その他の実施形態で説明した構成と相互に置換したり組み合わせたりすることが可能である。

【0 0 1 1】

以下、図面に基づいて本発明の実施の形態を詳細に説明する。なお、以下の説明では、必要に応じて特定の方向や位置を示す用語（例えば、「上」、「下」、「右」、「左」及び、それらの用語を含む別の用語）を用いる。それらの用語の使用は図面を参照した発明の理解を容易にするためであって、それらの用語の意味によって本発明の技術的範囲が限定されるものではない。

【0 0 1 2】

以下の説明において、アパランシェフォトダイオード（APD）のアノードを固定電位とし、カソード側から信号を取り出している。したがって、信号電荷と同じ極性の電荷を多数キャリアとする第 1 導電型の半導体領域とは N 型半導体領域であり、信号電荷と異なる極性の電荷を多数キャリアとする第 2 導電型の半導体領域とは P 型半導体領域である。なお、APD のカソードを固定電位とし、アノード側から信号を取り出す場合でも本発明は成立する。この場合は、信号電荷と同じ極性の電荷を多数キャリアとする第 1 導電型の半導体領域は P 型半導体領域であり、信号電荷と異なる極性の電荷を多数キャリアとする第 2 導電型の半導体領域とは N 型半導体領域である。以下では、APD の一方のノードを固定電位とする場合について説明するが、両方のノードの電位が変動してもよい。

【0 0 1 3】

本明細書において、単に「不純物濃度」という用語が使われた場合、逆導電型の不純物によって補償された分を差し引いた正味の不純物濃度を意味している。つまり、「不純物濃度」とは、NET 濃度を指す。P 型の添加不純物濃度が N 型の添加不純物濃度より高い領域は P 型半導体領域である。反対に、N 型の添加不純物濃度が P 型の添加不純物濃度より高い領域は N 型半導体領域である。

【 0 0 1 4 】

本明細書において、「平面視」とは、後述する半導体層の光入射面又は光入射面とは反対側の面に対して垂直な方向から視ることを指す。また、断面とは、半導体層の光入射面と垂直な方向における面を指す。なお、微視的に見て半導体層の光入射面が粗面である場合は、巨視的に見たときの半導体層の光入射面を基準として平面視を定義する。

【 0 0 1 5 】

半導体層 3 0 1 は、第 1 面と、第 1 面とは反対側の面であり光が入射する第 2 面とを有する。本明細書において、深さ方向は、A P D が配される半導体層 3 0 1 の第 1 面から第 2 面に向かう方向である。以下では、「第 1 面」を「表面」という場合があり、「第 2 面」を「裏面」という場合がある。半導体層 3 0 1 の所定の位置から、半導体層 3 0 1 の裏面方向に向かう方向を、「深い」と表現することもある。また、半導体層 3 0 1 の所定の位置から、半導体層 3 0 1 の表面方向に向かう方向を、「浅い」と表現することもある。

10

【 0 0 1 6 】

まず、各実施形態に共通する構成を図 1 ~ 図 5 を用いて説明する。

【 0 0 1 7 】

図 1 は、積層型の光電変換装置 1 0 0 の構成を示す図である。光電変換装置 1 0 0 は、センサ基板 1 1 と、回路基板 2 1 の 2 つの基板が積層され、且つ電氣的に接続されることにより構成される。センサ基板 1 1 は、後述する光電変換素子 1 0 2 を有する第 1 半導体層 (半導体層 3 0 1) と、第 1 配線構造と、を有する。回路基板 2 1 は、後述する信号処理部 1 0 3 等の回路を有する第 2 半導体層と、第 2 配線構造と、を有する。光電変換装置 1 0 0 は、第 2 半導体層、第 2 配線構造、第 1 配線構造、第 1 半導体層の順に積層して構成される。各実施形態に記載の光電変換装置は、第 2 面から光が入射し、第 1 面に回路基板が配される、裏面照射型の光電変換装置である。

20

【 0 0 1 8 】

以下では、センサ基板 1 1 と回路基板 2 1 とは、ダイシングされたチップで説明するが、チップに限定されない。例えば、各基板はウエハであってもよい。また、各基板はウエハ状態で積層した後にダイシングされていてよいし、ウエハ状態からチップ化した後に各チップを積層して接合してもよい。

【 0 0 1 9 】

センサ基板 1 1 には、画素領域 1 2 が配され、回路基板 2 1 には、画素領域 1 2 で検出された信号を処理する回路領域 2 2 が配される。

30

【 0 0 2 0 】

図 2 は、センサ基板 1 1 の配置例を示す図である。A P D を含む光電変換素子 1 0 2 を有する画素 1 0 4 が平面視で二次元アレイ状に配列され、画素領域 1 2 を形成する。

【 0 0 2 1 】

画素 1 0 4 は、典型的には、画像を形成するための画素であるが、T O F (T i m e o f F l i g h t) に用いる場合には、必ずしも画像を形成しなくてもよい。すなわち、画素 1 0 4 は、光が到達した時刻と光量を測定するためのものであってもよい。

【 0 0 2 2 】

図 3 は、回路基板 2 1 の構成図である。図 2 の光電変換素子 1 0 2 で光電変換された電荷を処理する信号処理部 1 0 3、読み出し回路 1 1 2、制御パルス生成部 1 1 5、水平走査回路部 1 1 1、信号線 1 1 3、垂直走査回路部 1 1 0 を有している。

40

【 0 0 2 3 】

図 2 の光電変換素子 1 0 2 と、図 3 の信号処理部 1 0 3 は、画素毎に設けられた接続配線を介して電氣的に接続される。

【 0 0 2 4 】

垂直走査回路部 1 1 0 は、制御パルス生成部 1 1 5 から供給された制御パルスを受け、各画素に制御パルスを供給する。垂直走査回路部 1 1 0 にはシフトレジスタやアドレスデコーダといった論理回路が用いられる。

【 0 0 2 5 】

50

画素の光電変換素子 1 0 2 から出力された信号は、信号処理部 1 0 3 で処理される。信号処理部 1 0 3 は、カウンタやメモリなどが設けられており、メモリにはデジタル値が保持される。

【 0 0 2 6 】

水平走査回路部 1 1 1 は、デジタル信号が保持された各画素のメモリから信号を読み出すために、各列を順次選択する制御パルスを信号処理部 1 0 3 に入力する。

【 0 0 2 7 】

信号線 1 1 3 には、選択されている列について、垂直走査回路部 1 1 0 により選択された画素の信号処理部 1 0 3 から信号が出力される。

【 0 0 2 8 】

信号線 1 1 3 に出力された信号は、出力回路 1 1 4 を介して、光電変換装置 1 0 0 の外部の記録部または信号処理部に出力する。

【 0 0 2 9 】

図 2 において、画素領域における光電変換素子の配列は 1 次元状に配されていてもよい。信号処理部の機能は、必ずしも全ての光電変換素子に 1 つずつ設けられる必要はなく、例えば、複数の光電変換素子によって 1 つの信号処理部が共有され、順次信号処理が行われてもよい。

【 0 0 3 0 】

図 2 および図 3 に示すように、平面視で画素領域 1 2 に重なる領域に、複数の信号処理部 1 0 3 が配される。そして、平面視で、センサ基板 1 1 の端と画素領域 1 2 の端との間に重なるように、垂直走査回路部 1 1 0、水平走査回路部 1 1 1、読み出し回路 1 1 2、出力回路 1 1 4、制御パルス生成部 1 1 5 が配される。言い換えると、センサ基板 1 1 は、画素領域 1 2 と画素領域 1 2 の周りに配された非画素領域とを有する。そして、平面視で非画素領域に重なる領域に、垂直走査回路部 1 1 0、水平走査回路部 1 1 1、読み出し回路 1 1 2、出力回路 1 1 4、制御パルス生成部 1 1 5 が配される。

【 0 0 3 1 】

図 4 は、図 2 及び図 3 の等価回路を含むブロック図の一例である。

【 0 0 3 2 】

図 2 において、A P D 2 0 1 を有する光電変換素子 1 0 2 は、センサ基板 1 1 に設けられており、その他の部材は、回路基板 2 1 に設けられている。

【 0 0 3 3 】

A P D 2 0 1 は、光電変換により入射光に応じた電荷対を生成する。A P D 2 0 1 のアノードには、電圧 V_L (第 1 電圧) が供給される。また、A P D 2 0 1 のカソードには、アノードに供給される電圧 V_L よりも高い電圧 V_H (第 2 電圧) が供給される。アノードとカソードには、A P D 2 0 1 がアバランシェ増倍動作をするような逆バイアス電圧が供給される。このような電圧を供給した状態とすることで、入射光によって生じた電荷がアバランシェ増倍を起こし、アバランシェ電流が発生する。

【 0 0 3 4 】

なお、逆バイアスの電圧が供給される場合において、アノードおよびカソードの電位差が降伏電圧より大きい電位差で動作させるガイガーモードと、アノードおよびカソードの電位差が降伏電圧近傍、もしくはそれ以下の電圧差で動作させるリニアモードがある。

【 0 0 3 5 】

ガイガーモードで動作させる A P D を S P A D (シングルフォトンアバランシェダイオード) と呼ぶ。例えば、電圧 V_L (第 1 電圧) は、 $-30V$ 、電圧 V_H (第 2 電圧) は、 $3V$ である。A P D 2 0 1 は、リニアモードで動作させてもよいし、ガイガーモードで動作させてもよい。

【 0 0 3 6 】

クエンチ素子 2 0 2 は、電圧 V_H を供給する電源と A P D 2 0 1 に接続される。クエンチ素子 2 0 2 は、アバランシェ増倍による信号増倍時に負荷回路 (クエンチ回路) として機能し、A P D 2 0 1 に供給する電圧を抑制して、アバランシェ増倍を抑制する働きを持

10

20

30

40

50

つ（クエンチ動作）。また、クエンチ素子 202 は、クエンチ動作で電圧降下した分の電流を流すことにより、APD 201 に供給する電圧を電圧 V_H へと戻す働きを持つ（リチャージ動作）。

【0037】

信号処理部 103 は、波形整形部 210、カウンタ回路 211、選択回路 212 を有する。本明細書において、信号処理部 103 は、波形整形部 210、カウンタ回路 211、選択回路 212 のいずれかを有していればよい。

【0038】

波形整形部 210 は、光子検出時に得られる APD 201 のカソードの電位変化を整形して、パルス信号を出力する。波形整形部 210 としては、例えば、インバータ回路が用いられる。図 4 では、波形整形部 210 としてインバータを一つ用いた例を示したが、複数のインバータを直列接続した回路を用いてもよいし、波形整形効果があるその他の回路を用いてもよい。

10

【0039】

カウンタ回路 211 は、波形整形部 210 から出力されたパルス信号をカウントし、カウント値を保持する。また、駆動線 213 を介して制御パルス $pRES$ が供給されたとき、カウンタ回路 211 に保持された信号がリセットされる。

【0040】

選択回路 212 には、図 3 の垂直走査回路部 110 から、図 4 の駆動線 214（図 3 では不図示）を介して制御パルス $pSEL$ が供給され、カウンタ回路 211 と信号線 113 との電気的な接続、非接続を切り替える。選択回路 212 には、例えば、信号を出力するためのバッファ回路などを含む。

20

【0041】

クエンチ素子 202 と APD 201 との間や、光電変換素子 102 と信号処理部 103 との間にトランジスタ等のスイッチを配して、電気的な接続を切り替えてもよい。同様に、光電変換素子 102 に供給される電圧 V_H または電圧 V_L の供給をトランジスタ等のスイッチを用いて電気的に切り替えてもよい。

【0042】

本実施形態では、カウンタ回路 211 を用いる構成を示した。しかし、カウンタ回路 211 の代わりに、時間・デジタル変換回路（Time to Digital Converter：以下、TDC）、メモリを用いて、パルス検出タイミングを取得する光電変換装置 100 としてもよい。このとき、波形整形部 210 から出力されたパルス信号の発生タイミングは、TDC によってデジタル信号に変換される。TDC には、パルス信号のタイミングの測定に、図 1 の垂直走査回路部 110 から駆動線を介して、制御パルス $pREF$ （参照信号）が供給される。TDC は、制御パルス $pREF$ を基準として、波形整形部 210 を介して各画素から出力された信号の入力タイミングを相対的な時間としたときの信号をデジタル信号として取得する。

30

【0043】

図 5 は、APD の動作と出力信号との関係を模式的に示した図である。

【0044】

図 5 (a) は、図 4 の APD 201、クエンチ素子 202、波形整形部 210 を抜粋した図である。ここで、波形整形部 210 の入力側を $node A$ 、出力側を $node B$ とする。図 5 (b) は、図 5 (a) の $node A$ の波形変化を、図 5 (c) は、図 5 (a) の $node B$ の波形変化をそれぞれ示す。

40

【0045】

時刻 t_0 から時刻 t_1 の間において、図 5 (a) の APD 201 には、 $V_H - V_L$ の電位差が印加されている。時刻 t_1 において光子が APD 201 に入射すると、APD 201 でアバランシェ増倍が生じ、クエンチ素子 202 にアバランシェ増倍電流が流れ、 $node A$ の電圧は降下する。電圧降下量がさらに大きくなり、APD 201 に印加される電位差が小さくなると、時刻 t_2 のように APD 201 のアバランシェ増倍が停止し、 no

50

node Aの電圧レベルはある一定値以上低下しなくなる。その後、時刻 t_2 から時刻 t_3 の間において、node Aには電圧 V_L から電圧降下分を補う電流が流れ、時刻 t_3 においてnode Aは元の電位レベルに静定する。このとき、node Aにおいて出力波形がある閾値を越えた部分は、波形整形部 210で波形整形され、node Bで信号として出力される。

【0046】

なお、信号線 113の配置、読み出し回路 112、出力回路 114の配置は図3に限定されない。例えば、信号線 113が行方向に延びて配されており、信号線 113が延びる先に読み出し回路 112が配されていてもよい。

【0047】

以下では、各実施形態の光電変換装置について説明する。

【0048】

(第1の実施形態)

図6は、第1の実施形態に係る光電変換装置の画素部を拡大した平面図である。図6では、APDが二次元平面状に配列された図である。本実施形態では、各画素が1つのAPDを有するため、図6は、 2×2 画素配列された画素部の平面図である。図6の破線 $A-A'$ の断面図を図7(a)に示し、破線 $B-B'$ の断面図を図7(b)にそれぞれ示す。図6に付与する番号は、図7(a)(b)の番号と対応する。各部位の詳細については、図7(a)(b)を用いて説明する。

【0049】

平面視で、第1の方向に、第1APDおよび第3APDが配され、第1の方向に直交する第2の方向に第3APDおよび第2APDが配される。図4においては、第1APDと第3APDが対辺方向に配され、第1APDと第2APDが対角方向に配される。例えば、図6において、左上のAPDが第1APD、右上のAPDが第3APD、左下のAPDが第2APDである。また、図6においては、第1APDの第1半導体領域 311と第2APDの第1半導体領域 311との間の距離が、第1APDの第1半導体領域 311と第3APDの第1半導体領域 311との間の距離よりも長い。

【0050】

図7(a)の半導体層 301には、第1導電型の第1半導体領域 311と第2導電型の第2半導体領域 312が配される。第1半導体領域 311と第2半導体領域 312はPN接合を形成し、アバランシェ増倍部を形成するAPDを構成する。また、第1半導体領域 311には、電圧 V_L を供給するコンタクトプラグ 341が形成される。半導体層 301は、コンタクトプラグが形成される側の面(第1面) 302と第1面 302と対向する面(第2面) 303とを有する。本実施形態では、第2面 303が光入射面となる。上述の通り、光入射面とは巨視的に視た場合の面であり、第1面 302と第2面 303とは平行な面でなくてもよい。

【0051】

図7(a)の隣接画素間には、アバランシェクロストークを低減するための分離領域 331が形成される。分離領域 331は、トレンチ構造を含む。トレンチ構造の内部には、アバランシェ増倍部 314で発生した光子に対する反射率を高める材料、または、発生した光子を吸収する材料で構成されることが好ましい。分離領域 331は、例えば、DTI(Deep Trench Isolation)とDTIの内部に配された絶縁材料により構成される。この絶縁材料による分離領域 331は、アバランシェ増倍部 314の高電界領域で発光する光子が隣接画素へ混入することを低減する。これに限られず、分離領域 331には、トレンチ構造の内部に銅、タンゲステンなどの金属材料が配されたものを用いてもよい。これにより、画素間の遮光性能を向上させることができる。また、分離領域 331には、トレンチ構造が配され、トレンチ構造の内部に空気(例えば、真空)がある構成も用いてもよい。

【0052】

DTIは第1面 302から第2面 303まで貫通していてもよいし、第2面からDTI

10

20

30

40

50

を形成する場合には、第1面302に達する前に半導体層301の途中にDTIの端部が位置するように配されていてもよい。この場合は、少なくともアバランシェ増倍部314の深さよりも浅い位置にDTIの端部が位置することが好ましい。本明細書において、深さ方向は、第1面302から第2面303に向かう方向である。このようなDTIの端部の配置とすることにより、アバランシェクロストークを低減することができる。好ましくは半導体層を貫通するようにDTIは設けられる。なお、本実施形態では、分離領域331として、DTIを含むトレンチ構造を設ける例を説明したが、分離領域331は選択的に設けられる部材であり、分離領域331を設けない形態も本発明は包含する。

【0053】

分離領域331の側壁部には、第2導電型の第3半導体領域321が配される。第3半導体領域321は、隣接画素間を分離する役割を有する。また、分離領域331を設ける場合には、分離領域331の側壁部で発生する暗電流を低減する役割も有する。

10

【0054】

本実施形態では、第3半導体領域321は、深さ402を境界として、第2面303側に配される。このように、第1導電型の第1半導体領域311と第2導電型の第3半導体領域321とは、形成される深さが異なる。第3半導体領域321は、分離領域331の側壁に接するように、第2面303から深さ402まで配されており、深さ402から第1面302には配されていない。

【0055】

第1導電型の第1半導体領域311と第2導電型の第3半導体領域321の一部が同じ深さに形成される場合、画素サイズの微細化に伴って、第1半導体領域311と第3半導体領域321の距離が狭まる。これにより、第1半導体領域311と第3半導体領域321の間で電界集中が生じ、DCRが増加する。

20

【0056】

これに対して、本実施形態の構造では、第1導電型の第1半導体領域311と第2導電型の第3半導体領域321の形成される深さが異なる。例えば、図7(a)では、第1導電型の第1半導体領域311の下面よりも、第2導電型の第3半導体領域321の上面が下に位置している。したがって、画素サイズが微細化された場合でも、前記2つの半導体領域が同一深さで形成された場合と比較して、その間の距離を離すことができる。その結果、第1半導体領域311と、第3半導体領域321の間の電界集中によるDCR増加を低減できる。

30

【0057】

深さ402は、APDのPN接合面である深さ401よりも深い位置にある。一方で、深さ402は、第2半導体領域312が配される深さ403よりも浅い位置にある。ここで、深さ403は、第2半導体領域312が占める深さの半分の位置を示している。

【0058】

分離領域331の側壁部で発生する暗電流のうち、深さ402よりも浅い位置で発生する暗電流電荷は、アバランシェ増倍部314よりもポテンシャルの低い第5半導体領域313を通じて第1半導体領域311に流れ込む。この暗電流成分は、アバランシェ増倍部314を通らない。したがって、暗電流電荷はアバランシェ増倍されず、APDの信号として検出されないため、DCRとしてカウントされない。そのため、第2半導体領域312の上面が第1面302に到達していなくとも、DCRの問題は生じない。

40

【0059】

第1半導体領域311の両端部には、電界集中を緩和するための第1導電型または第2導電型の第5半導体領域313が配される。このとき、第5半導体領域313の不純物濃度は、第1半導体領域311の不純物濃度よりも低く設定する。例えば、第1半導体領域311の不純物濃度が $6.0 \times 10^{18} [\text{atoms/cm}^3]$ 以上の場合に、第5半導体領域313の不純物濃度は $1.0 \times 10^{16} [\text{atoms/cm}^3]$ 以上、 $1.0 \times 10^{18} [\text{atoms/cm}^3]$ 以下とする。本明細書において、不純物濃度とは、所定の不純物の正味の不純物濃度のことであり、所謂NETドーピング濃度を指す。

50

【 0 0 6 0 】

また、第 2 半導体領域 3 1 2 よりも深い領域には、第 2 導電型の第 6 半導体領域 3 1 5 が配され、第 6 半導体領域 3 1 5 よりも深い領域には、第 2 導電型の第 7 半導体領域 3 1 6 が配される。このとき、第 6 半導体領域 3 1 5 よりも、第 7 半導体領域 3 1 6 の方が、第 2 導電型の不純物濃度が高くなるようにする。そうすることで、第 6 半導体領域 3 1 5 で光電変換された電荷は、第 2 面 3 0 3 側に抜けることなく、第 1 面 3 0 2 側に配されるアバランシェ増倍部 3 1 4 を通過する。これにより、信号電荷を効率的に読み出して A P D の信号としてカウントすることができる。

【 0 0 6 1 】

図 7 (b) は、図 6 の対角方向である破線 B - B ' の断面図である。図 7 (a) と異なる点は、隣接するアバランシェ増倍部間に分離領域 3 3 1 が配されない点である。アバランシェクロストークは、隣接するアバランシェ増倍部の距離が近いほど増加するため、対角方向よりも対辺方向の隣接するアバランシェ増倍部間に分離領域を形成する方が、その抑制効果が高くなる。また、分離領域 3 3 1 は前記のとおり、酸化膜等の絶縁膜による分離領域である。対角に配置されたアバランシェ増倍部間に分離領域 3 3 1 を配さない構造とすることで、A P D に電位 V H を供給するためのコンタクトプラグ 3 4 2 を形成することができる。そして、コンタクトプラグ 3 4 2 を異なるアバランシェ増倍部間で共有することができる。

10

【 0 0 6 2 】

キャリアがアバランシェ増倍される際に、高電界領域で発光するフォトンが隣接画素へ漏れ込むアバランシェクロストークが生じることがある。特許文献 1 には、画素間分離領域としてトレンチ構造を設け、トレンチ構造の内部に絶縁物を配置し、アバランシェクロストークを低減することが開示されている。また、特許文献 1 には、画素間分離領域の側壁部に、第 2 導電型の第 3 半導体領域を形成し、アノードに接続されたコンタクトから第 3 半導体領域に電圧を供給することが開示されている。

20

【 0 0 6 3 】

コンタクトプラグ 3 4 2 の下部には、半導体層 3 0 1 との接触抵抗を低減するために、第 2 導電型の第 8 半導体領域 3 2 3 が配される。このとき、第 8 半導体領域 3 2 3 の不純物濃度は、第 3 半導体領域 3 2 1 の不純物濃度と同程度であってもよい。あるいは、第 8 半導体領域 3 2 3 の不純物濃度は、第 3 半導体領域 3 2 1 の不純物濃度よりも高くてもよい。また、第 8 半導体領域 3 2 3 と第 1 半導体領域 3 1 1 との距離は、対角方向の方が対辺方向よりも遠くなる。これにより、第 1 半導体領域 3 1 1 と第 8 半導体領域 3 2 3 の間での電界集中が発生しにくく、それに起因する D C R 増加を低減することができる。そこで、図 6 に示すように、コンタクトプラグ 3 4 2 および第 8 半導体領域 3 2 3 は、平面視において、対辺方向の画素間ではなく、対角方向の画素間に配置している。

30

【 0 0 6 4 】

また、図 7 (b) において、電圧 V L がコンタクトプラグ 3 4 1 を通じて第 1 半導体領域 1 3 1 1 に印加され、電圧 V H がコンタクトプラグ 3 4 2 を通じて第 8 半導体領域 3 2 3 に印加される。第 8 半導体領域 3 2 3 に印加される電位は、第 3 半導体領域 3 2 1、第 6 半導体領域 3 1 5 を通じて、第 2 半導体領域 3 1 2 に供給される。その結果、第 1 導電型の第 1 半導体領域 1 3 1 1 と第 2 導電型の第 2 半導体領域 3 1 2 には、逆バイアスとなる電圧が印加され、アバランシェ増倍部 3 1 4 を形成することができる。

40

【 0 0 6 5 】

なお、図 7 (b) では、コンタクトプラグ 3 4 2 を第 1 面 3 0 2 の側に配しているが、第 2 面 3 0 3 の側から第 3 半導体領域 3 2 1 に電位を供給してもよい。この場合は、第 8 半導体領域 3 2 3 を配する必要がなくなるため、対角方向において、アバランシェ増倍部 3 1 4 間の距離をより近づけることが可能となる。

【 0 0 6 6 】

また、図 6 では、アバランシェ増倍部が円形に配され、第 8 半導体領域 3 2 3 の下に設けられる第 3 半導体領域 3 2 1 が平面視で矩形に配されているが、本実施形態は、これに

50

限定されない。例えば、第1半導体領域311と第3半導体領域321の平面視における形状とを同じにしてもよい。この場合には、コンタクトプラグ342を第2面303の側に配することが好ましい。

【0067】

なお、図示していないが、半導体層301の裏面には、平坦化層、フィルタ層、マイクロレンズなどが配置されていてもよい。フィルタ層には、カラーフィルタ、赤外光カットフィルタ、モノクロフィルタ等種々の光学フィルタを用いることができる。カラーフィルタには、RGBカラーフィルタ、RGBWカラーフィルタ等を用いることができる。

【0068】

以上の構成により、第1の実施形態によれば、画素サイズの微細化を図るAPDを実現することができる。また、分離領域331を設けていることから、アバランシェクロストークの低減も図ることができる。

10

【0069】

(第2の実施形態)

図8、図9(a)、および図9(b)を参照しながら、第2の実施形態に係る光電変換装置について説明する。図8は、本実施形態に係る光電変換装置の平面図であり、APDが二次元平面状に2×2個分配列された図である。図8の破線A-A'の断面図を図9(a)に、破線B-B'の断面図を図9(b)にそれぞれ示す。

【0070】

本実施形態に係る光電変換装置は、分離領域331の側壁部において、第1面302と深さ402との間に第4半導体領域322が配されている点が第1の実施形態と異なる。この点および以下で説明する点以外は、第1の実施形態と実質的に同じであるため、説明を省略する。

20

【0071】

第4半導体領域322は、深さ402を境界として、第1面302の側に配される。第4半導体領域322は、導電型および不純物濃度の少なくとも一方が第3半導体領域321と異なる。第4半導体領域322は、第1導電型の半導体領域であっても、第2導電型の半導体領域であっても、真性半導体領域であってもよい。なお、第4半導体領域322が第2導電型の半導体領域の場合は、第4半導体領域322は、第3半導体領域321よりも、第2導電型の不純物濃度が低くなるように設定する。例えば、第3半導体領域321の不純物濃度と第4半導体領域322の不純物濃度とは4倍以上異なる。一例として、第3半導体領域321の不純物濃度が $1.0 \times 10^{17} [\text{atoms/cm}^3]$ の場合、第4半導体領域322の不純物濃度は $1.0 \times 10^{16} [\text{atoms/cm}^3]$ である。また、第4半導体領域が第1導電型の場合、第4半導体領域322は、第1半導体領域311よりも、第1導電型の不純物濃度が低くなるように設定する。例えば、第4半導体領域322と第1半導体領域311とは10倍以上異なる。一例として、第1半導体領域311の不純物濃度が $6.0 \times 10^{18} [\text{atoms/cm}^3]$ の場合、第4半導体領域322の不純物濃度は $1.0 \times 10^{16} [\text{atoms/cm}^3]$ である。また、第4半導体領域の不純物濃度は、その極性によらず、半導体層301と同程度であってもよい。

30

【0072】

第4半導体領域322は、第2導電型の半導体領域であることが好ましい。深さ402が、深さ403よりも深い位置に配される場合、分離領域331の側壁部で発生する暗電流のうち、第3半導体領域321が配されない深さで発生する暗電流の一部は、アバランシェ増倍部314を通過するため、DCR増加を引き起こす。

40

【0073】

しかしながら、図9(a)に示すように、深さ402が、深さ403よりも浅い位置に配されることにより、分離領域331の側壁部で発生する暗電流のうち、深さ402より深い位置で発生する暗電流電荷は、第2導電型の第3半導体領域321で再結合される。したがって、DCR増加を低減することができる。

【0074】

50

本実施形態によれば、画素サイズの微細化を図るAPDを実現することができる。また、分離領域331を設けていることから、アバランシェクロストークの低減も図ることができる。

【0075】

(第3の実施形態)

図10、図11(a)、および図11(b)を参照しながら、第3の実施形態に係る光電変換装置について説明する。図10は、本実施形態に係る光電変換装置の平面図であり、APDが二次元平面状に2×2個分配列された図である。図10の破線A-A'の断面図を図11(a)に、破線B-B'の断面図を図11(b)にそれぞれ示す。

【0076】

本実施形態に係る光電変換装置は、平面視において、第4半導体領域322の幅が、第3半導体領域321の幅よりも狭い点が第2の実施形態と異なる。この点および以下で説明する点以外は、第2の実施形態と実質的に同じであるため、説明を省略する。

【0077】

なお、本明細書において、「半導体領域の幅」とは、深さ方向に対して直交する方向における長さを指す。例えば、図11(a)における第4半導体領域322の幅とは、深さ方向における一断面において、分離領域331と第4半導体領域322との界面から第5半導体領域311に向かう方向における長さである。

【0078】

図10および図11(a)に示すように、分離領域331に対する第3半導体領域321の幅(張り出し量)よりも、第4半導体領域322の幅(張り出し量)の方が、オフセットCだけ小さい。つまり、平面視において、分離領域331から第4半導体領域322の第1半導体領域311側の端までの距離は、分離領域331から第3半導体領域321の第1半導体領域311側の端までの距離よりも小さい。ここで、第4半導体領域322の第1半導体領域311側の端とは、第5半導体領域313と第4半導体領域322との間の半導体領域324と第4半導体領域322との界面を指す。半導体領域324は、第4半導体領域322および第5半導体領域313と導電型および不純物濃度の少なくとも一方が異なる半導体領域である。例えば、第1導電型で、第5半導体領域313よりも不純物濃度の低い半導体領域である。また、第3半導体領域321の第1半導体領域311側の端とは、第3半導体領域321と第6半導体領域315との界面を指す。

【0079】

なお、本実施形態においては、第4半導体領域322が第1導電型の場合に、第4半導体領域322は第1半導体領域311と同等の不純物濃度であってもよい。また、本実施形態においては、第4半導体領域322が第2導電型の場合に、第4半導体領域322は第3半導体領域321と同等の不純物濃度であってもよい。

【0080】

各半導体領域と同等の不純物濃度であっても、第1半導体領域311と第4半導体領域322との距離Eが、第1半導体領域311と第3半導体領域321との距離Dと同等であれば、第1の実施形態と同様の効果を実現することができる。

【0081】

第4半導体領域322は、真性半導体領域であってもよいし、第1半導体領域311よりも不純物濃度の低い第1導電型の半導体領域であってもよいし、第3半導体領域321よりも不純物濃度の低い第2導電型の半導体領域であってもよい。

【0082】

本実施形態によれば、画素サイズの微細化を図るAPDを実現することができる。また、分離領域331を設けていることから、アバランシェクロストークの低減も図ることができる。さらに、第4半導体領域322の幅を小さくしているため、第2の実施形態よりも、画素サイズの微細化が可能となる。

【0083】

(第4の実施形態)

10

20

30

40

50

図 1 2、図 1 3 (a)、および図 1 3 (b)を参照しながら、第 4 の実施形態に係る光電変換装置について説明する。図 1 2 は、第 4 の実施形態に係る光電変換装置の平面図であり、A P D が二次元平面状に 2 × 2 個分配列された図である。図 1 2 の破線 A - A ' の断面図を図 1 3 (a) に、破線 B - B ' の断面図を図 1 3 (b) にそれぞれ示す。図 1 2 に付与する番号は、図 1 3 (a) (b) の番号と対応する。

【 0 0 8 4 】

本実施形態に係る光電変換装置は、図 1 2 の破線 B - B ' において、対角方向の隣接画素間にも分離領域 3 3 1 が配される点が第 2 の実施形態と異なる。この点および以下で説明する点以外は、第 2 の実施形態と実質的に同じであるため、説明を省略する。

【 0 0 8 5 】

本実施形態では、平面視において、対辺方向だけでなく対角方向も含めて画素の周囲全てに分離領域 3 3 1 が配されている。つまり、破線 B - B ' の断面においても、A P D 間に分離領域 3 3 1 が配される。

【 0 0 8 6 】

第 2 の実施形態では、対角方向の隣接画素間に配されるコンタクトプラグ 3 4 2 を 4 つの画素で共有しており、電圧 V H を与えるコンタクトプラグは、1 画素につき実質 1 個である。一方で、本実施形態では、対角方向の隣接画素間に絶縁膜が埋め込まれた分離領域 3 3 1 が配されるため、図 1 2 のように、対角方向の隣接画素間の中心から平面視でオフセットを設けて配置する必要がある。図 1 2 の例では、1 画素につき 4 個のコンタクトプラグ 3 4 2 が割り当てられるが、必ずしも 4 個である必要はなく、電圧 V H を与えるコンタクトプラグは 1 画素につき 1 個あればよい。あるいは、複数画素で 1 個の電圧 V H を与えるコンタクトプラグを共有してもよい。

【 0 0 8 7 】

第 2 の実施形態では、アバランシェ増倍部 3 1 4 で発光するフォトンのうち、対角方向、すなわち、図 1 2 の破線 B - B ' に進むフォトン、アバランシェクロストークを引き起こす可能性がある。本実施形態では、対角方向も含めて画素の周囲に分離領域 3 3 1 が配されている。したがって、対角方向の隣接画素間でのアバランシェクロストークを低減することができる。

【 0 0 8 8 】

本実施形態によれば、画素サイズの微細化を図る A P D を実現することができる。また、分離領域を設けていることから、アバランシェクロストークの低減も図ることができる。特に、対角方向の隣接画素間でのアバランシェクロストークも低減することができる。

【 0 0 8 9 】

(第 5 の実施形態)

図 1 4、図 1 5 (a)、および図 1 5 (b)を参照しながら、第 5 の実施形態に係る光電変換装置について説明する。図 1 4 は、第 5 の実施形態に係る光電変換装置の平面図であり、A P D が二次元平面状に 2 × 2 個分配列された図である。図 1 4 の破線 A - A ' の断面図を図 1 5 (a) に、破線 B - B ' の断面図を図 1 5 (b) にそれぞれ示す。図 1 4 に付与する番号は、図 1 5 (a) (b) の番号と対応する。

【 0 0 9 0 】

本実施形態に係る光電変換装置は、分離領域 3 3 1 が第 2 面 3 0 3 まで到達していない点が第 2 の実施形態と異なる。この点および以下で説明する点以外は、第 2 の実施形態と実質的に同じであるため、説明を省略する。

【 0 0 9 1 】

一例として、図 1 5 (a) は、分離領域 3 3 1 が第 6 半導体領域 3 1 5 と第 7 半導体領域 3 1 6 の境界部まで配されている。第 1 面 3 0 2 を基準にした場合、第 7 半導体領域 3 1 6 が配される深さは、例えば 2 . 5 μ m 以上である。

【 0 0 9 2 】

アバランシェクロストークの原因となるフォトンの発生源は、アバランシェ増倍部 3 1 4 であり、そこで発生したフォトンが、第 2 面 3 0 3 の側に配される第 7 半導体領域 3 1

10

20

30

40

50

6 を経て隣接画素へ漏れ込む可能性は低い。従って、分離領域 3 3 1 は第 2 面 3 0 3 まで到達している必要はなく、図 1 5 (a) のように、深さ方向の途中まで形成されていてもよい。その場合、分離領域 3 3 1、及び、第 3 半導体領域 3 2 1 を形成するプロセス工程上の難易度を低減することができる。

【 0 0 9 3 】

本実施形態によれば、画素サイズの微細化を図る A P D を実現することができる。また、分離領域 3 3 1 を設けていることから、アバランシェクロストークの低減も図ることができる。また、プロセス工程の難易度を低減することができる。

【 0 0 9 4 】

(第 6 の実施形態)

図 1 6、図 1 7 (a)、および図 1 7 (b) を参照しながら、第 6 の実施形態に係る光電変換装置について説明する。図 1 6 は、本実施形態に係る光電変換装置の平面図であり、A P D が二次元平面状に 2 × 2 個分配列された図である。図 1 6 の破線 A - A ' の断面図を図 1 7 (a) に、破線 B - B ' の断面図を図 1 7 (b) にそれぞれ示す。図 1 6 に付与する番号は、図 1 7 (a) (b) の番号と対応する。

【 0 0 9 5 】

本実施形態に係る光電変換装置は、A P D に電圧 V H を与えるコンタクトプラグが、第 1 面 3 0 2 の側に配されておらず、第 2 面 3 0 3 の側に配されるコンタクトプラグ 3 4 3 を通じて供給される点が第 4 の実施形態と異なる。この点および以下で説明する点以外は、第 4 の実施形態と実質的に同じであるため、説明を省略する。

【 0 0 9 6 】

コンタクトプラグ 3 4 3 から印加される電圧 V H は、第 7 半導体領域 3 1 6、第 6 半導体領域 3 1 5 を通じて、第 2 半導体領域 3 1 2 に供給される。その結果、第 1 半導体領域 3 1 1 と第 2 半導体領域 3 1 2 には、逆バイアスとなる電圧が印加され、アバランシェ増倍部 3 1 4 を形成することができる。

【 0 0 9 7 】

本実施形態においては、第 1 面 3 0 2 の側に、電圧 V H を与えるコンタクトプラグがないため、第 1 面 3 0 2 の側に第 8 半導体領域 3 2 3 を形成する必要はない。したがって、図 1 7 (a) および図 1 7 (b) では、第 8 半導体領域 3 2 3 の代わりに第 4 半導体領域 3 2 2 が配されている。分離領域 3 3 1 が配されない場合は、第 4 半導体領域 3 2 2 を配さないようにしてもよい。

【 0 0 9 8 】

なお、図 1 7 (a) および図 1 7 (b) では、コンタクトプラグ 3 4 3 を配しているが、コンタクトプラグ 3 4 3 の代わりに金属膜等の電極を形成し、電極を介して電位を供給してもよい。

【 0 0 9 9 】

また、図 1 7 (a) および図 1 7 (b) では、平面視において、アバランシェ増倍部 3 1 4 に重なる位置にコンタクトプラグ 3 4 3 が配されているが、アバランシェ増倍部 3 1 4 に重ならない位置にコンタクトプラグ 3 4 3 が配されていてもよい。これにより、第 2 面 3 0 3 側からの入射光を、コンタクトプラグ 3 4 3 で遮られることなく半導体層に入射させることができる。

【 0 1 0 0 】

本実施形態によれば、画素サイズの微細化を図る A P D を実現することができる。また、分離領域 3 3 1 を設けていることから、アバランシェクロストークの低減も図ることができる。

【 0 1 0 1 】

(第 7 の実施形態)

図 1 8、図 1 9 (a)、および図 1 9 (b) を参照しながら、第 7 の実施形態に係る光電変換装置について説明する。図 1 8 は、第 7 の実施形態に係る光電変換装置の平面図であり、A P D が二次元平面状に 2 × 2 個分配列された図である。図 1 8 の破線 A - A ' の断

10

20

30

40

50

面図を図 19 (a) に、破線 B - B ' の断面図を図 19 (b) にそれぞれ示す。図 18 に付与する番号は、図 19 (a) (b) の番号と対応する。

【 0 1 0 2 】

本実施形態に係る光電変換装置は、アバランシェ増倍部 3 1 4 を形成するための半導体領域の構成が第 1 の実施形態と異なる。この点および以下で説明する点以外は、第 1 の実施形態と実質的に同じであるため、説明を省略する。

【 0 1 0 3 】

図 19 (a) では、第 1 導電型の第 9 半導体領域 3 5 1 と、第 2 導電型の第 1 0 半導体領域 3 5 2 の間で P N 接合が形成され、アバランシェ増倍部 3 1 4 が形成される。第 9 半導体領域 3 5 1 の不純物濃度は、例えば、図 5 (a) の第 1 半導体領域 3 1 1 と同程度であり、第 1 0 半導体領域 3 5 2 の不純物濃度は、例えば、図 5 (a) の第 2 半導体領域 3 1 2 と同程度である。また、図 19 (a) において、第 1 0 半導体領域 3 5 2 と同じ深さには、第 1 1 半導体領域 3 5 3 が配される。第 1 1 半導体領域 3 5 3 が第 2 導電型の場合、その不純物濃度は第 1 0 半導体領域 3 5 2 よりも低い。また、第 1 1 半導体領域 3 5 3 が第 1 導電型の場合、その不純物濃度は第 9 半導体領域 3 5 1 よりも低い。さらに、第 9 半導体領域 3 5 1 と同じ深さには、第 1 2 半導体領域 3 5 4 が配される。第 1 2 半導体領域 3 5 4 が第 1 導電型の場合、その不純物濃度は第 9 半導体領域 3 5 1 よりも低い。また、第 1 2 半導体領域 3 5 4 が第 2 導電型の場合、その不純物濃度は第 1 0 半導体領域 3 5 2 よりも低い。

【 0 1 0 4 】

アバランシェ増倍部 3 1 4 は、第 9 半導体領域 3 5 1 と第 1 0 半導体領域 3 5 2 の間の電界により形成される。本実施形態の構成によれば、第 9 半導体領域 3 5 1 の面積を、画素サイズに依らず一定に保つことが可能となる。信号電荷にとってのポテンシャル高さが、第 1 0 半導体領域 3 5 2 よりも第 1 1 半導体領域 3 5 3 の方が低く設定される。これにより、第 6 半導体領域 3 1 5 で光電変換された電荷が、第 1 1 半導体領域 3 5 3 を通過して、アバランシェ増倍部 3 1 4 に収集される。このようなポテンシャル設計により、ノイズ発生源となるアバランシェ増倍部 3 1 4 を必要最小限の面積に抑えることができる。

【 0 1 0 5 】

また、図 19 (a) では、平面視において、第 9 半導体領域 3 5 1 と第 1 0 半導体領域 3 5 2 は互いに重なっていないが、その一部が重なっていても良い。

【 0 1 0 6 】

さらに、信号電荷にとってのポテンシャル高さが、第 1 0 半導体領域 3 5 2 よりも第 1 1 半導体領域 3 5 3 の方が低ければ、第 1 0 半導体領域 3 5 2 と第 1 1 半導体領域 3 5 3 の第 2 導電型の不純物濃度は同じであってもよい。この点に関しては、第 9 の実施形態においても説明する。

【 0 1 0 7 】

なお、図 19 (a) において、第 9 半導体領域 3 5 1 と第 1 0 半導体領域 3 5 2 の P N 接合深さを 4 0 1、第 1 0 半導体領域 3 5 2 が配される深さを 4 0 3 とする場合、それぞれの深さの深さ 4 0 2 に対する関係は、第 1 の実施形態と同じである。

【 0 1 0 8 】

本実施形態によれば、画素サイズの微細化を図る A P D を実現することができる。また、分離領域 3 3 1 を設けていることから、アバランシェクロストークの低減も図ることができる。さらに、アバランシェ増倍部 3 1 4 の面積を第 1 の実施形態よりも小さくしながら信号電荷をアバランシェ増倍部 3 1 4 に収集できる。したがって、ノイズを減らしながら、光検出効率を高くすることが可能となる。

【 0 1 0 9 】

(第 8 の実施形態)

図 2 0 を参照しながら、第 8 の実施形態に係る光電変換装置について説明する。本実施形態に係る光電変換装置は、対角方向の隣接画素間に、第 1 面 3 0 2 には達しない分離領域 3 3 1 b が配されている。第 4 の実施形態の図 1 3 で説明した分離領域 3 3 1 は、対角

10

20

30

40

50

方向の隣接画素間にも設けられているが、第1面302まで達しており、本実施形態とは第1面302まで達しているか否かという点で異なる。この点および以下で説明する点以外は、上記の実施形態と実質的に同じであるため、説明を省略する。

【0110】

分離領域331bは、アバランシェ増倍部314が配される深さ401に近い深さまで形成されることが好ましい。これにより、対辺方向における隣接画素間におけるアバランシェクロストークを低減することができる。

【0111】

本実施形態によれば、画素サイズの微細化を図るAPDを実現することができる。また、分離領域を設けていることから、アバランシェクロストークの低減も図ることができる。特に、対角方向の隣接画素間でのアバランシェクロストークも低減することができる。

10

【0112】

(第9の実施形態)

図21から図23を参照しながら、第9の実施形態に係る光電変換装置について説明する。

【0113】

図21は画素領域12に含まれる複数の画素のうちの、2×2の4画素の概略平面図である。図21は、半導体層300の第1面における平面を示している。

【0114】

図22(a)は図21のA-A'、すなわち、第1の方向における概略断面図であり、図22(b)は図21のB-B'、すなわち、第1の方向と交差する第2の方向における概略断面図である。図22において、第1の方向は対辺方向であり、第2の方向は対角方向である。図22では、センサ基板11に含まれる半導体層300と半導体層300に接続されるコンタクトプラグの一部を示している。

20

【0115】

図21に示すように、各画素104は少なくとも1つのAPDを含む。なお、以降の説明では、画素104が1つのAPDにより構成される形態を説明するが、画素104は複数のAPDを含んで構成されていてもよい。以下では、便宜的に、第1APDの対辺方向に並ぶAPDを第2APD、第1APDの対角方向に並ぶAPDを第3APDという。

【0116】

各半導体領域の詳細は後述するが、図21では、APDのアバランシェ増倍領域を形成するための第1導電型(例えば、N型)の第1半導体領域1311が示されている。第1半導体領域1311の周囲には、第3半導体領域1313が配されている。

30

【0117】

図21において、第1APDの第1半導体領域1311と、第3APDの第1半導体領域1311との間には、コンタクトプラグが接続される第2導電型(例えば、P型)の第6半導体領域1316が配される。

【0118】

各画素間には第2導電型の第4半導体領域1314を含む分離部(分離領域)が配されている。上記実施形態では、分離部(分離領域)をトレンチ構造と半導体領域で構成した例を説明した。他方、本実施形態では、半導体領域のみによって構成されている例を説明する。第2導電型の第4半導体領域1314は、対辺および対角方向を分離するように配されている。平面視において、第6半導体領域1316は、第4半導体領域1314と重なるように配されている。

40

【0119】

図22(a)に示すように、半導体層300には画素104を構成する各半導体領域が配される。APDは、第1導電型の第1半導体領域1311と、第2導電型の第2半導体領域1312を少なくとも含む。第1半導体領域1311と第2半導体領域1312とでPN接合を形成している。第1半導体領域1311の不純物濃度は、第2半導体領域1312の不純物濃度よりも高い。また、第1半導体領域1311と第2半導体領域1312

50

とに所定の逆バイアス電圧を印加することによりアバランシェ増倍領域 1302 を形成している。第 1 半導体領域 1311 はコンタクトプラグ 1130 と接続され、コンタクトプラグ 1130 を介して電圧が印加される。なお、コンタクトプラグ 1130 は、複数配されていてもよい。

【0120】

第 1 半導体領域 1311 と第 2 半導体領域 1312 との間には、第 1 半導体領域 1311 よりも不純物濃度の低い第 1 導電型の半導体領域 1301 が配されていてもよい。半導体領域 1301 は、第 1 導電型であっても、第 2 導電型であってもよい。

【0121】

第 1 半導体領域 1311 の端部には、電界緩和のために、第 1 導電型の第 3 半導体領域 1313 が配されている。第 3 半導体領域 1313 は、電界緩和の目的を達成させることができれば、第 2 導電型の半導体領域で構成されていてもよい。第 3 半導体領域 1313 の不純物濃度は、第 1 導電型の場合には、第 1 半導体領域 1311 よりも低く、第 2 導電型の場合には、第 2 半導体領域 1312 よりも低い。第 3 半導体領域 1313 と、第 1 半導体領域 1311 または第 2 半導体領域 1312 との不純物濃度の差は 2 倍以上異なる。第 3 半導体領域は追加的な半導体領域であり、設けなくてもよい。

10

【0122】

図 22 (a)、(b) において、各画素間の対辺および対角方向を分離するために、第 2 導電型の第 4 半導体領域 1314 が配されている。第 2 導電型の第 2 半導体領域 1312 は、第 4 半導体領域 1314 と接して配されている。

20

【0123】

第 2 半導体領域 1312 よりも深い位置には、第 2 導電型の第 5 半導体領域 1315 が配されている。第 2 導電型の第 5 半導体領域 1315 は、第 4 半導体領域 1314 と接して配されている。平面視で、画素 104 の全面に第 5 半導体領域 1315 が配され、その一部が第 4 半導体領域 1314 と重なっていてもよい。図 22 (a)、(b) において、第 5 半導体領域 1315 は、半導体層 300 の裏面に接して配されているが、離れて配されていてもよい。なお、図 22 (a)、(b) では、イオン注入により第 2 導電型の第 5 半導体領域 1315 を形成した例を示すがこれに限定されない。例えば、半導体層 300 の裏面にピニング膜を配し、第 5 半導体領域 1315 がイオン注入により形成されていない例とすることもできる。ピニング膜には公知の材料を採用することができる。

30

【0124】

なお、図示していないが、半導体層 300 の裏面には、平坦化層、フィルタ層、マイクロレンズなどが配置されていてもよい。フィルタ層には、カラーフィルタ、赤外光カットフィルタ、モノクロフィルタ等種々の光学フィルタを用いることができる。カラーフィルタには、RGB カラーフィルタ、RGBW カラーフィルタ等を用いることができる。

【0125】

第 2 半導体領域 1312 と第 5 半導体領域 1315 の間には、第 1 導電型の第 7 半導体領域 1317 が設けられている。第 7 半導体領域 1317 の不純物濃度は、第 7 半導体領域 1317 の周囲に設けられている半導体領域 1301 の不純物濃度よりも高い。この構成により、信号電荷にとって、半導体領域 1301 のポテンシャルよりも、第 7 半導体領域 1317 のポテンシャルが低くなり、より多くの電荷をアバランシェ増倍領域 1302 に収集することが可能となる。第 7 半導体領域 1317 は、必要に応じて設けられる半導体領域であり、設けなくてもよい。また、図 22 の断面図において、第 7 半導体領域 1317 の一部と第 2 半導体領域 1312 とが接触しているが、第 7 半導体領域 1317 は第 2 半導体領域 1312 から離間して設けられていてもよい。

40

【0126】

図 22 (a) において、第 2 導電型の第 4 半導体領域 1314 の一端(上面)は、第 2 半導体領域 1312 よりも浅い位置であって、且つ、半導体層 300 の第 1 面よりも深い位置に配されている。言い換えると、第 1 APD を有する第 1 光電変換素子と第 2 APD を有する第 2 光電変換素子との間において、第 4 半導体領域 1314 の一端が第 1 面より

50

も第2面の側で且つ第2半導体領域1312よりも第1面の側に位置する。第4半導体領域1314の一端は、図22(a)に示すように、対辺方向においては、第4半導体領域1314が第2面から第1面まで連続的に配されておらず、第1面から離間して配されている。

【0127】

第1APDと、第2APDとの間において、第4半導体領域1314が第2面から第1面まで連続的に配された場合には、第1半導体領域1311又は第3半導体領域1313と第4半導体領域1314とにより横方向の電界集中が生じる可能性がある。一方で、第4半導体領域1314の一端が第2半導体領域1312の上面よりも下に位置すると、第1APDの第1半導体領域1311と第2APDの第1半導体領域1311との間で横方向に空乏層が広がりうる。この結果、空乏層がつながることにより、画素間でパンチスルーが生じる可能性がある。

10

【0128】

これに対して、本実施形態によれば、対辺方向においては、第4半導体領域1314の上端が第1面よりも深く第2半導体領域1312よりも浅い位置に配される。したがって、横方向の電界集中を低減しながら、パンチスルーを生じにくくすることができる。

【0129】

図22(b)に示すように、対角方向においては、第4半導体領域1314が、第1面から第5半導体領域1315が配される深さと同じ深さまで連続的に配されている。対角方向においては、対辺方向に比べて第4半導体領域1314と第1半導体領域1311又は第3半導体領域1313との距離を確保しやすい。したがって、第4半導体領域1314と第1半導体領域1311又は第3半導体領域1313との距離が対辺方向に比べて長くなる。このため、対角方向は、第4半導体領域1314が第1面まで配されていたとしても、対辺方向に比べて横方向の電界集中は生じにくい。図22(b)に示すように、対角方向においては、後述するようにコンタクトプラグ131を介して第2半導体領域1312に電圧を印加する必要があるため、対角方向では第4半導体領域1314を第1面まで連続的に配している。なお、第4半導体領域1314は第6半導体領域1316と接していればよいため、第1面まで連続的に形成されている必要はない。少なくとも、第4半導体領域1314と第6半導体領域1316とが接していればよい。

20

【0130】

半導体層300の第1面の側には、第2導電型の第6半導体領域1316が設けられている。図21や図22(b)に示すように、第6半導体領域1316は、第2導電型の第4半導体領域1314に内包されている。

30

【0131】

第6半導体領域1316の不純物濃度は、第4半導体領域1314の不純物濃度よりも高い。この構成により、第6半導体領域1316とコンタクトプラグ131を接続することにより、第4半導体領域1314とコンタクトプラグ131を接続した場合の接触抵抗よりも、金属と半導体間の接触抵抗を低くすることが可能となる。

【0132】

第6半導体領域1316と接続したコンタクトプラグ131と、第1半導体領域1311と接続したコンタクトプラグ130との間に所定の逆バイアス電圧を印加することにより、アバランシェ増倍領域302を形成することができる。

40

【0133】

(各位置の半導体領域の整理とポテンシャルの関係)

第1の深さD1には、第1導電型の第1半導体領域1311、第1導電型または第2導電型の第3半導体領域1313、第1導電型または第2導電型の半導体領域1301、第2導電型の第4半導体領域1314、第2導電型の第6半導体領域1316が配される。

【0134】

第1半導体領域1311と第3半導体領域1313は、平面視で互いに接している。また、第3半導体領域1313と半導体領域1301は、平面視で互いに接している。

50

【 0 1 3 5 】

ここで、各半導体領域が第1の深さD1に配されるとは、例えば、イオン注入された不純物の濃度ピークが第1の深さD1に配されることをいう。しかし、必ずしも、ピークが第1の深さD1に配されている必要はなく、不純物が拡散されていると認識できる領域が第1の深さD1に設けられていればよい。

【 0 1 3 6 】

第2の深さD2は、第1の深さD1よりも深い位置である。換言すれば、第2の深さD2は、第1の深さD1よりも、半導体層300の裏面側の位置である。第2の深さDには、第2半導体領域1312及び第4半導体領域1314が配される。

【 0 1 3 7 】

第3の深さD3は、第2の深さD2よりも深い位置である。換言すれば、第3の深さD3は、第2の深さD2よりも、半導体層300の裏面側の位置である。第3の深さD3には、第7半導体領域1317、半導体領域1301、第4半導体領域1314が配される。

【 0 1 3 8 】

第4の深さD4は、第3の深さD3よりも深い位置である。換言すれば、第4の深さD4は、第3の深さD3よりも、半導体層300の裏面側の位置である。第4の深さD4には、第5半導体領域1315、第4半導体領域1314が配される。

【 0 1 3 9 】

図23に、図21および図22のAPDのポテンシャル図を示す。

【 0 1 4 0 】

図23の点線20は、線分DD'のポテンシャル分布を示し、実線30は、線分CC'のポテンシャル分布を示す。図23における横軸の深さ方向のD1からD4は、図22におけるD1からD4にそれぞれ相当する。

【 0 1 4 1 】

図23の点線20に関して、深さD4から深さD3に向けて徐々にポテンシャルが下がる。そして、深さD3に配されている第7半導体領域1317は第1導電型であり、深さD2に配されている第2半導体領域1312は第2導電型であるため、深さD3から深さD2に向けて徐々にポテンシャルが上がる。他方、深さD1に配されている第3半導体領域1313は、第1導電型であるか、あるいは、第2半導体領域1312よりも不純物濃度の低い第2導電型である。そのため、深さD2から深さD1に向けてポテンシャルが下がる。

【 0 1 4 2 】

他方、実線30に関して、深さD4から深さD3に向けて徐々にポテンシャルが下がる点は、実線30と同じ傾向となる。しかし、実線30では、深さD3から深さD2に向けて徐々にポテンシャルが下がる。また、深さD2から深さD1に向けて、ポテンシャルは急峻に下がる。深さD4からD3に関しては、点線20と実線30のポテンシャル勾配はほぼ同じ傾向を示し、ポテンシャル勾配は緩やかに低くなっていく。そのため、光検出装置において生じた電荷は、緩やかなポテンシャル勾配によって、半導体層300の表面側(第1面側)に移動する。

【 0 1 4 3 】

ここで、前述のとおり、第1半導体領域1311と第2半導体領域1312はPN接合を構成するが、第2半導体領域1312の不純物濃度は、第1半導体領域1311の不純物濃度よりも低い。このため、逆バイアスとなるような電位を第1半導体領域1311と第2半導体領域1312に供給すると、空乏層領域が第2半導体領域1312の側へ形成される。この場合、アバランシェ増倍領域302周辺の第2半導体領域1312の中央部には電界が大きくかかるのに対して、第2半導体領域1312の周辺部では小さな電界しかかからない。そのため、深さD2の位置では、実線30のポテンシャルが大きく引き下げられ、深さD2においては、点線20のポテンシャルよりも実線30のポテンシャルの方が低くなる。他方、第2半導体領域1312の周辺部では小さな電界しかかからないため、各半導体領域の導電型の違い、あるいは、不純物濃度の違いに対応したポテンシャル

10

20

30

40

50

の関係が維持される。

【0144】

このような構造により、図23の深さD2における点線20と実線30が示すように、信号電荷である電子にとってのポテンシャル高さは、第2半導体領域1312の周辺部よりも中央部の方が低くなる。これにより、第2半導体領域1312の中央部の方向に光電変換された電荷が移動しやすくなる。

【0145】

第2半導体領域1312の中央部付近に移動した電荷は、図23の実線30の深さD2から深さD1にかけて急峻なポテンシャル勾配によって加速されることで、アバランシェ増倍領域1302でアバランシェ増倍される。

10

【0146】

これに対し、図23の点線20の深さD2から深さD1にかけては、アバランシェ増倍を起こさないポテンシャル分布となっている。そのため、画素サイズに対してアバランシェ増倍領域1302の面積を大きくすることなく、発生した電荷を信号電荷としてカウントすることができる。

【0147】

以下、各半導体領域の不純物濃度の例について、具体的に説明する。ここでは、第1導電型をN型とし、第2導電型をP型とする。

【0148】

図22における第6半導体領域1316の不純物濃度は $1 \times 10^{19} \sim 10^{20}$ [atoms/cm³]程度である。

20

【0149】

N型の第1半導体領域1311は、N型の第7半導体領域1317よりも不純物濃度の高い領域である。例えば、N型の第1半導体領域1311の不純物濃度は、 1×10^{18} [atoms/(cm³)]以上であり、N型の第1半導体領域1311には、第4半導体領域1314に対して逆バイアスとなる電位が供給される。

【0150】

N型の第3半導体領域1313は、N型の第1半導体領域1311よりも不純物濃度を低くする。例えば、N型の第3半導体領域1313の不純物濃度は、 $1 \times 10^{16} \sim 5 \times 10^{17}$ [atoms/cm³]程度である。仮に、第3半導体領域1313をP型とした場合、第3半導体領域1313の不純物濃度によっては、第1半導体領域1311と第3半導体領域1313の間でアバランシェ増倍電界が形成され、ノイズ増加の要因となる。

30

【0151】

P型の第2半導体領域1312の不純物濃度は、P型の第4半導体領域1314より不純物濃度を低くする。例えば、P型の第2半導体領域1312の不純物濃度は、 $1 \times 10^{16} \sim 5 \times 10^{17}$ [atoms/cm³]程度である。

【0152】

ところで、図22において、P型の第2半導体領域1312を設けずに、N型の第1半導体領域1311のすぐ下部に、N型の第1半導体領域1311よりも不純物濃度の低いN型の第7半導体領域1317を配することを想定する。この場合、第7半導体領域1317で電荷を発生させ、N型の第1半導体領域1311から電荷を読み出すことは可能である。

40

【0153】

しかし、本実施形態と同等の電圧条件下でアバランシェ増倍させることは難しい。これは、逆バイアスの電位差の大部分がN型の第7半導体領域1317の空乏層領域にかかることにより、N型の第1半導体領域1311近傍のアバランシェ増倍領域にかかる電位差が小さくなってしまいうためである。他方、本実施形態では、N型の第7半導体領域1317は各方位でP型半導体領域に囲まれるため、N型の第7半導体領域1317のポテンシャルはN型の第1半導体領域1311よりも、周囲のP型半導体領域に近いレベルとなる。すなわち、P型の第2半導体領域1312で半導体層深部への空乏層の過度な広がりを

50

抑制することで、上記の印加する電位差の大部分をN型の第1半導体領域1311近傍のアバランシェ増倍領域に集中させることが可能となる。この結果、より低電圧で光電荷をアバランシェ増倍させることができる。このとき、N型の第7半導体領域1317の不純物濃度は、N型の第1半導体領域1311の不純物濃度よりも低くする必要がある。

【0154】

図22では、N型の第7半導体領域1317は、一例として同一の不純物濃度からなる領域を示した。しかし、N型の第7半導体領域1317は、半導体層300の第1面の側に電荷が移動するようなポテンシャル構造になるように不純物濃度の勾配を有していた方がよい。そのような不純物濃度の勾配とすることで、N型の第7半導体領域1317に電荷を移動しやすくすることが可能である。

10

【0155】

また、図22では、P型の第2半導体領域1312は、同一の不純物濃度からなる不純物領域を示した。しかし、第2半導体領域1312の中央部のポテンシャルを、周辺部のポテンシャルよりも低くする構成であれば、どのような構成も採用しうる。例えば、P型の第2半導体領域1312の中央部の不純物濃度よりも、第2半導体領域1312の周辺部の不純物濃度を高くするという構成も採用しうる。さらに、第2半導体領域1312の中央部について、N型の半導体領域としてもよい。

【0156】

本実施形態によれば、画素サイズの微細化を図るAPDを実現することができる。また、第1半導体領域1311又は第3半導体領域1313と第4半導体領域1314とでの電界の発生を低減しつつ、第1APDの第1半導体領域1311、第2APDの第1半導体領域1311間でのパンチスルーを低減することができる。

20

【0157】

(第10の実施形態)

図24及び図25(a)、(b)を参照しながら、第10の実施形態に係る光電変換装置について説明する。図24は、本実施形態に係る光電変換装置のAPDが配された半導体層300の概略平面図である。図25(a)は図24のA-A'における概略断面図であり、図25(b)は図24のB-B'における概略断面図である。本実施形態に係る光電変換装置は、半導体層300の第1面の近傍に第1導電型の第9半導体領域1319が配される点が第10の実施形態とは異なる。この点及び以下で説明する事項以外は、実質的に第10の実施形態と同様であるため、第10の実施形態と同様の構成については同一の符号を付して、説明を省略する場合がある。

30

【0158】

図24に示すように、第9半導体領域1319は、平面視で、第1半導体領域313及び第3半導体領域1313を取り囲むように配されている。第9半導体領域1319は、第3半導体領域1313に対して同等以下であることが望ましい。例えば、第9半導体領域1319は、第3半導体領域1313と不純物濃度が異なる場合には第3半導体領域1313よりも2倍以上不純物濃度が低いことが好ましい。

【0159】

第9半導体領域1319が配されることにより、半導体層300の第1面の界面や第1面の近傍にある欠陥準位により生じ得る暗電子による信号へのノイズを低減することができる。第9半導体領域1319が配されると、第9半導体領域1319から第1半導体領域1311に向かって暗電子に対してポテンシャルが低くなる領域が形成される。言い換えると、半導体層300の第1面の界面等で生じる暗電子は、第1半導体領域1311へと移動しやすくなり、半導体領域1301や第7半導体領域1317には移動しにくくなる。したがって、暗電子がアバランシェ増倍領域1302を通ることを低減でき、ノイズを低減することが可能となる。なお、第3半導体領域1313を介して第1半導体領域1311へと移動した暗電子はアバランシェ増倍領域1302を通ることなく読み出され、信号として判定されない。したがって、読み出してもノイズとならない。

40

【0160】

50

第9半導体領域1319は第1半導体領域1311から離れるにつれて不純物濃度が低くなるように配されていてよいし、同じ不純物濃度で配されていてよい。また、深さ方向に濃度勾配を有していてもよい。

【0161】

図25(a)に示すように、対辺方向において、第9半導体領域1319は、隣り合う画素間において、ある画素104の第3半導体領域1313から隣の画素の第3半導体領域1313まで連続的に配されていることが好ましい。図9に示すように、第9半導体領域1319は、第1半導体領域1311、第3半導体領域1313、第6半導体領域1316、及び第4半導体領域1314を平面視で取り囲むように配されることが好ましい。例えば、平面視で第1半導体領域1311、第3半導体領域1313、第6半導体領域1316、及び第4半導体領域1314を除く領域に配されることが好ましい。これにより、暗電子による信号ノイズ増加の影響を低減しやすくなる。

10

【0162】

第9半導体領域1319は、第1半導体領域1311の下端よりも浅い位置に配されることが好ましい。また、第9半導体領域1319の上下方向における長さは、第3半導体領域1313の上下方向における長さよりも短いことが好ましい。また、第9半導体領域1319の上下方向における長さは、第1半導体領域1311の上下方向における長さよりも短いことが好ましい。これにより、意図せずアバランシェ増倍領域1302に暗電子が移動することを低減することができる。

【0163】

対辺方向において、第9半導体領域1319と第4半導体領域1314とは、接していてもよいし、図25(a)に示すように、離れていてもよい。第9半導体領域1319と第4半導体領域1314とが接する場合は、隣り合う画素に電荷が移動しにくくなり、離れている場合は第4半導体領域1314と第1半導体領域1311との間において電界集中が生じにくくなる。また、対角方向において、図25(b)に示すように、第9半導体領域1319と第4半導体領域1314は接しているが、離れていてもよい。ただし、前述の通り、第9半導体領域1319が配されることによるノイズ低減の効果を得るために、第9半導体領域1319は第4半導体領域1314と接して配されることが好ましい。

20

【0164】

なお、図24においては、本実施形態では半導体層300の第1面の一部を構成するように第9半導体領域1319は配されているが必須ではない。例えば、第9半導体領域1319は、第1面から離れた位置に配されていてよい。

30

【0165】

第3半導体領域1313は、図26に示すように、第2半導体領域1312と接して配されていてよい。また、第3半導体領域1313は、図24及び図25ではトラス形状に配されているが、図26では円状に配されている。例えば、図26に示すように、第1半導体領域1311と第2半導体領域1312との間に第1導電型の第3半導体領域1313が配されている。これにより、PN接合面を深くし、アバランシェ増倍領域1302において局所的に電界が集中することを低減することができる。なお、概略平面図は図9と同様であり、対角方向における概略断面図は、第1半導体領域1311と第2半導体領域1312との間に第3半導体領域1313が配される以外は同様であるため図を省略している。

40

【0166】

図26において、第1半導体領域1311の側面近傍における第3半導体領域1313の不純物濃度と第1半導体領域1311の下面近傍における第3半導体領域1313の不純物濃度とは同じであってもよい。ただし、第1半導体領域1311から第2半導体領域1312に近づくにつれて第3半導体領域1313の不純物濃度が低くなるように配されていてよい。

【0167】

また、第3半導体領域1313は、第1半導体領域1311の近傍における不純物濃度

50

が第9半導体領域1319の近傍における不純物濃度よりも低くてもよい。例えば、第3半導体領域1313は、第1半導体領域1311に近い側から離れる側にむかって、段階的に不純物濃度が低くなっていてもよい。これにより、横方向への電界集中を緩和することができる。

【0168】

本実施形態によれば、画素サイズの微細化を図るAPDを実現することができる。また、横方向における電界の発生を低減しつつ、画素間におけるパンチスルーを低減することができる。さらに、アバランシェ増倍領域1302における電界分布が空間的に均一に形成されやすくなり、電界集中に起因するノイズを低減することができる。

【0169】

(第11の実施形態)

図27及び図28(a)、(b)を参照しながら、実施形態11に係る光電変換装置について説明する。図27は、本実施形態に係る光電変換装置のAPDが配された半導体層300の概略平面図である。図28(a)は図27のA-A'における概略断面図であり、図28(b)は図27のB-B'における概略断面図である。本実施形態に係る光電変換装置は、各画素間の対辺方向において、分離部はトレンチ構造1321を有する点が第10の実施形態とは異なる。この点及び以下で説明する事項以外は、実質的に第11の実施形態と同様であるため、第10の実施形態と同様の構成については同一の符号を付して、説明を省略する場合がある。

【0170】

トレンチ構造1321は、半導体層300の第1面に配されていないが、トレンチ構造1321の平面的な配置をわかりやすくするために、図27では、トレンチ構造1321が配される位置を破線で示している。

【0171】

トレンチ構造1321は、半導体層300とは異なる材料を含むことが好ましい。トレンチ構造1321は、反射材料や光吸収材料を含むことが好ましい。反射材料や吸収材料は、例えば、20%以上反射又は吸収する材料である。例えば、トレンチ構造1321は、絶縁部材、空気、及び金属の少なくともいずれか1つを含む。半導体層300がシリコンの場合、絶縁部材としては、シリコン酸化膜やシリコン窒化膜等が挙げられる。これにより、隣り合うAPDへのクロストークを低減することができる。より好ましくは、トレンチ構造1321は、絶縁部材および金属の少なくとも一方を含む。アバランシェ増倍領域1302では、アバランシェ発光という現象が生じることがある。これは、アバランシェ増倍によって発生したホットキャリアである電子がホールと再結合することにより、フォトンが生じる現象である。このアバランシェ発光によるフォトンが、隣り合う画素に漏れ込み、光電変換されると、電子正孔対を生じる。つまり、入射光ではなくアバランシェ発光により生じたフォトンが隣り合う画素から信号として読み出されることで、偽信号となる。トレンチ構造1321が、金属などを含むことにより、アバランシェ発光が起こった場合でも、隣り合う画素へのフォトンの混入を低減することができる。

【0172】

トレンチ構造1321は、半導体層300の第2面から第2半導体領域1312と同じ深さまたは第2半導体領域1312よりも浅い深さまで配されることが好ましい。これにより、アバランシェ発光により生じるフォトンが隣り合う画素へ混入するクロストークを低減しやすいためである。ただし、トレンチ構造1321は第2面から第2半導体領域1312よりも深い位置まで配されていてもよい。この場合でも、トレンチ構造1321が配されない場合に比べると、アバランシェ発光によるクロストークを低減しやすくなるためである。

【0173】

図28(a)において、半導体層300の裏面側からトレンチ構造1321が形成されている。トレンチ構造1321は、第4半導体領域1314に内包されるように設けられている。すなわち、対辺方向においては、画素間は、トレンチ構造1321と第2導電型

10

20

30

40

50

の第4半導体領域1314の両方で分離されている。

【0174】

他方、図28(b)を参照すると、対角方向には、トレンチ構造1321は設けられておらず、画素間は、第4半導体領域1314のみで分離されている。

【0175】

本実施形態によれば、画素サイズの微細化を図るAPDを実現することができる。また、横方向における電界の発生を低減しつつ、画素間におけるパンチスルーを低減することができる。さらに、アバランシェ増倍領域1302における電界分布が空間的に均一に形成されやすくなり、電界集中に起因するノイズを低減することができる。加えて、アバランシェ発光によるクロストークを低減しやすくなる。

10

【0176】

トレンチ構造1321が対角方向における画素間に配されていないことにより、コンタクトプラグ1131から第5半導体領域1315にかけての電氣的な抵抗を低減できる。これにより、半導体層300と垂直な方向のポテンシャル勾配を形成しやすくなり、信号電荷をアバランシェ増倍領域1302に収集する時間を短縮することができる。

【0177】

なお、図29及び図30(a)、(b)に示すように、トレンチ構造1321が対辺方向及び対角方向における画素間に配されていてもよい。図29も図27と同様に、トレンチ構造1321の平面的な配置をわかりやすくするために、トレンチ構造1321が配される位置を破線で示している。この場合は、図29に示すように、平面視で、第1半導体領域1311の全周を取り囲むようにトレンチ構造1321が配される。

20

【0178】

図29及び図30によれば、対角方向におけるアバランシェ発光によるクロストークも低減し得る。

【0179】

(第12の実施形態)

図31及び図32(a)、(b)を参照しながら、第12の実施形態に係る光電変換装置について説明する。図31は、本実施形態に係る光電変換装置のAPDが配された半導体層300の概略平面図である。図32(a)は図31のA-A'における概略断面図であり、図32(b)は図31のB-B'における概略断面図である。本実施形態に係る光電変換装置は、各画素間の対辺方向を分離するように、半導体層300を貫通するトレンチ構造1321が設けられている。そして、各画素間の対角方向を分離するように、半導体層300を貫通しないトレンチ構造1321が設けられている。これらの点及び以下で説明する事項以外は、実質的に第11の実施形態と同様であるため、第11の実施形態と同様の構成については同一の符号を付して、説明を省略する場合がある。

30

【0180】

各画素間の対辺方向において、半導体層300を貫通するトレンチ構造1321の一部と接して第2導電型の第4半導体領域1314が配されているが、他の一部には第4半導体領域1314が配されていない。例えば、図32(a)に示すように、第2半導体領域1312よりも浅い位置において、トレンチ構造1321の第1部分が第4半導体領域1314と接している。また、第2部分が第1導電型の半導体領域1301と接しており、第3部分が第9半導体領域1319と接する。第1部分、第2部分、第3部分の順に半導体層300の第1面に近くなる。なお、トレンチ構造1321の一部が半導体領域1301と接することは必須ではなく、少なくとも第4半導体領域1314と第9半導体領域1319と接していればよい。このように、トレンチ構造1321は、第2導電型の半導体領域に接する部分と第1導電型の半導体領域と接する部分とを有する。図32(a)において、仮にトレンチ構造1321に起因して不要電荷が発生しても下方にはポテンシャルの高い第2半導体領域1312や第4半導体領域1314が配されている。また、上方にはポテンシャルの低い第3半導体領域1313や第9半導体領域1319が配されている。つまり、不要電荷がアバランシェ増倍領域1302へと移動しにくいポテンシャルとな

40

50

っているため不要電荷が生じて読み出される信号に対しては影響しにくくできる。

【0181】

トレンチ構造1321の材料は上記の実施形態で説明したものと同様のものを用いることができる。また、トレンチ構造1321において、第1導電型の半導体領域と接する部分を有する場合には、少なくとも第1導電型の半導体領域と接する領域には、ピニング膜が配されることが好ましい。これにより、ピニング膜によりホールがトレンチ構造1321の近傍に集まるため、トレンチ構造1321の形成に起因して不要電荷が生じてもより信号として読み出されにくくなる。なお、ピニング膜はトレンチ構造1321の下端から上端まで連続的に配されていてもよい。

【0182】

各画素間の対角方向における構成については、第11の実施形態の説明において図30(b)を用いて説明したものと同様であるため説明を省略する。なお、各画素間の対角方向においては、図28(b)を用いて説明したようにトレンチ構造1321が配されていなくてもよい。

【0183】

本実施形態によれば、画素サイズの微細化を図るAPDを実現することができる。また、横方向における電界の発生を低減しつつ、画素間におけるパンチスルーを低減することができる。さらに、アバランシェ増倍領域1302における電界分布が空間的に均一に形成されやすくなり、電界集中に起因するノイズを低減することができる。加えて、各画素間の対辺方向において半導体層300を貫通するトレンチ構造1321が配されるため、よりアバランシェ発光によるクロストークを低減しやすくなる。

【0184】

(第13の実施形態)

図33(a)、(b)を参照しながら、第13の実施形態に係る光電変換装置について説明する。図33(a)は図22(a)の変形例であり、図32(b)は図25(a)の変形例である。

【0185】

本実施形態では、第2導電型の第4半導体領域1314の上面は、第2半導体領域1312が設けられている位置と同じ位置に設けられている点が、上記の実施形態と異なる点である。このような構成によっても、第1導電型の第1半導体領域1311の下面よりも、第2導電型の第4半導体領域1314の上面が下に位置しているため、横方向の電界集中が抑制できる。これにより、画素サイズの微細化を図るAPDを実現することができる。

【0186】

その他の事項は、実質的に第9の実施形態および第10の実施形態と同様であるため、これらの実施形態同様の構成については同一の符号を付して、説明を省略する。

【0187】

(第14の実施形態)

図34を参照しながら、第14の実施形態に係る光電変換装置の製造方法について説明する。説明の便宜上、第2の実施形態の製法について説明するが、その他の実施形態についても、同様の製造方法で作成することが可能である。また、図34では、隣接画素の対辺方向の断面図を用いて説明するが、対角方向の断面についても、同様の考え方で作成することが可能である。さらに、図34にて説明を省略する工程に関しては、周知の製造方法を適用することが可能である。

【0188】

初めに、図34(a)に示すように、半導体層301を準備する。

【0189】

次に、図34(b)に示すように、第1面302に対する法線方向から、第7半導体領域316となる領域に第2導電型の不純物のイオン注入を行う。これにより、半導体層301の第1面302に対して深い位置に第7半導体領域316を形成する。同様に、第6半導体領域315となる領域に第2導電型の不純物のイオン注入を行う。これにより、半

10

20

30

40

50

導体層 3 0 1 の第 7 半導体領域 3 1 6 よりも浅い深さに、第 6 半導体領域 3 1 5 を形成する。

【 0 1 9 0 】

次に、図 3 4 (c) に示すように、第 1 面 3 0 2 に対する法線方向から、第 3 半導体領域 3 2 1 となる領域に第 2 導電型の不純物のイオン注入を行う。これにより、第 3 半導体領域 3 2 1 を形成する。

【 0 1 9 1 】

次に、図 3 4 (d) に示すように、隣接画素間の分離領域 3 3 1 を形成する。この分離領域 3 3 1 は、第 3 半導体領域 3 2 1 が配される領域に形成する。そうすることで、分離領域 3 3 1 の側壁部は、第 3 半導体領域 3 2 1 で覆われる構造となる。

10

【 0 1 9 2 】

次に、図 3 4 (e) に示すように、第 1 面 3 0 2 に対する法線方向から、第 2 半導体領域 3 1 2 となる領域に第 2 導電型の不純物のイオン注入を行う。これにより、第 2 半導体領域 3 1 2 を形成する。同様に、第 1 面 3 0 2 に対する法線方向から、深さ方向で第 2 半導体領域 3 1 2 に接するように、第 1 半導体領域 3 1 1 となる領域に第 1 導電型の不純物のイオン注入を行う。これにより、第 1 半導体領域 3 1 1 を形成する。その結果、第 1 半導体領域 3 1 1 と第 2 半導体領域 3 1 2 の間で P N 接合が形成される。この P N 接合部に、第 1 の実施形態で説明した電圧 V_L と電圧 V_H が印加されると、アバランシェ増倍部 3 1 4 となる。

【 0 1 9 3 】

20

次に、図 3 4 (f) に示すように、第 1 面 3 0 2 に対する法線方向から、第 3 半導体領域 3 1 3 となる領域に不純物のイオン注入を行う。これにより、第 3 半導体領域 3 1 3 を形成する。

【 0 1 9 4 】

次に、図 3 4 (g) に示すように、第 1 半導体領域 3 1 1 にコンタクトプラグ 3 4 1 を形成する。

【 0 1 9 5 】

このような製造方法により、本実施形態の画素を作成することができる。

【 0 1 9 6 】

(第 1 5 の実施形態)

30

本実施形態による光電変換システムについて、図 3 5 を用いて説明する。図 3 5 は、本実施形態による光電変換システムの概略構成を示すブロック図である。

【 0 1 9 7 】

上記実施形態で述べた光電変換装置は、種々の光電変換システムに適用可能である。適用可能な光電変換システムの例としては、デジタルスチルカメラ、デジタルカムコーダ、監視カメラ、複写機、ファックス、携帯電話、車載カメラ、観測衛星などが挙げられる。また、レンズなどの光学系と撮像装置とを備えるカメラモジュールも、光電変換システムに含まれる。図 3 5 には、これらのうちの一例として、デジタルスチルカメラのブロック図を例示している。

【 0 1 9 8 】

40

図 3 5 に例示した光電変換システムは、光電変換装置の一例である撮像装置 1 0 0 4、被写体の光学像を撮像装置 1 0 0 4 に結像させるレンズ 1 0 0 2 を有する。近電変換システムは、さらに、レンズ 1 0 0 2 を通過する光量を可変にするための絞り 1 0 0 3、レンズ 1 0 0 2 の保護のためのバリア 1 0 0 1 を有する。レンズ 1 0 0 2 及び絞り 1 0 0 3 は、撮像装置 1 0 0 4 に光を集光する光学系である。撮像装置 1 0 0 4 は、上記のいずれかの実施形態の光電変換装置であって、レンズ 1 0 0 2 により結像された光学像を電気信号に変換する。

【 0 1 9 9 】

光電変換システムは、また、撮像装置 1 0 0 4 より出力される出力信号の処理を行うことで画像を生成する画像生成部である信号処理部 1 0 0 7 を有する。信号処理部 1 0 0 7

50

は、必要に応じて各種の補正、圧縮を行って画像データを出力する動作を行う。信号処理部1007は、撮像装置1004が設けられた半導体層に形成されていてもよいし、撮像装置1004とは別の半導体層に形成されていてもよい。また、撮像装置1004と信号処理部1007とが同一の半導体層に形成されていてもよい。

【0200】

光電変換システムは、更に、画像データを一時的に記憶するためのメモリ部1010、外部コンピュータ等と通信するための外部インターフェース部（外部I/F部）1013を有する。更に光電変換システムは、撮像データの記録又は読み出しを行うための半導体メモリ等の記録媒体1012、記録媒体1012に記録又は読み出しを行うための記録媒体制御インターフェース部（記録媒体制御I/F部）1011を有する。なお、記録媒体1012は、光電変換システムに内蔵されていてもよく、着脱可能であってもよい。

10

【0201】

更に光電変換システムは、各種演算とデジタルスチルカメラ全体を制御する全体制御・演算部1009、撮像装置1004と信号処理部1007に各種タイミング信号を出力するタイミング発生部1008を有する。ここで、タイミング信号などは外部から入力されてもよく、光電変換システムは少なくとも撮像装置1004と、撮像装置1004から出力された出力信号を処理する信号処理部1007とを有すればよい。

【0202】

撮像装置1004は、撮像信号を信号処理部1007に出力する。信号処理部1007は、撮像装置1004から出力される撮像信号に対して所定の信号処理を実施し、画像データを出力する。信号処理部1007は、撮像信号を用いて、画像を生成する。

20

【0203】

このように、本実施形態によれば、上記のいずれかの実施形態の光電変換装置（撮像装置）を適用した光電変換システムを実現することができる。

【0204】

（第16の実施形態）

本実施形態の光電変換システム及び移動体について、図36を用いて説明する。図36は、本実施形態の光電変換システム及び移動体の構成を示す図である。

【0205】

図36(a)は、車載カメラに関する光電変換システムの一例を示したものである。光電変換システム2300は、撮像装置2310を有する。撮像装置2310は、上記のいずれかの実施形態に記載の光電変換装置である。光電変換システム2300は、撮像装置2310により取得された複数の画像データに対し、画像処理を行う画像処理部2312を有する。また、光電変換システム2300は、光電変換システム2300により取得された複数の画像データから視差（視差画像の位相差）の算出を行う視差取得部2314を有する。さらに、光電変換システム2300は、算出された視差に基づいて対象物までの距離を算出する距離取得部2316と、算出された距離に基づいて衝突可能性があるか否かを判定する衝突判定部2318と、を有する。ここで、視差取得部2314や距離取得部2316は、対象物までの距離情報を取得する距離情報取得手段の一例である。すなわち、距離情報とは、視差、デフォーカス量、対象物までの距離等に関する情報である。衝突判定部2318はこれらの距離情報のいずれかを用いて、衝突可能性を判定してもよい。距離情報取得手段は、専用に設計されたハードウェアによって実現されてもよいし、ソフトウェアモジュールによって実現されてもよい。また、FPGA(Field Programmable Gate Array)やASIC(Application Specific Integrated Circuit)等によって実現されてもよいし、これらの組合せによって実現されてもよい。

30

40

【0206】

光電変換システム2300は車両情報取得装置2320と接続されており、車速、ヨーレート、舵角などの車両情報を取得することができる。また、光電変換システム2300は、衝突判定部2318での判定結果に基づいて、車両に対して制動力を発生させる制御

50

信号を出力する制御装置（制御部）である制御 ECU 2330 が接続されている。また、光電変換システム 2300 は、衝突判定部 2318 での判定結果に基づいて、ドライバーへ警報を発する警報装置 2340 とも接続されている。例えば、衝突判定部 2318 の判定結果として衝突可能性が高い場合、制御 ECU 2330 はブレーキをかける、アクセルを戻す、エンジン出力を抑制するなどして衝突を回避、被害を軽減する車両制御を行う。警報装置 2340 は音等の警報を鳴らす、カーナビゲーションシステムなどの画面に警報情報を表示する、シートベルトやステアリングに振動を与えるなどしてユーザに警告を行う。

【0207】

本実施形態では、車両の周囲、例えば前方又は後方を光電変換システム 2300 で撮像する。図 36 (b) に、車両前方（撮像範囲 2350）を撮像する場合の光電変換システムを示した。車両情報取得装置 2320 が、光電変換システム 2300 ないしは撮像装置 2310 に指示を送る。このような構成により、測距の精度をより向上させることができる。

10

【0208】

上記では、他の車両と衝突しないように制御する例を説明したが、他の車両に追従して自動運転する制御や、車線からはみ出さないように自動運転する制御などにも適用可能である。更に、光電変換システムは、自車両等の車両に限らず、例えば、船舶、航空機あるいは産業用ロボットなどの移動体（移動装置）に適用することができる。加えて、移動体に限らず、高度道路交通システム（ITS）等、広く物体認識を利用する機器に適用することができる。

20

【0209】

（第 17 の実施形態）

本実施形態の光電変換システムについて、図 37 を用いて説明する。図 37 は、光電変換システムである距離画像センサの構成例を示すブロック図である。

【0210】

図 37 に示すように、距離画像センサ 401 は、光学系 402、光電変換装置 403、画像処理回路 404、モニタ 405、およびメモリ 406 を備えて構成される。そして、距離画像センサ 401 は、光源装置 411 から被写体に向かって投光され、被写体の表面で反射された光（変調光やパルス光）を受光することにより、被写体までの距離に応じた距離画像を取得することができる。

30

【0211】

光学系 402 は、1 枚または複数枚のレンズを有して構成され、被写体からの像光（入射光）を光電変換装置 403 に導き、光電変換装置 403 の受光面（センサ部）に結像させる。

【0212】

光電変換装置 403 としては、上述したから実施形態に記載の光電変換装置が適用され、光電変換装置 403 から出力される受光信号から求められる距離を示す距離信号が画像処理回路 404 に供給される。

【0213】

画像処理回路 404 は、光電変換装置 403 から供給された距離信号に基づいて距離画像を構築する画像処理を行う。そして、その画像処理により得られた距離画像（画像データ）は、モニタ 405 に供給されて表示されたり、メモリ 406 に供給されて記憶（記録）されたりする。

40

【0214】

このように構成されている距離画像センサ 401 では、上述した光電変換装置を適用することで、画素の特性向上に伴って、例えば、より正確な距離画像を取得することができる。

【0215】

（第 18 の実施形態）

50

本実施形態の光電変換システムについて、図38を用いて説明する。図38は、本実施形態の光電変換システムである内視鏡手術システムの概略的な構成の一例を示す図である。

【0216】

図38では、術者(医師)1131が、内視鏡手術システム1003を用いて、患者ベッド1133上の患者1132に手術を行っている様子が図示されている。図示するように、内視鏡手術システム1003は、内視鏡1100と、術具1110と、内視鏡下手術のための各種の装置が搭載されたカート1134と、から構成される。

【0217】

内視鏡1100は、先端から所定の長さの領域が患者1132の体腔内に挿入される鏡筒1101と、鏡筒1101の基端に接続されるカメラヘッド1102と、から構成される。図示する例では、硬性の鏡筒1101を有するいわゆる硬性鏡として構成される内視鏡1100を図示しているが、内視鏡1100は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

10

【0218】

鏡筒1101の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡1100には光源装置1203が接続されており、光源装置1203によって生成された光が、鏡筒1101の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者1132の体腔内の観察対象に向かって照射される。なお、内視鏡1100は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

【0219】

カメラヘッド1102の内部には光学系及び光電変換装置が設けられており、観察対象からの反射光(観察光)は当該光学系によって当該光電変換装置に集光される。当該光電変換装置によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該光電変換装置としては、前述の実施形態に記載の光電変換装置を用いることができる。当該画像信号は、RAWデータとしてカメラコントロールユニット(CCU: Camera Control Unit)1135に送信される。

20

【0220】

CCU1135は、CPU(Central Processing Unit)やGPU(Graphics Processing Unit)等によって構成され、内視鏡1100及び表示装置1136の動作を統括的に制御する。さらに、CCU1135は、カメラヘッド1102から画像信号を受け取り、その画像信号に対して、例えば現像処理(デモザイク処理)等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

30

【0221】

表示装置1136は、CCU1135からの制御により、当該CCU1135によって画像処理が施された画像信号に基づく画像を表示する。

【0222】

光源装置1203は、例えばLED(Light Emitting Diode)等の光源から構成され、術部等を撮影する際の照射光を内視鏡1100に供給する。

40

【0223】

入力装置1137は、内視鏡手術システム1003に対する入力インターフェースである。ユーザは、入力装置1137を介して、内視鏡手術システム1003に対して各種の情報の入力や指示入力を行うことができる。

【0224】

処置具制御装置1138は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具1112の駆動を制御する。

【0225】

内視鏡1100に術部を撮影する際の照射光を供給する光源装置1203は、例えばLED、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成すること

50

ができる。RGBレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置1203において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、RGBレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド1102の撮像素子の駆動を制御することにより、RGBそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

【0226】

また、光源装置1203は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド1102の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

10

【0227】

また、光源装置1203は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用する。具体的には、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること、又はインドシアニングリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置1203は、このような特殊光観察に対応した狭帯域光及び/又は励起光を供給可能に構成され得る。

20

【0228】

（第19の実施形態）

本実施形態の光電変換システムについて、図39を用いて説明する。図39(a)は、光電変換システムである眼鏡1600（スマートグラス）の構成の一例を示す図である。眼鏡1600には、光電変換装置1602を有する。光電変換装置1602は、上記のから第12の実施形態に記載の光電変換装置である。また、レンズ1601の裏面側には、OLEDやLED等の発光装置を含む表示装置が設けられていてもよい。光電変換装置1602は1つでもよいし、複数でもよい。また、複数種類の光電変換装置を組み合わせてもよい。光電変換装置1602の配置位置は図39(a)に限定されない。

30

【0229】

眼鏡1600は、制御装置1603をさらに備える。制御装置1603は、光電変換装置1602と上記の表示装置に電力を供給する電源として機能する。また、制御装置1603は、光電変換装置1602と表示装置の動作を制御する。レンズ1601には、光電変換装置1602に光を集光するための光学系が形成されている。

【0230】

図22(b)は、1つの適用例に係る眼鏡1610（スマートグラス）を説明する。眼鏡1610は、制御装置1612を有しており、制御装置1612に、光電変換装置1602に相当する光電変換装置と、表示装置が搭載される。レンズ1611には、制御装置1612内の光電変換装置と、表示装置からの発光を投影するための光学系が形成されており、レンズ1611には画像が投影される。制御装置1612は、光電変換装置および表示装置に電力を供給する電源として機能するとともに、光電変換装置および表示装置の動作を制御する。制御装置は、装着者の視線を検知する視線検知部を有してもよい。視線の検知は赤外線を用いてよい。赤外発光部は、表示画像を注視しているユーザーの眼球に対して、赤外光を発する。発せられた赤外光の眼球からの反射光を、受光素子を有する撮像部が検出することで眼球の撮像画像が得られる。平面視における赤外発光部から表示部への光を低減する低減手段を有することで、画像品位の低下を低減する。

40

50

【 0 2 3 1 】

赤外光の撮像により得られた眼球の撮像画像から表示画像に対するユーザーの視線を検出する。眼球の撮像画像を用いた視線検出には任意の公知の手法が適用できる。一例として、角膜での照射光の反射によるプルキニエ像に基づく視線検出方法を用いることができる。

【 0 2 3 2 】

より具体的には、瞳孔角膜反射法に基づく視線検出処理が行われる。瞳孔角膜反射法を用いて、眼球の撮像画像に含まれる瞳孔の像とプルキニエ像とに基づいて、眼球の向き（回転角度）を表す視線ベクトルが算出されることにより、ユーザーの視線が検出される。

【 0 2 3 3 】

本実施形態の表示装置は、受光素子を有する光電変換装置を有し、光電変換装置からのユーザーの視線情報に基づいて表示装置の表示画像を制御してよい。

【 0 2 3 4 】

具体的には、表示装置は、視線情報に基づいて、ユーザーが注視する第一の視界領域と、第一の視界領域以外の第二の視界領域とを決定される。第一の視界領域、第二の視界領域は、表示装置の制御装置が決定してもよいし、外部の制御装置が決定したものを受信してもよい。表示装置の表示領域において、第一の視界領域の表示解像度を第二の視界領域の表示解像度よりも高く制御してよい。つまり、第二の視界領域の解像度を第一の視界領域よりも低くしてよい。

【 0 2 3 5 】

また、表示領域は、第一の表示領域、第一の表示領域とは異なる第二の表示領域とを有し、視線情報に基づいて、第一の表示領域および第二の表示領域から優先度が高い領域を決定されてよい。第一の視界領域、第二の視界領域は、表示装置の制御装置が決定してもよいし、外部の制御装置が決定したものを受信してもよい。優先度の高い領域の解像度を、優先度が高い領域以外の領域の解像度よりも高く制御してよい。つまり優先度が相対的に低い領域の解像度を低くしてよい。

【 0 2 3 6 】

なお、第一の視界領域や優先度が高い領域の決定には、A Iを用いてもよい。A Iは、眼球の画像と当該画像の眼球が実際に視ていた方向とを教師データとして、眼球の画像から視線の角度、視線の先の目的物までの距離を推定するよう構成されたモデルであってよい。A Iプログラムは、表示装置が有しても、光電変換装置が有しても、外部装置が有してもよい。外部装置が有する場合は、通信を介して、表示装置に伝えられる。

【 0 2 3 7 】

視認検知に基づいて表示制御する場合、外部を撮像する光電変換装置を更に有するスマートグラスに好ましく適用できる。スマートグラスは、撮像した外部情報をリアルタイムで表示することができる。

【 0 2 3 8 】

以上、説明した実施形態は、技術思想を逸脱しない範囲において適宜変更が可能である。また、いずれかの実施形態の一部の構成を他の実施形態に追加した例や、他の実施形態の一部の構成と置換した例も、本発明の実施形態に含まれる。

【 符号の説明 】

【 0 2 3 9 】

- 3 0 0 半導体層
- 3 1 1 第 1 半導体領域
- 3 1 2 第 2 半導体領域
- 3 1 4 アバランシェ増倍部
- 3 2 1 第 3 半導体領域
- 3 2 2 第 4 半導体領域
- 3 3 1 分離領域
- 4 0 1 深さ

10

20

30

40

50

4 0 2 深さ

4 0 3 深さ

1 3 1 1 第 1 半 導 体 領 域

1 3 1 2 第 2 半 導 体 領 域

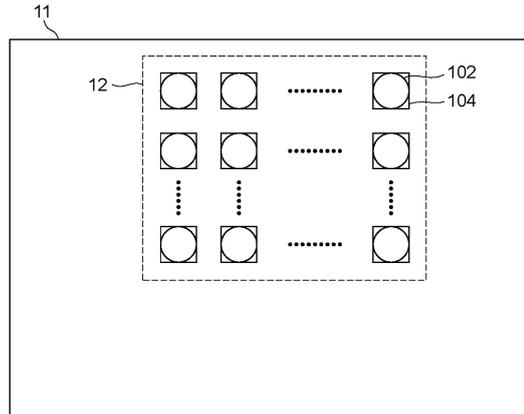
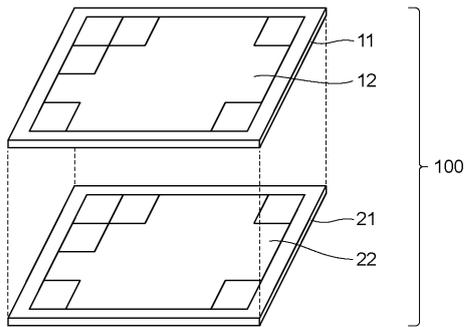
1 3 1 4 第 4 半 導 体 領 域 (分 離 部 に 含 ま れ る 第 3 半 導 体 領 域)

1 3 1 9 第 9 半 導 体 領 域 (第 1 導 電 型 の 第 4 半 導 体 領 域)

【 図 面 】

【 図 1 】

【 図 2 】



10

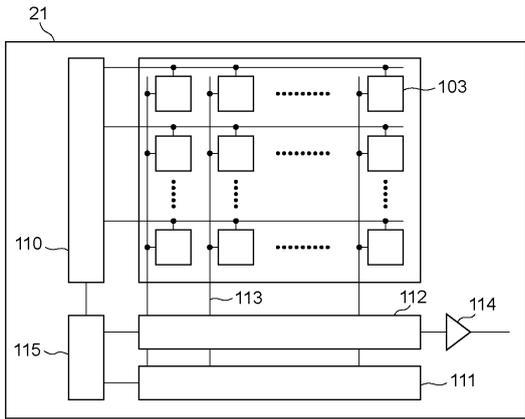
20

30

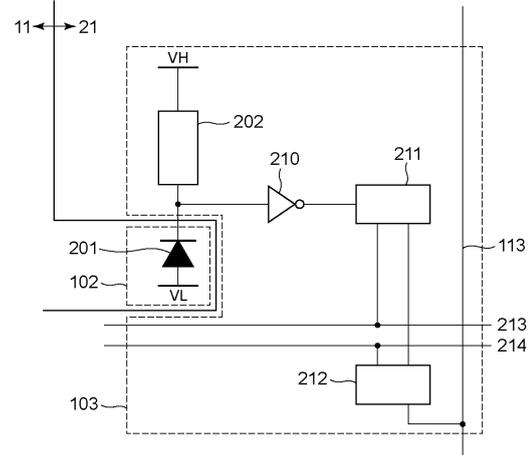
40

50

【図 3】



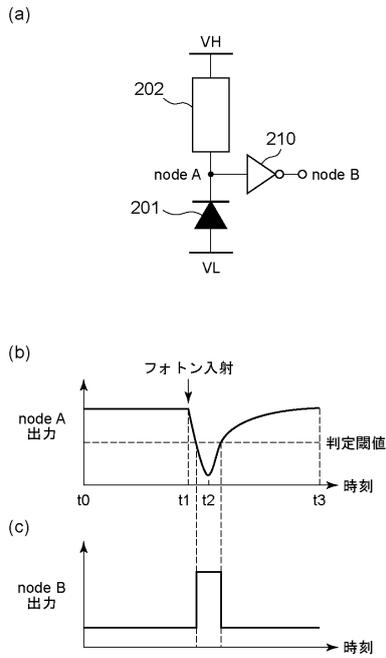
【図 4】



10

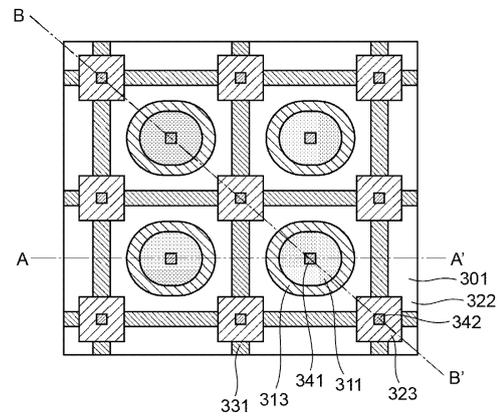
20

【図 5】



30

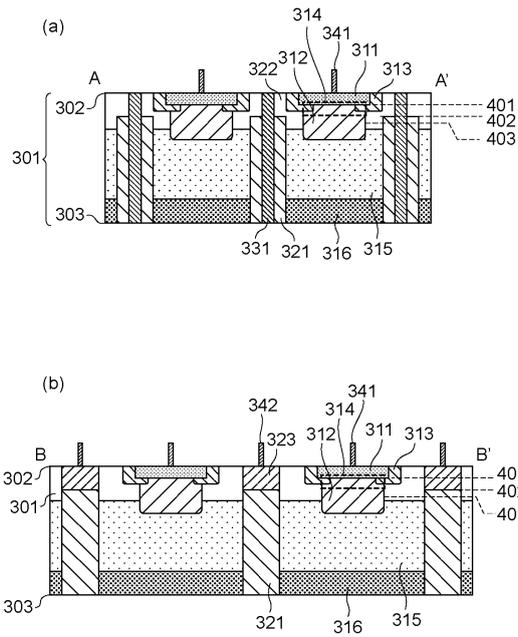
【図 6】



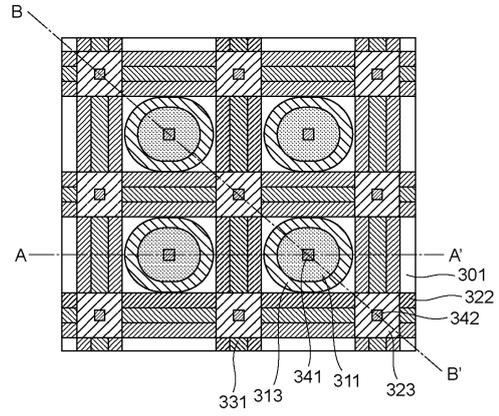
40

50

【 図 7 】



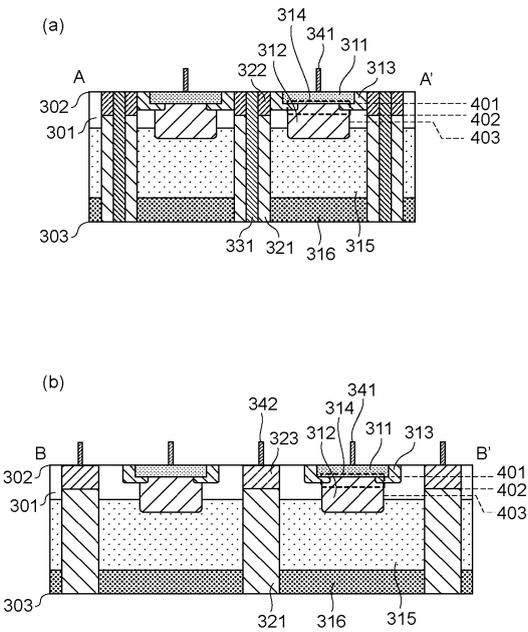
【 図 8 】



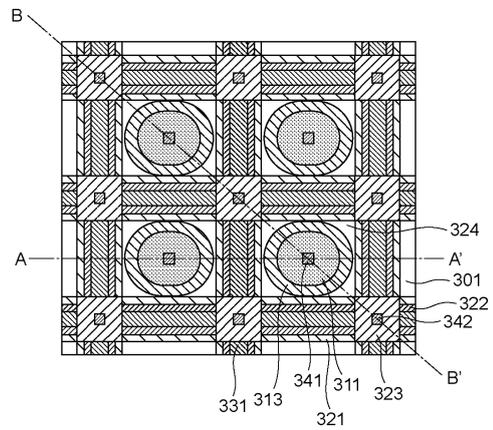
10

20

【 図 9 】



【 図 10 】

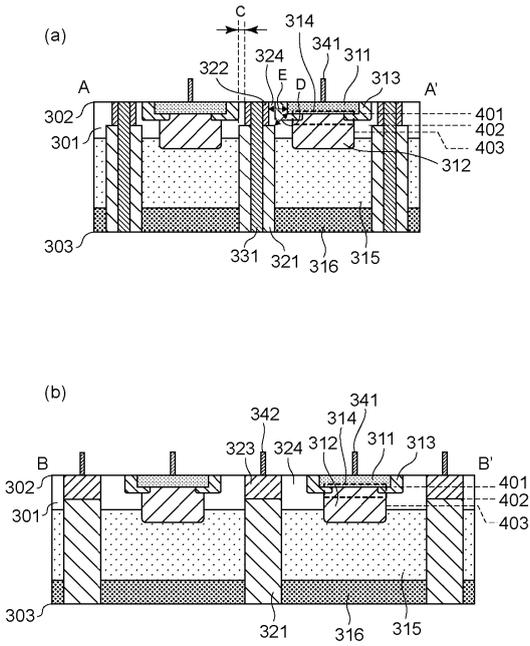


30

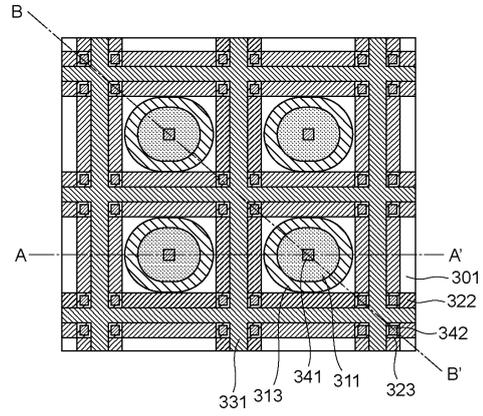
40

50

【図 1 1】



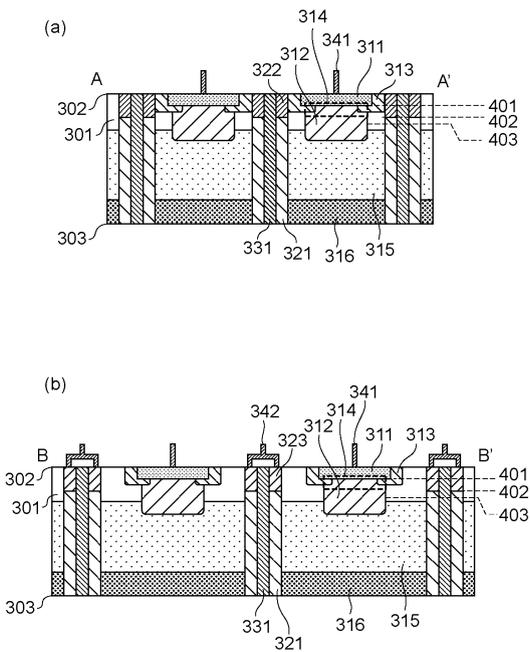
【図 1 2】



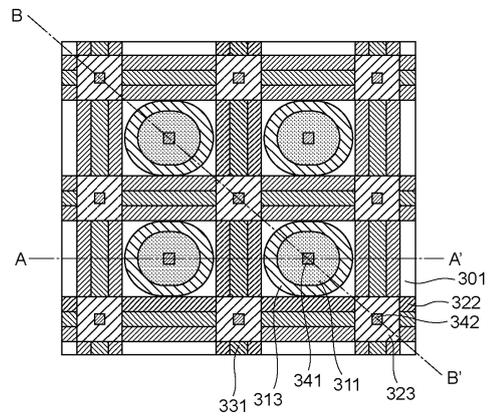
10

20

【図 1 3】



【図 1 4】

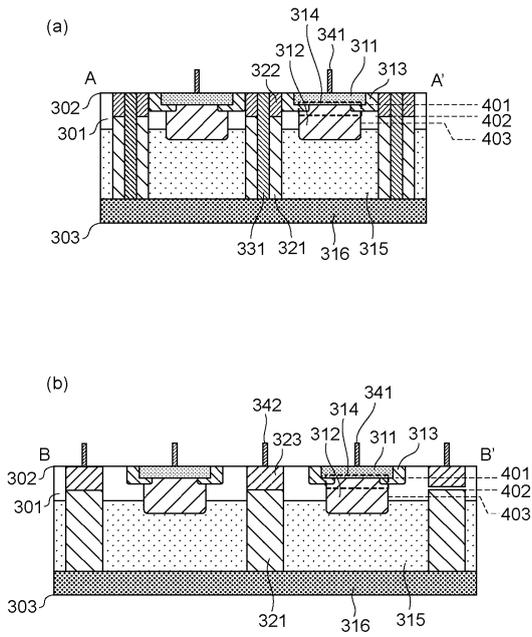


30

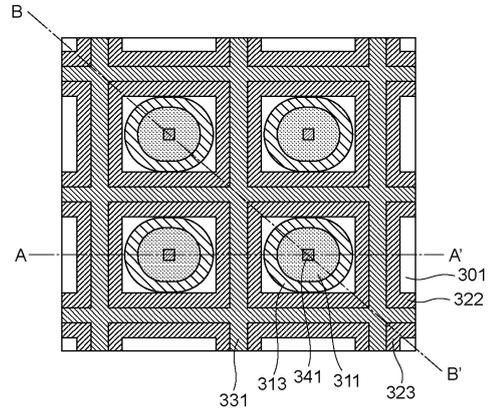
40

50

【 図 1 5 】



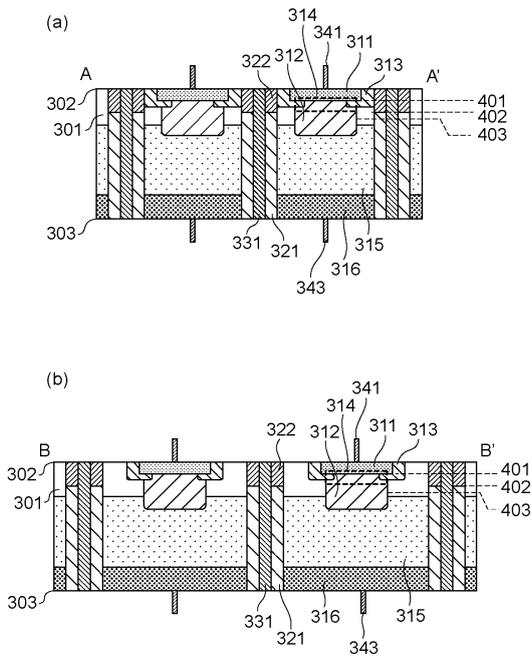
【 図 1 6 】



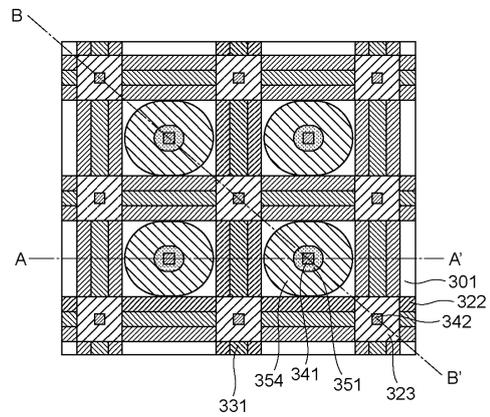
10

20

【 図 1 7 】



【 図 1 8 】

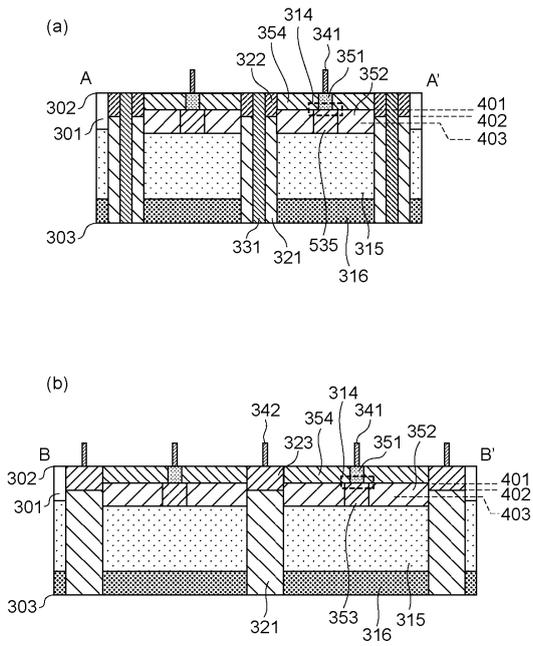


30

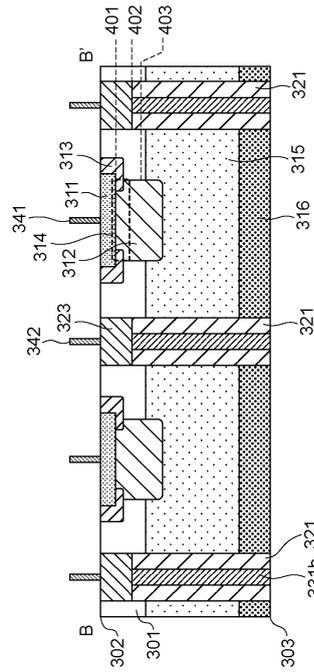
40

50

【図 19】



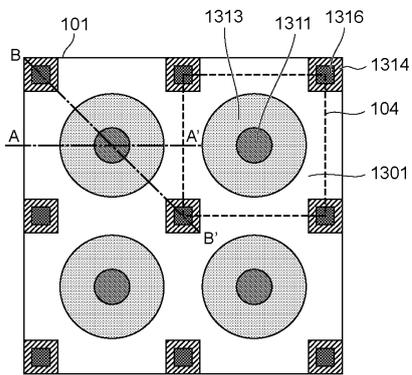
【図 20】



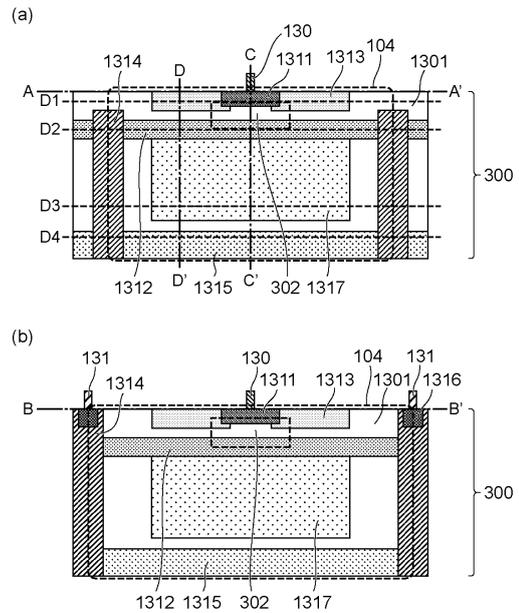
10

20

【図 21】



【図 22】

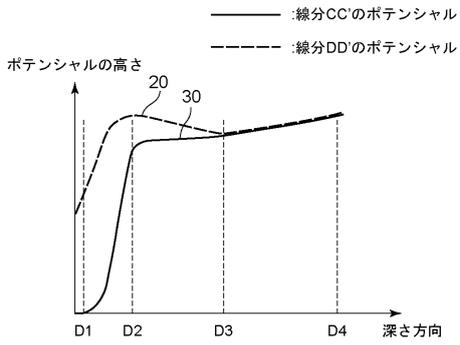


30

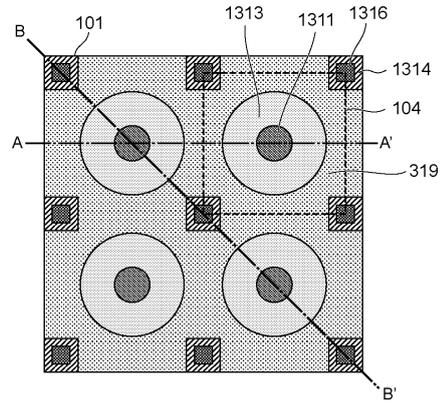
40

50

【図 2 3】



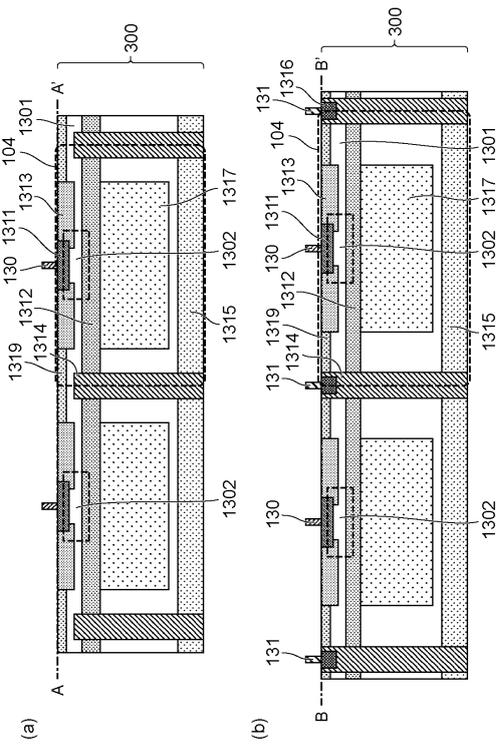
【図 2 4】



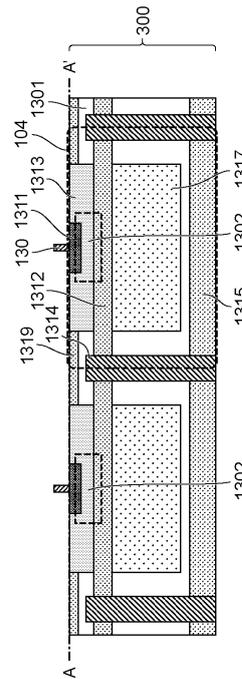
10

20

【図 2 5】



【図 2 6】

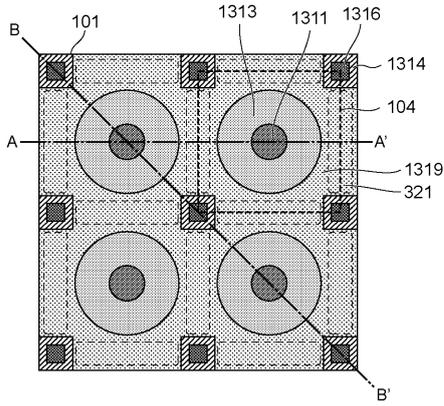


30

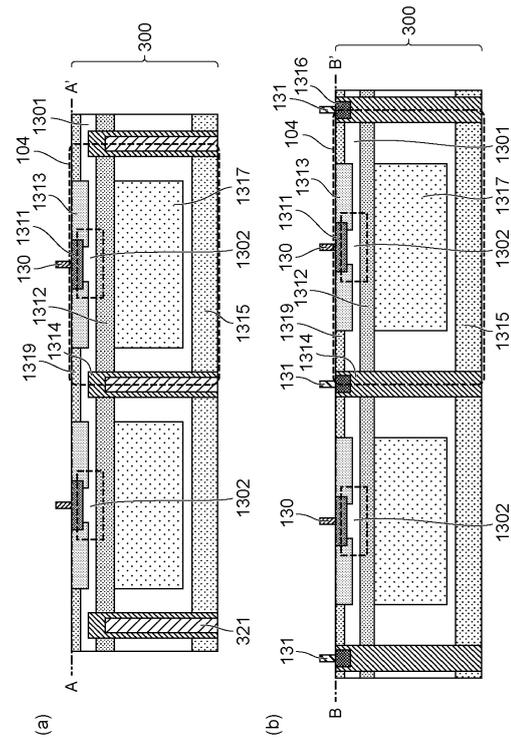
40

50

【図 27】



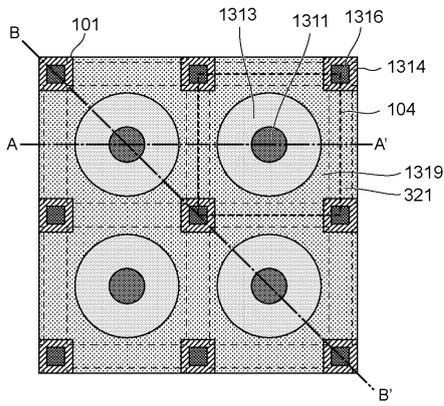
【図 28】



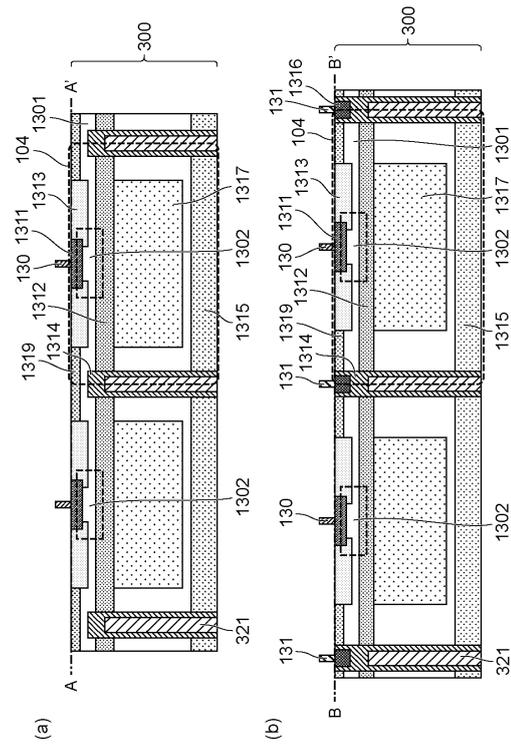
10

20

【図 29】



【図 30】

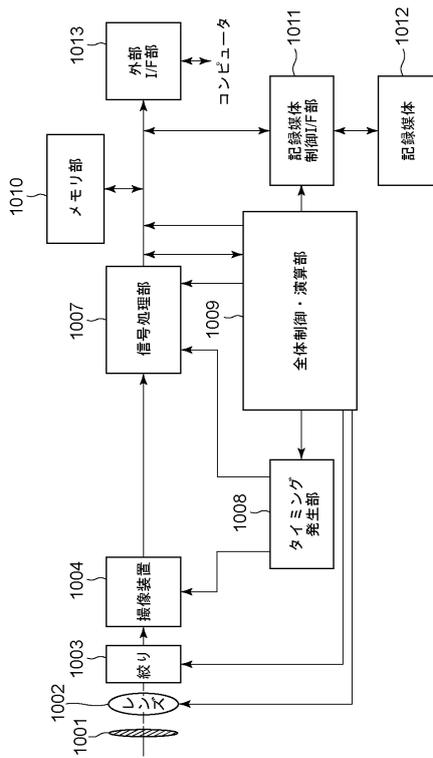


30

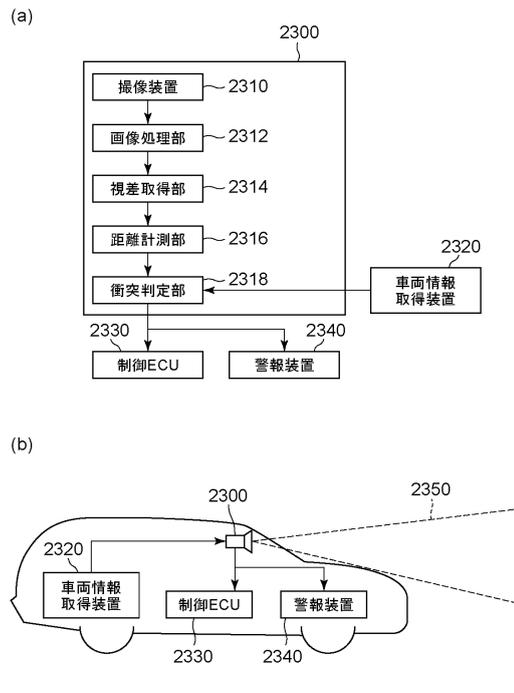
40

50

【図 3 5】



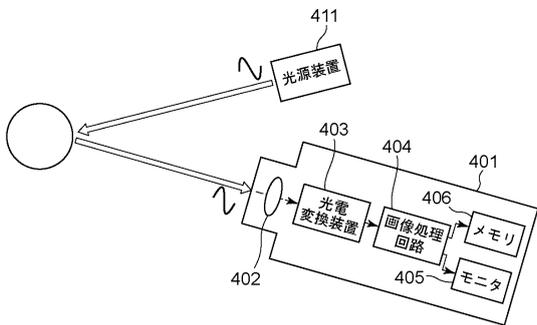
【図 3 6】



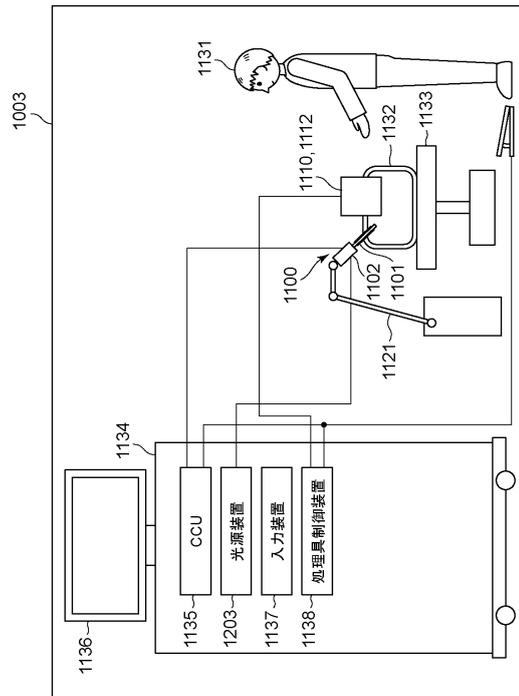
10

20

【図 3 7】



【図 3 8】



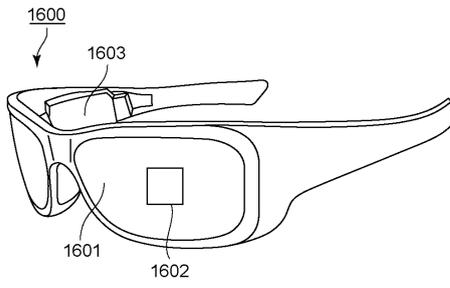
30

40

50

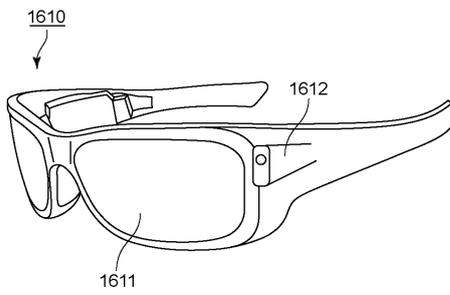
【 図 3 9 】

(a)



10

(b)



20

30

40

50

フロントページの続き

ヤノン株式会社内

(72)発明者 岩田 旬史

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72)発明者 森本 和浩

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 加藤 俊哉

(56)参考文献 特開2018-064086(JP,A)

特開2019-033136(JP,A)

国際公開第2020/059702(WO,A1)

国際公開第2007/135809(WO,A1)

(58)調査した分野 (Int.Cl., DB名)

H01L 27/146

H01L 31/107