

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5888247号
(P5888247)

(45) 発行日 平成28年3月16日(2016.3.16)

(24) 登録日 平成28年2月26日(2016.2.26)

(51) Int.Cl. F I
G03F 1/24 (2012.01) G O 3 F 1/24
G03F 7/20 (2006.01) G O 3 F 7/20 5 O 3

請求項の数 19 (全 24 頁)

(21) 出願番号	特願2012-555995 (P2012-555995)	(73) 特許権者	000000044
(86) (22) 出願日	平成24年2月3日(2012.2.3)		旭硝子株式会社
(86) 国際出願番号	PCT/JP2012/052542		東京都千代田区丸の内一丁目5番1号
(87) 国際公開番号	W02012/105698	(74) 代理人	100080159
(87) 国際公開日	平成24年8月9日(2012.8.9)		弁理士 渡辺 望稔
審査請求日	平成26年9月1日(2014.9.1)	(74) 代理人	100090217
(31) 優先権主張番号	特願2011-22769 (P2011-22769)		弁理士 三和 晴子
(32) 優先日	平成23年2月4日(2011.2.4)	(74) 代理人	100121393
(33) 優先権主張国	日本国(JP)		弁理士 竹本 洋一
		(72) 発明者	前重 和伸
			東京都千代田区丸の内一丁目5番1号 旭硝子株式会社内
		(72) 発明者	林 和幸
			東京都千代田区丸の内一丁目5番1号 旭硝子株式会社内

最終頁に続く

(54) 【発明の名称】 導電膜付基板、多層反射膜付基板、およびEUVリソグラフィ用反射型マスクブランク

(57) 【特許請求の範囲】

【請求項1】

基板上に導電膜が形成された、EUVリソグラフィ用反射型マスクブランクの製造に使用される導電膜付基板であって、

前記導電膜が、基板側に形成される層(下層)と、前記下層の上に形成される層(上層)の少なくとも二層を有し、

前記導電膜の下層が、クロム(Cr)、酸素(O)および水素(H)を含有し、前記導電膜の上層が、クロム(Cr)、窒素(N)および水素(H)を含有することを特徴とする導電膜付基板。

【請求項2】

前記導電膜の下層におけるCrおよびOの合計含有率が85~99.9at%であり、Hの含有率が0.1~15at%である請求項1に記載の導電膜付基板。

【請求項3】

前記導電膜の下層におけるCrとOの組成比(原子比)がCr:O=9:1~3:7である請求項2に記載の導電膜付基板。

【請求項4】

前記導電膜の上層におけるCrおよびNの合計含有率が85~99.9at%であり、Hの含有率が0.1~15at%である請求項1~3のいずれか1項に記載の導電膜付基板。

【請求項5】

前記導電膜の上層におけるCrとNの組成比(原子比)がCr:N=9.5:0.5~3:7である請求項4に記載の導電膜付基板。

【請求項6】

前記導電膜の下層の膜厚が、1~30nmである請求項1~5のいずれか1項に記載の導電膜付基板。

【請求項7】

前記導電膜の上層の膜厚が、50~300nmである請求項1~6のいずれか1項に記載の導電膜付基板。

【請求項8】

前記導電膜のシート抵抗値が、20 / 以下である請求項1~7のいずれか1項に記載の導電膜付基板。

10

【請求項9】

前記導電膜が、300MPa~900MPaの圧縮応力を有する請求項1~8のいずれか1項に記載の導電膜付基板。

【請求項10】

前記導電膜の下層の結晶状態が、アモルファスである請求項1~9のいずれか1項に記載の導電膜付基板。

【請求項11】

前記導電膜の上層の結晶状態が、アモルファスである請求項1~10のいずれか1項に記載の導電膜付基板。

20

【請求項12】

前記導電膜の表面粗さ(rms)が0.5nm以下である請求項1~11のいずれか1項に記載の導電膜付基板。

【請求項13】

基板上に、基板側に形成される層(下層)と、前記下層の上に形成される層(上層)の少なくとも二層を有する導電膜が形成される、EUVリソグラフィ用反射型マスクブランクの製造に使用される導電膜付基板の製造方法であって、

前記導電膜の下層が、ヘリウム(He)、アルゴン(Ar)、ネオン(Ne)、クリプトン(Kr)、およびキセノン(Xe)からなる群から選ばれる少なくとも1種を含む不活性ガスと、酸素(O₂)と、水素(H₂)と、を含む雰囲気中でCrターゲットを用いたスパッタリング法を行うことにより形成され、スパッタ中の雰囲気温度が60~120であることを特徴とする導電膜付基板の製造方法。

30

【請求項14】

基板上に、基板側に形成される層(下層)と、前記下層の上に形成される層(上層)の少なくとも二層を有する導電膜が形成される、EUVリソグラフィ用反射型マスクブランクの製造に使用される導電膜付基板の製造方法であって、

前記導電膜の上層が、ヘリウム(He)、アルゴン(Ar)、ネオン(Ne)、クリプトン(Kr)、およびキセノン(Xe)からなる群から選ばれる少なくとも1種を含む不活性ガスと、窒素(N₂)と、水素(H₂)と、を含む雰囲気中でCrターゲットを用いたスパッタリング法を行うことにより形成され、スパッタ中の雰囲気温度が60~120

40

【請求項15】

請求項1~12のいずれか1項に記載の導電膜付基板の前記導電膜が設けられた面に対して、反対側に多層反射膜を形成してなるEUVリソグラフィ用反射型マスクブランクの多層反射膜付基板。

【請求項16】

請求項15に記載の多層反射膜付基板において、当該基板の反り量が0.8μm以下である多層反射膜付基板。

【請求項17】

請求項15または16に記載の多層反射膜付基板の多層反射膜上に吸収層を形成してな

50

るEUVリソグラフィ用反射型マスクブランク。

【請求項18】

請求項17に記載の多層反射膜付基板の多層反射膜上に吸収層を形成してなるEUVリソグラフィ用反射型マスクブランクにおいて、前記基板の反り量が $0.8\mu\text{m}$ 以下であるEUVリソグラフィ用反射型マスクブランク。

【請求項19】

請求項17または18に記載のEUVリソグラフィ用反射型マスクブランクをパターンニングしたEUVリソグラフィ用反射型マスク。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、半導体製造等に使用されるEUV(Extreme Ultra Violet:極端紫外)リソグラフィ用反射型マスクブランク(以下、本明細書において、「EUVマスクブランク」ともいう。)、並びに該マスクブランクの製造に使用される導電膜付基板、および多層反射膜付基板に関する。

【背景技術】

【0002】

従来、半導体産業において、Si基板等に微細なパターンからなる集積回路を形成する上で必要な微細パターンの転写技術として、可視光や紫外光を用いたフォトリソグラフィ法が用いられてきた。しかし、半導体デバイスの微細化が加速している一方で、従来のフォトリソグラフィ法の限界に近づいてきた。フォトリソグラフィ法の場合、パターンの解像限界は露光波長の $1/2$ 程度であり、液浸法を用いても露光波長の $1/4$ 程度と言われており、ArFレーザ(波長: 193nm)の液浸法を用いても 45nm 程度が限界と予想される。そこで 45nm よりも短い波長を用いる次世代の露光技術として、ArFレーザよりさらに短波長のEUV光を用いた露光技術であるEUVリソグラフィが有望視されている。本明細書において、EUV光とは、軟X線領域または真空紫外線領域の波長の光線をさし、具体的には波長 $10\sim 20\text{nm}$ 程度、特に $13.5\text{nm}\pm 0.3\text{nm}$ 程度の光線を指す。

20

【0003】

EUV光は、あらゆる物質に対して吸収されやすく、かつこの波長で物質の屈折率が1に近いため、従来の可視光または紫外光を用いたフォトリソグラフィのような屈折光学系を使用できない。このため、EUV光リソグラフィでは、反射光学系、すなわち反射型フォトマスクとミラーとが用いられる。

30

【0004】

マスクブランクは、フォトマスク製造用のパターンニング前の積層体である。反射型フォトマスク用のマスクブランクの場合、ガラス製等の基板の上にEUV光を反射する反射層と、EUV光を吸収する吸収層とがこの順で形成された構造を有している。反射層としては、高屈折層と低屈折層とを交互に積層することで、光線を層表面に照射した際の光線反射率が通常使用される。吸収層には、EUV光に対する吸収係数の高い材料、具体的にはたとえば、CrやTaを主成分とする材料が用いられる。

40

【0005】

多層反射膜および吸収層は、イオンビームスパッタリング法、マグネトロンスパッタリング法といったスパッタリング法を用いてガラス基板の光学面上に成膜される。多層反射膜および吸収層を成膜する際、ガラス基板は保持手段によって保持される。ガラス基板の保持手段として、機械的チャックおよび静電チャックがあるが、発塵性の問題から、多層反射膜および吸収層を成膜する際のガラス基板の保持手段、特に多層反射膜を成膜する際のガラス基板の保持手段としては、静電チャックによる吸着保持が好ましく用いられる。

また、マスクパターンニングプロセス時、あるいは露光時のマスクハンドリングの際にも、ガラス基板の保持手段として静電チャックによる吸着保持が用いられる。

50

【 0 0 0 6 】

静電チャックは、半導体装置の製造プロセスにおいて、シリコンウェハの吸着保持に従来用いられている技術である。このため、ガラス基板のように、誘電率および導電率の低い基板の場合、シリコンウェハの場合と同程度のチャック力を得るには、高電圧を印加する必要があるため、絶縁破壊を生じる危険性がある。

このような問題を解消するため、特許文献 1 には、基板の静電チャッキングを促進する層として、通常の Cr 以外の材料、例えば Si, Mo, オキシ窒化クロム (CrON)、又は TaSi のような、ガラス基板よりも高い誘電率および高い導電率の物質の裏面コーティング (導電膜) を有するマスク基板が記載されている。

【 0 0 0 7 】

しかしながら、特許文献 1 に記載のマスク基板は、ガラス基板に対する CrON 膜の付着力が弱いので、多層反射膜や吸収層を成膜する際に、ガラス基板と CrON 膜との間で膜剥れが生じてパーティクルが発生するという問題を有している。特に、静電チャックと CrON 膜との境界近傍では、基板回転による静電チャックとの境界近傍に加わる力が原因で、膜剥れが発生しやすい。

また特許文献 1 に記載のマスク基板は、基板の面取面と側面を含む片面全面に導電膜が形成されているので、とりわけ基板の面取面と側面は、面取面と側面に導電膜が斜めに形成されることによる膜付着力が特に弱い状況において、静電チャック時の基板の反りや、ロボットアームのエンドエフェクタの接触などにより、膜剥れが発生しやすい。

また特許文献 1 に記載のマスク基板では、CrON の導電膜の表面には酸素 (O) や炭素 (C) が多く含まれているので、成膜条件によっては多層反射膜や吸収体膜の成膜時に異常放電が起きることがある。

【 0 0 0 8 】

このような静電チャック時 (又、多層反射膜等の成膜時) などに導電膜の膜剥れや、成膜時の異常放電によるパーティクルが発生すると、製品 (多層反射膜付き基板、露光用反射型マスクブランク、露光用反射型マスク) における欠陥が多く、高品質の製品が得られない。従来の露光用透過型マスクを用いたパターン転写の場合には、露光光の波長が紫外域 (157 ~ 248 nm 程度) で比較的長いため、マスク面に凹凸欠陥が生じて、これが重大な欠陥とまではなりにくく、そのため従来では成膜時のパーティクルの発生は課題としては格別認識されていなかった。しかしながら、EUV 光のような短波長の光を露光光として用いる場合には、マスク面上の微細な凹凸欠陥があっても、転写像への影響が大きくなるため、パーティクルの発生は無視できない。

【 0 0 0 9 】

上記の問題点を解決するため、特許文献 2 は、導電膜を設けた基板の静電チャック時の導電膜の膜剥れや異常放電によるパーティクルの発生を抑制した多層反射膜付き基板、パーティクルによる表面欠陥の少ない高品質の露光用反射型マスクブランク、及びパーティクルによるパターン欠陥のない高品質の露光用反射型マスクを開示している。

特許文献 2 に記載の多層反射膜付き基板では、上記の問題点を解決するため、導電膜を形成する材料を、導電膜の膜厚方向で組成が異なっており、導電膜のうち基板側には、窒素 (N) を含み、導電膜のうち表面側には、酸素 (O) 及び炭素 (C) の少なくとも何れか一方を含む構成としている。導電膜をこのように構成する理由として、導電膜の基板側に窒素 (N) が含まれていることにより、基板に対する導電膜の密着力が向上して導電膜の膜剥れを防止し、さらに導電膜の膜応力が低減されるので、静電チャックと基板との密着力を大きくできると記載されている。一方、導電膜の表面側に、酸素 (O) 及び炭素 (C) の少なくともいずれか一方が含まれていることにより、導電膜表面が適度に荒れ、静電チャック時の静電チャックと基板との密着力が大きくなり、静電チャックと基板との間で発生する擦れを防止できるとしている。なお、酸素 (O) を含む場合、導電膜表面の表面粗さが適度に荒れる (すなわち、表面粗さが大きくなる) ことにより、静電チャックと基板との密着力が向上しており、炭素 (C) を含む場合、導電膜の比抵抗を低減できるので、静電チャックと基板との密着力が向上すると記載されている。

10

20

30

40

50

【0010】

特許文献2に記載の多層反射膜付き基板では、導電膜の表面側に酸素(O)及び炭素(C)の少なくともいずれか一方を含むことにより導電膜表面を適度に荒れた状態とすることで静電チャック時の静電チャックと基板との密着力が大きくなり、静電チャックと基板との間で発生する擦れを防止できるとされているが、仮に擦れが生じてしまった場合、表面粗さが大きいと、逆に膜剥がれや膜の削れが生じやすく、パーティクル発生の原因となるという問題がある。また、表面粗さが大きい場合、静電チャック時に静電チャック上のパーティクル(例えば、静電チャック材料のパーティクル、成膜中の膜材料であるMo、Si等のパーティクル)が導電膜に付着しやすく、また洗浄しにくいいため、それが後工程(搬送、洗浄、検査等)で落下し、新たな欠陥となるという問題がある。

10

また、導電膜の基板側がCrNである場合、窒素(N)の含有量が40~60at%であるため、導電膜のシート抵抗が十分低くならず、静電チャックによるチャック力を十分高めることができない。この結果、静電チャックに対する導電膜付基板の密着性を十分高めることができない。

【0011】

特許文献2に記載の多層反射膜付き基板における上記した問題点を解決するため、本願出願人は、特許文献3において、導電膜がクロム(Cr)および窒素(N)を含有し、該導電膜におけるNの平均濃度が0.1at%以上40at%未満であり、該導電膜の少なくとも表面の結晶状態がアモルファスであり、該導電膜のシート抵抗値が27Ω以下であり、該導電膜の表面粗さ(rms)が0.5nm以下であることを特徴とするEUVマスクブランク用の導電膜付基板を提案している。また、該導電膜付基板を用いて作製されるEUVマスクブランク、該マスクブランク用の多層反射膜付基板、および、該マスクブランクを用いて作製される反射型マスクを提案している。

20

特許文献3に記載の導電膜付基板は、また、導電膜表面の表面粗さが小さいことにより、静電チャックとの密着性が向上する。また、導電膜のシート抵抗が低いことにより、静電チャックによるチャック力が向上する。この結果、該導電膜付基板を静電チャックに固定してEUVマスクブランクの製造に使用した際に、静電チャックとの密着性が向上する。このように、静電チャックとの密着性が向上することにより、静電チャックと基板との擦れによるパーティクルの発生が防止される。

【0012】

30

上述したように、EUVマスクブランクは基板上に反射層(多層反射膜)や吸収層といった薄膜を成膜することによって製造されるが、基板上に薄膜を成膜した際、成膜後の膜で膜応力(すなわち、圧縮応力や引張応力)が発生する場合がある。これらの膜応力が基板に加わることによって、基板が変形するおそれがある。EUVマスクブランク用の基板には通常低膨張ガラス製の基板が使用されるので、膜応力が加わることによって生じる基板の変形は軽微であるため、従来問題とならなかった。

しかしながら、パターンの微細化の要請によって、従来問題視されなかった基板の微小な変形(すなわち、膜応力が加わることによって生じる基板の変形)が問題となってきた。たとえば、EUVマスクブランクの基板に特定の大きさ以上の変形が存在する場合、具体的には、EUVマスクブランクの製造に通常使用される152mm角の基板の場合、基板の反り量が0.8μmを超えると、該EUVマスクブランクをパターンニングする際にパターンの位置精度が低下するおそれがある。また、このような大きさの反りが発生すると、該EUVマスクブランクから作製した反射型マスクを用いてパターン転写する際に、パターン位置ずれやパターン欠陥が発生するおそれがある。

40

【先行技術文献】

【特許文献】

【0013】

【特許文献1】日本特表2003-501823号公報

【特許文献2】日本特開2005-210093号公報

【特許文献3】日本再公表特許2008-072706号公報

50

【発明の概要】

【発明が解決しようとする課題】

【0014】

本発明は、上記した従来技術の問題点を解決するため、シート抵抗が低く、表面平滑性に優れ、かつ、静電チャックとの密着性に優れた導電膜を有し、さらに、EUVマスクブランクでの膜応力による基板の変形を抑制できるEUVマスクブランク用の導電膜付基板の提供を目的とする。

また、本発明は、該導電膜付基板を用いたEUVマスクブランクの多層反射膜付基板、およびEUVマスクブランクの提供を目的とする。

【課題を解決するための手段】

【0015】

上記した目的を達成するため、本発明は、

基板上に導電膜が形成された、EUVリソグラフィ用反射型マスクブランクの製造に使用される導電膜付基板であって、

前記導電膜が、基板側に形成される層（下層）と、前記下層の上に形成される層（上層）の少なくとも二層を有し、

前記導電膜の下層が、クロム（Cr）、酸素（O）および水素（H）を含有し、前記導電膜の上層が、クロム（Cr）、窒素（N）および水素（H）を含有することを特徴とする導電膜付基板を提供する。

【0016】

本発明の導電膜付基板において、前記導電膜の下層におけるCrおよびOの合計含有率が85～99.9原子%（以下、原子%をat%と記す。）であり、Hの含有率が0.1～15at%であることが好ましい。

また、前記導電膜の下層におけるCrとOの組成比（原子比）がCr：O＝9：1～3：7であることが好ましい。

本発明の導電膜付基板において、前記導電膜の上層におけるCrおよびNの合計含有率が85～99.9at%であり、Hの含有率が0.1～15at%であることが好ましい。

また、前記導電膜の上層におけるCrとNの組成比が（原子比）Cr：N＝9.5：0.5～3：7であることが好ましい。

本発明の導電膜付基板において、前記導電膜の下層の膜厚が、1～30nmであることが好ましい。

【0017】

本発明の導電膜付基板において、前記導電膜の上層の膜厚が、50～300nmであることが好ましい。

本発明の導電膜付基板において、前記導電膜のシート抵抗値が、20 / 以下であることが好ましい。

本発明の導電膜付基板において、前記導電膜が、300MPa～900MPaの圧縮応力を有することが好ましい。

本発明の導電膜付基板において、前記導電膜の下層の結晶状態が、アモルファスであることが好ましい。

本発明の導電膜付基板において、前記導電膜の上層の結晶状態が、アモルファスであることが好ましい。

本発明の導電膜付基板において、前記導電膜の表面粗さ（rms）が0.5nm以下であることが好ましい。

【0018】

本発明の導電膜付基板において、前記導電膜の下層が、ヘリウム（He）、アルゴン（Ar）、ネオン（Ne）、クリプトン（Kr）、およびキセノン（Xe）からなる群から選ばれる少なくとも1種を含む不活性ガスと、酸素（O₂）と、水素（H₂）と、を含む雰囲気中でCrターゲットを用いたスパッタリング法を行うことにより形成され、スパッタ

10

20

30

40

50

中の雰囲気温度が60～120 であることが好ましい。

【0019】

本発明の導電膜付基板において、前記導電膜の上層が、ヘリウム(He)、アルゴン(Ar)、ネオン(Ne)、クリプトン(Kr)、およびキセノン(Xe)からなる群から選ばれる少なくとも1種を含む不活性ガスと、窒素(N₂)と、水素(H₂)と、を含む雰囲気中でCrターゲットを用いたスパッタリング法を行うことにより形成され、スパッタ中の雰囲気温度が60～120 であることが好ましい。

【0020】

また、本発明は、本発明の導電膜付基板の前記導電膜が設けられた面に対して、反対側に多層反射膜を形成してなるEUVリソグラフィ用反射型マスクブランクの多層反射膜付基板(以下、本明細書において、「本発明の多層反射膜付基板」という。)を提供する。

10

本発明の多層反射膜付基板は、その基板の反り量が0.8 μm以下であることが好ましい。

【0021】

また、本発明は、本発明の多層反射膜付基板の多層反射膜上に吸収層を形成してなるEUVリソグラフィ用反射型マスクブランク(以下、本明細書において、「本発明のEUVマスクブランク」という。)を提供する。

本発明のEUVマスクブランクは、その基板の反り量が0.8 μm以下であることが好ましい。

【0022】

20

また、本発明は、本発明のEUVマスクブランクをパターンニングしたEUVリソグラフィ用反射型マスク(以下、本明細書において、「本発明のEUVマスク」という。)を提供する。

上記した数値範囲を示す「～」とは、その前後に記載された数値を下限値及び上限値として含む意味で使用され、特段の定めがない限り、以下本明細書において「～」は、同様の意味をもって使用される。

【発明の効果】

【0023】

本発明の導電膜付基板を用いることにより、EUVマスクブランクでの膜応力による基板の変形を抑制できる。

30

また、本発明の導電膜付基板は、導電膜の低抵抗化に主として寄与する上層と、基板との密着性の向上に主として寄与する下層と、の二層構造の導電膜を有することで、導電膜のシート抵抗を低くしつつ、基板からの導電膜の剥離を起りにくくして欠点の発生を抑制できる。

【0024】

また、本発明の導電膜付基板は、導電膜表面の表面粗さが小さいことにより、静電チャックとの密着性を向上する。また、導電膜のシート抵抗が低いことにより、静電チャックによるチャック力が向上する。この結果、該導電膜付基板を静電チャックに固定してEUVマスクブランクの製造に使用した際に、静電チャックとの密着性が向上する。このように、静電チャックとの密着性が向上することにより、静電チャックと基板との擦れによるパーティクルの発生が防止される。

40

【0025】

また、導電膜を構成する各層(特に、上層)の結晶状態がアモルファスであれば、導電膜が酸化されにくく導電膜中の応力の経時変化が小さい。その結果、パターン精度の悪化が起りにくくなり、マスクとしての寿命が長くなることが期待される。

【図面の簡単な説明】

【0026】

【図1】図1は、本発明の導電膜付基板の模式図である。

【図2】図2は、本発明の多層反射膜付基板の模式図である。

【図3】図3は、本発明のEUVマスクブランクの模式図である。

50

【発明を実施するための形態】

【0027】

以下、図面を参照して本発明を説明する。図1は、本発明の導電膜付基板の模式図である。図1において、成膜用の基板1の一方の面側には導電膜2が形成されている。基板1に多層反射膜および吸収層を成膜する際、基板1は導電膜2を介して静電チャックに固定される。後で述べるように、多層反射膜および吸収層は、基板1の導電膜2が形成されている面に対して反対側（成膜面）に成膜される。要するに、導電膜2は、基板1の成膜面に対して裏面側に形成された裏面導電膜である。

図1に示すように、本発明における導電膜2は、基板1側に形成される下層21と、該下層21の上に形成される上層22の二層構造をなしている。

二層構造の導電膜2のうち、上層22が導電膜2全体を低抵抗化させる機能を担う。一方、下層21は、基板1と導電膜2との密着性を向上させる密着性改善層としての機能を担う。このような構成とすることで、導電膜2のシート抵抗を低くしつつ、基板からの導電膜の剥離を起りにくくして欠点の発生を抑制できる。

【0028】

上記の機能を達成するため、導電膜2の下層21は、基板1との密着性に優れることが求められる。

また、導電膜2の一部をなす下層21は、基板1の材料よりも高い誘電率および導電率が求められる。

さらにまた、下層21表面の平滑性を向上させるために、結晶状態がアモルファスであることが好ましい。下層21表面の平滑性が向上すると、該下層21上に形成される上層22についても表面の平滑性が向上し、導電膜2表面の平滑性が向上することが期待される。

なお、本明細書において、「結晶状態がアモルファスである」と言った場合、全く結晶構造を持たないアモルファス構造となっているもの以外に、微結晶構造のものを含む。

下層21の結晶状態がアモルファスであること、すなわち、アモルファス構造であること、または微結晶構造であることは、X線回折（XRD）法によって確認できる。下層21の結晶状態がアモルファス構造であるか、または微結晶構造であれば、XRD測定により得られる回折ピークにシャープなピークが見られない。

【0029】

上記を満たすため、下層21は、クロム（Cr）、酸素（O）および水素（H）を含有する。

下層21におけるCrおよびOの合計含有率が85～99.9at%であり、Hの含有率が0.1～15at%であることが好ましい。

下層21におけるHの含有率が0.1at%未満であると、下層21の結晶状態がアモルファスとならず、下層21表面の平滑性が低下し、表面粗さが大きくなるおそれがある。一方、Hが15at%より高い場合も、下層21の結晶状態がアモルファスとならず、下層21表面の平滑性が低下し、表面粗さが大きくなるおそれがある。また、下層21におけるCrおよびOの合計含有率が85at%未満であると、表面粗さが大きくなるおそれがある。

なお、下層21におけるCrとOの組成比がCr：O＝9：1～3：7であることが好ましい。

Crが前記組成比よりも多いと、応力が圧縮応力とならず、適正な反り量を実現できず、一方、Oが前記組成比よりも多いと、欠点が増加するおそれがある。

【0030】

下層21におけるHの含有率は、0.1～13at%であることがより好ましく、0.1～10at%であることがさらに好ましく、0.1～8at%であることが特に好ましい。また、CrとOの合計含有率は、87～99.9at%であることがより好ましく、90～99.9at%であることがさらに好ましく、92～99.9at%であることが特に好ましい。またCrとOの組成比は、9：1～2.5：7.5であることが好ましく

10

20

30

40

50

、8.5 : 1.5 ~ 2.5 : 7.5であることがさらに好ましく、8 : 2 ~ 2.5 : 7.5であることが特に好ましい。

【0031】

下層21は上記の構成であることにより、その結晶状態がアモルファスとなり、その表面が平滑性に優れている。

平滑性に関して、下層21の表面粗さ(rms)は0.5nm以下であることが好ましい。下層21の表面粗さ(rms)が0.5nm以下であれば、下層21表面が十分平滑であるため、該下層21上に形成される上層22の表面粗さ(rms)も0.5nm以下になることが期待される。なお、下層21の表面粗さは原子間力顕微鏡(Atomic Force Microscope)を用いて測定できる。

10

下層21の表面粗さ(rms)は0.4nm以下であることがより好ましく、0.3nm以下であることがさらに好ましい。

【0032】

下層21の膜厚は、1~30nmであることが好ましい。下層21の膜厚が1nm未満だと、基板1に対する下層21の密着力が低下し、導電膜2で膜剥がれがおこるおそれがある。一方、下層21の膜厚が30nmより大きいと、導電膜2のシート抵抗が高くなるおそれがある。また、下層21の上に形成される上層22の結晶状態がアモルファスではなくなるおそれがある。

下層21の膜厚は、2~28nmであることがより好ましく、2~20nmであることがさらに好ましい。

20

【0033】

上記の機能を達成するため、導電膜2の上層22は、基板1の材料よりも高い誘電率および導電率を有することが求められる。

また、導電膜2の表面をなす上層22表面の平滑性を向上させるために、結晶状態がアモルファスであることが好ましい。

ここで、導電膜2表面の平滑性に優れることが求められるのは、導電膜付基板を静電チャックで吸着保持した際に、静電チャックと導電膜2との擦れによるパーティクルの発生を防止するうえで好ましいからである。

さらにまた、後述する理由に導電膜2の表面をなす上層22表面は、表面硬度が高いことが好ましい。

30

ここで、導電膜2表面の表面硬度が高いことが求められるのは、導電膜付基板を静電チャックに固定してEUVマスクブランクの製造に使用した際に、静電チャックと導電膜との擦れによるパーティクルの発生を防止するうえで好ましいからである。

また、後述するように、300~900MPaの圧縮応力を有する導電膜2とするためには、上層22が圧縮応力を有することが好ましい。なお、導電膜2全体を低抵抗化させるために、二層構造の導電膜2のうち、上層22の厚さが下層21の厚さよりも厚くなる。よって、上層22が圧縮応力を有することが好ましいのは、下層21よりも厚いので、導電膜2(全体)の膜応力を圧縮応力に調整しやすいからである。

【0034】

上記を満たすため、上層22は、クロム(Cr)、窒素(N)および水素(H)を含有する。

40

上層22におけるCrおよびNの合計含有率が85~99.9at%であり、Hの含有率が0.1~15at%であることが好ましい。

Hの含有率が0.1at%未満であると、上層22の結晶状態がアモルファスとならず、導電膜2の表面をなす上層22表面の平滑性が低下し、表面粗さが大きくなるおそれがある。また、上層22におけるCrおよびNの合計含有率が85at%未満であると、表面粗さが大きくなるおそれがある。

一方、Hの含有率が15at%より高い場合も、上層22の結晶状態がアモルファスとならず、導電膜2の表面をなす上層22表面の平滑性が低下し、表面粗さが大きくなるおそれがある。

50

なお、上層 2 2 における Cr と N の組成比が Cr : N = 9 . 5 : 0 . 5 ~ 3 : 7 であることが好ましい。Cr が前記組成比よりも多いと、応力が圧縮応力とならず、適正な反り量を実現できず、一方、N が前記組成比よりも多いと、欠点が増加するおそれがある。

【 0 0 3 5 】

上層 2 2 における H の含有率は、0 . 1 ~ 1 3 a t % であることがより好ましく、0 . 1 ~ 1 0 a t % であることがさらに好ましく、0 . 1 ~ 8 a t % であることが特に好ましい。また、Cr と N の合計含有率は、8 7 ~ 9 9 . 9 a t % であることがより好ましく、9 0 ~ 9 9 . 9 a t % であることがさらに好ましく、9 2 ~ 9 9 . 9 a t % であることが特に好ましい。また Cr と N の組成比は、成膜時における欠点の抑制という観点では、9 . 5 : 0 . 5 ~ 6 : 4 であることが好ましく、9 . 5 : 0 . 5 ~ 6 . 5 : 3 . 5 であることがさらに好ましく、9 . 5 : 0 . 5 ~ 7 : 3 であることが特に好ましい。

10

【 0 0 3 6 】

上層 2 2 は上記の構成であることにより、その結晶状態がアモルファスとなり、その表面が平滑性に優れている。上層 2 2 の結晶状態がアモルファスであることは X R D 法によって確認できる。上層 2 2 の結晶状態がアモルファスであれば、X R D 測定により得られる回折ピークにシャープなピークが見られない。

平滑性に関して、上層 2 2 の表面粗さ (r m s) は 0 . 5 n m 以下であることが好ましい。導電膜 2 の表面をなす上層 2 2 の表面粗さ (r m s) が 0 . 5 n m 以下であれば、静電チャックとの密着性が向上し、静電チャックと導電膜 2 との擦れによるパーティクルの発生が防止される。上層 2 2 の表面粗さは原子間力顕微鏡を用いて測定できる。

20

上層 2 2 の表面粗さ (r m s) は 0 . 4 n m 以下であることがより好ましく、0 . 3 n m 以下であることがさらに好ましい。

【 0 0 3 7 】

上層 2 2 の膜厚は、5 0 ~ 3 0 0 n m であることが好ましい。導電膜 2 全体を低抵抗化させる機能を担う上層 2 2 の膜厚が 5 0 n m 未満だと、導電膜 2 のシート抵抗を低くできないおそれがある。一方、上層 2 2 の膜厚が 3 0 0 n m より大きいと、膜厚の増加は上層 2 2 の機能の向上にはもはや寄与せず、上層 2 2 の形成に要する時間が増加し、上層 2 2 、ひいては導電膜 2 の形成に要するコストが増加する。また、上層 2 2 、ひいては導電膜 2 の膜厚が必要以上に大きくなるため、膜剥れが発生するおそれが増加する。

上層 2 2 の膜厚は、1 0 0 ~ 2 5 0 n m であることがより好ましく、1 5 0 ~ 2 2 0 n m であることがさらに好ましい。

30

【 0 0 3 8 】

後述する導電膜 2 に対する要求特性、特に導電膜 2 の膜応力特性に悪影響を及ぼすおそれがあるため、導電膜 2 を構成する下層 2 1 および上層 2 2 は、不純物となる成分 (下層 2 1 の場合、Cr , O , H 以外の成分、上層 2 2 の場合、Cr , N , H 以外の成分) の含有率が低いことが好ましく、実質的含有しないことがより好ましい。なお、不純物となる成分を含む場合、その含有率は、圧縮応力の制御という面から 3 % 以下が好ましい。

【 0 0 3 9 】

導電膜 2 の下層 2 1 および上層 2 2 は、公知の成膜方法、例えば、マグネトロンスパッタリング法、イオンビームスパッタリング法といったスパッタリング法により形成できる。スパッタリング法によって、下層 2 1 および上層 2 2 を形成する場合、ヘリウム (He) 、アルゴン (Ar) 、ネオン (Ne) 、クリプトン (Kr) 、およびキセノン (Xe) からなる群から選ばれる少なくとも 1 種を含む不活性ガスと、酸素 (O₂) および窒素 (N₂) のいずれか一方と、水素 (H₂) と、を含む雰囲気中で Cr ターゲットを用いたスパッタリング法を実施すればよい。マグネトロンスパッタリング法を用いる場合、具体的には以下の成膜条件で実施すればよい。

40

[下層 2 1 の成膜条件]

スパッタガス : Ar と O₂ と H₂ の混合ガス (H₂ ガス濃度 1 ~ 5 0 v o l % 、好ましくは 1 ~ 3 0 v o l % 、O₂ ガス濃度 1 ~ 8 0 v o l % 、好ましくは 5 ~ 7 5 v o l % 、Ar ガス濃度 5 ~ 9 5 v o l % 、好ましくは 1 0 ~ 9 4 v o l % 、ガス圧 1 . 0 × 1 0

50

$^{-1} \text{Pa} \sim 50 \times 10^{-1} \text{Pa}$ 、好ましくは $1.0 \times 10^{-1} \text{Pa} \sim 40 \times 10^{-1} \text{Pa}$ 、より好ましくは $1.0 \times 10^{-1} \text{Pa} \sim 30 \times 10^{-1} \text{Pa}$ 。)

投入電力：30～3000W、好ましくは100～3000W、より好ましくは500～3000W

成膜速度：0.5～60nm/min、好ましくは1.0～45nm/min、より好ましくは1.5～30nm/min

[上層22の成膜方法]

スパッタガス：ArとN₂とH₂の混合ガス（H₂ガス濃度1～50vol%、好ましくは1～30vol%、N₂ガス濃度1～80vol%、好ましくは5～75vol%、Arガス濃度5～95vol%、好ましくは10～94vol%、ガス圧 $1.0 \times 10^{-1} \text{Pa} \sim 50 \times 10^{-1} \text{Pa}$ 、好ましくは $1.0 \times 10^{-1} \text{Pa} \sim 40 \times 10^{-1} \text{Pa}$ 、より好ましくは $1.0 \times 10^{-1} \text{Pa} \sim 30 \times 10^{-1} \text{Pa}$ 。)

投入電力：30～3000W、好ましくは100～3000W、より好ましくは500～3000W

成膜速度：0.5～60nm/min、好ましくは1.0～45nm/min、より好ましくは1.5～30nm/min

なお、Ar以外の不活性ガスを使用する場合、その不活性ガスの濃度が上記したArガス濃度と同じ濃度範囲にすることが好ましい。また、複数種類の不活性ガスを使用する場合、不活性ガスの合計濃度を上記したArガス濃度と同じ濃度範囲にすることが好ましい。

ここで、下層21および上層22のいずれの場合においても、スパッタ中の雰囲気温度が60～120であることが、成膜装置の内壁に着膜した成膜材料の堆積物の膜剥がれが抑制され、形成する導電膜2の欠点を低減できることから好ましい。

【0040】

スパッタリング法によって下層21および上層22を形成した場合、両者の間に拡散層が形成される場合がある。このような拡散層が形成されたものも、本発明における二層構造の導電膜2（すなわち、下層21および上層22を有する導電膜2）である。

さらに、本発明における導電膜2は、下層21および上層22以外の層を有していてもよい。

【0041】

導電膜2は、シート抵抗値が20Ω以下であることが好ましい。導電膜2のシート抵抗値が20Ω以下であれば、静電チャックによるチャック力が高められることにより、静電チャックとの密着性が向上する。この結果、静電チャックと導電膜2との擦れによるパーティクルの発生が防止される。

導電膜2のシート抵抗値は15Ω以下であることがより好ましく、10Ω以下であることがさらに好ましい。

【0042】

導電膜2は、300MPa～900MPaの圧縮応力を有することが好ましい。

上述したように、EUVマスクブランクでは、基板上に成膜した薄膜（すなわち、反射層や吸収層）に発生した膜応力によって基板が変形することが問題となっている。基板の成膜面側で発生する膜応力は、個々の膜で膜の組成や膜厚、あるいは膜の成膜条件によって異なるが、導電膜2は、300MPa～900MPaの圧縮応力を有していれば、基板の成膜面側で発生する応力と、基板の裏面側で発生する応力と、が打ち消し合う結果、応力が加わることによって生じる基板の変形を抑制できる。具体的には、EUVマスクブランクの製造に通常使用される152mm角の基板を含む、150mm～154mmの範囲の矩形の基板を使用した多層反射膜付基板、および当該多層反射膜付基板の多層反射膜上に吸収層を形成してなるEUVリソグラフィ用反射型マスクブランクの場合、応力が加わることによって生じる前記基板の反り量を0.8μm以下、より好ましくは0.7μm以下、さらに好ましくは0.6μm以下に抑制できる。

これにより、EUVマスクブランクをパターニングする際にパターンの位置精度が低下

するおそれが解消される。また、該EUVマスクブランクから作製した反射型マスクを用いてパターン転写する際に、パターン位置ずれやパターン欠陥が発生するおそれが解消される。なお、基板の反り量は、レーザ干渉計で形状を測定し、測定領域の基板面の全データの最小二乗法によって算出した仮想平面を基準面として、測定領域での正の最大値と負の最小値の差により算出できる。

EUVマスクブランクの製造段階では、基板の裏面側のみ膜応力が発生することになるが、この段階では基板を静電チャックで吸着保持しているため、膜応力が加わることで基板が変形するおそれはない。

【0043】

上層22について記載したように、導電膜2の表面粗さ(rms)は0.5nm以下であることが好ましい。導電膜2の表面粗さ(rms)が0.5nm以下であれば、静電チャックとの密着性が向上し、静電チャックと導電膜2との擦れによるパーティクルの発生が防止される。

導電膜2の表面粗さ(rms)は0.4nm以下であることがより好ましく、0.3nm以下であることがさらに好ましい。

【0044】

導電膜2は、表面硬度が12GPa以上であることが好ましい。導電膜2の表面硬度が12GPa以上であれば、導電膜2が表面硬度に優れており、導電膜付基板を静電チャックに固定してEUVマスクブランクの製造に使用した際に、静電チャックと導電膜との擦れによってパーティクルが発生することを防止する効果に優れている。ここで、導電膜2の表面硬度の測定方法は特に限定されず、公知の方法、具体的には例えば、ピッカース硬さ試験、ロックウェル硬さ試験、ブリネル硬さ試験、ナノインデンテーション試験等を使用できる。これらの中でも、ナノインデンテーション試験は、薄膜の表面硬度を測定する際に広く使用される。

【0045】

本発明の導電膜付基板において、成膜用の基板1は、EUVマスクブランク用の基板としての特性を満たすことが要求される。そのため、基板1は、低熱膨張係数であることが要求され、具体的には、20℃における熱膨張係数が $0 \pm 0.05 \times 10^{-7} / ^\circ\text{C}$ であることが好ましく、特に、 $0 \pm 0.03 \times 10^{-7} / ^\circ\text{C}$ であることが好ましい。また、基板は、平滑性、平坦度、およびマスクブランクまたはパターンニング後のフォトリソの洗浄等に用いる洗浄液への耐性に優れたものが好ましい。

基板1としては、具体的には低熱膨張係数を有するガラス、例えばSiO₂-TiO₂系ガラス等を用いるが、これに限定されず、石英固溶体を析出した結晶化ガラスや石英ガラスやシリコンや金属などの基板を使用できる。

基板1は、表面粗さ(rms)が0.15nm以下の平滑な表面と100nm以下の平坦度を有していることがパターンニング後のフォトリソにおいて高反射率および転写精度が得られるために好ましい。

基板11の大きさや厚さなどはマスクの設計値等により適宜決定されるものである。後で示す実施例では外形6インチ(152mm)角で、厚さ0.25インチ(6.3mm)のSiO₂-TiO₂系ガラスを用いた。

【0046】

次に、本発明の多層反射膜付基板について説明する。図2は、本発明の多層反射膜付基板の模式図である。図2において、基板1の導電膜2が形成された面に対して反対側に多層反射膜3が形成されている。ここで、基板1および導電膜2は、図1に示したもの(本発明の導電膜付基板)である。本発明の多層反射膜付基板は、本発明の導電膜付基板を静電チャックに固定した後、マグネトロンスパッタリング法やイオンビームスパッタリング法といったスパッタリング法を用いて、基板1の成膜面に多層反射膜3を成膜することによって得られる。

【0047】

基板1上に形成される多層反射膜3は、EUVマスクブランクの反射層として所望の特

10

20

30

40

50

性を有するものである限り特に限定されない。ここで、多層反射膜 3 に特に要求される特性は、高 E U V 光線反射率である。具体的には、E U V 光の波長領域の光線を入射角 6 度で多層反射膜 3 表面に照射した際に、波長 13.5 nm 付近の光線反射率の最大値が、60%以上が好ましく、65%以上であるとより好ましい。

上記の特性を満たす多層反射膜 3 としては、S i 膜と M o 膜とを交互に複数回、積層させた M o / S i 多層反射膜、B e 膜と M o 膜とを交互に積層させた B e / M o 多層反射膜、S i 化合物膜と M o 化合物膜とを交互に積層させた S i 化合物 / M o 化合物多層反射膜、S i 膜、M o 膜および R u 膜をこの順番に積層させた S i / M o / R u 多層反射膜、S i 膜、R u 膜、M o 膜および R u 膜をこの順番に積層させた S i / R u / M o / R u 多層反射膜等も挙げられる。

10

【0048】

基板 1 の成膜面に多層反射膜 3 を成膜する手順は、スパッタリング法を用いて多層反射膜を成膜する際に通常実施される手順であってよい。例えば、イオンビームスパッタリング法を用いて M o / S i 多層反射膜を形成する場合、ターゲットとして S i ターゲットを用い、スパッタガスとして A r ガス (ガス圧 $1.3 \times 10^{-2} \text{ Pa} \sim 2.7 \times 10^{-2} \text{ Pa}$) を使用して、イオン加速電圧 300 ~ 1500 V、成膜速度 0.03 ~ 0.30 nm / sec で厚さ 4.5 nm となるように S i 膜を成膜し、次に、ターゲットとして M o ターゲットを用い、スパッタガスとして A r ガス (ガス圧 $1.3 \times 10^{-2} \text{ Pa} \sim 2.7 \times 10^{-2} \text{ Pa}$) を使用して、イオン加速電圧 300 ~ 1500 V、成膜速度 0.03 ~ 0.30 nm / sec で厚さ 2.3 nm となるように M o 膜を成膜することが好ましい。これを 1 周期として、S i 膜および M o 膜を 40 ~ 50 周期積層させることにより M o / S i 多層反射膜が成膜される。多層反射膜 3 を成膜する際、均一な成膜を得るために、回転体を用いて基板 1 を回転させながら成膜することが好ましい。

20

【0049】

本発明の多層反射膜付基板は、多層反射膜 3 表面が酸化されるのを防止するため、多層反射膜 3 の最上層は酸化されにくい材料の層とすることが好ましい。酸化されにくい材料の層は多層反射膜 3 のキャップ層として機能する。キャップ層として機能する酸化されにくい材料の層の具体例としては、S i 層を例示できる。多層反射膜が M o / S i 多層反射膜である場合、最上層を S i 層とすることによって、該最上層をキャップ層として機能させることができる。その場合キャップ層の膜厚は、 $1.1 \pm 2 \text{ nm}$ であることが好ましい。

30

【0050】

本発明の多層反射膜付基板は、本発明の導電膜付基板を用いているため、導電膜付基板を静電チャックに固定して多層反射膜を成膜する際に、静電チャックと導電膜 2 との擦れによるパーティクルの発生が防止されている。このため、パーティクルによる表面欠陥が極めて少ない優れた多層反射膜付基板である。

また、本発明の多層反射膜付基板では、基板の成膜面側で発生する応力と、基板の裏面側で発生する応力と、が打ち消し合う結果、応力が加わることによって生じる基板の変形を抑制できる。具体的には、E U V マスクブランクの製造に通常使用される 152 mm 角の基板の場合、応力が加わることによって生じる基板の反り量を $0.8 \mu\text{m}$ 以下、より好ましくは $0.7 \mu\text{m}$ 以下、さらに好ましくは $0.6 \mu\text{m}$ 以下に抑制できる。

40

応力が加わることによって生じる基板の反り量が上記のように抑制されることにより、本発明の多層反射膜付基板を用いて E U V マスクブランクを作製する際に、多層反射膜上に形成される吸収層の成膜精度が向上する効果が期待される。

【0051】

次に、本発明の E U V マスクブランクについて説明する。図 3 は、本発明の E U V マスクブランクの模式図である。図 3 において、多層反射膜 3 上には吸収層 4 が設けられている。ここで、基板 1、導電膜 2 および多層反射膜 3 は、図 2 に示したもの (本発明の多層反射膜付基板) である。本発明の E U V マスクブランクは、本発明の多層反射膜付基板を静電チャックに固定した後、マグネトロンスパッタリング法やイオンビームスパッタリング法といったスパッタリング法を用いて、多層反射膜 3 上に吸収層 4 を成膜することによ

50

って得られる。

【0052】

本発明のEUVマスクブランクにおいて、多層反射膜3上に成膜される吸収層4の構成材料としては、EUV光に対する吸収係数の高い材料、具体的には、Cr、Ta、Pdおよびこれらの窒化物などが挙げられる。中でも、TaおよびPdのうち少なくとも一方を主成分とする材料が、吸収層4の結晶状態がアモルファスになりやすく、該吸収層4表面の平滑性に優れる、表面粗さが小さいという理由で好ましい。本明細書において、TaおよびPdのうち少なくとも一方を主成分とする材料と言った場合、当該材料中TaあるいはPdのうち少なくとも一方を40at%以上、好ましくは50at%以上、より好ましくは55at%以上含有する材料を意味する。ここで、当該材料はTaおよびPdの両方を含有してもよく、TaPdが例示される。

10

吸収層4に用いるTaおよびPdのうち少なくとも一方を主成分とする材料は、TaあるいはPd以外にHf、Si、Zr、Ge、B、NおよびHからなる群から選ばれる少なくとも1種類の元素を含んでも良い。TaあるいはPd以外に上記の元素を含有する材料の具体例としては、例えば、Ta₂N、TaNH、PdN、PdNH、TaPdN、TaPdNH、TaHf、TaHfN、TaBSi、TaBSiH、TaBSiN、TaBSiNH、TaB、TaBH、TaBN、TaBNH、TaSi、TaSiN、TaGe、TaGeN、TaZr、TaZrNなどが挙げられる。

吸収層4の厚さは、50~100nmであることが好ましい。吸収層4の成膜方法は、スパッタリング法である限り特に限定されず、マグネトロンスパッタリング法またはイオンビームスパッタリング法のいずれであってもよい。

20

【0053】

イオンビームスパッタリング法を用いて、吸収層としてTa₂N層を成膜する場合、ターゲットとしてTaターゲットを用い、スパッタガスとしてN₂ガス(ガス圧 1.3×10^{-2} Pa ~ 2.7×10^{-2} Pa)を使用して、電圧300~1500V、成膜速度0.01~0.1nm/secで厚さ50~100nmとなるように成膜することが好ましい。

スパッタリング法を用いて、吸収層4を成膜する際、均一な成膜を得るために、回転体を用いて基板1を回転させながら成膜することが好ましい。

【0054】

本発明のEUVマスクブランクにおいて、多層反射膜3と、吸収層4との間にバッファ層が存在してもよい。

30

バッファ層を構成する材料としては、たとえば、Cr、Al、Ru、Taおよびこれらの窒化物、ならびにSiO₂、Si₃N₄、Al₂O₃などが挙げられる。バッファ層は厚さ10~60nmであることが好ましい。

【0055】

本発明のEUVマスクブランクは、本発明の多層反射膜付基板を使用するため、多層反射膜にパーティクルによる表面欠陥が極めて少ない。しかも、該多層反射膜付基板を静電チャックに固定して吸収層を成膜する際に、静電チャックと導電膜2との擦れによるパーティクルの発生が防止されている。このため、吸収層もパーティクルによる表面欠陥が極めて少ない。

40

このようなEUVマスクブランクをパターンングすることで、表面欠陥の少ないEUVマスクを形成できる。欠陥を減少させることで、欠点の少ない露光ができ、生産性にも優れる。

さらに、本発明のEUVマスクブランクでは、基板の成膜面側で発生する応力と、基板の裏面側で発生する応力とが打ち消し合う結果、応力が加わることによって生じる基板の変形を抑制できる。具体的には、EUVマスクブランクの製造に通常使用される152mm角の基板の場合、応力が加わることによって生じる基板の反り量を0.8μm以下、より好ましくは0.7μm以下、さらに好ましくは0.6μm以下に抑制できる。これにより、EUVマスクブランクをパターンングする際にパターン位置精度が低下するおそれ解消される。また、該EUVマスクブランクから作製した反射型マスクを用いてパター

50

ン転写する際に、パターン位置ずれやパターン欠陥が発生するおそれ解消される。

【実施例】

【0056】

以下、実施例を用いて本発明をさらに説明するが、これらに限定して解釈されるものではない。

【0057】

(実施例1)

本実施例では、図1に示す導電膜付基板、すなわち、基板1の一方の面に二層構造の導電膜2(下層21、上層22)が形成された導電膜付基板を作製した。

成膜用の基板1として、 SiO_2 - TiO_2 系のガラス基板(外形6インチ(152.4 mm)角、厚さが6.3 mm)を使用した。このガラス基板の熱膨張係数は $0.02 \times 10^{-7}/(20)$ における値。以下同じ。)であり、ヤング率は67 GPaである。このガラス基板を研磨により、表面粗さ(rms)が0.15 nm以下の平滑な表面と100 nm以下の平坦度に形成した。

[下層21の形成]

基板1の表面上に、マグネトロンスパッタリング法を用いて、下層21としてCrOH膜を成膜した。具体的には、成膜チャンバー内を 1×10^{-4} Pa以下の真空にした後、Crターゲットを用いて、Arと O_2 と H_2 の混合ガス雰囲気中でマグネトロンスパッタリングを行い、厚さ10 nmの下層21(CrOH膜)を形成した。下層21(CrOH膜)の成膜条件は以下の通りである。

ターゲット：Crターゲット

スパッタガス：Arと O_2 と H_2 の混合ガス(Ar：29.1 vol%、 O_2 ：70 vol%、 H_2 ：0.9 vol%、ガス圧：0.1 Pa)

投入電力：1500 W

成膜速度：0.23 nm/sec

膜厚：10 nm

【0058】

[下層21(CrOH膜)の組成分析]

下層21の組成を、X線光電子分光装置(X-ray Photoelectron Spectrometer)(PERKIN ELEMER-PHI社製)、ラザフォード後方散乱分光装置(Rutherford Back Scattering Spectroscopy)(神戸製鋼社製)を用いて測定した。下層21の組成比(at%)は、Cr：O：H=71.8：27.9：0.3であった。また、CrとOの組成比(at%)は、Cr：O=2.4：1であった。

【0059】

[下層21の結晶状態]

下層21の結晶状態を、X線回折装置(X-Ray Diffractometer)(RIGAKU社製)で確認した。得られる回折ピークにはシャープなピークが見られないことから、下層21の結晶状態がアモルファス構造または微結晶構造であることを確認した。

【0060】

[上層22の形成]

次に、下層21上に、マグネトロンスパッタリング法を用いて、上層22としてCrNH膜を成膜した。具体的には、成膜チャンバー内を 1×10^{-4} Pa以下の真空にした後、Crターゲットを用いて、Arと N_2 と H_2 の混合ガス雰囲気中でマグネトロンスパッタリングを行い、厚さ140 nmの上層22(CrNH膜)を形成した。上層22(CrNH膜)の成膜条件は以下の通りである。

ターゲット：Crターゲット

スパッタガス：Arと N_2 と H_2 の混合ガス(Ar：58.2 vol%、 N_2 ：40 vol%、 H_2 ：1.8 vol%、ガス圧：0.1 Pa)

投入電力：1500W
 成膜速度：0.18nm/sec
 膜厚：140nm

【0061】

[上層22(CrNH膜)の組成分析]

下層21と同様の手順で上層22の組成を、X線電子分光装置を用いて測定した。上層22の組成比(at%)は、Cr:N:H=86.0:13.7:0.3であった。また、CrとNの組成比(at%)は、Cr:N=3.1:0.5であった。

【0062】

[上層22の結晶状態]

下層21と同様の手順で上層22の結晶状態をX線回折装置で確認した。得られる回折ピークにはシャープなピークが見られないことから、上層22の結晶状態がアモルファス構造または微結晶構造であることを確認した。

【0063】

[導電膜2のシート抵抗]

上記の手順で形成した二層構造の導電膜2のシート抵抗を、四探針測定器を用いて測定した。導電膜2のシート抵抗値は7.5 / であった。

【0064】

[導電膜2の表面粗さ(rms)]

上記の手順で形成した二層構造の導電膜2の表面粗さを、原子間力顕微鏡(SII社製、SPI-3800)を用いて、dynamic force modeで測定した。表面粗さの測定領域は1μm×1μmであり、カンチレバーには、SI-DF40(SII社製)を用いた。導電膜2の表面粗さ(rms)は、0.2nmであった。

【0065】

[導電膜2表面の欠陥評価]

上記手順で形成した二層構造の導電膜2表面におけるパーティクル個数を、欠陥検査装置(M1350、レーザーテック社製)を用いて測定した。その結果、パーティクル個数は0.025個/cm²であり、パーティクルによる欠点の少ない導電膜であることが確認された。なおパーティクル個数は、大きさが0.5μm以上のものとして測定した。

【0066】

[導電膜2の密着性]

上記手順で形成した二層構造の導電膜2表面に、JIS K5400に記載されている碁盤目試験の方法に準じて、碁盤目をつけて試験片を作製した。次に、粘着テープ(ニチバン(株)製、セロハンテープ)を、試験片の碁盤目上に貼り付けた後、速やかに90°の方向に引っ張って剥離させ、100個のマスキに剥離が起こるかどうかが試験した。その結果、マスキの剥離は起こらなかった。

【0067】

[導電膜2の膜応力]

上記手順で形成した二層構造の導電膜2の膜応力を以下の手順で測定した。

レーザー干渉計を用いて導電膜付基板の曲率半径を算出し、基板1のヤング率、ポアソン比と、導電膜2の膜厚と、を用いて内部応力を算出した。その結果、導電膜2に600MPaの圧縮応力が生じていることを確認した。

【0068】

次に、上記に記載の手順で得られた導電膜付基板を用いて、以下の手順で多層反射膜(Mo/Si多層反射膜)を形成することによって、図2に示す多層反射膜付基板を作製した。

[多層反射膜の形成]

上記手順で形成した導電膜2を静電チャックで吸着保持した状態で、該導電膜2に対して基板1の反対側(成膜面)に、イオンビームスパッタリング法を用いて多層反射膜3(Mo/Si多層反射膜)を形成した。具体的には、Si膜およびMo膜を交互に成膜する

10

20

30

40

50

ことを40周期繰り返すことにより、合計膜厚272nm((4.5nm(Si膜)+2.3nm(Mo膜)×40)のMo/Si多層反射膜を形成した。最後にキャップ層として膜厚11.0nmになるようにSi層を形成した。

なお、Si膜およびMo膜の成膜条件は以下の通りである。

[Si膜の成膜条件]

ターゲット：Siターゲット(ホウ素ドープ)
 スパッタガス：Arガス(ガス圧0.02Pa)
 電圧：700V
 成膜速度：0.077nm/sec
 膜厚：4.5nm

10

[Mo膜の成膜条件]

ターゲット：Moターゲット
 スパッタガス：Arガス(ガス圧0.02Pa)
 電圧：700V
 成膜速度：0.064nm/sec
 膜厚：2.3nm

【0069】

[表面欠陥の評価]

上記手順で形成された多層反射膜のパーティクル個数を、欠陥検査装置を用いて測定した。その結果、パーティクル個数は0.5個/cm²であり、多層反射膜の形成時にパーティクルがほとんど発生せず、パーティクルによる表面欠陥が少ない多層反射膜であることが確認された。なお、パーティクル個数は、大きさが0.15μm以上のものとして測定した。

20

【0070】

次に、上記に記載の手順で得られた多層反射膜付基板を用いて、以下の手順で吸収層4を形成することによって、図3に示すEUVマスクブランクを作製した。

[吸収層の形成]

上記手順で形成された多層反射膜3(Mo/Si多層反射膜)上に、EUV光に対する吸収層4として、Ta₂N層を、イオンビームスパッタリング法を用いて成膜して、EUVマスクブランクを得た。成膜条件は以下の通りであった。

30

[Ta₂N層の成膜条件]

ターゲット：Taターゲット
 スパッタガス：N₂ガス(ガス圧0.02Pa)
 電圧：700V
 成膜速度：0.015nm/sec
 膜厚：70nm

【0071】

[表面欠陥の評価]

上記手順で作製したEUVマスクブランクの吸収層表面のパーティクル個数についても上記と同様の手順で測定すると、2.0個/cm²であり、パーティクルによる表面欠陥が少ないEUVマスクブランクであることが確認された。

40

【0072】

[基板反り量測定]

上記手順で作製したEUVマスクブランクにおける基板の反り量を測定した。その結果、基板の反り量は0.55μmであった。

なお、基板の反り量は、レーザ干渉計で形状を測定し、測定領域の基板面の全データの最小二乗法によって算出した仮想平面を基準面として、測定領域での正の最大値と負の最小値の差により算出した。

【0073】

(実施例2)

50

本実施例では、実施例 1 における、二層構造の導電膜 2 (下層 2 1、上層 2 2) の各層の膜厚のみを変え、それ以外は実施例 1 と同じ条件、同じ手順で導電膜付基板、多層反射膜付基板、そして EUV マスクブランクを作製した。

【 0 0 7 4 】

[下層 2 1 の形成]

実施例 1 と同じ SiO₂ - TiO₂ 系のガラス基板 (基板 1) の表面上に、マグネトロンスパッタリング法を用いて、下層 2 1 として CrOH 膜を成膜した。具体的には、成膜チャンパー内を 1×10^{-4} Pa 以下の真空にした後、Cr ターゲットを用いて、Ar と O₂ と H₂ の混合ガス雰囲気中でマグネトロンスパッタリングを行い、厚さ 20 nm の下層 2 1 (CrOH 膜) を形成した。下層 2 1 (CrOH 膜) の成膜条件は以下の通りである。

ターゲット : Cr ターゲット

スパッタガス : Ar と O₂ と H₂ の混合ガス (Ar : 29.1 vol %、O₂ : 70 vol %、H₂ : 0.9 vol %、ガス圧 : 0.1 Pa)

投入電力 : 1500 W

成膜速度 : 0.23 nm / sec

膜厚 : 20 nm

10

【 0 0 7 5 】

[下層 2 1 (CrOH 膜) 組成分析および結晶状態]

実施例 1 と同じ装置、条件で測定したところ、下層 2 1 の組成比 (at %) は、Cr : O : H = 71.8 : 27.9 : 0.3 であり、下層 2 1 の結晶状態がアモルファス構造または微結晶構造であることを確認した。

20

【 0 0 7 6 】

[上層 2 2 の形成]

次に、下層 2 1 上に、マグネトロンスパッタリング法を用いて、上層 2 2 として CrNH 膜を成膜した。具体的には、成膜チャンパー内を 1×10^{-4} Pa 以下の真空にした後、Cr ターゲットを用いて、Ar と N₂ と H₂ の混合ガス雰囲気中でマグネトロンスパッタリングを行い、厚さ 180 nm の上層 2 2 (CrNH 膜) を形成した。上層 2 2 (CrNH 膜) の成膜条件は以下の通りである。

ターゲット : Cr ターゲット

スパッタガス : Ar と N₂ と H₂ の混合ガス (Ar : 58.2 vol %、N₂ : 40 vol %、H₂ : 1.8 vol %、ガス圧 : 0.1 Pa)

投入電力 : 1500 W

成膜速度 : 0.18 nm / sec

膜厚 : 180 nm

30

【 0 0 7 7 】

[下層 2 2 (CrNH 膜) 組成分析および結晶状態]

実施例 1 と同じ装置、条件で測定したところ、上層 2 2 の組成比 (at %) は、Cr : N : H = 86.0 : 13.7 : 0.3 であり、上層 2 2 の結晶状態がアモルファス構造または微結晶構造であることを確認した。

【 0 0 7 8 】

[導電膜 2 のシート抵抗]

上記の手順で形成した二層構造の導電膜 2 のシート抵抗を、四探針測定器を用いて測定した。導電膜 2 のシート抵抗値は 5.4 / であった。

40

【 0 0 7 9 】

[導電膜 2 の表面粗さ (rms)]

上記の手順で形成した二層構造の導電膜 2 の表面粗さを、実施例 1 と同じ装置、条件で測定したところ、導電膜 2 の表面粗さ (rms) は、0.2 nm であった。

【 0 0 8 0 】

[導電膜 2 表面の欠陥評価]

上記手順で形成した二層構造の導電膜 2 表面におけるパーティクル個数を、実施例 1 と

50

同じ装置、条件で測定したところ、パーティクル個数は 0.020 個/cm²であり、パーティクルによる欠点の少ない導電膜であることが確認された。

【0081】

[導電膜2の密着性]

上記手順で形成した二層構造の導電膜2表面の密着性について、実施例1と同じ条件で調べたところ、100個のマスキに剥離は起こらなかった。

【0082】

[導電膜2の膜応力]

上記手順で形成した二層構造の導電膜2の膜応力を実施例1と同じ条件で調べたところ、導電膜2に 590 MPaの圧縮応力が生じていることを確認した。

10

【0083】

[多層反射膜の形成および表面欠陥の評価]

次に、上記に記載の手順で得られた導電膜付基板を用いて、実施例1と同じ条件で多層反射膜(Mo/Si多層反射膜)を形成することによって、図2に示す多層反射膜付基板を作製した。上記手順で形成された多層反射膜のパーティクル個数を、欠陥検査装置を用いて測定した。その結果、パーティクル個数は 0.3 個/cm²であり、多層反射膜の形成時にパーティクルがほとんど発生せず、パーティクルによる表面欠陥が少ない多層反射膜であることが確認された。

【0084】

[吸収層の形成および表面欠陥の評価]

20

次に、上記に記載の手順で得られた多層反射膜付基板を用いて、実施例1と同じ条件で吸収層4を形成することによって、図3に示すEUVマスクブランクを作製した。上記手順で作製したEUVマスクブランクの吸収層表面のパーティクル個数についても上記と同様の手順で測定すると、 0.7 個/cm²であり、パーティクルによる表面欠陥が少ないEUVマスクブランクであることが確認された。

【0085】

[基板反り量測定]

上記手順で作製したEUVマスクブランクにおける基板の反り量を測定した。その結果、基板の反り量は 0.47 μmであった。

【0086】

30

(比較例1)

比較例1では、基板上に導電膜としてCrN膜を、マグネトロンスパッタリング法を用いて形成した導電膜付基板を作製した。CrN膜の成膜条件は以下の通りである。

ターゲット：Crターゲット

スパッタガス：ArとN₂の混合ガス(Ar：30vol%、N₂：70vol%、ガス圧： 0.1 Pa)

投入電力： 1500 W

成膜速度： 0.10 nm/sec

膜厚： 140 nm

実施例1と同様の手順で導電膜中の組成分析を行ったところ、導電膜の組成比(at%)は、Cr：N：O= 55.4 ： 42.5 ： 2.1 であった。

40

また、導電膜の結晶状態を、X線回折装置を用いて確認すると、得られる回折ピークにシャープなピークが見られることから、導電膜が結晶構造であることが確認された。

また、実施例1と同様の方法で導電膜のシート抵抗値を測定すると 75 / であった。

また、実施例1と同様の方法で導電膜の表面粗さ(rms)を測定すると、 0.52 nmであった。

また、実施例1と同様の方法で、導電膜表面の欠陥評価を実施したところ、パーティクル数は 1.0 個/cm²以上でありパーティクルによる欠点の多い導電膜であることが確認された。

50

また、実施例1と同様の方法で、導電膜の密着性を評価した結果、膜剥がれが発生することが確認された。

また、実施例1と同様の方法で導電膜の膜応力を測定したところ、導電膜に550MPaの圧縮応力が生じていることを確認した。

また、実施例1と同様の手順で基板の成膜面にMo/Si多層反射膜を成膜して多層反射膜付基板を作製し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は10個/cm²以上であり、パーティクルによる表面欠陥が非常に多い多層反射膜であることが確認された。

上記の手順で作製した多層反射膜付基板に、実施例1と同様の手順で吸収層を形成してEUVマスクブランクを作製した。作製したEUVマスクブランクの吸収層表面のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は10個/cm²以上であり、パーティクルによる表面欠陥が非常に多いEUVマスクブランクであることが確認された。

また、上記手順で作製したEUVマスクブランクにおける基板の反り量を測定したところ基板の反り量は0.6μmであった。

【0087】

(比較例2)

比較例2では、基板上に導電膜としてCrN膜をマグネトロンスパッタリング法を用いて形成した導電膜付基板を作製した。CrN膜の成膜条件は以下の通りである。

ターゲット：Crターゲット

スパッタガス：ArとN₂の混合ガス(Ar：60vol%、N₂：40vol%、ガス圧：0.1Pa)

投入電力：1500W

成膜速度：0.15nm/sec

膜厚：140nm

実施例1と同様の手順で導電膜の組成分析を行ったところ、導電膜の組成比(at%)は、Cr：N=85.0：15.0であった。

また、導電膜の結晶状態をX線回折装置を用いて確認すると、得られる回折ピークにはシャープなピークが見られないことから、導電膜の結晶状態がアモルファス構造または微結晶構造であることを確認した。

また、実施例1と同様の方法で導電膜のシート抵抗値を測定すると6.8Ω/□であった。

また、実施例1と同様の方法で導電膜の表面粗さ(rms)を測定すると、0.21nmであった。

また、実施例1と同様の方法で導電膜表面の欠陥評価を実施したところ、パーティクル数は0.025個/cm²以下であり、パーティクルによる欠点の非常に少ない導電膜であることが確認された。

また、実施例1と同様の方法で、導電膜の密着性を評価した結果、膜剥がれが発生することが確認された。

また、実施例1と同様の方法で導電膜の膜応力を測定したところ、導電膜に55MPaの引っ張り応力が生じていることを確認した。

また、実施例1と同様の手順で基板の成膜面にMo/Si多層反射膜を成膜して多層反射膜付基板を作製し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。

その結果、パーティクル個数は10個/cm²以上であり、パーティクルによる表面欠陥が非常に多い多層反射膜であることが確認された。

上記の手順で作製した多層反射膜付基板に、実施例1と同様の手順で吸収層を形成してEUVマスクブランクを作製した。作製したEUVマスクブランクの吸収層表面のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は10個/cm²以上であり、パーティクルによる表面欠陥が非常に多いEUVマスクブランクであることが確認された。

また、上記手順で作製したEUVマスクブランクにおける基板の反り量を測定したところ基板の反り量は $1.1\ \mu\text{m}$ であり、基板の反り量が大きいことが確認された。

【0088】

(比較例3)

比較例3では、基板上に導電膜としてCrNH膜をマグネトロンスパッタリング法を用いて形成した導電膜付基板を作製した。CrNH膜の成膜条件は以下の通りである。

ターゲット：Crターゲット

スパッタガス：ArとH₂とN₂の混合ガス(Ar：58.2vol%、H₂：1.8vol%、N₂：40vol%、ガス圧：0.1Pa)

投入電力：1500W

成膜速度：0.15nm/sec

膜厚：140nm

10

実施例1と同様の手順で導電膜の組成分析を行ったところ、導電膜の組成比(at%)は、Cr：N：H=85.2：13.9：0.9であった。

また、導電膜の結晶状態をX線回折装置を用いて確認すると、得られる回折ピークにはシャープなピークが見られないことから、導電膜の結晶状態がアモルファス構造または微結晶構造であることを確認した。

また、実施例1と同様の方法で導電膜のシート抵抗値を測定すると $7.1\ \Omega/\square$ であった。

また、実施例1と同様の方法で導電膜の表面粗さ(rms)を測定すると、 $0.22\ \text{nm}$ であった。

20

また、実施例1と同様の方法で導電膜表面の欠陥評価を実施したところ、パーティクル数は 0.025 個/cm²以下であり、パーティクルによる欠点の非常に少ない導電膜であることが確認された。

また、実施例1と同様の方法で、導電膜の密着性を評価した結果、膜剥がれが発生することが確認された。

また、実施例1と同様の方法で導電膜の膜応力を測定したところ、導電膜に567MPaの圧縮応力が生じていることを確認した。

また、実施例1と同様の手順で基板の成膜面にMo/Si多層反射膜を成膜して多層反射膜付基板を作製し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は10個/cm²以上であり、パーティクルによる表面欠陥の多い多層反射膜であることが確認された。

30

上記の手順で作製した多層反射膜付基板に、実施例1と同様の手順で吸収層を形成してEUVマスクブランクを作製した。作製したEUVマスクブランクの吸収層表面のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は10個/cm²以上であり、パーティクルによる表面欠陥の多いEUVマスクブランクであることが確認された。

また、上記手順で作製したEUVマスクブランクにおける基板の反り量を測定したところ基板の反り量は $0.63\ \mu\text{m}$ であった。

【0089】

(比較例4)

比較例4では、基板上に二層構造の導電膜の下層としてCrO膜、上層としてCrN膜をマグネトロンスパッタリング法を用いて形成した導電膜付基板を作製した。CrO膜、CrN膜の成膜条件はそれぞれ以下の通りである。

CrO膜の成膜条件

ターゲット：Crターゲット

スパッタガス：ArとO₂の混合ガス(Ar：30vol%、O₂：70vol%、ガス圧：0.1Pa)

投入電力：1500W

成膜速度：0.24nm/sec

50

膜厚：10 nm

CrN膜の成膜条件

ターゲット：Crターゲット

スパッタガス：ArとN₂の混合ガス（Ar：60 vol%、N₂：40 vol%、
ガス圧：0.1 Pa）

投入電力：1500 W

成膜速度：0.18 nm/sec

膜厚：140 nm

実施例1と同様の手順で導電膜の下層（CrO膜）の組成分析を行ったところ、導電膜の下層の組成比（at%）は、Cr：O = 85.8：14.2であった。

導電膜の上層（CrN膜）の組成分析を行ったところ、導電膜の上層（CrN膜）の組成比（at%）は、Cr：N = 86.0：14.0であった。

また、導電膜の下層（CrO膜）の結晶状態をX線回折装置を用いて確認すると、得られる回折ピークにはシャープなピークが見られないことから、導電膜の結晶状態がアモルファス構造または微結晶構造であることを確認した。

また、導電膜の上層（CrN膜）の結晶状態をX線回折装置を用いて確認すると、得られる回折ピークにはシャープなピークが見られないことから、導電膜の結晶状態がアモルファス構造または微結晶構造であることを確認した。

また、実施例1と同様の方法で導電膜のシート抵抗値を測定すると7.8 / であつた。

また、実施例1と同様の方法で導電膜の表面粗さ（rms）を測定すると、0.20 nmであった。

また、実施例1と同様に導電膜表面の欠陥評価をしたところ、パーティクル数は0.025個/cm²以下であり、パーティクルによる欠点の非常に少ない導電膜であることが確認された。

また、実施例1と同様の方法で、導電膜の密着性を評価した結果、膜剥がれは発生せず密着性が高いことが確認された。

また、実施例1と同様の方法で導電膜の膜応力を測定したところ、導電膜に65 MPaの引っ張り応力が生じていることを確認した。

また、実施例1と同様の手順で基板の成膜面にMo/Si多層反射膜を成膜して多層反射膜付基板を作製し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は0.025個/cm²以下であり、パーティクルによる表面欠陥の非常に少ない多層反射膜であることが確認された。

上記の手順で作製した多層反射膜付基板に、実施例1と同様の手順で吸収層を形成してEUVマスクブランクを作製した。作製したEUVマスクブランクの吸収層表面のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は0.025個/cm²以下であり、パーティクルによる表面欠陥の非常に少ないEUVマスクブランクであることが確認された。

また、上記手順で作製したEUVマスクブランクにおける基板の反り量を測定したところ基板の反り量は1.1 μmであり、基板の反り量が大きいことが確認された。

【産業上の利用可能性】

【0090】

本発明の導電膜付基板によれば、導電膜のシート抵抗を低くしつつ、基板からの導電膜の剥離の発生を抑制できるとともに、導電膜表面の表面粗さが小さいことにより、導電膜付基板と静電チャックとの密着性が向上し、また静電チャックによるチャック力を向上する。この結果、静電チャックとの密着性が向上することにより、静電チャックと基板との擦れによるパーティクルの発生が防止され、導電膜付基板を静電チャックに固定してEUVマスクブランクを製造する際、特に有用である。

なお、2011年2月4日に出願された日本特許出願2011-022769号の明細書、特許請求の範囲、図面及び要約書の全内容をここに引用し、本発明の開示として取り

10

20

30

40

50

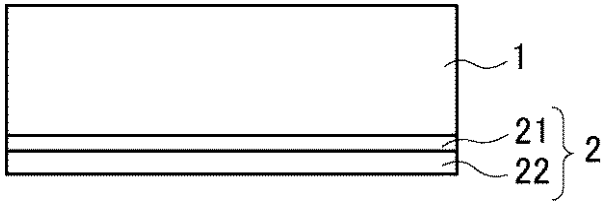
入れるものである。

【符号の説明】

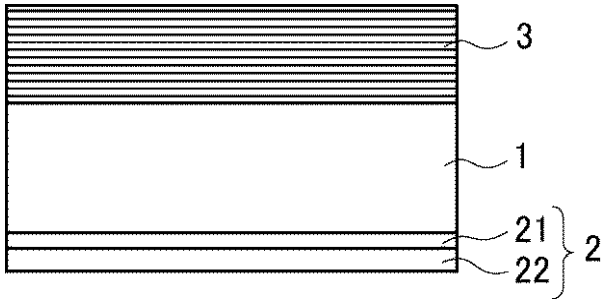
【0091】

- 1 : 基板
- 2 : 導電膜
- 21 : 下層
- 22 : 上層
- 3 : 多層反射膜
- 4 : 吸収層

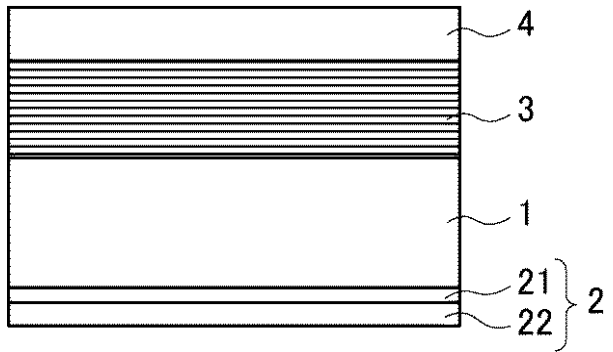
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 宇野 俊之
東京都千代田区丸の内一丁目5番1号 旭硝子株式会社内

審査官 植木 隆和

(56)参考文献 特開2005-210093(JP,A)
国際公開第2007/069417(WO,A1)
国際公開第2008/072706(WO,A1)
特開2010-045317(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01L 21/027
G03F 7/20
G03F 1/00~1/86