



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년03월15일
(11) 등록번호 10-1123011
(24) 등록일자 2012년02월27일

(51) 국제특허분류(Int. Cl.)
H01L 33/06 (2010.01)
(21) 출원번호 10-2008-0125232
(22) 출원일자 2008년12월10일
심사청구일자 2008년12월10일
(65) 공개번호 10-2010-0066767
(43) 공개일자 2010년06월18일
(56) 선행기술조사문헌
JP11340559 A*
KR100482511 B1*
KR100703096 B1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성엘이디 주식회사
경기도 용인시 기흥구 삼성2로 95(농서동)
(72) 발명자
이수민
서울특별시 강남구 광평로47길 17, 신동아아파트
708동 901호 (수서동)
손철수
경기도 안양시 동안구 귀인로 294, 꿈마을동아아
파트 309동 801호 (평촌동)
(뒷면에 계속)
(74) 대리인
특허법인씨엔에스

전체 청구항 수 : 총 7 항

심사관 : 이용배

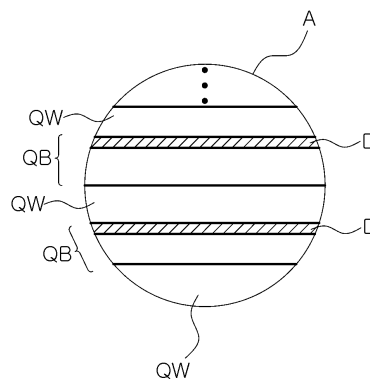
(54) 발명의 명칭 **질화물 반도체 소자**

(57) 요약

본 발명은 질화물 반도체 소자에 관한 것으로서, 본 발명의 일 실시 형태는, n형 질화물 반도체층과, p형 질화물 반도체층 및 상기 n형 및 p형 질화물 반도체층 사이에 형성되며, 양자우물층 및 양자장벽층이 서로 교대로 적층되어 이루어진 활성층을 포함하며, 상기 양자장벽층 중 적어도 하나는 이와 인접한 2개의 양자우물층 중 상기 p형 질화물 반도체층을 향하는 인접한 양자우물층과의 계면을 포함하는 영역이 n형 불순물로 도핑된 것을 특징으로 하는 질화물 반도체 소자를 제공한다.

본 발명에 따르면, 양자우물 내에서 분극에 의한 영향이 줄어들며 전자와 정공의 재결합 확률이 증가됨으로써 발광 효율이 향상될 수 있는 질화물 반도체 소자를 얻을 수 있다.

대표도 - 도3



(72) 발명자

정훈재

경기도 수원시 영통구 봉영로1744번길 16, 황골마을2단지아파트 243동 1703호 (영통동)

최락준

경기도 수원시 영통구 영통로290번길 25, 신나무실5단지아파트 518동 1406호 (영통동)

특허청구의 범위

청구항 1

n형 질화물 반도체층;

p형 질화물 반도체층; 및

상기 n형 및 p형 질화물 반도체층 사이에 형성되며, 양자우물층 및 양자장벽층이 서로 교대로 적층되어 이루어진 활성층;을 포함하며,

상기 양자장벽층 중 적어도 하나는 이와 인접한 2개의 양자우물층 중 상기 p형 질화물 반도체층을 향하는 인접한 양자우물층과의 계면을 포함하는 영역이 n형 불순물로 도핑되며,

상기 양자장벽층 중 상기 n형 불순물로 도핑된 영역을 구비하는 것은 상기 n형 질화물 반도체층 방향으로 인접한 양자우물층과의 계면을 포함하는 영역이 p형 불순물로 도핑되며,

상기 n형 불순물로 도핑된 영역과 상기 p형 불순물로 도핑된 영역은 서로 이격되도록 배치된 것을 특징으로 하는 질화물 반도체 소자.

청구항 2

제1항에 있어서,

상기 n형 불순물은 Si인 것을 특징으로 하는 질화물 반도체 소자.

청구항 3

삭제

청구항 4

제1항에 있어서,

상기 p형 불순물은 Mg인 것을 특징으로 하는 질화물 반도체 소자.

청구항 5

삭제

청구항 6

제1항에 있어서,

상기 양자장벽층에서 p형 불순물로 도핑된 영역을 포함하는 영역을 제1층, n형 불순물로 도핑된 영역을 포함하는 영역을 제2층이라 정의할 때, 상기 양자장벽층은 상기 제1층 및 제2층 사이에 배치되며 상기 제1층 및 제2층보다 전도대역에서의 에너지 준위가 높은 제3층을 구비하는 것을 특징으로 하는 질화물 반도체 소자.

청구항 7

제6항에 있어서,

상기 제3층은 GaN으로 이루어진 것을 특징으로 하는 질화물 반도체 소자.

청구항 8

제6항에 있어서,

상기 제1층 및 제2층은 $Al_xIn_yGa_{(1-x-y)}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)으로 이루어진 것을 특징으로 하는 질화물 반도체 소자.

청구항 9

제6항에 있어서,

상기 제1층 및 제2층 사이에 상기 제3층은 복수 개 구비된 것을 특징으로 하는 질화물 반도체 소자.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 질화물 반도체 소자에 관한 것으로서, 특히 양자우물 내에서 압전 효과에 의한 영향이 줄어들어 발광 효율이 향상될 수 있는 질화물 반도체 발광 소자에 관한 것이다.

배경기술

[0002] 일반적으로, 질화물 반도체는 풀컬러 디스플레이, 이미지 스캐너, 각종 신호시스템 및 광통신기에 광원으로 제공되는 녹색 또는 청색 발광 다이오드(light emitting diode:LED) 또는 레이저 다이오드(laser diode: LD)에 널리 사용되고 있다. 이러한 질화물 반도체 소자는 전자와 정공의 재결합원리를 이용하는 청색 및 녹색을 포함하는 다양한 광의 방출하는 활성층을 갖는 발광소자로서 제공될 수 있다.

[0003] 이러한 질화물 발광소자(LED)가 개발된 후에, 많은 기술적 발전을 이루어져 그 활용 범위가 확대되어 일반 조명 및 전장용 광원으로 많은 연구가 되고 있다. 특히, 종래에는 질화물 발광소자는 주로 저전류/저출력의 모바일 제품에 적용되는 부품으로 사용되었으나, 최근에는 점차 그 활용범위가 고전류/고출력 분야로 확대되고 있다.

[0004] 도 1a는 일반적인 질화물 반도체 소자를 나타내는 측면면도이며, 도 1b는 도 1a에서 활성층의 에너지 준위 및 캐리어의 파동 함수를 모식적으로 나타낸 것이다. 도 1a에 도시된 바와 같이, 질화물 반도체 소자(10)는 사파이어 기판(11), n형 질화물 반도체층(12), 다중양자우물 구조인 활성층(15) 및, p형 질화물 반도체층(17)을 포함한다. 메사에칭된 p 질화물 반도체층(17) 상면에는 투명전극층(18)과 p형 전극(19b)이 순차적으로 형성되며, n형 질화물 반도체층(12)의 노출된 상면에는 n형 전극(19a)이 형성된다. 일반적으로, 활성층(15)은 GaN 양자장벽층(15a)과 InGaN 양자우물층(15b)이 교대로 적층된 다중양자우물구조로 이루어지고, GaN 양자장벽층(15a)과 InGaN 양자우물층(15b)에는 도 1b에 도시된 바와 같이 전도대(conduction band)와 가전도대(valence band)의 높이가 InGaN 양자우물층(15b)의 전체 내에서 일정하다.

[0005] 이러한 구조에서 분극(polarization) 현상이 일어나게 되면, 도 1b에 도시된 바와 같이, 전자의 분포를 나타내는 파동함수(wave function: A)의 최정점은 중심에서 p 질화물 반도체층(17)으로 치우쳐 나타나게 되고, 정공의 파동함수(B)는 n형 질화물층(12)으로 치우쳐 나타나게 된다. 이렇게 전자의 파동함수(A)와 정공의 파동함수(B)는 양자우물층(15b) 내에서 서로 반대쪽에 위치하게 됨에 따라, 전자와 정공의 발광재결합 효율이 두 파동함수가 겹치는 중첩 면적에 비례하는 특성에 의해, 전자와 정공의 발광 재결합 효율은 감소하게 되어 발광량 또한 감소하게 된다.

[0006] 이와 같이 재결합을 하지 못한 전자와 정공은 양자장벽을 넘어 전자는 p형 전극(19b) 쪽으로, 정공은 n형 전극(19a) 쪽으로 누설되는데, 이러한 현상은 InGaN/GaN 발광소자의 전형적인 약점인, 전류밀도가 증가할수록 고전류에서 발광 효율이 감소하는 문제점 중의 하나이다. 그러므로, 분극 현상의 해소는 고출력 고효율 발광소자를 제조하기 위한 필수적인 요건이 된다.

발명의 내용

해결 하고자하는 과제

[0007] 본 발명은 상기한 종래 기술의 문제점을 해결하기 위한 것으로서, 양자우물 내에서 분극에 의한 영향이 줄어들며 전자와 정공의 재결합 확률이 증가됨으로써 발광 효율이 향상될 수 있는 질화물 반도체 소자를 제공하는 것에 일 목적이 있다.

과제 해결수단

- [0008] 상기 기술적 과제를 실현하기 위해서, 본 발명의 일 실시 형태는,
- [0009] n형 질화물 반도체층과, p형 질화물 반도체층 및 상기 n형 및 p형 질화물 반도체층 사이에 형성되며, 양자우물층 및 양자장벽층이 서로 교대로 적층되어 이루어진 활성층을 포함하며, 상기 양자장벽층 중 적어도 하나는 이와 인접한 2개의 양자우물층 중 상기 p형 질화물 반도체층을 향하는 인접한 양자우물층과의 계면을 포함하는 영역이 n형 불순물로 도핑된 것을 특징으로 하는 질화물 반도체 소자를 제공한다.
- [0010] 본 발명의 일 실시 예에서, 상기 n형 불순물은 Si일 수 있다.
- [0011] 본 발명의 일 실시 예에서, 상기 양자장벽층 중 적어도 하나는 이와 인접한 2개의 양자우물층 중 상기 n형 질화물 반도체층 방향으로 인접한 양자우물층과의 계면을 포함하는 영역이 p형 불순물로 도핑될 수 있다. 이 경우, 상기 p형 불순물은 Mg일 수 있다.
- [0012] 본 발명의 일 실시 예에서, 상기 n형 불순물로 도핑된 영역을 구비하는 양자장벽층은 상기 n형 질화물 반도체층 방향으로 인접한 양자우물층과의 계면을 포함하는 영역이 p형 불순물로 도핑될 수 있다.
- [0013] 이 경우, 상기 양자장벽층에서 p형 불순물로 도핑된 영역을 포함하는 영역을 제1층, n형 불순물로 도핑된 영역을 포함하는 영역을 제2층이라 정의할 때, 상기 양자장벽층은 상기 제1층 및 제2층 사이에 배치되며 상기 제1층 및 제2층보다 전도대역에서의 에너지 준위가 높은 제3층을 구비할 수 있다. 이 경우, 상기 제3층은 GaN으로 이루어질 수 있다.
- [0014] 또한, 상기 제1층 및 제2층은 $Al_xIn_yGa_{(1-x-y)}N(0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1)$ 으로 이루어질 수 있다.
- [0015] 또한, 상기 제1층 및 제2층 사이에 상기 제3층은 복수 개 구비될 수 있다.

효 과

- [0016] 본 발명에 따르면, 양자우물 내에서 분극에 의한 영향이 줄어들며 전자와 정공의 재결합 확률이 증가됨으로써 발광 효율이 향상될 수 있는 질화물 반도체 소자를 얻을 수 있다.

발명의 실시를 위한 구체적인 내용

- [0017] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시형태들을 설명한다.
- [0018] 그러나, 본 발명의 실시형태는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 이하 설명하는 실시 형태로 한정되는 것은 아니다. 또한, 본 발명의 실시형태는 당해 기술 분야에서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 명확한 설명을 위해 과장될 수 있으며, 도면상의 동일한 부호로 표시되는 요소는 동일한 요소이다.
- [0019] 도 2는 본 발명의 일 실시 형태에 따른 질화물 반도체 소자를 나타내는 단면도이다. 또한, 도 3은 도 2에서 A로 표시한 영역을 확대하여 나타낸 것이며, 도 4는 상기 A 영역에서의 전도 대역 에너지 준위를 나타낸 것이다.
- [0020] 우선, 도 2를 참조하면, 본 실시 형태에 따른 질화물 반도체 소자(100)는, 기판(101), n형 질화물 반도체층(102), 활성층(103) 및 p형 질화물 반도체층(104)을 포함한다. 상기 n형 질화물 반도체층(102)의 노출면 상에는 n형 전극(105a)이 형성되며, 상기 p형 질화물 반도체층(104) 상면에는 p형 전극(105b)이 형성될 수 있다. 도시하지는 않았으나, 상기 p형 질화물 반도체층(104)과 p형 전극(105b) 사이에는 투명전극물질 등으로 이루어진 옴믹컨택층이 형성될 수 있다. 한편, 본 실시형태에서는 n형 및 p형 전극(105a, 105b)이 동일한 방향을 향하도록 배치된 수평형 질화물 반도체 소자 구조를 예시하였으나, 본 발명은 이에 한정되지 않으며 수직구조의 질화물 반도체 소자(이 경우, 사파이어 기판은 제거될 수 있음)에도 적용될 수 있다는 것은 당업자라면 용이하게 이해할 수 있을 것이다.
- [0021] 상기 기판(101)은 질화물 단결정 성장용 기판으로 제공되며, 일반적으로 사파이어 기판이 사용될 수 있다. 사파이어 기판은 육각-롬보형(Hexa-Rhombo R3c) 대칭성을 갖는 결정체로서 c축 및 a축 방향의 격자상수가 각각

13.001Å 및 4.758Å이며, C(0001)면, A(1120)면, R(1102)면 등을 갖는다. 이 경우, 상기 C면은 비교적 질화물 박막의 성장이 용이하며, 고온에서 안정하기 때문에 질화물 성장용 기판으로 주로 사용된다. 물론, 형태에 따라서는 SiC, GaN, ZnO, MgAl₂O₄, MgO, LiAlO₂ 및 LiGaO₂ 등으로 이루어진 기판도 사용이 가능하며, 나아가, 상기 기판(101) 상에 성장되는 질화물 반도체 단결정의 결정 품질 향상을 위한 버퍼층, 예컨대, 언도프 GaN층을 성장시킬 수도 있다.

[0022] 상기 n형 및 p형 질화물 반도체층(102, 104)은 Al_xIn_yGa_(1-x-y)N 조성식(여기서, 0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ x+y ≤ 1임)을 갖는 n형 불순물 및 p형 불순물이 도핑된 반도체 물질로 이루어질 수 있으며, 대표적으로, GaN, AlGa_n, InGa_n이 있다. 또한, 상기 n형 불순물로 Si, Ge, Se, Te 등이 사용될 수 있으며, 상기 p형 불순물로는 Mg, Zn, Be 등이 대표적이다. 상기 n형 및 p형 질화물 반도체층(102, 104)은 당 기술 분야에서 공지된 MOCVD, HVPE 공정 등으로 성장될 수 있다.

[0023] 상기 n형 및 p형 질화물 반도체층(102, 104) 사이에 형성되는 활성층(103)은 전자와 정공의 재결합에 의해 소정의 에너지를 갖는 광을 방출하며, 도 3에 도시된 바와 같이, 양자우물층(QW)과 양자장벽층(QB)이 서로 교대로 적층된 다중 양자우물(MQW) 구조로 이루어진다. 이 경우, 상기 양자장벽층(QB)에는 이와 인접한 양자우물층(QW) 중에서 상기 p형 질화물 반도체층(104)을 향하는 방향에 위치한 양자우물층(QW)과의 계면을 포함하는 영역이 n형 불순물로 도핑된 도핑 영역(D)이 형성된다. 가장 대표적인 n형 불순물로서 n형 질화물 반도체층(102)의 경우와 같이 Si를 고려할 수 있다. 상기 도핑 영역(D)이 n형 불순물로 도핑됨에 따라 상기 도핑 영역(D)은 (+) 전하를 띠게되며, 종래 기술에서 설명한 분극에 의해 형성되는 전기장과 반대 방향에 해당하는 전기장을 제공한다. 이에 따라, 도 6(하나의 양자장벽층에 서로 다른 2개의 도핑 영역이 형성된 경우)에 도시된 바와 같이, 전자와 정공의 파동 함수가 서로 공간적으로 분리되는 것을 완화할 수 있다.

[0024] 이와 유사한 맥락에서, 양자우물층(QW)과 양자장벽층(QB)의 나머지 계면에도 도핑 영역을 형성하여 분극 완화 효과를 더욱 향상시킬 수 있다. 즉, 도 3의 실시 형태에서 변형된 실시 형태를 나타내고 있는 도 5를 참조하면, 양자장벽층(QB)은 인접한 2개의 양자우물층(QW)과 계면 각각에 형성된 제1 도핑영역(D1)과 제2 도핑영역(D2)을 구비한다. 이 경우, 이전 실시 형태와 같이 p형 질화물 반도체층(104) 방향에 위치한 제2 도핑 영역(D2)은 n형 불순물로 도핑된다. 이와 반대로, n형 질화물 반도체층(102) 방향에 위치한 제1 도핑 영역(D1)은 p형 불순물, 예컨대, Mg으로 도핑될 수 있으며, 이를 양자장벽층의 비대칭 도핑 구조라 칭할 수 있다.

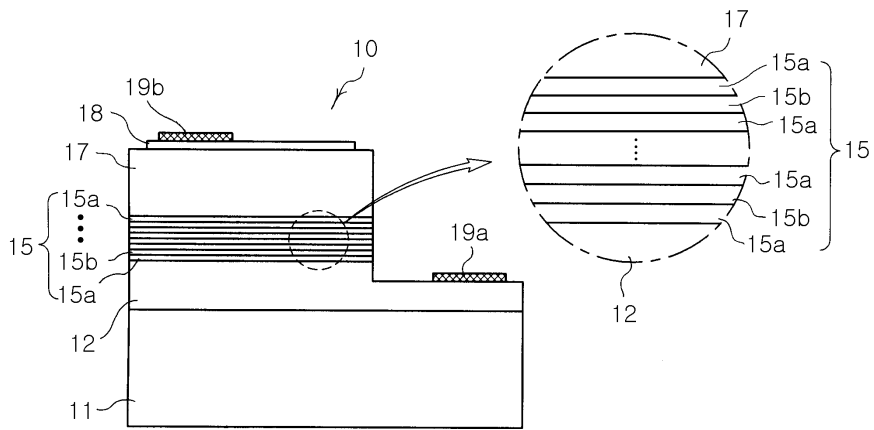
[0025] 도 6은 양자장벽층의 비대칭 도핑 구조에 따라 분극 효과가 완화되는 양상을 모식적으로 나타낸 것이다. 양자장벽층이 도 5에서 설명한 것과 같은 비대칭 도핑 구조를 가짐에 따라 분극 현상에 따라 형성되는 전기장과 반대 방향의 전기장을 유도할 수 있다. 이에 따라, 도 6에 도시된 바와 같이, p형 질화물 반도체층 방향으로 치우쳐 있는 전자는 n형 질화물 반도체층 방향으로, n형 질화물 반도체층 방향으로 치우쳐 있는 정공은 p형 질화물 반도체층 방향으로 이동되도록 하여 캐리어들의 재결합확률을 증가시킬 수 있다.

[0026] 한편, 본 실시 형태에서는 분극 완화 효과를 극대화하기 위하여 하나의 양자장벽층(QW)의 양쪽 계면 모두에 도핑 영역이 형성된 것을 설명하였으나, 상기 제1 도핑 영역(D1)만이 형성된 경우도 가능할 수 있으며, 이러한 다양한 도핑 영역은 복수의 양자장벽층(QB) 내에 혼재될 수도 있다.

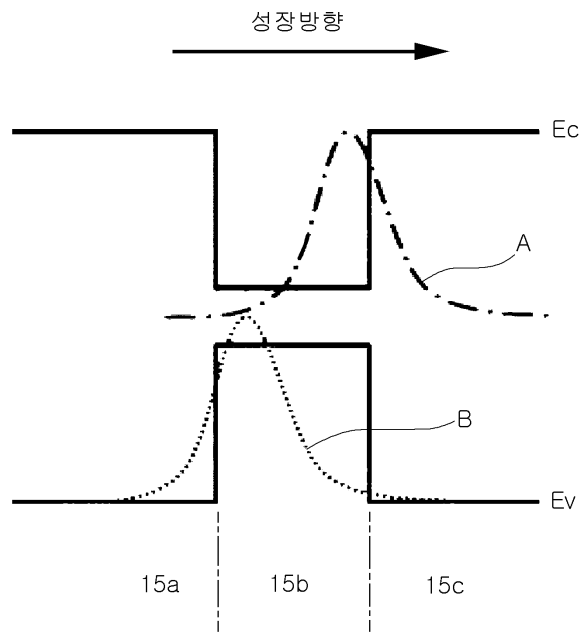
[0027] 도 7은 본 발명의 다른 실시 형태에 따른 활성층의 구조를 나타내며, 도 8은 도 7의 활성층 구조에서 전도 대역의 에너지 준위를 나타낸 것이다. 도 7에 도시된 바와 같이, 본 실시 형태의 경우, 양자장벽층(QB)은 제1층(106a), 제2층(106b) 및 제3층(106c)으로 나뉠 수 있다. 상기 제1층(106a) 및 제2층(106b)은 일반적으로 양자장벽층(QW)을 이루는 물질인 GaN이 아닌 4원계 물질인 Al_xIn_yGa_(1-x-y)N(0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ x+y ≤ 1)으로 이루어진다. GaN을 사용할 경우, 높은 수준의 밴드갭 에너지를 얻을 수는 있으나, 일반적으로 InGa_n으로 이루어지는 양자우물층(QW)과 격자 상수 차이가 크다. 이와 달리, 4원계 물질을 사용할 경우에는 그 조성을 적절히 조절하여

도면

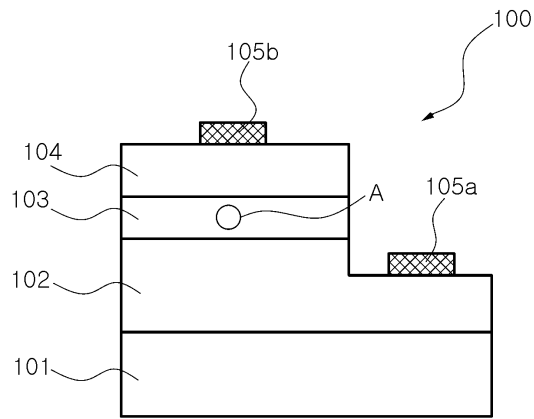
도면1a



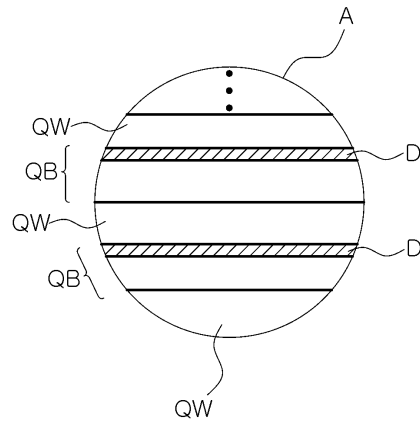
도면1b



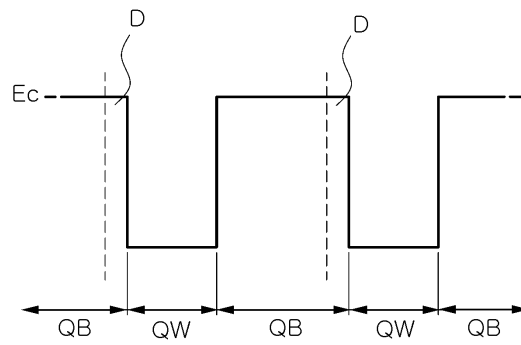
도면2



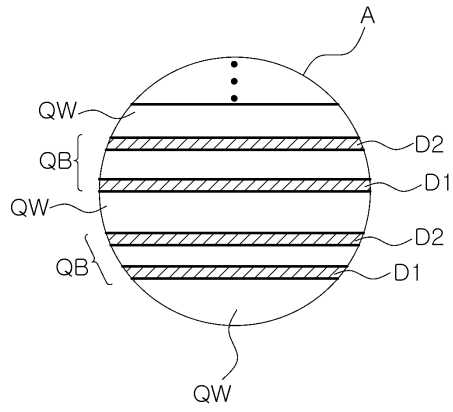
도면3



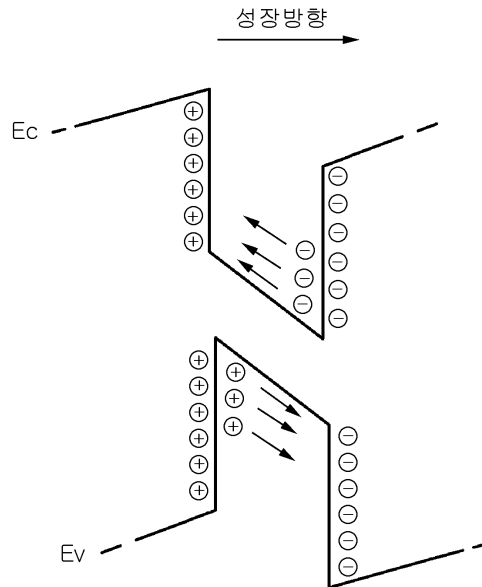
도면4



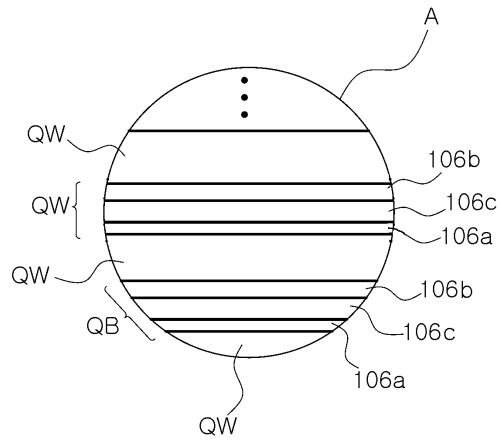
도면5



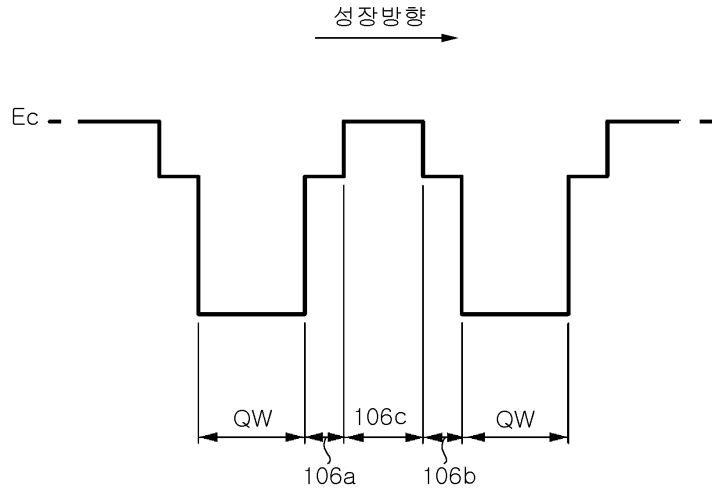
도면6



도면7



도면8



도면9

