

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4333115号
(P4333115)

(45) 発行日 平成21年9月16日(2009.9.16)

(24) 登録日 平成21年7月3日(2009.7.3)

(51) Int.Cl.

F I

HO 1 L 21/20 (2006.01)	HO 1 L 21/20
GO 2 F 1/1368 (2006.01)	GO 2 F 1/1368
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 2 6 C
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 2 7 G
	HO 1 L 29/78 6 2 0

請求項の数 20 (全 14 頁)

(21) 出願番号 特願2002-309757 (P2002-309757)
 (22) 出願日 平成14年10月24日(2002.10.24)
 (65) 公開番号 特開2004-146590 (P2004-146590A)
 (43) 公開日 平成16年5月20日(2004.5.20)
 審査請求日 平成17年8月26日(2005.8.26)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100079108
 弁理士 稲葉 良幸
 (74) 代理人 100080953
 弁理士 田中 克郎
 (74) 代理人 100093861
 弁理士 大賀 真司
 (72) 発明者 官坂 光敏
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 審査官 萩原 周治

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法、半導体装置、電気光学装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

基板上に半導体素子を形成する半導体装置の製造方法であって、
 基板上に第1絶縁膜を堆積する第1絶縁膜堆積工程と、
 前記第1絶縁膜上に金属含有物質から成り半導体膜の結晶化を促進する結晶化促進膜を堆積する結晶化促進膜堆積工程と、
 前記結晶化促進膜上に第2絶縁膜を堆積する第2絶縁膜堆積工程と、
 前記第2絶縁膜及び前記結晶化促進膜を貫通して前記第1絶縁膜に至る微細孔を開け、当該微細孔の底部付近に前記結晶化促進膜を露出させる微細孔形成工程と、
 前記第2絶縁膜上及び前記微細孔内に半導体膜を堆積する半導体膜堆積工程と、
 前記基板に熱処理を施し、前記半導体膜の前記微細孔の底部付近を含む領域を固相状態にて結晶化させて結晶成分含有半導体膜を得る熱処理工程と、
 前記微細孔内の前記結晶成分含有半導体膜を起点として前記半導体膜を熔融結晶化させて結晶性半導体膜を得る熔融結晶化工程と、を含む半導体装置の製造方法。

【請求項2】

前記結晶性半導体膜を使用して半導体素子を形成する素子形成工程を含む、請求項1記載の半導体装置の製造方法。

【請求項3】

前記金属含有物質はニッケル、コバルト、白金、パラジウム及びタングステンのうち何れかを含む物質である、請求項1又は2に記載の半導体装置の製造方法。

【請求項 4】

前記金属含有物質は珪素化合物（シリサイド）である、請求項 1 又は 2 に記載の半導体装置の製造方法。

【請求項 5】

前記第 2 絶縁膜の膜厚と前記微細孔の孔径との比が 2.75 よりも大きくなるように形成される、請求項 1 乃至 4 のいずれかに記載の半導体装置の製造方法。

【請求項 6】

前記第 2 絶縁膜の膜厚と前記微細孔の孔径との比が 5 よりも大きくなるように形成される、請求項 1 乃至 4 のいずれかに記載の半導体装置の製造方法。

【請求項 7】

前記第 2 絶縁膜の膜厚と前記微細孔の孔径との比が 11 よりも大きくなるように形成される、請求項 1 乃至 4 のいずれかに記載の半導体装置の製造方法。

10

【請求項 8】

前記微細孔の孔径は 45 nm 以上 190 nm 以下である、請求項 1 乃至 7 のいずれかに記載の半導体装置の製造方法。

【請求項 9】

前記半導体膜堆積工程において堆積される半導体膜の膜厚は 30 nm 以上 100 nm 以下である、請求項 1 乃至 8 のいずれかに記載の半導体装置の製造方法。

【請求項 10】

前記半導体堆積工程において堆積される前記半導体膜の厚みは前記微細孔の孔径の 0.52 倍以上 0.67 倍以下である、請求項 1 乃至 9 のいずれかに記載の半導体装置の製造方法。

20

【請求項 11】

前記半導体膜堆積工程において堆積される前記半導体膜は珪素を主構成元素とする、請求項 1 乃至 10 のいずれかに記載の半導体装置の製造方法。

【請求項 12】

前記熱処理を 300 以上 550 以下で行う、請求項 1 乃至 11 のいずれかに記載の半導体装置の製造方法。

【請求項 13】

前記熱処理の処理時間 t (秒) は、処理温度 T ()、ボルツマン定数 $k_B = 8.617 \times 10^{-5} \text{ eV} \cdot \text{K}^{-1}$ 、 $E_a = 0.783 \text{ eV}$ 、 $t_0 = 1.59 \times 10^{-3}$ (秒) としたときに、

30

$t = t_0 \cdot \exp \{ E_a / k_B (T + 273.16) \}$ 、

の関係を満たすように設定される、請求項 1 乃至 12 のいずれかに記載の半導体装置の製造方法。

【請求項 14】

前記溶融結晶化はレーザー照射によって行う、請求項 1 乃至 13 のいずれかに記載の半導体装置の製造方法。

【請求項 15】

前記溶融結晶化は、前記微細孔以外の領域にある前記半導体膜が膜厚方向全域に渡って溶融する条件にて行われる、請求項 1 乃至 14 に記載の半導体装置の製造方法。

40

【請求項 16】

前記溶融結晶化は、前記微細孔内にある前記結晶成分含有半導体膜が膜厚方向全域に渡って溶融しない条件にて行われる、請求項 15 に記載の半導体装置の製造方法。

【請求項 17】

絶縁基板上に形成された半導体素子を含む半導体装置であって、

前記絶縁基板上に堆積された第 1 絶縁膜と、

当該第 1 絶縁膜上に堆積されており金属含有物質からなる結晶化促進膜と、

当該結晶化促進膜上に堆積された第 2 絶縁膜と、

前記第 2 絶縁膜及び前記結晶化促進膜を貫通して前記第 1 絶縁膜に至りその底部近傍に前

50

記結晶化促進膜が露出するように形成された微細孔と、前記微細孔を埋設して前記第2絶縁膜上に堆積され、前記微細孔を起点として溶融結晶化された結晶化半導体膜と、を含む半導体装置。

【請求項18】

前記結晶性半導体膜は、少なくとも前記半導体素子の形成領域に相当する大きさを有する、請求項17に記載の半導体装置。

【請求項19】

請求項1乃至16のいずれかに記載の製造方法により製造された半導体装置を備える電気光学装置。

【請求項20】

請求項19に記載の電気光学装置を含んで構成される電子機器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、薄膜トランジスタ等の半導体素子を含んで構成される半導体装置の製造方法と当該製造方法を用いて製造される半導体装置、電気光学装置及び電子機器に関する。

【0002】

【従来の技術】

液晶表示装置やEL（エレクトロルミネセンス）表示装置などの電気光学装置においては、薄膜トランジスタ等の半導体素子を含んで構成される薄膜回路を用いて画素のスイッチングなどを行っている。従来の薄膜トランジスタは、非晶質シリコン膜を用いて、活性領域（チャンネル形成領域）を形成している。また、多結晶シリコン膜を用いて活性領域を形成した薄膜トランジスタも実用化されている。多結晶シリコン膜を用いることにより、非晶質シリコン膜を用いた場合に比較して移動度などの電気的特性が向上し、薄膜トランジスタの性能を向上させることができる。

【0003】

また、薄膜トランジスタの性能を更に向上させるために、大きな結晶粒からなる半導体膜を形成し、薄膜トランジスタの形成領域内に結晶粒界が入り込まないようにする技術が検討されている。例えば、基板上に微細な穴（微細孔）を形成し、この微細孔を結晶成長の起点として半導体膜の結晶化を行うことにより、数 μm 程度のシリコンの結晶粒を形成する技術がいくつかの文献において提案されていた（非特許文献1及び非特許文献2）。これらの技術を用いて形成される、大きな結晶粒を含むシリコン膜を用いて薄膜トランジスタを形成することにより、移動度等の電気的特性に優れた薄膜トランジスタを実現することが可能になる。

【0004】

【非特許文献1】

「Single Crystal Thin Film Transistors」, IBM TECHNICAL DISCLOSURE BULLETIN Aug. 1993 pp257-258

【0005】

【非特許文献2】

「Advanced Excimer-Laser Crystallization Techniques of Si Thin-Film For Location Control of Large Grain on Glass」, R.Ishihara等, proc.SPIE 2001, vol.4295, p.14~23

【0006】

【発明が解決しようとする課題】

上述した従来の方法では、数 μm 程度の大きな結晶粒を形成することが可能となるものの、得られる結晶粒の面方位については制御されておらず、それぞれの結晶粒の面方位についてランダムな状態となっていた。薄膜トランジスタの電気的特性の更なる向上を図るために、結晶粒の面方位を制御して半導体膜を形成することが可能な製造方法の確立が望まれている。

10

20

30

40

50

【0007】

よって、本発明は、面方位が制御された結晶粒からなる半導体膜を用いて半導体素子を形成することを可能とする半導体装置の製造方法を提供することを目的とする。

【0008】

また、本発明は、電気的特性の良好な半導体装置を提供することを目的とする。

【0009】

【課題を解決するための手段】

上記目的を達成するために、本発明の製造方法は、基板上に半導体素子を形成する半導体装置の製造方法であって、基板上に第1絶縁膜を堆積する第1絶縁膜堆積工程と、第1絶縁膜上に金属含有物質から成り半導体膜の結晶化を促進する結晶化促進膜を堆積する結晶化促進膜堆積工程と、結晶化促進膜上に第2絶縁膜を堆積する第2絶縁膜堆積工程と、第2絶縁膜及び結晶化促進膜を貫通して第1絶縁膜に至る微細孔を開け、当該微細孔の底部付近に結晶化促進膜を露出させる微細孔形成工程と、第2絶縁膜上及び微細孔内に半導体膜を堆積する半導体膜堆積工程と、基板に熱処理を施し、半導体膜の微細孔の底部付近を含む領域を固相状態にて結晶化させて結晶成分含有半導体膜を得る熱処理工程と、微細孔内の結晶成分含有半導体膜を起点として半導体膜を熔融結晶化させて結晶性半導体膜を得る熔融結晶化工程と、を含む。

【0010】

半導体膜の結晶化を行う際の起点としての微細孔の底部近傍に、金属含有物質からなる結晶化促進材料と半導体膜とを固相状態にて結晶化させて結晶成分含有半導体膜を形成しているため、その後半導体膜の熔融結晶化を行うことにより、微細孔を略中心とする範囲に結晶粒が大きく、かつ面方位の制御された半導体膜（結晶性半導体膜）を形成することが可能になる。この略単結晶状態と見なせ、かつ面方位も制御された良質な半導体膜を用いて半導体素子を形成することにより、半導体装置の高性能化を図ることが可能になる。

【0011】

ここで本明細書において「略単結晶」とは、結晶粒が単一である場合のみならずこれに近い状態、すなわち、複数の結晶が組み合わさっていてもその数が少なく、半導体薄膜の性質の観点からほぼ単結晶により形成された半導体薄膜と同等の性質を備えている場合も含む。

【0012】

また、本発明に係る製造方法は、上記結晶性半導体膜を使用して半導体素子を形成する素子形成工程を更に含むことが好ましい。ここで本明細書において「半導体素子」とは、各種トランジスタやダイオード、抵抗、インダクタ、キャパシタ、その他の能動素子・受動素子を問わず、N型やP型半導体の組み合わせにより製造可能な素子を含む。また本明細書において「半導体装置」とは、上記半導体素子を含んで構成される装置であり、例えば集積回路等を含む装置である。本発明に係る結晶性半導体膜を用いることにより、電気的特性に優れた半導体素子、半導体装置を得ることが可能となる。なお、結晶化促進膜として、遮光性を有するものを用いた場合には、半導体素子の半導体膜により構成される部分（例えば、薄膜トランジスタであれば活性領域等）に対する光の入射を結晶化促進膜によって遮り、半導体膜に光励起による起電力や暗電流の発生を防ぐことも可能となる。

【0013】

上述した結晶化促進材料はニッケル、鉄、コバルト、白金、パラジウムのうちいずれかを含む物質とすることが好適である。また、結晶化促進材料は珪素化合物（シリサイド）とすることも好適である。このような結晶化促進材料を用いることにより、結晶粒の面方位を効果的に制御することが可能になる。

【0014】

また、第2絶縁膜の膜厚と微細孔の孔径との比が2.75よりも大きくなるように形成することが好ましい。より好ましくは、第2絶縁膜の膜厚と微細孔の孔径との比が5よりも大きくなるように形成するとよい。更に好ましくは、第2絶縁膜の膜厚と微細孔の孔径との比が11よりも大きくなるように形成するとよい。上記した条件で微細孔を形成するこ

10

20

30

40

50

とにより、微細孔の上部へ表れる結晶粒の結晶方位を特定の方向へ優先的に揃えることが可能となり、半導体膜の結晶化を行う際には、微細孔の上部に表れた結晶粒の面方位に基づいて、半導体膜の面方位を整えることが可能となる。

【0015】

また、微細孔の孔径は45 nm以上190 nm以下とすることが好ましい。この条件で微細孔を形成することにより、微細孔内で1つの結晶核を優先的に成長させる作用をより確実に得ることが可能となる。

【0016】

上述した半導体膜堆積工程において堆積される半導体膜は、その膜厚を30 nm以上100 nm以下とすることが好適である。また当該半導体膜の厚みは微細孔の孔径の0.52倍以上0.67倍以下とすることが好適である。このような条件で半導体膜を堆積することにより、溶融結晶化の際に結晶化の進む方向をほぼ半導体膜の膜厚方向と略直交する方向のみにし、他の方向へ結晶化が進みにくくすることが可能となり、結晶性半導体膜のより一層の均質化を図ることができる。

【0017】

また、半導体膜形成工程において成膜される半導体膜は珪素（シリコン）を主構成元素とすることが好ましい。係る半導体膜としては、例えば非晶質又は多晶質のシリコン膜を用いることが好適である。これにより、微細孔を略中心とした範囲に略単結晶状態であり、かつ面方位の制御された良質なシリコン膜を形成し、この良質なシリコン膜を用いて半導体素子を形成することが可能になる。

【0018】

上述した熱処理は、300 以上550 以下の温度で行うことが好ましい。熱処理の温度の下限を300 程度とするのは、半導体膜と結晶化促進材料の化合物を必要十分に形成するためである。また、熱処理の温度の上限を550 程度とするのは以下のような理由による。すなわち、電気光学装置などに用いられる半導体装置を形成する場合には、材料コスト等の観点から、絶縁基板として安価なガラス基板（例えばソーダ石灰ガラス等）を用いることが多い。この場合に、ソーダ石灰ガラス等の一般的に用いられるガラスの軟化点は550 程度であるので、製造プロセス中に加えられる熱によって絶縁基板の軟化を生じないようにするために、絶縁基板に加わる温度の上限を軟化点に対応して550 程度としておく必要があるからである。

【0019】

また、上記熱処理における処理時間 t (秒) は、処理温度 T ()、ボルツマン定数 $k_B = 8.617 \times 10^{-5} \text{ eV} \cdot \text{K}^{-1}$ 、 $E_0 = 0.783 \text{ eV}$ 、 $t_0 = 1.59 \times 10^{-3}$ (秒) としたときに、

$$t = t_0 \cdot \exp \left\{ \frac{E_0}{k_B (T + 273.16)} \right\}、$$

の関係を満たすように設定するとよい。これにより、熱処理の処理時間を的確に設定することが可能となる。ここで、上記「処理温度」とは、基本的には、熱処理の対象となる基板の基板温度を示すが、工業的な便宜上、基板に熱を加えるための高温炉等の容器内の温度をもって代用してもよい。この場合には、実験等を行い、雰囲気温度 T () の容器内に基板を置いてからどの程度の時間を経過すると基板温度が雰囲気温度とほぼ同じになるかを予め確かめておき、当該時間が経過して基板温度がほぼ T () となった時点から、上記計算式により求められる処理時間 t (秒) の計測を開始するとよい。

【0020】

また、半導体膜の溶融結晶化はレーザー照射によって行うことが好適である。これにより、溶融結晶化を効率よく行うことが可能となる。用いるレーザーとしては、エキシマレーザー、固体レーザー、ガスレーザーなど種々のものが考えられる。

【0021】

また、上記溶融結晶化は、微細孔以外の領域にある半導体膜が膜厚方向全域に渡って溶融する条件にて行われることが好ましい。また当該溶融結晶化は、微細孔内にある結晶成分含有半導体膜が膜厚方向全域に渡って溶融しない条件にて行われることが更に好ましい。

このような条件を満たすことにより、半導体膜の溶融結晶化をより良好に行うことが可能となる。

【0022】

また本発明は、上述した製造方法を用いて製造される半導体装置でもある。具体的には、本発明に係る半導体装置は、絶縁基板上に形成された半導体素子を含む半導体装置であって、絶縁基板上に堆積された第1絶縁膜と、当該第1絶縁膜上に堆積されており金属含有物質からなる結晶化促進膜と、当該結晶化促進膜上に堆積された第2絶縁膜と、第2絶縁膜及び結晶化促進膜を貫通して第1絶縁膜に至りその底部近傍に結晶化促進膜が露出するように形成された微細孔と、微細孔を埋設して第2絶縁膜上に堆積され、微細孔を起点として溶融結晶化された結晶化半導体膜と、を含んで構成される。また、上記結晶性半導体膜は、少なくとも半導体素子の形成領域に相当する大きさを有することが望ましい。

10

【0023】

上述した本発明に係る半導体装置は、特に電気光学装置に用いて好適である。具体的には、本発明に係る半導体装置を所望の配置状態（例えばマトリクス状）に配設し、画素を駆動する駆動素子として用いて電気光学装置を構成することにより、性能のよい電気光学装置を得ることが可能となる。そして、このような電気光学装置を用いることにより、品質のよい電子機器を構成することが可能になる。

【0024】

ここで本明細書において「電気光学装置」とは、本発明に係る半導体装置を備え、電気的作用によって発光するあるいは外部からの光の状態を変化させる電気光学素子を備えた装置一般をいい、自ら光を発するものと外部からの光の透過を制御するもの双方を含む。例えば、電気光学素子として、液晶素子、電気泳動粒子が分散した分散媒体を有する電気泳動素子、EL（エレクトロルミネッセンス）素子、電界の印加により発生した電子を発光板に当てて発光させる電気放出素子を備えた表示装置等をいう。

20

【0025】

また本明細書において「電子機器」とは、本発明に係る半導体装置を備えた一定の機能を有する機器一般をいい、例えば電気光学装置やメモリを備えて構成される。その構成には特に限定がないが、例えば、携帯電話、ビデオカメラ、パーソナルコンピュータ、ヘッドマウントディスプレイ、リア型またはフロント型のプロジェクター、表示機能付きファックス装置、デジタルカメラのファインダ、携帯型TV、DSP装置、PDA（携帯型情報端末）、電子手帳、ICカード、電光掲示板、宣伝広告用ディスプレイ等が含まれる。

30

【0026】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【0027】

図1及び図2は、一実施形態の半導体装置の製造方法について説明する図である。

【0028】

（第1絶縁膜堆積工程）

図1(a)に示すように、ガラス等の絶縁材料からなる基板10上に、第1絶縁膜としての酸化シリコン膜11を堆積する。酸化シリコン膜11はプラズマ化学気相堆積法（PECVD法）、低圧化学気相堆積法（LPCVD法）、あるいはスパッタリング法等の物理気相堆積法により成膜可能である。例えば本実施形態では、PECVD法により厚さ100nm程度の酸化シリコン膜11を堆積する。なお、基板10を構成する絶縁材料はガラスに限定されるものではない。

40

【0029】

（結晶化促進膜形成工程）

図1(b)に示すように、酸化シリコン膜11上に、金属含有物質からなり半導体膜の結晶化を促進する性質を有する結晶化促進膜としてのニッケル膜12を堆積する。ニッケル膜12はPECVD法、LPCVD法、スパッタリング法等によって成膜可能である。また金属含有物質としては、コバルト、白金、パラジウム及びタングステンのうち何れかを

50

含む物質、あるいは珪素化合物（シリサイド）を用いてもよい。

【0030】

なお、本実施形態におけるニッケル膜のように、結晶化促進膜として遮光性を有するものを用いた場合には、その上側に形成される半導体素子の半導体膜部分（例えば、薄膜トランジスタであれば活性領域等）に対する光の入射を結晶化促進膜によって遮り、半導体膜に光励起による起電力や暗電流の発生を防ぐことも可能となる。

【0031】

（第2絶縁膜堆積工程）

次に、図1（c）に示すように、ニッケル膜12上に第2絶縁膜としての酸化シリコン膜13を堆積する。酸化シリコン膜13はPECVD法、LPCVD法、スパッタリング法等により成膜可能である。

10

【0032】

（微細孔形成工程）

次に、図1（d）に示すように、酸化シリコン膜13（第2絶縁膜）およびニッケル膜12（結晶化促進膜）を貫通して酸化シリコン膜11（第1絶縁膜）に至る微細孔14を開け、当該微細孔14の底部近傍の側壁にニッケル膜12を露出させる。この微細孔14は、1つの結晶核のみを優先的に成長させる役割を担うためのものである。以降の説明ではこの微細孔を「グレイン・フィルタ」と称することとする。グレイン・フィルタ14は、例えばグレイン・フィルタ14の形成位置を露出させる開口部を有するフォトレジスト膜（図示せず）を酸化シリコン膜13上に形成し、このフォトレジスト膜をマスクとして用いて反応性イオンエッチングを行い、その後、酸化シリコン膜13上のフォトレジスト膜を除去することによって形成することができる。また、グレイン・フィルタ14は円筒状に形成することが好適であるが、円筒状以外の形状（例えば、円錐状、角柱状、角錐状など）としてもよい。

20

【0033】

ここで、グレイン・フィルタ14の孔径は45nm～190nmとすることが好適である。また、グレイン・フィルタ14の孔径は、後に酸化シリコン膜13上に形成される半導体膜（本実施形態ではシリコン膜）の膜厚の1.5～1.9倍となるように形成することが好適である。例えば本実施形態では、シリコン膜の膜厚を50nmとし、グレイン・フィルタ14の孔径を75nm（=50nm×1.5）とする。また本実施形態では、酸化シリコン膜13の厚みを825nmとしている。酸化シリコン膜13及びグレイン・フィルタ14の寸法をこのような値とする理由については後述する。

30

【0034】

（半導体膜堆積工程）

次に、図2（a）に示すように、酸化シリコン膜13上およびグレイン・フィルタ14内にシリコン（珪素）を主構成元素とする半導体膜を形成する。本実施形態では半導体膜として非晶質（又は多結晶）のシリコン膜16を形成する。このシリコン膜16は、LPCVD法などの成膜法によって30nm～100nm程度の膜厚に形成することが好適である。

【0035】

別の観点からは、本工程において堆積されるシリコン膜16の厚みは上記グレイン・フィルタ14の孔径の0.52倍以上0.67倍以下であることが望ましい。例えば、上記したようにグレイン・フィルタ14の孔径を75nmとした場合には、シリコン膜16の厚みは39nm～50nm程度の範囲が好適となる。

40

【0036】

（熱処理工程）

次に、図2（b）に示すように基板10に対して熱処理を加え、シリコン膜16のグレイン・フィルタ14の底部付近を含む領域を固相状態にて結晶化させて、結晶成分含有半導体膜（本例ではシリコンとニッケルの化合物NiSi₂）を得る。後に詳述する様に、この熱処理工程によって少なくともグレイン・フィルタ（微細孔）14内の半導体膜は、半

50

導体膜に垂直な方向が $\langle 111 \rangle$ となるように結晶化する。この熱処理は $300 \sim 550$ 程度の温度にて行うことが好適である。熱処理の温度の下限を 300 程度とするのは、結晶成分含有半導体膜を必要十分に形成するためである。また、熱処理の温度の上限を 550 程度とするのは以下のような理由による。すなわち、材料コスト等の観点からは基板 10 として安価なガラス基板（例えばソーダ石灰ガラス等）を用いることが多い。この場合に、一般的に用いられるガラスの軟化点が 550 程度であるので、製造中に加えられる熱によって基板 10 の軟化を生じないようにするために、基板 10 に加わる温度の上限を軟化点に対応して 550 程度より低くする必要があるからである。以上のような理由から、本実施形態では、熱処理を行う際に好適な温度として、 $300 \sim 550$ という範囲を採用している。

10

【0037】

また、熱処理時の処理温度と処理時間の関係についても、本願発明者による詳細な検討によって好適な条件が見いだされている。以下に、熱処理の好適条件を説明する。熱処理を行う際の処理時間 t (秒) は、処理温度 T ()、ボルツマン定数 $k_B = 8.617 \times 10^{-5} \text{ eV} \cdot \text{K}^{-1}$ 、 $\phi = 0.783 \text{ eV}$ 、 $t_0 = 1.59 \times 10^{-3}$ (秒) としたときに、

$$t = t_0 \cdot \exp \left\{ \frac{\phi}{k_B (T + 273.16)} \right\} \quad \dots (1)、$$

の関係を満たすように設定するとよい。

【0038】

図 3 は、上記 (1) 式に基づいて、熱処理時の処理温度 T () と処理時間 t (秒) の関係を示した図 (グラフ) である。例えば処理温度を 300 とした場合には、処理時間を 12206 秒 (約 3 時間 23 分) 以上とすればよいことが分かる。同様に処理温度を 400 とした場合には、処理時間を 1158 秒 (約 19 分) 以上とすればよいことが分かる。処理温度を 500 とした場合には、処理時間を 202 秒以上とすればよいことが分かる。処理温度を 550 とした場合には、処理時間を 99 秒以上とすればよいことが分かる。また、生産性等の観点からは、処理時間は 30000 秒 (約 8 時間) 以下とすることが実用的である。このような観点から、熱処理の処理時間 t は、図 3 において斜線により示すような範囲内で設定することが好適である。

20

【0039】

図 4 は、上記したような結晶化を行うために好適なグレイン・フィルタ 14 の形状について説明する図である。グレイン・フィルタ 14 は、酸化シリコン膜 (第 2 絶縁膜) 13 の膜厚 h とグレイン・フィルタ 14 の孔径 r の比 h/r が 2.75 よりも大きくなるように形成することが好ましい。すなわち、グレイン・フィルタ 14 の中心軸 (図示の z 軸) でニッケル膜 (結晶化促進膜) 12 からグレイン・フィルタ 14 の側壁方向へ見た角度をとおくと、 $h/r > 2.75$ とした場合には、角度 θ が 20° より小さくなる。ニッケル (Ni) などの結晶化促進物質にてシリコンの固相結晶化を進めると結晶は線状に成長し、その成長方向は $\langle 111 \rangle$ となる。従って、グレイン・フィルタ 14 内において、シリコン結晶粒の結晶方位は $\{111\}$ 面が z 軸方向に向かうようになる。また、 $\{111\}$ 面とそれに近い $\{331\}$ 面とは約 22° の角度を持っている。このため、 $h/r > 2.75$ として $\theta < 20^\circ$ となるようにしてグレイン・フィルタ 14 を形成することにより、 $\{111\}$ 面と約 22° の角度を持つ $\{331\}$ 面はグレイン・フィルタ 14 の側壁へ向かって成長するようになる。これにより、グレイン・フィルタ 14 の上部のシリコン結晶粒は $\{111\}$ 面が優先的に表れるようになり、後にシリコン膜の熔融結晶化を行う際にはこの $\{111\}$ 面に基づいて面方位を整えることができる。

30

40

【0040】

また、 $h/r > 5$ としてグレイン・フィルタ 14 を形成した場合には、上述した角度 θ が 11° より小さくなり、グレイン・フィルタ 14 を略中心として形成されるシリコン結晶粒の面方位のずれをさらに抑制することが可能となる。具体的には、本願発明者によれば、複数のグレイン・フィルタ 14 に基づいて形成される複数のシリコン結晶粒の相互間の面方位のずれは平均して 10° 以下となることが確かめられている。

50

【0041】

さらに、 $h/r > 1$ としてグレイン・フィルタ14を形成した場合には、上述した角度が 5° より小さくなりグレイン・フィルタ14を略中心として形成されるシリコン結晶粒の面方位のずれをより一層抑制することが可能となる。具体的には、本願発明者によれば、複数のグレイン・フィルタ14に基づいて形成される複数のシリコン結晶粒の相互間の面方位のずれは平均して 5° 以下となることが確かめられている。このような検討結果に基づいて、本実施形態では、グレイン・フィルタ14内の酸化シリコン膜13の膜厚 h を孔径 r ($= 75 \text{ nm}$) の1.1倍の 825 nm にしている。

【0042】

(溶融結晶化工程)

次に、図2(c)に示すようにシリコン膜16に対してレーザー照射を行うことにより、グレイン・フィルタ14内の結晶成分含有半導体膜を起点としてシリコン膜16を溶融結晶化させて結晶性半導体膜を形成する。これにより、図2(d)に示すようにグレイン・フィルタ14を中心とした結晶性半導体膜、具体的には大粒径の結晶粒からなる略単結晶のシリコン膜18が形成される。この溶融結晶化の際に、グレイン・フィルタ14内に形成されたシリコンとニッケルの化合物が結晶の面方位を整える作用を奏することにより、シリコン膜18の面方位を特定の方向にほぼ制御することが可能になる。

【0043】

上述したレーザー照射は、例えば波長 308 nm 、パルス幅 $100 \text{ ns} \sim 300 \text{ ns}$ のXeClパルスエキシマレーザーを用いて、エネルギー密度が $0.4 \sim 1.5 \text{ J/cm}^2$ 程度となるようにして行うことが好適である。このような条件でレーザー照射を行うことにより、照射したレーザーはそのほとんどがシリコン膜16の表面付近で吸収される。これはXeClパルスエキシマレーザーの波長(308 nm)における非晶質シリコンの吸収係数が 0.139 nm^{-1} と比較的に大きいためである。このようにしてレーザー照射の条件を適宜に選択することにより、グレイン・フィルタ14内にある結晶成分含有半導体膜が膜厚方向全域に渡って完全には溶融せず、必ずある程度非溶融状態の部分が残る一方で、グレイン・フィルタ14以外の領域にあるシリコン膜16が膜厚方向全域に渡って完全に溶融するようにする。これにより、レーザー照射後のシリコンの結晶成長はグレイン・フィルタ14の底部近傍で先に始まり、シリコン膜16の表面付近、すなわち略完全溶融状態の部分へ進行する。グレイン・フィルタ14の底部には $\{111\}$ 面が現れた結晶粒が残留する。こうして半導体膜に垂直な方向が $\langle 111 \rangle$ となる結晶を種として、シリコン膜16の略完全溶融状態の部分では結晶成長が進行するようになる。

【0044】

(素子形成工程)

上述したようにしてシリコン膜16の溶融結晶化を行うことにより、グレイン・フィルタ14を略中心として、略単結晶状態であり、かつ面方位が制御されたシリコン膜18を形成することができる。このようにして得られたシリコン膜18を用いることにより、高性能な半導体素子(例えば薄膜トランジスタや薄膜ダイオード等)を形成することができる。

【0045】

次に、薄膜トランジスタを例にして、本発明に係る結晶性半導体膜(シリコン膜18)を用いて半導体素子を形成する際の工程を説明する。本発明に係る結晶性半導体膜を薄膜トランジスタの活性領域に用いることにより、オフ電流が少なく移動度の大きい高性能な薄膜トランジスタを形成することができる。

【0046】

図5は、薄膜トランジスタの形成工程について説明する図である。まず、図5(a)に示すように、シリコン膜18をパターンニングし、薄膜トランジスタの形成に不要となる部分を除去して整形する。

【0047】

次に、図5(b)に示すように、酸化シリコン膜13およびシリコン膜18の上面に電子

10

20

30

40

50

サイクロトロン共鳴PECVD法(ECR - PECVD法) またはPECVD法等の成膜法によって酸化シリコン膜20を形成する。この酸化シリコン膜20は薄膜トランジスタのゲート絶縁膜として機能する。

【0048】

次に、図5(c)に示すように、スパッタリング法などの成膜法によってタンタル、アルミニウム等の導電体薄膜を形成した後にパターニングを行うことによってゲート電極22及びゲート配線膜(図示せず)を形成する。そして、このゲート電極22をマスクとしてドナーまたはアクセプタとなる不純物元素を打ち込む、いわゆる自己整合イオン打ち込みを行うことによりシリコン膜18にソース領域24、ドレイン領域25及び活性領域26を形成する。例えば本実施形態では、不純物元素としてリン(P)を打ち込み、その後、XeClエキシマレーザを 400 mJ/cm^2 程度のエネルギー密度に調整して照射して不純物元素を活性化することによってN型の薄膜トランジスタを形成する。なお、レーザ照射の代わりに $250 \sim 400$ 程度の温度で熱処理を行うことにより不純物元素の活性化を行ってもよい。

10

【0049】

次に、図5(d)に示すように、酸化シリコン膜20およびゲート電極22の上面に、PECVD法などの成膜法によって、 500 nm 程度の膜厚の酸化シリコン膜28を形成する。次に酸化シリコン膜20、28のそれぞれを貫通してソース領域24及びドレイン領域25のそれぞれに至るコンタクトホールを形成し、これらのコンタクトホール内にスパッタリング法などの成膜法によってアルミニウム、タンゲステン等の導電体を埋め込んでパターニングすることにより、ソース電極30及びドレイン電極32を形成する。これにより、図5(d)に示すように金属含有物質からなり半導体膜の結晶化を促進する結晶化促進膜としてのニッケル膜12がグレイン・フィルタ14の底部近傍に配置され、当該グレイン・フィルタ14を起点として溶融結晶化が行われて形成されたシリコン膜18を用いて活性領域26等が形成された薄膜トランジスタTが得られる。

20

【0050】

このように本実施形態では、非晶質(又は多晶質)のシリコン膜16の溶融結晶化を行う際の起点としてのグレイン・フィルタ14の底部近傍の側壁に金属含有物質からなる結晶化促進膜としてのニッケル膜12を露出させておき、グレイン・フィルタ14内のシリコン膜16を固相状態にて結晶化させることにより面方位が $\{111\}$ となる結晶成分含有半導体膜を形成している。これにより、シリコン膜16の溶融結晶化を行う際に、グレイン・フィルタ14を略中心とする範囲に結晶粒が大きく、かつ面方位の制御された略単結晶のシリコン膜18(結晶性半導体膜)を形成することが可能になる。この結晶粒径が大きく面方位も制御された良質なシリコン膜18を用いて薄膜トランジスタTを形成しているので、薄膜トランジスタの高性能化を図ることが可能になる。このような本実施形態に係る薄膜トランジスタは、例えば電気光学装置などの各種装置に用いて好適である。次に、本発明に係る表示装置(電気光学装置)及び電子機器の具体例について説明する。

30

【0051】

図6は、本発明に係る一実施形態の電気光学装置について説明する図である。図6に示すように、電気光学装置100は表示領域111内に画素領域112を配置して構成される。画素領域112は有機EL発光素子を駆動する薄膜トランジスタを使用している。薄膜トランジスタは上述した実施形態の製造方法によって製造されるものが使用される。ドライバ領域115からは発光制御線(Vgp)および書き込み制御線が各画素領域に供給されている。ドライバ領域116からは電流線(Idata)および電源線(Vdd)が各画素領域に供給されている。書き込み制御線と定電流線Idataを制御することにより、各画素領域に対する電流プログラムが行われ、発光制御線Vgpを制御することにより発光が制御される。なお、ドライバ領域115及び116についても本発明に係る薄膜トランジスタを使用することが可能である。

40

【0052】

図7は、本発明に係る電気光学装置を適用可能な電子機器の例を示す図である。図7(a)

50

)は携帯電話への適用例であり、当該携帯電話230は、アンテナ部231、音声出力部232、音声入力部233、操作部234、および本発明に係る電気光学装置100を備えている。このように本発明に係る電気光学装置は表示部として利用可能である。図7(b)はビデオカメラへの適用例であり、当該ビデオカメラ240は、受像部241、操作部242、音声入力部243、および本発明に係る電気光学装置100を備えている。このように本発明に係る電気光学装置は、ファインダや表示部として利用可能である。図7(c)は携帯型パーソナルコンピュータ(いわゆるPDA)への適用例であり、当該コンピュータ250は、カメラ部251、操作部252、および本発明に係る電気光学装置100を備えている。このように本発明に係る電気光学装置は、表示部として利用可能である。

10

【0053】

図7(d)はヘッドマウントディスプレイへの適用例であり、当該ヘッドマウントディスプレイ260は、バンド261、光学系収納部262および本発明に係る電気光学装置100を備えている。このように本発明に係る電気光学装置は画像表示源として利用可能である。図7(e)はリア型プロジェクターへの適用例であり、当該プロジェクター270は、筐体271に、光源272、合成光学系273、ミラー274、275、スクリーン276、および本発明に係る電気光学装置100を備えている。このように本発明に係る電気光学装置は画像表示源として利用可能である。図7(f)はフロント型プロジェクターへの適用例であり、当該プロジェクター280は、筐体282に光学系281および本発明に係る電気光学装置100を備え、画像をスクリーン283に表示可能になっている。

20

【0054】

また、本発明に係る電気光学装置100は、上述した例に限らずアクティブ型あるいはパッシブマトリクス型の、液晶表示装置や有機EL表示装置などを適用可能なあらゆる電子機器に適用可能である。例えば、この他に、表示機能付きファックス装置、デジタルカメラのファインダ、携帯型TV、電子手帳、電光掲示盤、宣伝広告用ディスプレイなどにも活用することができる。

【0055】

なお、本発明は上述した実施形態の内容に限定されるものではなく、本発明の要旨の範囲内において種々の変形実施が可能である。例えば、上述した実施形態では、半導体素子の具体例として薄膜トランジスタについて説明していたが、本発明の適用範囲はこれに限定されるものではなく、他にも薄膜ダイオードなど各種の半導体素子について本発明を適用することが可能である。

30

【図面の簡単な説明】

【図1】 一実施形態の半導体装置の製造方法について説明する図である。

【図2】 一実施形態の半導体装置の製造方法について説明する図である。

【図3】 熱処理時の処理温度と処理時間の関係を示した図である。

【図4】 グレイン・フィルタの好適な形状について説明する図である。

【図5】 薄膜トランジスタの形成工程について説明する図である。

【図6】 一実施形態の電気光学装置について説明する図である。

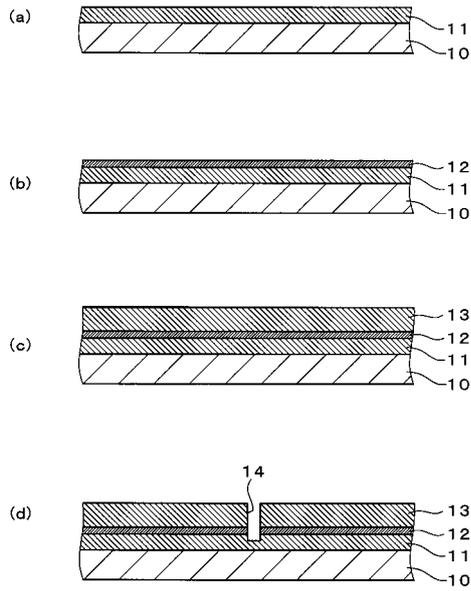
40

【図7】 電気光学装置を適用可能な電子機器の例を示す図である。

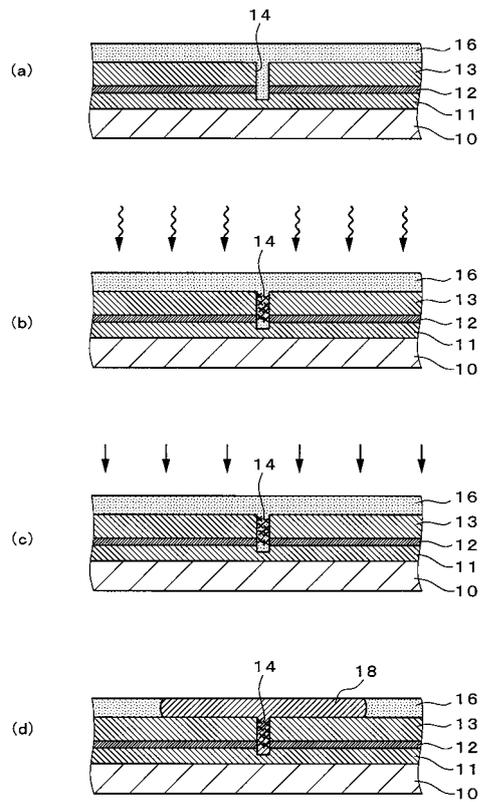
【符号の説明】

10...基板、 11...酸化シリコン膜(第1絶縁膜)、 12...ニッケル膜(結晶化促進膜)、 13...酸化シリコン膜(第2絶縁膜)、 14...グレイン・フィルタ(微細孔)、 16...非晶質のシリコン膜(半導体膜)、 18...略単結晶のシリコン膜(結晶性半導体膜)、 100...電気光学装置、 T...薄膜トランジスタ

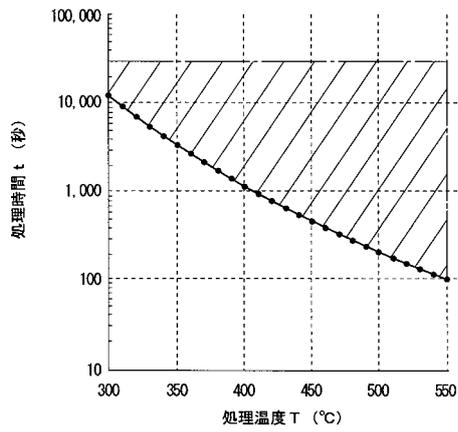
【 図 1 】



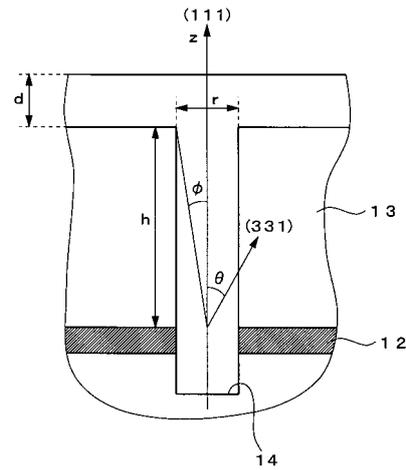
【 図 2 】



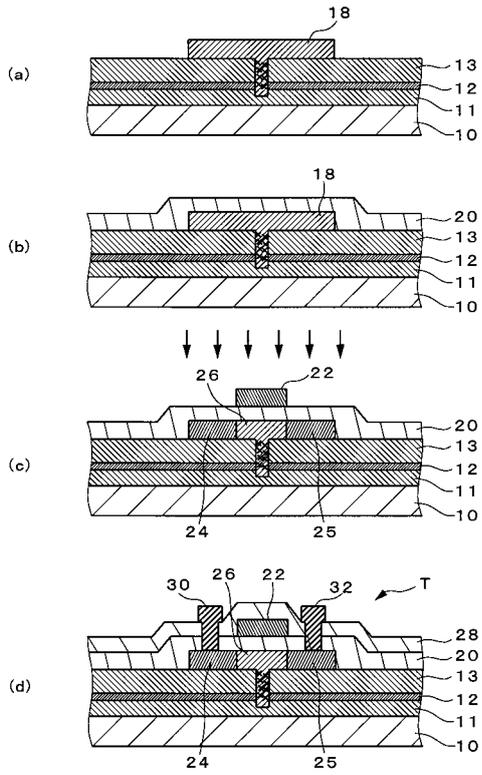
【 図 3 】



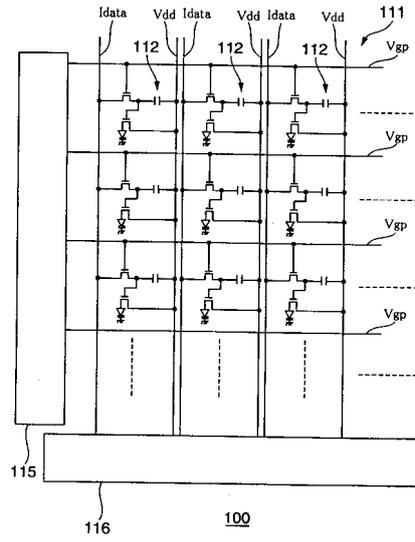
【 図 4 】



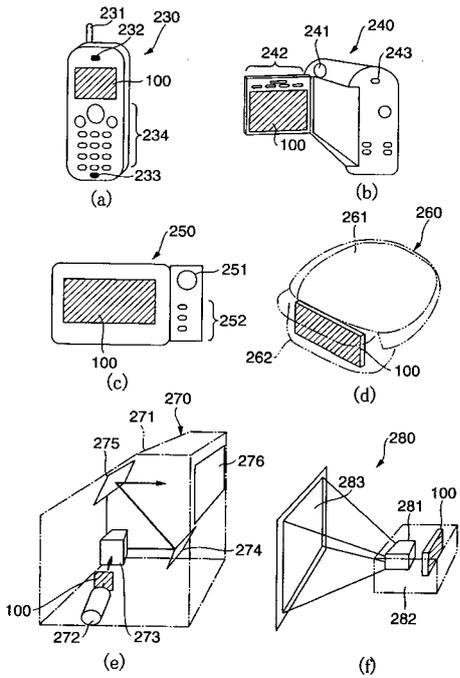
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

- (56)参考文献 特開平06-132218(JP,A)
特開平09-237760(JP,A)
特表2003-528460(JP,A)
国際公開第01/071783(WO,A1)
特開2001-223162(JP,A)
特開2002-270505(JP,A)
特開平07-161634(JP,A)
特開昭61-289616(JP,A)
特開昭62-119914(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/20
G02F 1/1343-1/1345
G02F 1/135-1/1368
H01L 21/336
H01L 29/786