

(12) 发明专利申请

(10) 申请公布号 CN 102982647 A

(43) 申请公布日 2013. 03. 20

(21) 申请号 201210518113. 1

(22) 申请日 2012. 12. 06

(71) 申请人 无锡华润矽科微电子有限公司

地址 214135 江苏省无锡市太湖国际科技园
菱湖大道 180 号 -22

(72) 发明人 沈天平 张天舜 罗先才 王磊
朱立群 彭云武 牛征

(74) 专利代理机构 江苏英特东华律师事务所
32229

代理人 邵鋈

(51) Int. Cl.

G08B 17/10(2006. 01)

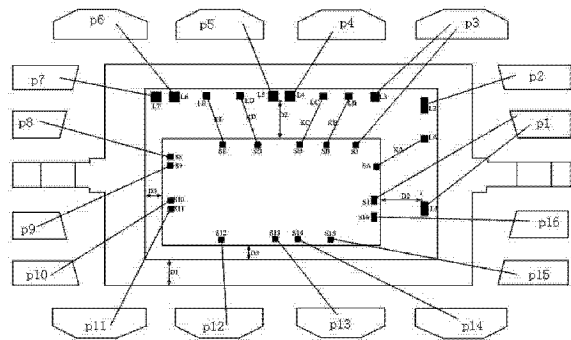
权利要求书 1 页 说明书 4 页 附图 4 页

(54) 发明名称

一种感烟报警装置的控制芯片设计的布线方法

(57) 摘要

本发明是一种感烟报警装置的控制芯片设计的布线方法,所述的感烟报警装置的控制芯片主要包括数字核心(CORE)、存储器(EPROM)、模拟低压部分和模拟高压部分,方法是将数字核心(CORE)、存储器(EPROM)和模拟低压部分集成在低压工艺制版流片的较大芯片上;模拟高压部分集成在高压工艺制版流片的较小芯片上;较小芯片层叠在较大芯片上封装,各自具备独立衬底,且两者直接设置绝缘胶。本发明成本低、效率高、没有干扰。在不增大下层低压芯片尺寸的前提下,尽可能的提供更大的面积给上层的高压芯片,提高高压芯片的可靠性,使 SOP16 封装成为可能,且稳定性更高。



1. 一种感烟报警装置的控制芯片设计的布线方法,所述的感烟报警装置的控制芯片主要包括数字核心(CORE)、存储器(EPROM)、模拟低压部分和模拟高压部分,其中,模拟低压部分包括积分放大器、烟雾比较器、低压检测比较器、基准电路、振荡器、光电仓驱动电路;模拟高压部分包括:升压保护控制模块、喇叭驱动电路、LED 控制模块、IO 驱动电路、IRCAP 电路;

其特征是:实现上述部件的布线方法是,将数字核心(CORE)、存储器(EPROM)和模拟低压部分集成在低压工艺制版流片的较大芯片上;模拟高压部分集成在高压工艺制版流片的较小芯片上;较小芯片层叠在较大芯片上封装,各自具备独立衬底,且两者之间设置绝缘胶。

2. 根据权利要求1所述的感烟报警装置的控制芯片设计的布线方法,其特征是:采用的封装形式是 SOP16 封装体,较大芯片位于下层载片岛上,与载片岛之间设置导电胶;较小芯片层叠在较大芯片上。

3. 根据权利要求1或2所述的感烟报警装置的控制芯片设计的布线方法,其特征是:较大芯片的四边中,安排其中两条相邻的边上不设置Pin脚,将较小芯片靠近上述无Pin脚的一侧设置,与所述无Pin脚的边的距离是5mil的安全距离。

一种感烟报警装置的控制芯片设计的布线方法

技术领域

[0001] 本发明涉及一种半导体集成电路的设计方法,尤其涉及一种感烟报警装置的控制芯片的设计方法。

背景技术

[0002] 感烟报警装置是一种具有传感器和声音报警的电子设备。传感器是自带输入输出接口的部件,所以感烟报警装置的主要控制芯片是用来进行数据处理和报警驱动的,主要的模块包括处理器、存储器、放大器、比较器、各种驱动电路、控制电路等。

[0003] 以上电路一般都设计成集成电路的形式,现有技术中,有两大类,一是多芯片的形式,一般的构成如图 1,包括运放芯片、AD 芯片、数字控制芯片和高压喇叭驱动芯片,这个电路处理烟雾探测器传输过来的烟雾探测信号。最终根据设定,驱动喇叭进行报警。很显然,这种多芯片的形式下,结构相对繁复,实际应用中需要较为复杂的外围电路配合,实现成本较高,所以不符合当今高集成度的电路设计要求。

[0004] 第二种常见的是单一芯片的形式,其结构如图 2 所示,包括数字核心 CORE、存储器 EPROM、模拟低压部分和模拟高压部分。所有模块整合在一块芯片中。这种形式的设计成本较高、布线难度大,而且高低压共用一个衬底,工作时高压部分容易对存储器存储数据产生干扰,影响整个电路的可靠性。

发明内容

[0005] 本发明的目的针对背景技术所述的多芯片和单芯片电路的不足之处,发明一种采用双芯片的感应报警系统的电路方案,是一种电路布线方法。

[0006] 本发明所述的感烟报警装置,是包括了声音报警和 LED 显示的、用于烟雾感应报警的电子设备,所以需要具备相应的数据处理能力和对应的驱动电路。驱动电路主要包括数字核心(CORE)、存储器(EPROM)、模拟低压部分和模拟高压部分,其中,模拟低压部分包括积分放大器、烟雾比较器、低压检测比较器、基准电路、振荡器、光电仓驱动电路;模拟高压部分包括:升压保护控制模块、喇叭驱动电路、LED 控制模块、IO 驱动电路、IRCAP 电路。

[0007] 本发明的电路布置方法是:将数字核心(CORE)、存储器(EPROM)和模拟低压部分集成在低压工艺制版流片的较大芯片上;模拟高压部分集成在高压工艺制版流片的较小芯片上;较小芯片层叠在较大芯片上封装,各自具备独立衬底,且两者之间设置绝缘胶。

[0008] 优选的:采用的封装形式是 SOP16 封装体,较大芯片位于下层载片岛上、且与载片岛之间设置导电胶;较小芯片层叠在较大芯片上。

[0009] 进一步的优选:较大芯片的四边中,安排其中两条相邻的边上不设置 Pin 脚,将较小芯片靠近上述无 Pin 脚的一侧设置,与所述无 Pin 脚的边的距离是 5mil 的安全距离。

[0010] 本发明的方法,首先克服了多芯片方案和单芯片方案的缺陷,是一种成本低、效率高而且没有干扰的方案。因为高、低压分开和独立衬底以及绝缘胶可以大幅度减少干扰;双芯片这种介于多芯片和单芯片直接的折衷选择在感烟器这个电路中,成本和外围电路的简

化方面是最优选择。

[0011] 其次,通过去除低压芯片两条边的 Pin 脚,将上层的较小的高压芯片偏置于一角,可以减少芯片安全距离对整体尺寸的限制,在不增大下层低压芯片尺寸的前提下,尽可能的提供更大的面积给上层的高压芯片,提高高压芯片的可靠性,使 SOP16 封装成为可能,且稳定性更高。由于是层叠封装,所以下层的低压芯片尺寸决定了封装尺寸,更小的尺寸自然能够进一步降低整个产品的成本。

附图说明

- [0012] 图 1,现有的多芯片构造图。
[0013] 图 2,现有的单芯片结构原理图。
[0014] 图 3,本发明的双芯片的模块结构图。
[0015] 图 4,本发明的 SOP16 封装打线图。
[0016] 图 5,现有技术的双芯片层叠封装打线图。

具体实施方式

[0017] 如图 3,本发明所述的感烟报警装置,包括数字核心(CORE)1、存储器(EPROM)2、积分放大器 3、烟雾比较器 4、低压检测比较器 5、基准电路 6、振荡器 7、光电仓驱动电路 8、升压保护控制模块 9、喇叭驱动电路 10、LED 控制模块 11、IO 驱动电路 12、IRCAP 电路 13 (指外部光电仓提供电流的电路模块)。

[0018] 具体的制造方法是:

1. 将积分放大器 3、烟雾比较器 4、低压检测比较器 5、基准电路 6、振荡器 7、光电仓驱动电路 8 作为模拟低压部分,和数字核心(CORE)1、存储器(EPROM)2 集成在低压工艺制版流片的较大芯片 20 上(为说明和理解方便,下面简称为低压芯片 20);将升压保护控制模块 9、喇叭驱动电路 10、LED 控制模块 11、IO 驱动电路 12、IRCAP 电路 13 作为模拟高压部分,集成在高压工艺制版流片的较小芯片上 30 (以下简称高压芯片 30)。

[0019] 2. 由模拟高压模块的功能来决定高、低压芯片之间的内部互连线,通过所述的内部互连线来连接两芯片,其原则是采用最少的内部互连线来控制模拟高压部分的模块,同时保证功能和性能不变;升压保护控制模块 9 由低压部分过来的多根互连线 KA 控制;喇叭驱动电路 10 由 KB 控制; LED 控制模块 11 由 KC 控制; IO 驱动电路 12 由 KD 控制;IRCAP 电路 13 由 KE 控制。

[0020] 3. 低压芯片 20 在下、高压芯片 30 在上叠置封装,内部打线连接 Pin 脚。两芯片各自设置独立的衬底,以绝缘胶绝缘,下层的低压芯片与载片岛之间设置导电胶,低压芯片边缘到载片岛边缘距离为 10mil 的安全距离。

[0021] 本实施例采用的 SOP16 封装(一种具有 16 封装外引 Pin 的双侧引脚扁平封装),尺寸约为 10.30×7.50mm,成本低廉、性能稳定。

[0022] 低压芯片 20 的下侧和左侧不安排 Pin 脚,高压芯片 30 靠近左下角设置,高压芯片 30 的下侧、左侧距离低压芯片 20 对应一侧边缘的距离为 5mil,是芯片设计的安全距离;高压芯片 30 的上侧、右侧距离低压芯片 20 上对应边缘距离超过 15mil,因为这是有 Pin 脚的两侧,所以安全距离要求更高。

[0023] 具体的高、低压芯片内部 Pin 脚和 SOP16 封装的 16 只外引 Pin 脚的打线连接如图 4 所示：

低压芯片 20 上设置有 7 个外部 Pin 脚，高压芯片上有 11 个外部 Pin 脚。

[0024] 低压芯片 20 的打线：

L1 脚打 1 根线到封装第 1 脚(图中标记为 p1,下同)；

L2 脚打 1 根线到封装第 2 脚；

L3 脚打 1 根线到封装第 3 脚；

L4 脚打 1 根线到封装第 4 脚；

L5 脚打 1 根线到封装第 5 脚；

L6 脚打 1 根线到封装第 6 脚；

L7 脚打 1 根线到封装第 7 脚；

高压芯片 30 的外部 Pin 脚打线说明：

S1 脚打 1 根线到封装第 1 脚；

S3 脚打 1 根线到封装第 3 脚；

S8 脚打 1 根线到封装第 8 脚；

S9 脚打 1 根线到封装第 9 脚；

S10 脚打 1 根线到封装第 10 脚；

S11 脚打 1 根线到封装第 11 脚；

S12 脚打 1 根线到封装第 12 脚；

S14 脚打 1 根线到封装第 14 脚；

S13 脚打 1 根线到封装第 13 脚；

S15 脚打 1 根线到封装第 15 脚；

S16 脚打 1 根线到封装第 16 脚；

两芯片内部 Pin 脚互联：

高压芯片的 SA 脚打线 KA 到低压芯片的 LA 脚；

高压片的 SB 脚打线 KB 到低压芯片的 LB 脚；

高压片的 SC 脚打线 KC 到低压芯片的 LC 脚；

高压片的 SD 脚打线 KD 到低压芯片的 LD 脚；

高压片的 SE 脚打线 KE 到低压芯片的 LE 脚。

[0025] 作为比较,假设采用现有技术来实现本发明所述的感烟报警系统,上下层芯片内部构成模块不变、内部连线不变。如图 5 的现有技术打线图:双芯片的 SOP16 封装中,上层芯片设置在中间位置而不是如本发明的偏向一角。下层芯片的四边都有 Pin 脚。

[0026] 具体的,下层芯片的外部 Pin 脚打线：

L1 脚打 1 根线到封装第 1 脚(图中标记为 p1,下同)；

L2 脚打 1 根线到封装第 2 脚；

L3 脚打 1 根线到封装第 3 脚；

L4 脚打 1 根线到封装第 4 脚；

L6 脚打 1 根线到封装第 6 脚；

L7 脚打 1 根线到封装第 7 脚；

L5 脚打 1 根线到封装第 13 脚；
上层芯片的外部 Pin 脚打线说明：
S1 脚打 1 根线到封装第 1 脚；
S3 脚打 1 根线到封装第 3 脚；
S13 脚打 1 根线到封装第 5 脚；
S8 脚打 1 根线到封装第 8 脚；
S9 脚打 1 根线到封装第 9 脚；
S10 脚打 1 根线到封装第 10 脚；
S11 脚打 1 根线到封装第 11 脚；
S12 脚打 1 根线到封装第 12 脚；
S14 脚打 1 根线到封装第 14 脚；
S15 脚打 1 根线到封装第 15 脚；
S16 脚打 1 根线到封装第 16 脚。

[0027] 可见,由于下层芯片的四边都有 Pin 脚,所以上层芯片距离下层芯片的四边都需要相同的 15mil 安全距离,在下层芯片和载片岛尺寸不变的情况下,上层芯片的面积显然小于本发明的面积,由于本发明的上层芯片中是高压模块,所以更大的面积可以提供更加稳定可靠的工作性能。

[0028] 综上,本发明较之现有技术在本成本、设计难度、稳定可靠性能上都超出现有技术一筹,具备显著的进步和突出的实质性特点,是感烟报警装置这一产品的控制芯片的设计制造中平衡性较高的设计方案。

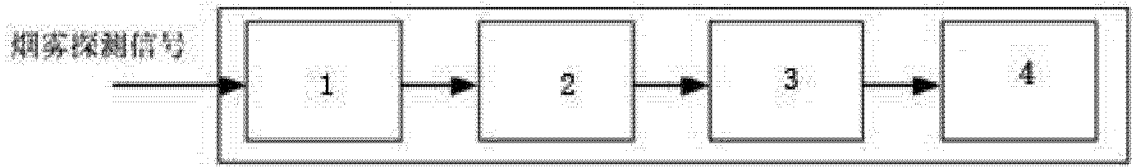


图 1



图 2

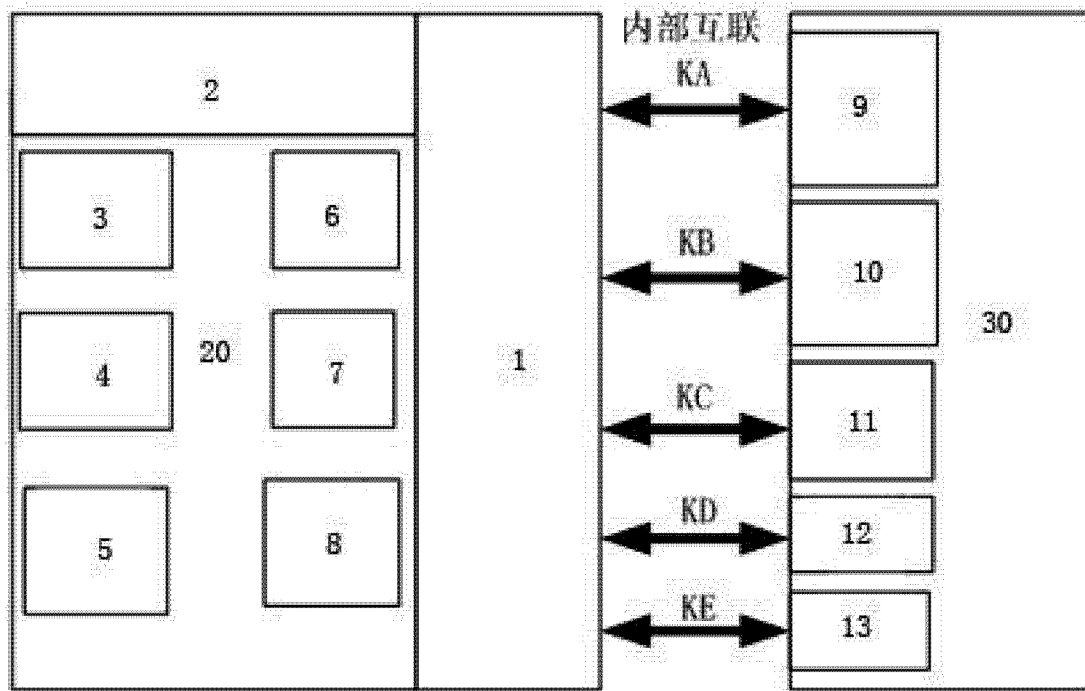


图 3

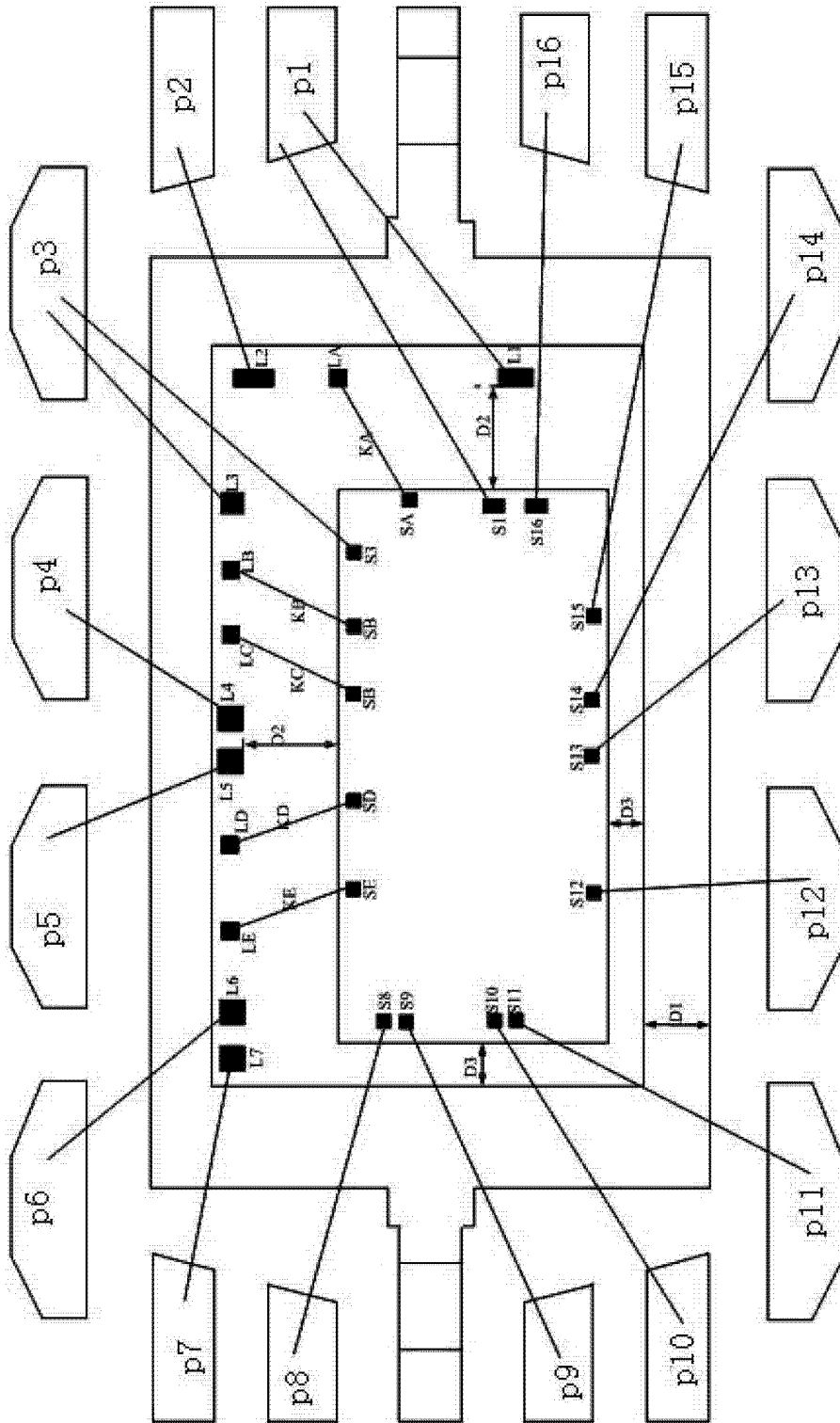


图 4

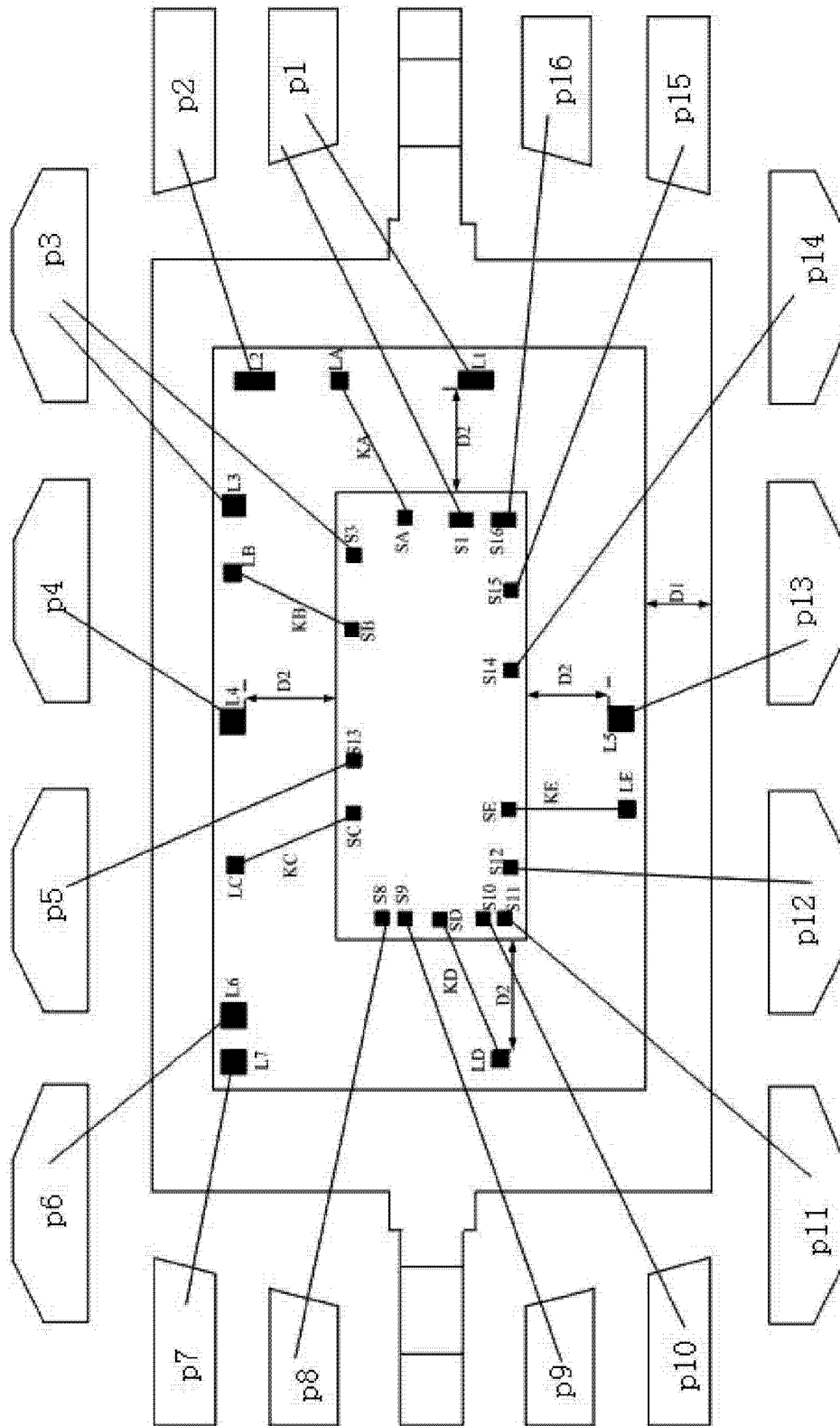


图 5