



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0113028
(43) 공개일자 2014년09월24일

(51) 국제특허분류(Int. Cl.)
H01L 33/20 (2010.01) H01L 33/22 (2010.01)
H01L 33/04 (2010.01)
(21) 출원번호 10-2013-0027883
(22) 출원일자 2013년03월15일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
김태웅
경기 화성시 동탄공원로 21-11, 947동 401호 (능
동, 푸른마을모아미래도아파트)
황경욱
경기 화성시 동탄숲속로 103, 805동 1201호 (능
동, 동탄숲속마을자연환경남아너스빌)
(74) 대리인
특허법인씨엔에스

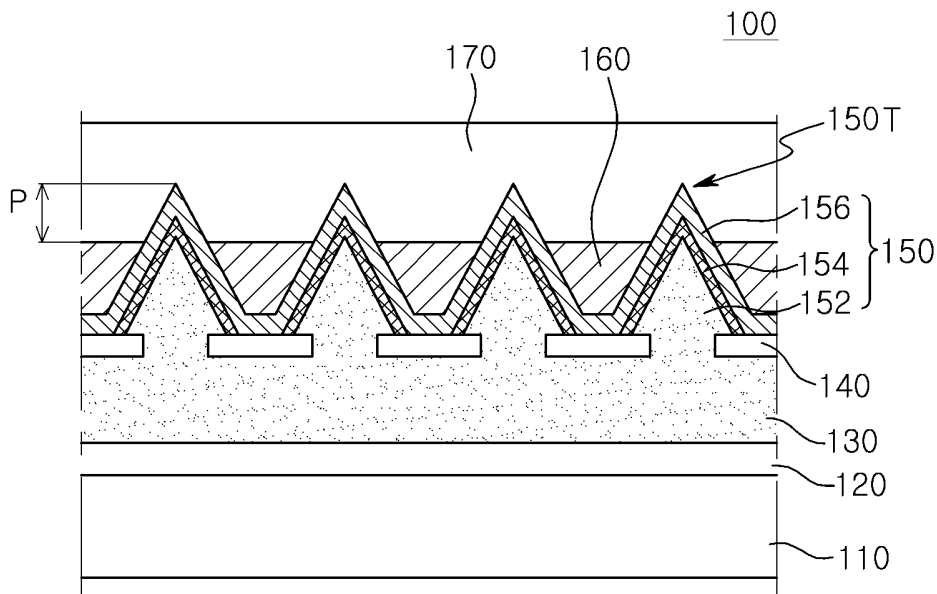
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 반도체 발광소자 및 이를 포함하는 조명 장치

(57) 요약

본 발명의 실시 형태에 따른 반도체 발광소자는, 제1 도전형 반도체 베이스층; 제1 도전형 반도체 베이스층 상에 서로 이격되어 형성되며, 각각 제1 도전형 반도체 코어, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 나노 발광구조물들; 및 복수의 나노 발광구조물들 사이에서 제2 도전형 반도체층과 연결되며, 복수의 나노 발광구조물들보다 낮은 높이로 형성되는 전극을 포함한다.

대표도 - 도2



특허청구의 범위

청구항 1

제1 도전형 반도체 베이스층;

상기 제1 도전형 반도체 베이스층 상에 서로 이격되어 형성되며, 각각 제1 도전형 반도체 코어, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 나노 발광구조물들; 및

상기 복수의 나노 발광구조물들 사이에서 상기 제2 도전형 반도체층과 연결되며, 상기 복수의 나노 발광구조물보다 낮은 높이로 형성되는 전극;

을 포함하는 반도체 발광소자.

청구항 2

제1항에 있어서,

상기 전극 상으로 상기 복수의 나노 발광구조물들의 상부가 돌출되는 것을 특징으로 하는 반도체 발광소자.

청구항 3

제1항에 있어서,

상기 복수의 나노 발광구조물들 및 상기 전극 상에 위치하는 캡핑층을 더 포함하는 것을 특징으로 하는 반도체 발광소자.

청구항 4

제3항에 있어서,

상기 활성층으로부터 발생한 빛의 적어도 일부는 상기 캡핑층을 통해 상기 복수의 나노 발광구조물들의 상부로 방출되는 것을 특징으로 하는 반도체 발광소자.

청구항 5

제1항에 있어서,

상기 활성층으로부터 발생한 빛은 상기 복수의 나노 발광구조물들의 상부 및 하부의 양 방향으로 방출되는 것을 특징으로 하는 반도체 발광소자.

청구항 6

제1항에 있어서,

상기 제1 도전형 반도체 베이스층의 하부에 위치하는 기판; 및

상기 제1 도전형 반도체 베이스층 상에 형성되며, 상기 제1 도전형 반도체 베이스층을 노출시키는 복수의 절연 개구부들이 형성된 절연층을 더 포함하고,

상기 복수의 나노 발광구조물들은 상기 복수의 절연 개구부들 상에 위치하는 것을 특징으로 하는 반도체 발광소자.

청구항 7

제1항에 있어서,

상기 전극은 상기 제2 도전형 반도체층과 인접한 영역에서의 두께가 상기 전극의 중앙부에서의 두께보다 두껍거나 얇은 것을 특징으로 하는 반도체 발광소자.

청구항 8

기관;

상기 기관 상의 제1 도전형 반도체 베이스층;

상기 제1 도전형 반도체 베이스층 상에 서로 이격되어 형성되며, 각각 제1 도전형 반도체 코어, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 나노 발광구조물들; 및

상기 복수의 나노 발광구조물들 사이에서 상기 제2 도전형 반도체층과 연결되며, 상기 복수의 나노 발광구조물들보다 낮은 높이로 형성되는 전극;을 포함하는 반도체 발광소자; 및

상기 반도체 발광소자가 실장되는 실장 기판을 포함하고,

상기 반도체 발광소자로부터 방출된 광은 상기 반도체 발광소자의 상부 및 하부의 양 방향으로 방출되는 것을 특징으로 하는 조명 장치.

청구항 9

제8항에 있어서,

상기 반도체 발광소자의 상부 또는 하부에 위치하며, 상기 반도체 발광소자로부터 방출되는 빛의 경로를 변경시키는 반사부를 더 포함하는 것을 특징으로 하는 조명 장치.

청구항 10

제8항에 있어서,

상기 반도체 발광소자는, 상기 기관이 상기 실장 기관과 수직을 이루도록, 상기 실장 기관 상에 세로로 실장되는 것을 특징으로 하는 조명 장치.

명세서

기술분야

[0001] 본 발명은 반도체 발광소자 및 이를 포함하는 조명 장치에 관한 것이다.

배경기술

[0002] 발광 다이오드(LED)는 종래의 광원에 비해 긴 수명, 낮은 소비전력, 빠른 응답 속도, 환경 친화성 등의 장점을 갖는 차세대 광원으로 알려져 있으며, 조명 장치, 디스플레이 장치의 백라이트 등 다양한 제품에서 중요한 광원으로 주목 받고 있다. 특히, GaN, AlGaN, InGaN, InAlGaN 등의 3족 질화물 기반의 LED는 청색 또는 자외선광을 출력하는 반도체 발광소자로서 중요한 역할을 하고 있다.

[0003] 최근에 LED의 활용범위가 넓어짐에 따라 고전류/고출력 분야의 광원 분야로 그 활용범위가 확대되고 있다. 이와 같이 LED가 고전류/고출력 분야에서 요구됨에 따라 당 기술 분야에서는 발광 특성의 향상을 위한 연구가

계속되어 왔으며, 다중양자우물(MQW) 구조의 성장 조건이나 반도체층의 결정성 향상을 위한 노력이 진행되고 있다. 특히, 결정성 향상과 발광 영역의 증대를 통한 광 효율 증가를 위해, 나노 발광 구조물을 구비하는 발광소자 및 그 제조 기술이 제안되었다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 기술적 사상이 이루고자 하는 기술적 과제 중 하나는, 나노 발광구조물 상부에서의 전류 집중을 방지함으로써 신뢰성이 향상되고, 나노 발광구조물의 상부 및 하부의 양 방향으로 동시 발광이 가능한 반도체 발광소자 및 이를 포함하는 조명 장치를 제공하는 것이다.

과제의 해결 수단

[0005] 본 발명의 일 실시 형태에 따른 반도체 발광소자는, 제1 도전형 반도체 베이스층; 상기 제1 도전형 반도체 베이스층 상에 서로 이격되어 형성되며, 각각 제1 도전형 반도체 코어, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 나노 발광구조물들; 및 상기 복수의 나노 발광구조물들 사이에서 상기 제2 도전형 반도체층과 연결되며, 상기 복수의 나노 발광구조물들보다 낮은 높이로 형성되는 전극;을 포함한다.

[0006] 본 발명의 일부 실시 형태에서, 상기 전극 상으로 상기 복수의 나노 발광구조물들의 상부가 돌출될 수 있다.

[0007] 본 발명의 일부 실시 형태에서, 상기 복수의 나노 발광구조물들은 상부의 단면적이 작아지도록 경사진 측면을 가지고, 상기 전극은 상기 복수의 나노 발광구조물들의 측면의 일부를 덮을 수 있다.

[0008] 본 발명의 일부 실시 형태에서, 상기 복수의 나노 발광구조물들 및 상기 전극 상에 위치하는 캡핑층을 더 포함할 수 있다.

[0009] 본 발명의 일부 실시 형태에서, 상기 활성층으로부터 발생한 빛의 적어도 일부는 상기 캡핑층을 통해 상기 복수의 나노 발광구조물들의 상부로 방출될 수 있다.

[0010] 본 발명의 일부 실시 형태에서, 상기 캡핑층은 SiO₂, SiN, Al₂O₃, HfO, TiO₂ 또는 ZrO 중 어느 하나를 포함할 수 있다.

[0011] 본 발명의 일부 실시 형태에서, 상기 활성층으로부터 발생한 빛은 상기 복수의 나노 발광구조물들의 상부 및 하부의 양 방향으로 방출될 수 있다.

[0012] 본 발명의 일부 실시 형태에서, 상기 제1 도전형 반도체 베이스층의 하부에 위치하는 기판; 및 상기 제1 도전형 반도체 베이스층 상에 형성되며, 상기 제1 도전형 반도체 베이스층을 노출시키는 복수의 절연 개구부들이 형성된 절연층을 더 포함하고, 상기 복수의 나노 발광구조물들은 상기 복수의 절연 개구부들 상에 위치할 수 있다.

[0013] 본 발명의 일부 실시 형태에서, 상기 복수의 나노 발광구조물들은 육각뿔 또는 육각 기둥 형상을 가질 수 있다.

[0014] 본 발명의 일부 실시 형태에서, 상기 복수의 나노 발광구조물들은 일 방향으로 연장되는 뿔대 형상을 가질 수 있다.

[0015] 본 발명의 일부 실시 형태에서, 상기 전극은 상기 제2 도전형 반도체층과 인접한 영역에서의 두께가 상기 전극의 중앙부에서의 두께보다 두껍거나 얇을 수 있다.

[0016] 본 발명의 일 실시 형태에 따른 조명 장치는, 기판; 상기 기판 상의 제1 도전형 반도체 베이스층; 상기 제1 도전형 반도체 베이스층 상에 서로 이격되어 형성되며, 각각 제1 도전형 반도체 코어, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 나노 발광구조물들; 및 상기 복수의 나노 발광구조물들 사이에서 상기 제2 도전형 반도체층과 연결되며, 상기 복수의 나노 발광구조물들보다 낮은 높이로 형성되는 전극;을 포함하는 반도체 발광소자; 및 상기 반도체 발광소자가 실장되는 실장 기판을 포함하고, 상기 반도체 발광소자로부터 방출된 광은 상기 반도체 발광소자의 상부 및 하부의 양 방향으로 방출된다.

- [0017] 본 발명의 일부 실시 형태에서, 상기 반도체 발광소자의 상부 또는 하부에 위치하며, 상기 반도체 발광소자로부터 방출되는 빛의 경로를 변경시키는 반사부를 더 포함할 수 있다.
- [0018] 본 발명의 일부 실시 형태에서, 상기 실장 기관은 투명성 물질로 이루어질 수 있다.
- [0019] 본 발명의 일부 실시 형태에서, 상기 반도체 발광소자는, 상기 기관이 상기 실장 기관과 수직을 이루도록, 상기 실장 기관 상에 세로로 실장될 수 있다.

발명의 효과

- [0020] 나노 발광구조물 상부에서의 전류 집중을 방지함으로써 신뢰성이 향상된 반도체 발광소자 및 이를 포함하는 조명 장치가 제공될 수 있다.
- [0021] 전방 및 후방의 양 방향으로 동시 발광이 가능하여 배광 특성이 개선된 반도체 발광소자 및 이를 포함하는 조명 장치가 제공될 수 있다.
- [0022] 본 발명의 다양하면서도 유익한 장점과 효과는 상술한 내용에 한정되지 않으며, 본 발명의 구체적인 실시형태를 설명하는 과정에서 보다 쉽게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0023] 도 1은 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 평면도이다.
- 도 2는 도 1의 절취선 II-II'을 따라 절취한 반도체 발광소자의 단면을 개략적으로 도시하는 단면도이다.
- 도 3 및 도 4는 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 단면도들이다.
- 도 5는 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 단면도이다.
- 도 6은 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 단면도이다.
- 도 7은 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 평면도이다.
- 도 8은 도 1의 절취선 VIII-VIII'을 따라 절취한 반도체 발광소자의 단면을 개략적으로 도시하는 단면도이다.
- 도 9a 내지 도 9d는 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자의 제조방법을 설명하기 위한 개략적인 단면도들이다.
- 도 10a 내지 도 10c는 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자의 제조방법을 설명하기 위한 개략적인 단면도들이다.
- 도 11은 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 단면도이다.
- 도 12는 본 발명의 일 실시 형태에 따른 반도체 발광소자를 패키지에 적용한 예를 나타낸다.
- 도 13은 본 발명의 실시 형태에 따른 반도체 발광소자를 조명 장치에 적용한 예를 나타낸다.
- 도 14는 본 발명의 실시 형태에 따른 반도체 발광소자를 조명 장치에 적용한 예를 나타낸다.

발명을 실시하기 위한 구체적인 내용

- [0024] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시 형태들을 다음과 같이 설명한다.
- [0025] 본 발명의 실시 형태는 여러 가지 다른 형태로 변형되거나 여러 가지 실시 형태가 조합될 수 있으며, 본 발명의 범위가 이하 설명하는 실시 형태로 한정되는 것은 아니다. 또한, 본 발명의 실시 형태는 당해 기술분야에

서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면 상의 동일한 부호로 표시되는 요소는 동일한 요소이다.

- [0026] 도 1은 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 평면도이다. 도 2는 도 1의 절취선 II-II'을 따라 절취한 반도체 발광소자의 단면을 개략적으로 도시하는 단면도이다.
- [0027] 도 1 및 도 2에서, 반도체 발광소자의 일부 구성 요소는 생략되어 도시되어 있을 수 있다. 예컨대, 패드 전극들은 생략되어 도시되며, 생략된 구성 요소에 대해서는 이하에서 다른 도면을 참조하여 설명된다. 도 1에 서는 이해를 돕기 위하여 도 2의 구성 요소 중 캡핑층(170)을 생략하고 도시하였다.
- [0028] 도 1 및 도 2를 참조하면, 반도체 발광소자(100)는 기판(110), 기판(110) 상에 형성된 제1 도전형 반도체 베이스층(130), 절연층(140), 나노 발광구조물(150), 전극(160) 및 캡핑층(170)을 포함한다. 나노 발광구조물(150)은 제1 도전형 반도체 베이스층(130)으로부터 성장되어 형성된 제1 도전형 반도체 코어(152), 활성층(154) 및 제2 도전형 반도체층(156)을 포함한다. 반도체 발광소자(100)는 기판(110)과 제1 도전형 반도체 베이스층(130) 사이에 위치하는 버퍼층(120)을 더 포함할 수 있다.
- [0029] 특별히 다른 설명이 없는 한, 본 명세서에서, '상부', '상면', '하부', '하면', '측면' 등의 용어는 도면을 기준으로 한 것이며, 실제로는 소자가 배치되는 방향에 따라 달라질 수 있을 것이다.
- [0030] 기판(110)은 반도체 성장용 기판으로 제공되며, 사파이어, SiC, MgAl₂O₄, MgO, LiAlO₂, LiGaO₂, GaN 등과 같이 절연성, 도전성, 반도체 물질을 이용할 수 있다. 사파이어의 경우, 육각-롬보형(Hexa-Rhombo R3c) 대칭성을 갖는 결정체로서 c축 및 a축 방향의 격자상수가 각각 13.001Å과 4.758Å이며, C(0001)면, A(1120)면, R(1102)면 등을 갖는다. 이 경우, 상기 C면은 비교적 질화물 박막의 성장이 용이하며, 고온에서 안정하기 때문에 질화물 성장용 기판으로 주로 사용된다. 한편, 기판(110)으로 Si를 사용하는 경우, 대구경화에 보다 적합하고 상대적으로 가격이 낮아 양산성이 향상될 수 있다.
- [0031] 버퍼층(120)은 제1 도전형 반도체 베이스층(130)의 결정성을 향상시키기 위해서 기판(110) 상에 형성될 수 있다. 버퍼층(120)은 예를 들어, 도핑 없이 저온에서 성장된 Al_xGa_{1-x}N으로 이루어질 수 있다.
- [0032] 제1 도전형 반도체 베이스층(130)은 기판(110) 또는 버퍼층(120) 상에 형성될 수 있다. 제1 도전형 반도체 베이스층(130)은 III-V족 화합물일 수 있으며, 예컨대 GaN일 수 있다. 제1 도전형 반도체 베이스층(130)은 예컨대 n형으로 도핑될 수 있으며, n-GaN일 수 있다.
- [0033] 본 실시 형태에서, 제1 도전형 반도체 베이스층(130)은 나노 발광구조물(150)의 제1 도전형 반도체 코어(152)를 성장하기 위한 결정면을 제공할 뿐만 아니라, 각 나노 발광구조물(150)의 일측 극성에 공통적으로 연결되어 일측 콘택 전극의 역할을 수행할 수 있다.
- [0034] 절연층(140)이 제1 도전형 반도체 베이스층(130) 상에 형성된다. 절연층(140)은 실리콘 산화물 또는 실리콘 질화물로 이루어질 수 있으며, 예를 들어, SiO_x, SiO_xN_y, Si_xN_y, Al₂O₃, TiN, AlN, ZrO, TiAlN, TiSiN 중 어느 하나 또는 이들의 조합으로 이루어질 수 있다. 절연층(140)은 제1 도전형 반도체 베이스층(130)의 일부를 노출하는 복수의 절연 개구부들을 포함한다. 상기 절연 개구부들의 크기에 따라 나노 발광구조물(150)의 직경, 길이, 위치 및 성장 조건이 결정될 수 있다. 상기 절연 개구부들은 원형뿐만 아니라 사각형, 육각형 등 다양한 형태를 가질 수 있다. 상기 복수의 절연 개구부들은 동일한 직경을 가지는 것으로 도시되었으나, 실시 형태에 따라 서로 다른 직경을 가질 수도 있다.
- [0035] 나노 발광구조물들(150)이 상기 복수의 절연 개구부들에 해당하는 위치에 각각 형성될 수 있다. 나노 발광구

조물(150)은 상기 절연 개구부에 의해 노출된 제1 도전형 반도체 베이스층(130) 영역으로부터 성장된 제1 도전형 반도체 코어(152)와, 제1 도전형 반도체 코어(152)의 표면에 순차적으로 형성된 활성층(154) 및 제2 도전형 반도체층(156)을 포함하는 코어-셸(core-shell) 구조를 갖는다.

[0036] 제1 도전형 반도체 코어(152) 및 제2 도전형 반도체층(156)은 각각 n형 및 p형 불순물이 도핑된 반도체로 이루어질 수 있으나, 이에 한정되지 않고 반대로 각각 p형 및 n형 반도체로 이루어질 수도 있다. 제1 도전형 반도체 코어(152) 및 제2 도전형 반도체층(156)은 질화물 반도체, 예컨대, $Al_xIn_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성을 갖는 물질로 이루어질 수 있으며, 각각의 층은 단일층으로 이루어질 수도 있지만, 도핑 농도, 조성 등의 특성이 서로 다른 복수의 층들을 구비할 수도 있다. 다만, 제1 도전형 반도체 코어(152) 및 제2 도전형 반도체층(156)은 질화물 반도체 외에도 AlInGaP나 AlInGaAs 계열의 반도체를 이용할 수도 있을 것이다. 예를 들어, 제1 도전형 반도체 코어(152)은 Si 또는 C가 도핑된 n-GaN이고, 제2 도전형 반도체층(156)은 Mg 또는 Zn이 도핑된 p-GaN일 수 있다.

[0037] 활성층(154)은 제1 도전형 반도체 코어(152)의 표면에 형성될 수 있다. 활성층(154)은 전자와 정공의 재결합에 의해 소정의 에너지를 갖는 광을 방출하며, InGaN 등의 단일 물질로 이루어진 층일 수도 있으나, 양자장벽 층과 양자우물층이 서로 교대로 배치된 다중 양자우물(MQW) 구조, 예컨대, 질화물 반도체일 경우, GaN/InGaN 구조가 사용될 수 있다.

[0038] 반도체 발광소자(100)가 포함하는 나노 발광구조물(150)의 개수는 도 1 및 도 2에 도시된 것에 한정되지 않으며, 반도체 발광소자(100)는 예를 들어, 수십 내지 수백만 개의 나노 발광구조물들(150)을 포함할 수 있다. 나노 발광구조물(150)은 성장 방향에 따라 단면적이 작아지도록 경사진 측면을 가질 수 있다. 예를 들어, 나노 발광구조물(150)은 다각뿔 형상을 가질 수 있으며, 도 1에 도시된 것과 같이 육각뿔 형상을 가질 수 있다. 다만, 나노 발광구조물(150)의 형상은 뿔대형 또는 기둥형일 수도 있으며, 2개 이상의 형상이 조합될 수도 있다. 나노 발광구조물(150)은 이와 같은 3차원 형상을 가지므로, 발광 표면적이 상대적으로 넓어 광효율이 증가될 수 있다.

[0039] 또한, 나노 발광구조물(150)은 기판(110)에 대해 경사진 복수 개의 반극성면들을 포함할 수 있다. 나노 발광구조물(150)의 활성층(154)이 InGaN으로 이루어진 경우, In의 함량을 증가시킴으로써 격자 부정합에 의한 결정 결함이 감소될 수 있으며, 반도체 발광소자(100)의 내부 양자 효율이 증가될 수 있다.

[0040] 전극(160)은 제2 도전형 반도체층(156)과 전기적으로 연결될 수 있다. 전극(160)에 대한 타측 전극으로서, 제1 도전형 베이스 반도체층(130)은 제1 도전형 반도체 코어(152)과 전기적으로 연결될 수 있다.

[0041] 전극(160)은 나노 발광구조물(150)의 팁(tip) 영역(150T)을 포함하는 상부의 일부가 노출되도록 나노 발광구조물들(150) 사이에서 나노 발광구조물들(150)의 사이에서 나노 발광구조물들(150)의 측면 상에 형성될 수 있다. 따라서, 전극(160)은 홀 형상의 복수의 개구부(160H)들을 포함할 수 있으며, 개구부들(160H)을 통해 나노 발광구조물들(150)이 소정 높이(P)로 돌출될 수 있다. 돌출 높이(P)는 실시 형태에 따라 변화될 수 있으며, 적어도 나노 발광구조물(150)의 팁 영역(150T)이 노출되며 발광효율이 최대화되는 높이로 결정될 수 있다. 개구부들(160H)의 형상은 육각형으로 도시되었으나, 이에 한정되지 않으며 다양하게 변화될 수 있다.

[0042] 전극(160)은 제2 도전형 반도체층(156)에 대하여 오믹 접촉 특성을 갖는 도전성 물질이 단일층 또는 다층 구조로 이루어질 수 있다. 예컨대, 전극(160)은 Au, Ag, Cu, Zn, Al, In, Ti, Si, Ge, Sn, Mg, Ta, Cr, W, Ru, Rh, Ir, Ni, Pd, Pt 등의 물질 또는 그 합금 중 하나 이상을 포함할 수 있다. 특히, 전극(160)은 반사율이 높은 광 반사성 물질을 사용할 수 있으며, 예를 들어 AgPdCu 합금을 사용할 수 있다. 실시 형태에 따라, 전극(160)은 투명 전극일 수 있으며, 예를 들어, ITO(Indium tin Oxide), AZO(Aluminium Zinc Oxide), IZO(Indium Zinc Oxide), ZnO, GZO(ZnO:Ga), In_2O_3 , SnO_2 , CdO, $CdSnO_4$, 또는 Ga_2O_3 일 수 있다.

[0043] 본 실시 형태와 같이, 나노 발광구조물(150)의 상부를 노출시키도록 전극(160)을 형성함으로써, 나노 발광구조물(150)의 입체적 형상으로 인해 반도체 발광소자(100)의 동작 시 팁 영역(150T)에서 발생하는 전류 집중 현상을 방지할 수 있다. 팁 영역(150T)에서 형성되는 전기장은 팁 영역(150T)의 반지름의 역수 비례할 수 있

으며, 나노 발광구조물(150)이 뿔 형상을 가지는 경우, 팁 영역(150T)을 따라 전기장이 급격하게 변화될 수 있다. 이에 따라, 전극(160)이 팁 영역(150T)을 덮도록 형성되는 경우, 반도체 발광소자(100)의 구동 전압의 안정성이 저하되고 누설 전류의 증가하는 등 신뢰성이 저하될 수 있다.

[0044] 캡핑층(170)은 나노 발광구조물(150) 및 전극(160) 상에 형성될 수 있다. 캡핑층(170)은 투광성 절연 물질로 이루어질 수 있으며, 예를 들어, SiO₂, SiN_x, Al₂O₃, HfO, TiO₂ 또는 ZrO를 포함할 수 있다. 캡핑층(170)을 통해, 활성층(154)으로부터 발생한 빛의 적어도 일부가, 전극(160) 사이로 돌출된 나노 발광구조물(150)로부터 반도체 발광소자(100)의 상부로 방출될 수 있다. 이 경우, 캡핑층(170)은 광 방출의 윈도우를 추가적으로 제공할 수 있으며, 반도체 발광소자(100)는 상부 및 하부 양 방향으로 광이 방출될 수 있어, 광추출 효율이 향상될 수 있으며, 다양한 제품들에 응용될 수 있다.

[0045] 다만, 본 실시 형태의 캡핑층(170)은 상기와 같은 투광성 물질에 한정되지 않으며, 실시 형태에 따라, 캡핑층(170)은 광반사성 물질로 이루어질 수도 있으며, 예를 들어, TiO₂, SiO₂ 등이 투광성 수지에 분산된 물질로 이루어질 수 있다. 이 경우, 기관(110) 방향의 하부로만 광이 방출될 수 있다.

[0046] 캡핑층(170)은 나노 발광구조물(150)을 보호하는 기능도 수행할 수 있으며, 캡핑층(170)의 두께는 도시된 것에 한정되지 않는다.

[0047] 본 실시 형태의 반도체 발광소자(100)는 나노 발광구조물(150)의 3차원 형상에 의해 광효율이 증가시키면서도, 나노 발광구조물(150)의 사면(斜面)에 형성된 전극(160) 구조를 채용함으로써, 팁 영역(150T)에서 발생하는 전류 집중 현상을 방지할 수 있다. 또한, 반도체 발광소자(100)는 캡핑층(170)을 활용함으로써, 상부와 하부 2개의 발광면을 가질 수 있다.

[0048] 도 3 및 도 4는 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 단면도들이다.

[0049] 도 3 및 도 4를 참조하면, 반도체 발광소자(100a, 100b)는 기관(110), 기관(110) 상에 형성된 제1 도전형 반도체 베이스층(130), 절연층(140), 나노 발광구조물(150), 전극(160a, 160b) 및 캡핑층(170)을 포함한다. 나노 발광구조물(150)은 제1 도전형 반도체 베이스층(130)으로부터 성장되어 형성된 제1 도전형 반도체 코어(152), 활성층(154) 및 제2 도전형 반도체층(156)을 포함한다.

[0050] 전극(160a, 160b)은 제2 도전형 반도체층(156)과 전기적으로 연결될 수 있다. 전극(160a, 160b)은 도 1 및 도 2의 반도체 발광소자(100)에서와 달리, 상부면이 평탄하지 않고, 굴곡부(B1, B2)가 형성된 형상을 가질 수 있다.

[0051] 도 3에 도시된 것과 같이, 전극(160a)은 굴곡부(B1)가 형성되어, 나노 발광구조물(150)과 접하는 측면이 전극(160a)의 중심부보다 상대적으로 두꺼울 수 있다. 또한, 도 4에 도시된 것과 같이, 전극(160b)은 굴곡부(B2)가 형성되어, 나노 발광구조물(150)과 접하는 측면이 전극(160a)의 중심부보다 상대적으로 얇을 수 있다.

[0052] 이러한 전극(160a, 160b)의 형상은 제조 방법의 변화에 따라 발생될 수 있으며, 굴곡부(B1, B2)에 의한 상부면과 하부면의 단차의 크기는 도시된 것에 한정되지 않는다.

[0053] 도 5는 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 단면도이다.

[0054] 도 5를 참조하면, 반도체 발광소자(100c)는 기관(110), 기관(110) 상에 형성된 제1 도전형 반도체 베이스층(130), 절연층(140), 나노 발광구조물(150a), 전극(160) 및 캡핑층(170)을 포함한다. 나노 발광구조물(150a)은 제1 도전형 반도체 베이스층(130)으로부터 성장되어 형성된 제1 도전형 반도체 코어(152), 활성층(154) 및 제2 도전형 반도체층(156a)을 포함한다.

[0055] 본 실시 형태의 제2 도전형 반도체층(156a)은 도 1 및 도 2의 반도체 발광소자(100)에서와 달리, 상대적으로 얇은 두께로 형성되어, 절연층(140)의 중심부를 완전히 덮지 않는 형태를 가질 수 있다. 나노 발광구조물

(150a)은 도 1 및 도 2의 반도체 발광소자(100)에서와 같이, 육각뿔 형상을 가질 수 있다.

- [0056] 도 6은 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 단면도이다.
- [0057] 도 6을 참조하면, 반도체 발광소자(200)는 기판(210), 기판(210) 상에 형성된 제1 도전형 반도체 베이스층(230), 절연층(240), 나노 발광구조물(250), 전극(260) 및 캡핑층(270)을 포함한다. 나노 발광구조물(250)은 제1 도전형 반도체 베이스층(230)으로부터 성장되어 형성된 제1 도전형 반도체 코어(252), 활성층(254) 및 제2 도전형 반도체층(256)을 포함한다. 반도체 발광소자(200)는 기판(210)과 제1 도전형 반도체 베이스층(230) 사이에 위치하는 버퍼층(220)을 더 포함할 수 있다.
- [0058] 본 실시 형태에서, 나노 발광구조물(250)은 도 1 및 도 2의 반도체 발광소자(100)에서와 달리, 로드 형태일 수 있으며, 특히 도 6에 도시된 것과 같이 육각기둥 형상을 가질 수 있다.
- [0059] 전극(260)은 제2 도전형 반도체층(256)과 전기적으로 연결되며, 나노 발광구조물들(250) 사이에, 나노 발광구조물들(250)보다 낮은 높이로 형성될 수 있다. 따라서, 전극(260) 상으로 나노 발광구조물들(250)이 소정 높이로 돌출될 수 있다.
- [0060] 본 실시 형태와 같이, 나노 발광구조물(250)의 상부를 노출시키도록 전극(260)을 형성함으로써, 나노 발광구조물(250)의 입체적 형상으로 인해 상부의 꼭지점 영역(250V)에서 발생하는 전류 집중 현상을 방지할 수 있다.
- [0061] 도 7은 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 평면도이다. 도 8은 도 1의 절취선 VIII-VIII'을 따라 절취한 반도체 발광소자의 단면을 개략적으로 도시하는 단면도이다.
- [0062] 도 7에서는 이해를 돕기 위하여 도 8의 구성 요소 중 캡핑층(370)을 생략하고 도시하였다.
- [0063] 도 7을 참조하면, 반도체 발광소자(300)는 기판(310), 기판(310) 상에 형성된 제1 도전형 반도체 베이스층(330), 절연층(340), 나노 발광구조물(350), 전극(360) 및 캡핑층(370)을 포함한다. 나노 발광구조물(350)은 제1 도전형 반도체 베이스층(330)으로부터 성장되어 형성된 제1 도전형 반도체 코어(352), 활성층(354) 및 제2 도전형 반도체층(356)을 포함한다. 반도체 발광소자(300)는 기판(310)과 제1 도전형 반도체 베이스층(330) 사이에 위치하는 버퍼층(320)을 더 포함할 수 있다.
- [0064] 본 실시 형태에서, 나노 발광구조물(350)은 도 1 및 도 2의 반도체 발광소자(100)에서와 달리, 일 방향을 따라 연장되는 나노 월(nanowall)의 형태일 수 있으며, 반도체 발광소자(300)의 일 면을 따라 연장될 수 있다. 나노 발광구조물(350)은 특히 도 8에 도시된 것과 같이 사각뿔대 형상을 가질 수 있다. 이 경우, 나노 발광구조물(350)이 뿔 형상인 경우에 비하여, 전류 집중 현상이 완화될 수 있다. 실시 형태에 따라, 나노 발광구조물(350)은 일 방향으로 연장되는 삼각뿔, 정육면체 또는 직육면체 형상을 가질 수 있다.
- [0065] 전극(360)은 제2 도전형 반도체층(356)과 전기적으로 연결되며, 나노 발광구조물들(350) 사이에, 나노 발광구조물들(350)보다 낮은 높이로 형성될 수 있다. 따라서, 전극(360) 상으로 나노 발광구조물들(350)이 소정 높이로 돌출될 수 있다. 상기 돌출 높이는 실시 형태에 따라 다양하게 변화될 수 있다.
- [0066] 실시 형태에 따라, 전극(360)은 나노 발광구조물들(350)보다 낮은 높이로 형성되며, 나노 발광구조물들(350)의 측벽을 따라 소정 두께로 형성되어 평탄한 상부면을 가지지 않고, 상부면에 오목부를 포함할 수도 있다. 또한, 다른 실시 형태에서, 전극(360)은 일부 영역에서만 인접하는 나노 발광구조물들(350) 사이에서 서로 연결되는 형태를 가질 수 있다.
- [0067] 본 실시 형태와 같이, 나노 발광구조물(350)의 상부를 노출시키도록 전극(360)을 형성함으로써, 나노 발광구조물(350)의 입체적 형상으로 인해 상부 영역(350V)에서 발생하는 전류 집중 현상을 방지할 수 있다.
- [0068] 도 9a 내지 도 9d는 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자의 제조방법을 설명하기 위한 개략적인 단면도들이다. 구체적으로, 도 1 및 도 2에 도시된 반도체 발광소자를 제조하기 위

한 공정을 나타내지만, 도 3 내지 도 6의 반도체 발광소자 역시 유사한 방식으로 제조될 수 있을 것이다.

- [0069] 도 9a를 참조하면, 기판(110) 상에 버퍼층(120), 제1 도전형 반도체 베이스층(130), 절연층(140) 및 나노 발광구조물(150)을 형성한다.
- [0070] 기판(110) 상에 유기금속 화학기상 증착법(Metal Organic Chemical Vapor Deposition, MOCVD), 수소화물 기상 증착법(hydride vapor phase epitaxy, HVPE) 등과 같은 공정을 이용하여 버퍼층(120) 및 제1 도전형 반도체 베이스층(130)을 먼저 성장시킬 수 있다. 다음으로 복수의 절연 개구부들이 형성된 절연층(140)을 형성하고, 상기 절연 개구부들에 의해 노출된 제1 도전형 반도체 베이스층(130) 상에 제1 도전형 반도체 코어(152), 활성층(154) 및 제2 도전형 반도체층(156)을 순차적으로 성장시킨다.
- [0071] 도 9b를 참조하면, 제2 도전형 반도체층(156) 상에 전극층(160F)이 형성된다. 전극층(160F)은 예를 들어, 스퍼터링(sputtering) 또는 전자빔 증발기(electron beam evaporator)와 같은 물리기상증착법(physical vapor deposition, PVD)을 사용하여 증착할 수 있다.
- [0072] 전극층(160F)은 증착 조건을 조절하여 나노 발광구조물(150) 상에 컨포멀(conformal)하지 않게 형성될 수 있다. 즉, 도면에 도시된 것과 같이, 전극층(160F)은 나노 발광구조물들(150)의 사이에서는 제1 두께(T1)로 형성되고, 나노 발광구조물(150) 상부의 측면 상에 제1 두께(T1)보다 작은 제2 두께(T2)로 형성될 수 있다.
- [0073] 도 9c를 참조하면, 전극층(160F) 상에 희생층(182)이 형성될 수 있다. 희생층(182)은 전극층(160F)과 식각비가 동일하거나 유사한 물질로 이루어질 수 있으나, 이에 제한되지는 않는다. 희생층(182)은 나노 발광구조물들(150) 사이의 전극층(160F) 상에는 제3 두께(T3)로 형성되고, 나노 발광구조물(150) 측면의 전극층(160F) 상에는 제4 두께(T4)로 형성될 수 있다. 제4 두께(T4)는 제3 두께(T3)와 동일하거나 제3 두께(T3)보다 작을 수 있다.
- [0074] 희생층(182)을 형성하는 본 공정은 선택적인 공정으로, 실시 형태에 따라 생략될 수도 있다.
- [0075] 도 9d를 참조하면, 희생층(182) 및 나노 발광구조물(150)의 측면을 따라 제2 두께(T2)(도 9b 참조)로 형성된 전극층(160F)이 제거되는 공정이 수행된다. 상기 제거 공정은 습식 식각일 수 있으나, 건식 식각도 가능할 것이다. 상기 제거 공정에서, 나노 발광구조물(150)의 측면에 형성된 희생층(182) 및 전극층(160F)이 모두 제거되는 동안, 나노 발광구조물들(150) 사이에 형성된 희생층(182)이 모두 제거될 수 있으며, 나노 발광구조물들(150) 사이에 형성된 전극층(160F)은 소모되지 않거나 일부가 소모될 수 있다.
- [0076] 본 공정에 의해 나노 발광구조물들(150)보다 낮은 높이를 가지는 전극(160)이 형성된다. 전극(160)의 두께인 제5 두께(T5)는 전극층(160F)의 제2 두께(T2)(도 9b 참조)와 동일하거나 그보다 작을 수 있으며, 제5 두께(T5)는 희생층(182)의 두께 및 재질, 및 식각 조건 등에 따라 변화될 수 있다.
- [0077] 다음으로, 도 2를 함께 참조하면, 나노 발광구조물들(150) 및 전극(160) 상에 캡핑층(170)을 형성하는 공정이 수행될 수 있다. 이후에, 도면에 도시되지 않은 패드 전극들을 형성하기 위한 공정들이 추가적으로 수행될 수 있다.
- [0078] 도 10a 내지 도 10c는 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자의 제조방법을 설명하기 위한 개략적인 단면도들이다.
- [0079] 도 10a를 참조하면, 먼저 도 9a 및 도 9b를 참조하여 상술한 버퍼층(120), 제1 도전형 반도체 베이스층(130), 절연층(140), 나노 발광구조물(150) 및 전극층(160F')의 형성 공정이 수행될 수 있다.
- [0080] 다음으로, 전극층(160F') 상에 마스크층(184)이 형성될 수 있다. 마스크층(184)은 포토레지스트(photoresist)층일 수 있으며, 특히 점성(viscosity)이 낮은 포토레지스트로 이루어진 층일 수 있다. 점성이 낮은 물질을 사용하여 스핀-코팅(spin-coating)함으로써, 마스크층(184)은 나노 발광구조물들(150) 사이의 전극층(160F') 상에는 제6 두께(T6)로 형성되고, 나노 발광구조물(150) 상부에서 나노 발광구조물(150) 측면의

전극층(160F') 상에는 제6 두께(T6)보다 작은 제7 두께(T4)로 형성될 수 있다.

- [0081] 도 10b를 참조하면, 마스크 패턴(184P)을 형성하는 공정이 수행될 수 있다. 마스크층(184)의 상부면으로부터 제7 두께(T4)에 해당하는 깊이까지만 노광(exposure)될 수 있도록 노광 시간을 조절하여 마스크층(184)을 노광한 후, 현상(develop) 공정을 수행할 수 있다.
- [0082] 이에 의해, 나노 발광구조물들(150) 사이에만 마스크층(184)이 소정 두께로 잔존하여, 마스크 패턴(184P)이 형성된다.
- [0083] 도 10c를 참조하면, 마스크 패턴(184P)에 의해 노출된 전극층(160F')을 제거하여 전극(160)을 형성하는 공정이 수행된다. 본 공정에 의해 나노 발광구조물들(150)보다 낮은 높이를 가지는 전극(160)이 형성된다.
- [0084] 본 공정에서, 마스크 패턴(184P)의 측면에 위치하는 전극층(160F')의 식각 정도에 따라, 도 3 및 도 4를 참조하여 상술한 반도체 발광소자들(100a, 100b)이 제조될 수 있다. 예를 들어, 마스크 패턴(184P)의 측면에 위치하는 전극층(160F')이 대부분 잔존하도록 식각이 수행되는 경우, 도 3과 같은 반도체 발광소자(100a)가 제조될 수 있으며, 마스크 패턴(184P)의 측면에 위치하는 전극층(160F')이 과식각되는 경우, 도 4와 같은 반도체 발광소자(100b)가 제조될 수 있을 것이다.
- [0085] 다음으로, 마스크 패턴(184P)을 제거하는 공정이 수행될 수 있다.
- [0086] 다음으로, 도 2를 함께 참조하면, 나노 발광구조물들(150) 및 전극(160) 상에 캡핑층(170)을 형성하는 공정이 수행될 수 있다. 이후에, 도면에 도시되지 않은 패드 전극들을 형성하기 위한 공정들이 추가적으로 수행될 수 있다.
- [0087] 도 11은 본 발명의 일 실시 형태에 따른 나노 발광구조물을 구비한 반도체 발광소자를 개략적으로 나타낸 단면도이다.
- [0088] 도 11의 반도체 발광소자(100d)는 도 2의 반도체 발광소자(100)에 제1 및 제2 패드 전극들(192, 194)이 더 형성된 것만이 상이하며, 다른 구성요소는 동일하다.
- [0089] 도 11을 참조하면, 반도체 발광소자(100d)는 기판(110), 기판(110) 상에 형성된 버퍼층(120), 제1 도전형 반도체 베이스층(130), 절연층(140), 나노 발광구조물(150), 전극(160), 캡핑층(170) 및 제1 및 제2 패드 전극들(192, 194)을 포함한다.
- [0090] 제1 및 제2 패드 전극들(192, 194)은 각각 제1 도전형 반도체 베이스층(130) 및 전극(160)과 전기적으로 연결된다.
- [0091] 제1 패드 전극(192)은, 캡핑층(170), 전극(160), 제2 도전형 반도체층(156) 및 절연층(140)의 일부 영역을 식각하여, 노출된 제1 도전형 반도체 베이스층(130)상에 배치될 수 있다. 실시 형태에 따라, 캡핑층(170)은 제1 패드 전극(192) 상에도 형성될 수 있다.
- [0092] 제2 패드 전극(194)은 캡핑층(170)의 일부 영역을 식각하여 전극(160)과 직접 연결되도록 형성될 수 있다.
- [0093] 본 실시 형태에서는 수평구조의 반도체 발광소자에 대하여 설명하였지만, 이에 한정되는 것은 아니며 플립칩형 반도체 발광소자 등 다양한 구조의 반도체 발광소자에 본 발명이 적용될 수 있다. 플립칩형 반도체 발광소자의 경우, 캡핑층(170)은 광반사성 물질을 포함할 수 있다.
- [0094] 도 12는 본 발명의 일 실시 형태에 따른 반도체 발광소자를 패키지에 적용한 예를 나타낸다.
- [0095] 도 12를 참조하면, 본 실시 형태에 따른 발광소자 패키지(1000)는 실장 기판(1010) 및 실장 기판(1010)에 실장된 반도체 발광소자(100')를 포함하며, 반도체 발광소자(100')는 앞서 도 1 내지 도 8, 및 도 11을 참조하

여 설명한 구조와 유사한 구조를 가질 수 있다.

- [0096] 반도체 발광소자(100')는 제1 및 제2 패드 전극들(193, 194)을 포함할 수 있으며, 제1 및 제2 패드 전극들(193, 194)은 각각 제1 도전형 반도체 베이스층(130) 및 전극(160)과 전기적으로 연결된다. 제2 도전형 반도체층(156) 및 전극층(160)과 제1 패드 전극(193)의 사이에는 전기적 절연을 위한 전극절연층(196)이 배치될 수 있다. 제1 및 제2 패드 전극들(193, 194)의 크기, 개수 및 배치는 실시 형태에 따라 변화될 수 있다.
- [0097] 실시 형태에 따라, 기관(110)은 제거되어 생략될 수 있다. 기관(110)의 제거를 위해, 습식, 건식 식각 또는 레이저 리프트 오프(laser lift-off, LLO) 공정이 적용될 수 있다. 기관(110)이 제거되는 경우, 기관(110)의 전부가 제거되거나, 그 일부만이 제거될 수 있다. 또한, 구체적으로 도시하지는 않았으나, 제1 도전형 반도체 베이스층(130)의 표면 또는 기관(110) 표면에 요철을 형성하여 광 추출 효율을 향상시킬 수 있다.
- [0098] 실장 기관(1010)은 기관 본체(1011), 하나 이상의 상면 전극(1013) 및 하면 전극(1014)을 구비할 수 있다. 또한, 실장 기관(1010)은 상면 전극(1013)과 하면 전극(1014) 연결하는 관통 전극(1012)을 포함할 수 있다. 실장 기관(1010)의 이러한 구조는 일 예일 뿐이며, 다양한 형태로 응용될 수 있다. 또한, 실장 기관(1010)은 AlN, Al₂O₃ 등의 세라믹 기관 및 PCB, MCPCB, MPCB, FPCB 등의 기관으로 제공되거나 패키지의 리드 프레임 형태로 제공될 수도 있다. 특히, 본 실시 형태에서, 실장 기관(1010)이 ITO 또는 ZnO와 같은 투명 도전성 물질 및 투명 절연성 물질을 포함하는 투명 기관인 경우, 반도체 발광소자(100')로부터 방출된 광이 발광소자 패키지(1000)의 상부 및 하부 모두로 방출될 수 있다.
- [0099] 반도체 발광소자(100')의 제1 및 제2 패드 전극들(193, 194)은 실장 기관(1010)의 서로 다른 상면 전극(1013)과 각각 전기적으로 연결될 수 있다.
- [0100] 도면에는 도시되지 않았으나, 파장변환층이 반도체 발광소자(100')를 둘러싸도록 형성될 수 있으며, 반도체 발광소자(100')로부터 방출된 빛의 파장을 다른 파장으로 변환할 수 있다. 상기 파장변환층은 형광체 또는 양자점 등을 포함할 수 있다.
- [0101] 도 13은 본 발명의 실시 형태에 따른 반도체 발광소자를 조명 장치에 적용한 예를 나타낸다.
- [0102] 도 13을 참조하면, 조명 장치(2000)는 실장 기관(2010), 실장 기관(2010) 상에 실장된 하나 이상의 광원(2001)을 포함하며, 그 하부에 배치된 반사부(2020)를 구비한다. 광원(2001)은 도 12를 참조하여 설명한 구조 또는 이와 유사한 구조를 갖는 발광소자 패키지를 이용할 수 있으며, 또한, 도 1 내지 도 8, 또는 도 11의 반도체 발광소자를 직접 기관(2010)에 실장(소위 COB 타입)하여 이용할 수도 있다.
- [0103] 실장 기관(2010)은 투명 도전성 물질 및 투명 절연성 물질을 포함하는 투명 기관일 수 있으며, 광원(2001)의 상부 및 하부 모두로 광이 방출될 수 있다.
- [0104] 반사부(2020)는 선택적 구성 요소로, 광원(2001)의 하부로 방출된 광의 경로를 변경하는 역할을 수행할 수 있다. 반사부(2020)를 이용함으로써 조명 장치(2000)로부터 방출되는 광의 배광 범위를 조절할 수 있다. 실시 형태에 따라, 반사부(2020)는 광원(2001)의 상부에 배치될 수도 있다.
- [0105] 도 14는 본 발명의 실시 형태에 따른 반도체 발광소자를 조명 장치에 적용한 예를 나타낸다.
- [0106] 도 14의 분해 사시도를 참조하면, 조명장치(3000)는 일 예로서 벌브형 램프로 도시되어 있으며, 광원(3001), 지지부(3020), 본체부(3030)를 포함하며, 광원(3001)과 지지부(3020)를 보호하는 커버부(3040)를 더 포함할 수 있다.
- [0107] 광원(3001)은 도 1 내지 도 8, 또는 도 11의 반도체 발광소자의 단일칩 구조로 형성되거나, 멀티 칩 구조로 형성될 수 있다. 지지부(3020)는 광원(3001)을 실장하여 지지하는 실장 기관으로 기능하는 한편, 광원(3001)에서 발생된 열을 전달받아 외부로 방출할 수 있다. 따라서, 지지부(3020)는 열전도성이 우수한 금속재질로 형성될 수 있다. 지지부(3020)의 상면에는 광원(3001)이 상기 상면에 대해 수직하게 실장될 수 있다. 구체적으로, 도 2의 기관(110)과 기관(110) 상의 나노 발광구조물(150)의 일측면이 지지부(20)의 상면과 마주하도록 세로로 실장되는 것이다. 광원(3001)은 플립칩 본딩 또는 와이어 본딩 등의 방식을 통해 지지부(3020)

에 구비되는 회로배선과 전기적으로 연결될 수 있다.

- [0108] 이와 같이 광원(3001)이 수직 실장된 구조는 발광소자 패키지가 실장되는 종래의 구조와 달리 반도체 발광소자를 패키징하지 않고 실장할 수 있다. 따라서, 전방은 물론 후방 영역까지 동시에 조명이 가능하여 종래의 필라멘트에서와 같은 우수한 방향각 특성을 발휘할 수 있다. 본 실시 형태에서는, 1개의 광원(3001)이 지지부(3020) 상에 실장된 형태로 예시되어 있으나, 필요에 따라 복수 개로 장착될 수 있다. 변형된 실시 형태에서, 광원(3001)은 도 12와 같은 발광소자 패키지일 수도 있다.
- [0109] 본체부(3030)는 소정 크기의 내부공간을 갖는 하우징 부재로 지지부(3020)와 직접 접촉하여 방열효율을 향상시키는 열방출판(3031)을 포함하며, 지지부(3020)가 상부에 체결되도록 한다. 그리고, 본체부(3030)의 하부에는 외부전원과 연결되는 외부접속부(3032)를 구비한다. 본체부(3030)의 내부에는 소켓구조와 같은 상기 외부접속부(3032)에 연결되어 외부전원으로부터 전원을 제공받아 광원(3001)을 구동시키는 구동부(3050)가 구비될 수 있다. 구동부(3050)는 AC-DC 컨버터 또는 정류회로부품 등으로 구성될 수 있다.
- [0110] 본체부(3030)의 외측면에는 지지부(3020)를 통해 전달되는 열을 외부로 방출하는 방열수단(3033)을 구비할 수 있다. 예를 들어, 방열수단(3033)은 본체부(3030) 내의 열을 외부로 직접 방출시키도록 본체부(3030)의 측면을 따라 관통하여 형성되는 홀(hole)일 수 있다. 그러나, 이에 한정하지 않고 본체부(3030)의 측면으로부터 돌출형성되는 방열 핀일 수도 있다.
- [0111] 커버부(3040)는 본체부(3030)의 상부에 체결되어 광원(3001)과 지지부(3020)를 보호할 수 있다. 커버부(3040)는 투명한 재질의 유리 또는 수지로 이루어지며, 볼록한 별브 형상으로 형성될 수 있다. 그리고, 커버부(3040)는 내측면에 형광체를 함유하여 광원(3001)에서 방출되는 광의 파장을 변환하는 파장변환층(미도시)을 더 구비할 수 있다.
- [0112] 본 발명은 상술한 실시형태 및 첨부된 도면에 의해 한정되는 것이 아니며 첨부된 청구범위에 의해 한정하고자 한다. 따라서, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 당 기술분야의 통상의 지식을 가진 자에 의해 다양한 형태의 치환, 변형 및 변경이 가능할 것이며, 이 또한 본 발명의 범위에 속한다고 할 것이다.

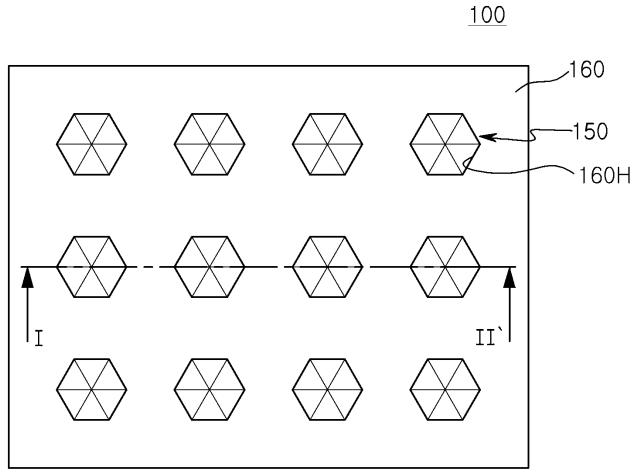
부호의 설명

- [0113] 100, 200: 반도체 발광소자
- 110, 210: 기판
- 120, 220: 버퍼층
- 130, 230: 제1 도전형 베이스층
- 140, 240: 절연층
- 150, 250: 나노 발광구조물
- 152, 252: 제1 도전형 반도체 코어
- 154, 254: 활성층
- 156, 256: 제2 도전형 반도체층
- 160, 260: 전극
- 170, 270: 캡핑층
- 182: 희생층
- 184: 마스크층
- 192, 193, 194: 패드 전극

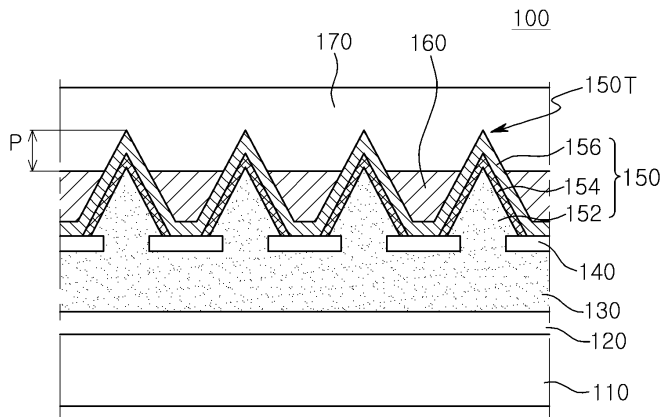
196: 전극절연층

도면

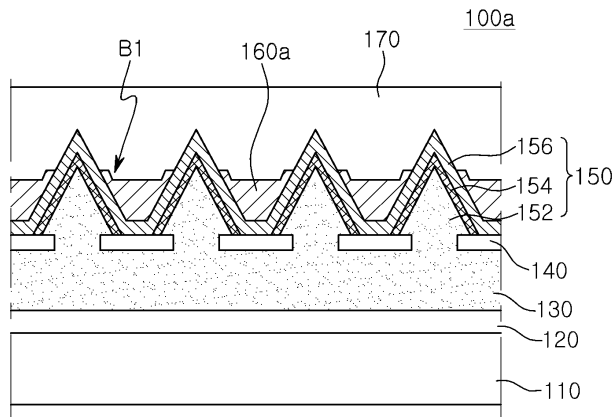
도면1



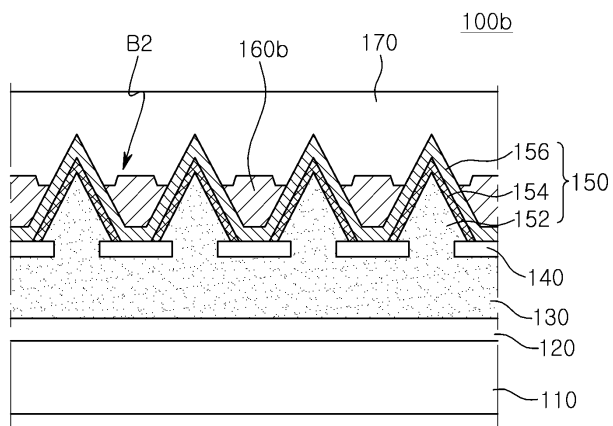
도면2



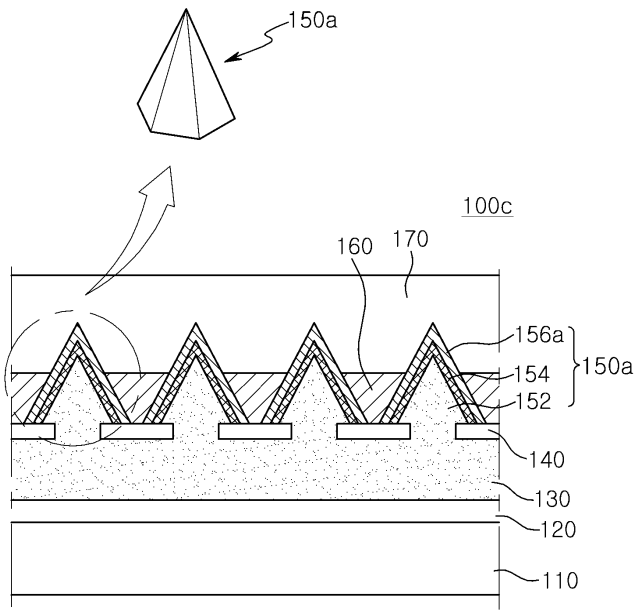
도면3



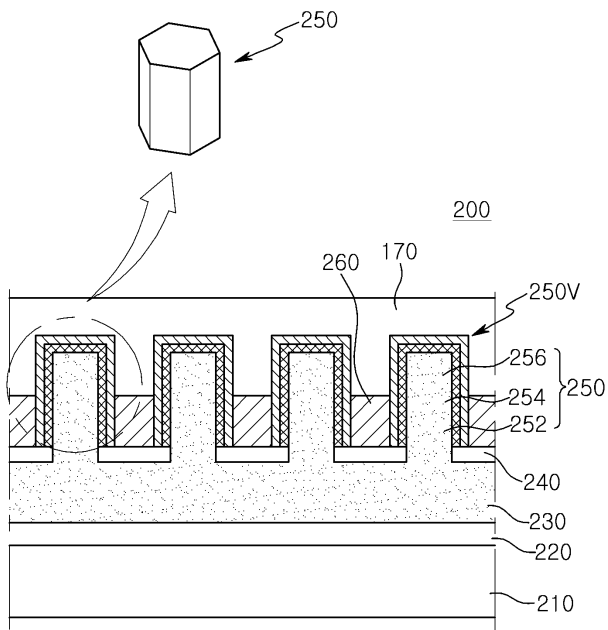
도면4



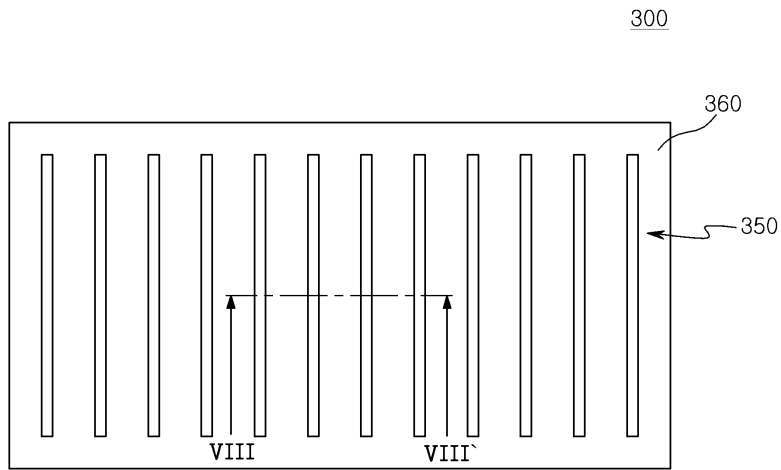
도면5



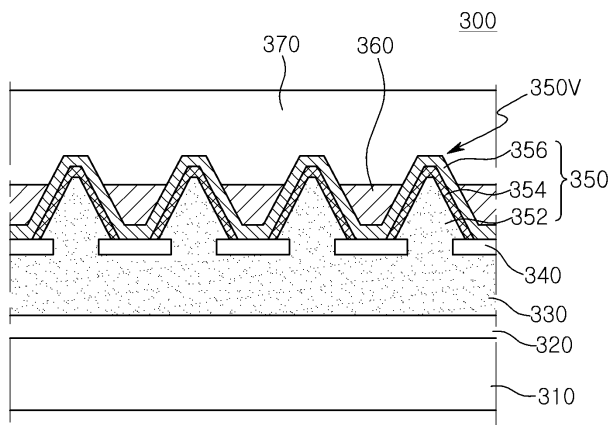
도면6



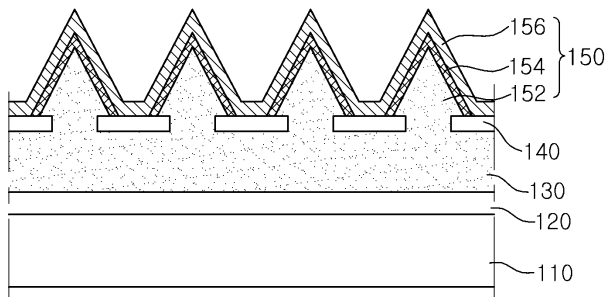
도면7



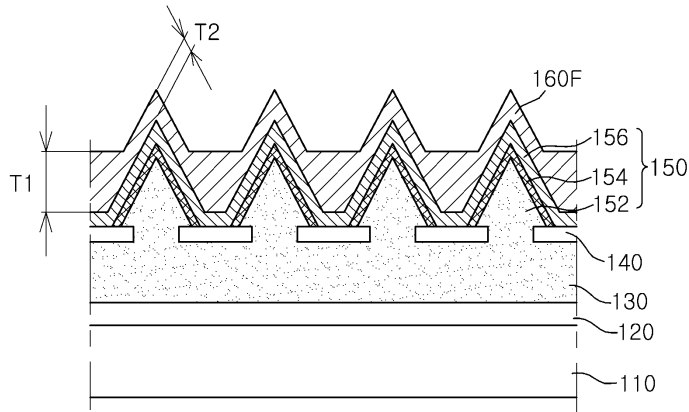
도면8



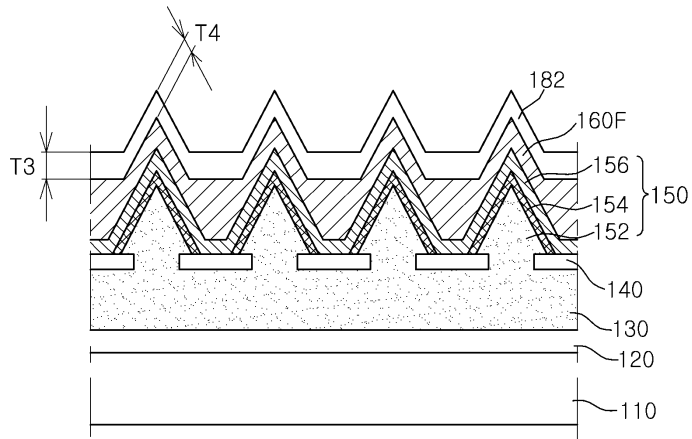
도면9a



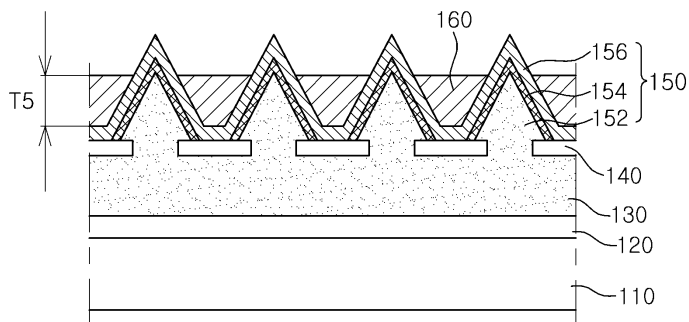
도면9b



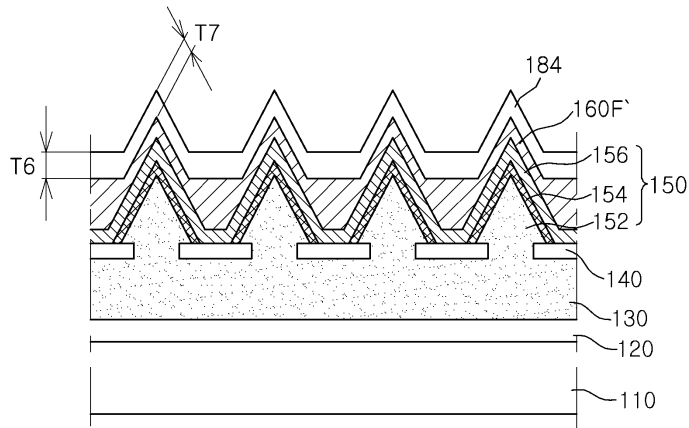
도면9c



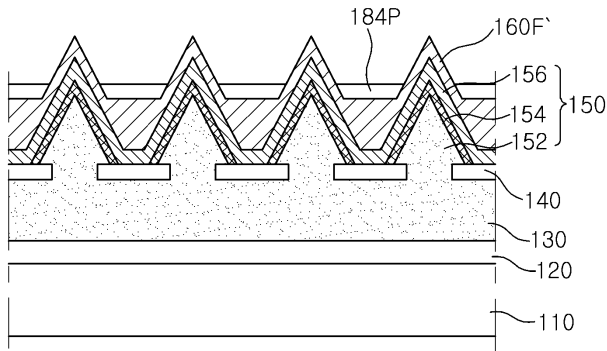
도면9d



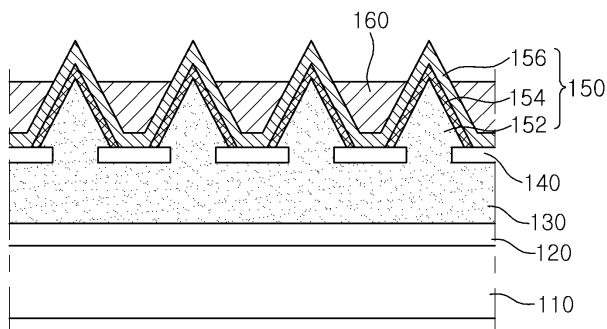
도면10a



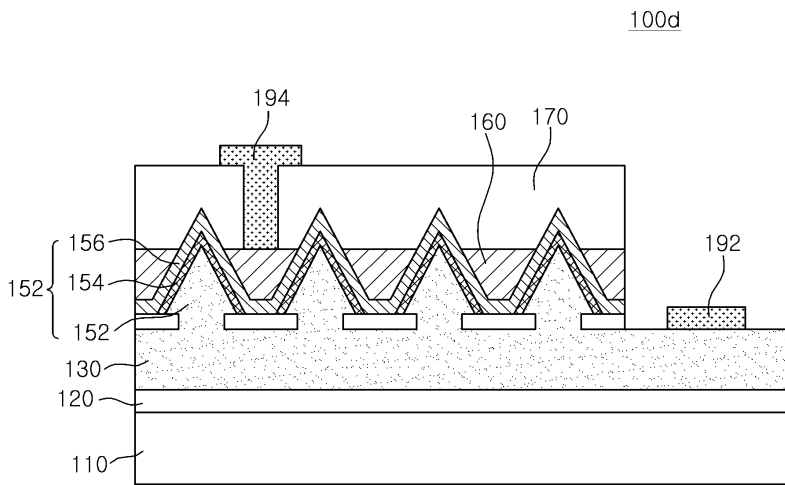
도면10b



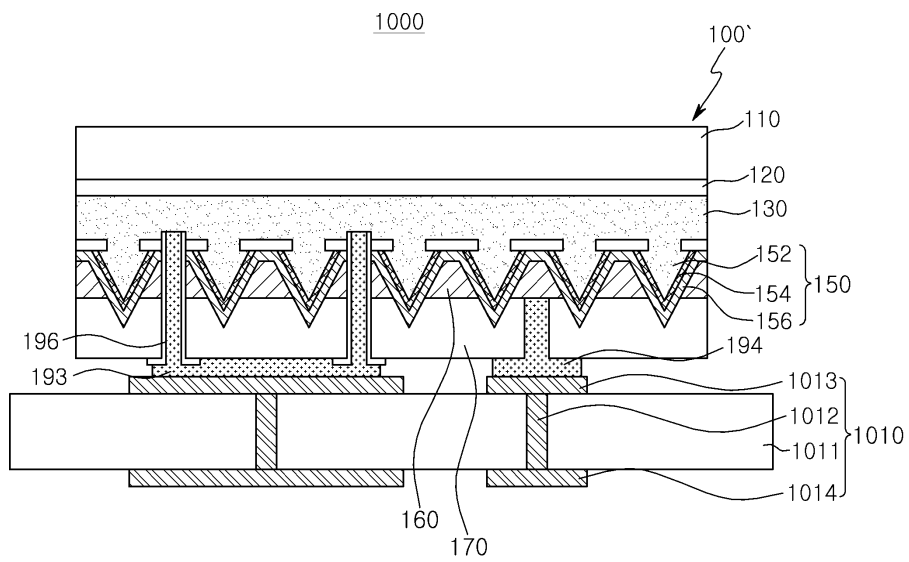
도면10c



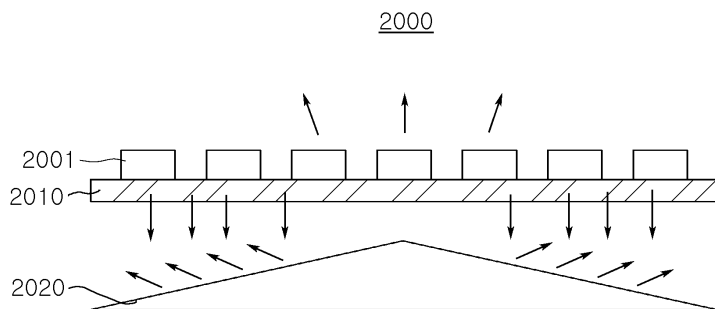
도면11



도면12



도면13



도면14

