

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-303328
(P2006-303328A)

(43) 公開日 平成18年11月2日(2006.11.2)

(51) Int. Cl. F I テーマコード (参考)
HO 1 L 27/146 (2006.01) HO 1 L 27/14 A 4 M 1 1 8

審査請求 有 請求項の数 24 O L (全 22 頁)

(21) 出願番号	特願2005-125592 (P2005-125592)	(71) 出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成17年4月22日 (2005.4.22)	(74) 代理人	100078282 弁理士 山本 秀策
		(74) 代理人	100062409 弁理士 安村 高明
		(74) 代理人	100107489 弁理士 大塩 竹志
		(72) 発明者	川崎 隆之 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		Fターム(参考)	4M118 AB01 BA14 CA03 CA04 CA20 EA03 EA07 EA14 FA06 FA08 FA33

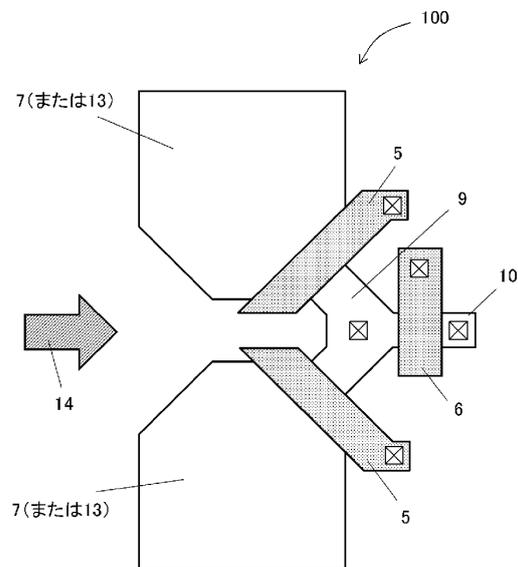
(54) 【発明の名称】 固体撮像装置の製造方法および電子情報装置

(57) 【要約】

【課題】 各画素部からの読み出し特性を均一化する。

【解決手段】 半導体基板上に設けた複数のN型不純物拡散層7(光電変換部)でそれぞれ光電変換され蓄積された各電荷をそれぞれ共通に検出する電荷検出部9が、上下二つのN型不純物拡散層7の2画素単位で共有化された固体撮像装置100の製造方法において、上下二つのN型不純物拡散層7の各表面にそれぞれ形成されるフォトダイオード表面P+層を、その各表面に対する垂直方向から所定の傾斜角度を持ちかつ、上下二つのN型不純物拡散層7の配列方向(上下方向)に対して直角のイオン注入方向14からのイオン注入により形成する光電変換部表面の不純物領域形成工程を有している。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

半導体基板上に設けた複数の光電変換部でそれぞれ光電変換され蓄積された各電荷をそれぞれ検出する電荷検出部が該複数の光電変換部毎に共有化された固体撮像装置の製造方法において、

該複数の光電変換部の各表面部にそれぞれ、該表面部に対する垂線から所定の傾斜角度を持ちかつ、該複数の光電変換部の配列方向に対して交差する方向からのイオン注入により不純物領域を形成する不純物領域形成工程を有する固体撮像装置の製造方法。

【請求項 2】

前記配列方向と該配列方向に対して交差する方向とのなす角度は直角である請求項 1 に記載の固体撮像装置の製造方法。

10

【請求項 3】

前記配列方向と該配列方向に対して交差する方向とのなす角度は 45 度である請求項 1 に記載の固体撮像装置の製造方法。

【請求項 4】

前記配列方向に対して交差する方向からのイオン注入の方向は、一または複数の方向である請求項 1 ~ 3 のいずれかに記載の固体撮像装置の製造方法。

【請求項 5】

一導電型の半導体基板上に、前記光電変換部から前記電荷検出部に電荷を読み出すためのゲート電極を形成するゲート電極形成工程と、

20

前記光電変換部として第 1 導電型の電荷蓄積領域を形成する光電変換部形成工程と、該光電変換部と該ゲート電極を介して隣接した該電荷検出部を第 1 導電型で形成する電荷検出部形成工程とを有し、

前記不純物領域形成工程は、該光電変換部の表面部に前記不純物領域を第 2 導電型で形成する請求項 1 に記載の固体撮像装置の製造方法。

【請求項 6】

前記イオン注入の方向は、前記光電変換部側の前記ゲート電極端部の下部に前記不純物領域の先端エッジ部が潜り込んで形成される方向である請求項 5 に記載の固体撮像装置の製造方法。

【請求項 7】

前記イオン注入の方向は、前記光電変換部側の前記ゲート電極端部から前記所定の傾斜角度分だけ離れて前記不純物領域が形成される方向である請求項 5 に記載の固体撮像装置の製造方法。

30

【請求項 8】

前記光電変換部側の前記ゲート電極端部から前記所定の傾斜角度分だけ離れて前記表面部の不純物領域が形成されないように、少なくとも前記所定の傾斜角度分だけ前記光電変換部側の前記ゲート電極端面が断面裾広がりのテーパ形状となっている請求項 5 に記載の固体撮像装置の製造方法。

【請求項 9】

前記イオン注入の方向は、前記光電変換部側から前記ゲート電極の長手方向に角度で交差する方向である請求項 4 ~ 7 のいずれかに記載の固体撮像装置の製造方法。

40

【請求項 10】

前記角度は直角である請求項 8 に記載の固体撮像装置の製造方法。

【請求項 11】

前記電荷検出部が共有化されている複数の光電変換部は、平面視で上下または左右の 2 画素部である請求項 1 または 4 に記載の固体撮像装置の製造方法。

【請求項 12】

前記 2 画素部と各読み出しゲート電極をそれぞれ介して、該 2 画素部の並び方向に直交する仮想 2 等分線上に前記電荷検出部が共通に設けられている請求項 11 に記載の固体撮像装置の製造方法。

50

【請求項 13】

前記電荷検出部が共有化されている複数の光電変換部は4画素部である請求項1または5に記載の固体撮像装置の製造方法。

【請求項 14】

前記4画素部は、平面視で上下または左右の2組の各2画素部を有し、各画素部と各読み出しゲート電極をそれぞれ介して、該4画素部の中央位置に前記電荷検出部が共通に設けられている請求項13に記載の固体撮像装置の製造方法。

【請求項 15】

前記所定の傾斜角度は、前記半導体基板上の結晶格子に対してチャネリングが発生しない角度とする請求項1または7に記載の固体撮像装置の製造方法。

10

【請求項 16】

前記半導体基板はシリコン半導体基板であり、前記結晶格子はシリコン結晶格子である請求項15に記載の固体撮像装置の製造方法。

【請求項 17】

前記所定の傾斜角度は、 $7\text{度} \pm 0.5\text{度}$ である請求項15または16に記載の固体撮像装置の製造方法。

【請求項 18】

前記イオン注入の方向が複数の異なる方向である場合に、該複数の異なる方向の各方向毎にイオン注入処理を行う請求項1または4に記載の固体撮像装置の製造方法。

【請求項 19】

前記イオン注入の方向が、前記光電変換部側の前記ゲート電極端部の下部に該光電変換部表面の不純物領域の先端エッジ部が潜り込んで形成される複数の異なる方向であり、該複数の異なる方向の各方向毎にイオン注入処理を行う請求項5に記載の固体撮像装置の製造方法。

20

【請求項 20】

半導体基板上に設けた2画素部単位で二次元状に複数配列され、該2画素部を構成する各光電変換部でそれぞれ光電変換され蓄積された各電荷をそれぞれ検出する電荷検出部が該2画素部毎に共有化された固体撮像装置の製造方法において、

該各光電変換部の各表面部にそれぞれ、該表面部に対する垂線から所定の傾斜角度を持ちかつ、該2画素部の配列方向のイオン注入により不純物領域を形成する不純物領域形成工程を有し、

30

該イオン注入の方向は、互いに逆方向の2方向であり、該不純物領域形成工程は、該イオン注入の方向毎にイオン注入処理を行う固体撮像装置の製造方法。

【請求項 21】

半導体基板上に設けた4画素部単位で二次元状に複数配列され、該4画素部を構成する各光電変換部でそれぞれ光電変換され蓄積された各電荷をそれぞれ検出する電荷検出部が該4画素部毎に共有化された固体撮像装置の製造方法において、

該各光電変換部の各表面部にそれぞれ、該表面部に対する垂線から所定の傾斜角度を持ちかつ、該4画素部の配列方向のイオン注入により不純物領域を形成する不純物領域形成工程を有し、

40

該4画素部は、平面視で上下または左右の2組の各2画素部で構成され、該4画素部の配列方向は該上下および該左右の各方向であり、該イオン注入の方向は、互いに逆方向の2方向と、該2方向に直交する互いに逆方向の2方向とのうち、少なくとも該互いに逆方向の2方向であり、該不純物領域形成工程は、該イオン注入の方向毎にイオン注入処理を行う固体撮像装置の製造方法。

【請求項 22】

請求項1～21のいずれかに記載の固体撮像装置の製造方法により製造された固体撮像装置が撮像部に用いられており、該撮像部で撮像した撮像画像を表示画面上に表示可能とする電子情報装置。

【請求項 23】

50

請求項 1 ~ 2 1 のいずれかに記載の固体撮像装置の製造方法により製造された固体撮像装置が撮像部に用いられており、該撮像部で撮像した撮像画像を画像記憶部に記憶可能とする電子情報装置。

【請求項 2 4】

請求項 1 ~ 2 1 のいずれかに記載の固体撮像装置の製造方法により製造された固体撮像装置が撮像部に用いられており、該撮像部で撮像した撮像画像を通信部から通信可能とする電子情報装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換部で入射光から変換された電荷量を検出する電荷検出部が複数の光電変換部毎に共有化された固体撮像装置の製造方法および、これにより製造された固体撮像装置を用いたカメラ付き携帯電話装置、デジタルスチルカメラおよびデジタルビデオカメラなどの電子情報装置に関する。

【背景技術】

【0002】

従来、この種の固体撮像装置は、フォトダイオード層（光電変換部；電荷蓄積領域）で発生した電荷を読み出しゲートを介して読み出し、その読み出された電荷量を電荷検出部（フローティングディフュージョン部）で検出する。この場合に、一つの電荷検出部を複数のフォトダイオードで共有する CMOS 型（相補型金属酸化膜半導体）固体撮像装置が特許文献 1 に開示されている。これを図 1 5 ~ 図 1 9 を用いて説明する。

【0003】

図 1 5 は従来の CMOS 型固体撮像装置の 2 画素単位の要部平面図、図 1 6 (a) は、図 1 5 の 2 画素部の各断面位置を示す平面図、図 1 6 (b) は図 1 6 (a) の A - A ' 線断面図、図 1 6 (c) は図 1 6 (a) の B - B ' 線断面図、図 1 7 は、図 1 5 の CMOS 型固体撮像装置の製造方法を説明するための各工程における要部平面図である。

【0004】

図 1 5 ~ 図 1 7 において、CMOS 型固体撮像装置 2 0 0 の製造方法について説明する。まず、N 型半導体基板 2 0 1 全面上に、ボロンなどのイオン注入と熱処理により P 型拡散層 2 0 2 (P ウェル) を形成し、次いで、素子中の活性領域と不活性領域とを分離するために、平面視で図 1 7 (a) に示すようなパターン 2 0 3 で選択的に基板の熱酸化処理を行うことにより、不活性領域側には厚い熱酸化膜が形成される。

【0005】

次に、摂氏 1 0 0 0 度 ~ 摂氏 1 1 0 0 度の温度で O₂ ガス、HCl ガス雰囲気での熱酸化処理により、そのシリコン基板 1 の表面（活性領域表面）にゲートシリコン酸化膜 2 0 4 を形成した後に、ポリシリコン膜と W 膜の積層膜などを CVD・スパッタリングなどにより成膜後、図 1 7 (b) に示すようなパターンでフォトリソグラフィを行い、これにドライエッチングを行うことにより、読み出しゲート電極 2 0 5 とリセットゲート電極 2 0 6 を形成する。

【0006】

さらに、フォトダイオード層（光電変換部；電荷蓄積領域）となる N 型不純物拡散層 2 0 7 の領域を、図 1 7 (c) に示すような表面 P + 層形成用レジストパターン 2 0 8 を用いてパターンニング後、これにリン・砒素などのイオン注入、熱処理により、フォトダイオード層となる N 型不純物拡散層 2 0 7 の周囲は不活性層の厚い酸化膜に形成され、読み出しゲート電極 2 0 5 側は読み出しゲート電極 2 0 5 によってセルフアライメントされて形成される。

【0007】

さらに、電荷検出部 2 0 9 およびリセットドレイン部 2 1 0 は、図 1 7 (d) に示すような N + 層形成パターン 2 1 1 を用いて所定パターンにパターンニング後、これに砒素などのイオン注入を行って、各ゲート電極 2 0 5 , 2 0 5 およびリセットゲート 2 0 6 と不活

10

20

30

40

50

性領域の厚い酸化膜によってセルフアライメントされてそれぞれ形成される。

【0008】

さらに、フォトダイオード層の表面（シリコン基板表面）で発生する準位などによる白傷不良を抑えるため、図17(c)に示すような表面P+層形成用パターン208と同じパターンを用いてパターンニング後、これに所定の傾斜の付いたイオン注入方向212によりボロンなどのイオン注入と熱処理を行って光電変換部表面の不純物領域としてフォトダイオード表面P+層213を形成する。

【0009】

以上により、従来のCMOS型固体撮像装置200が製造される。

【0010】

ここで、フォトダイオード（光電変換部）から読み出しゲートを介して電荷検出部（フローティングディフュージョン部）に電荷が読み出される動作について図18を用いて説明する。

【0011】

図18は、図16(b)のA-A'線断面に対応するように、半導体基板中の各領域にそれぞれ形成されるポテンシャルを模式的に示した図である。

【0012】

図18に示すように、N型不純物拡散層207（フォトダイオード層）は、電荷蓄積領域であると同時に、入射光を光電変換する領域でもある。このフォトダイオード層には、光電変換による電荷が蓄えられており、読み出しゲート電極205に所望のタイミングで読み出し電圧を印加すれば、読み出しゲート電極205下の基板領域のポテンシャルが下がって、フォトダイオード層に蓄えられていた電荷は読み出しゲート電極205を介して電荷検出部209側へと流れて行き、この電荷検出部209で検出された電荷量に応じた電位を増幅することにより撮像画像信号を得ることができる。

【0013】

また、ここで、電荷検出部209を上下二つの画素部（N型不純物拡散層207；フォトダイオード層）毎に共有した構造について説明する。

【0014】

図19は、図15のように電荷検出部を上下二つの画素部（N型不純物拡散層207；フォトダイオード層）毎に共有した構造による効果を説明するための図であって、(a)は上下2画素で電荷検出部以降を共有する場合を示す2画素単位の平面図、(b)は1画素毎に電荷検出部を設けた場合を示す2画素を示す平面図である。

【0015】

図19(a)に示す2画素部（N型不純物拡散層207；フォトダイオード層）単位で読み出しゲート電極205を介して電荷検出部209を共有することで、1画素部当たりの画素面積を、図19(b)に示す1画素部（N型不純物拡散層207aまたは207b；フォトダイオード層）毎に読み出しゲート電極205a（または205b）を介して電荷検出部209a（または209b）を設けた場合の画素面積に比べて大きく取ることができる。この場合の電荷読み出し動作については、電荷蓄積、読み出しさらにリセットを上下2画素部でタイミングよく制御することにより良好な撮像画像を得ることができる。

【0016】

このようなフォトダイオード層（光電変換部）から電荷検出部209への電荷読み出し動作は、読み出しゲート電極205下の状態により大きな影響を受けることが分かっている。読み出しゲート電極205下のポテンシャルバリア（障壁）の高さにより、入射光が光電変換されてフォトダイオード層（N型不純物拡散層207）に蓄積された電荷を電荷検出部209に完全に読み出すのに必要な読み出し電圧や、フォトダイオード層（N型不純物拡散層207）に蓄積できる電荷量などにも影響を与えることになり、読み出しゲート電極205下の状態は、CMOS型固体撮像装置200全体の特性に大きな影響を持つことになる。

10

20

30

40

50

【0017】

この読み出しゲート電極205下のポテンシャルバリア(障壁)は、その不純物層であるP型拡散層202(Pウェル)単体または、このP型拡散層202にコントロール用の不純物を導入してコントロールしているが、白傷不良を抑えるために形成しているフォトダイオード表面P+層213が、イオン注入および熱処理による横方向拡散によって読み出しゲート電極205下に潜り込むことにより、フォトダイオード表面P+層213が読み出し特性(蓄積特性)へ与える影響もかなり大きなものとなっている。

【0018】

従来フォトダイオード表面P+層213の形成について、図16を用いて詳細に説明する。

10

【0019】

このフォトダイオード表面P+層213は、比較的低加速のイオン注入処理により形成しているが、そのイオンビームの進入方向212は、基板ウェハ平面に対する垂直方向に対して約7度の傾斜角度を持ち、上下に並んだ二つの画素部表面に対して下方斜め方向からのイオン注入方向となっている。この場合に、上の画素部へのイオンビームの進入方向212と、下の画素部へのイオンビームの進入方向212とは、読み出しゲート電極205の配設方向に対する直交方向の断面図である図16(b)と図16(c)とで異なっている。即ち、図16(b)では、上の画素部へのイオンビームによりフォトダイオード表面P+層213が読み出しゲート電極205下にかかなり潜り込むように形成されている。また、図16(c)では、下の画素部へのイオンビームによりフォトダイオード表面P+層213の先端部エッジが読み出しゲート電極205のエッジに一致する位置まで形成されている。つまり、図16(c)のように下の画素部については、読み出しゲート電極205によるシャドウイングで読み出しゲート電極205から少し離れた位置にフォトダイオード表面P+層213の先端部エッジができ、次の熱処理により読み出しゲート電極205のエッジ下(端部)と同じ位置まで横方向拡散されている。

20

【0020】

一方、特許文献2では、図20に示すように、従来他のCMOS型固体撮像装置300において、P型半導体基板301全面上にNウェル層302を形成し、その表面にゲートシリコン酸化膜304を形成した後に、読み出しゲート電極305とリセットゲート電極306を形成する。次に、イオン注入により、フォトダイオード層となるN型不純物拡散層307を所定位置に形成した後に、電荷検出部309およびリセットドレイン部310をそれぞれ形成する。さらに、そのN型不純物拡散層307の表面へのイオン注入、その後熱処理を行って光電変換部表面の不純物領域としてフォトダイオード表面P+層313を横方向に拡散させて形成している。なお、電荷検出部309は、N型ソース314、P型ゲート315およびN型チャンネル316により構成されている。

30

【0021】

この場合に、N型不純物拡散層307とフォトダイオード表面P+層313とのオーバーラップを制御性よく形成して、N型不純物拡散層307から電荷検出部309に電荷を電荷の残りなく完全に転送して、残像の発生を抑制することができる。

【特許文献1】特開平9-46596号公報

40

【特許文献2】特開平11-126893号公報

【発明の開示】

【発明が解決しようとする課題】

【0022】

しかしながら、上記従来の特許文献1の構成では、前述したように、フォトダイオード表面P+層213を形成するためのイオン注入において、図16(b)のように上の画素部へのイオンビームによりフォトダイオード表面P+層213が読み出しゲート電極205下にかかなり潜り込むように形成され、図16(c)のように下の画素部へのイオンビームによりフォトダイオード表面P+層213の先端部エッジが読み出しゲート電極205のエッジに一致する位置まで形成される。この位置の不均一性によって、上の画素部と下

50

の画素部との素子特性に大きな違いが生じ、これらが撮像画面上のライン毎に混在することで、撮像画面に大きな影響を与えて、表示画面上の横筋などの表示不良になるという問題を有していた。

【0023】

一方、上記従来の特許文献2では、前述したように、フォトダイオード表面P+層313を形成するためのイオン注入方向については、何らの記載もなく、熱処理によってフォトダイオード表面P+層313が読み出しゲート電極305下に潜り込むように横方向に拡散させて形成している。これにより、特許文献2では、電荷検出部309に電荷残りなく完全に電荷を転送して残像の発生を抑制するために、N型不純物拡散層307とフォトダイオード表面P+層313との最適なオーバーラップを形成するようにしている。つまり、熱処理によってフォトダイオード表面P+層313の先端エッジ部を読み出しゲート電極305下に潜り込ませているため、フォトダイオード表面P+層313の先端エッジ部の読み出しゲート電極305下の位置が均一にならず、バラツキが生じて上記特許文献1と同様の問題が生じる。

10

【0024】

本発明は、上記従来の問題を解決するもので、各画素部からの読み出し特性を均一化できる固体撮像装置の製造方法および、これにより製造された固体撮像装置を用いたカメラ付き携帯電話装置などの電子情報装置を提供することを目的とする。

【課題を解決するための手段】**【0025】**

本発明の固体撮像装置の製造方法は、半導体基板上に設けた複数の光電変換部でそれぞれ光電変換され蓄積された各電荷をそれぞれ検出する電荷検出部が該複数の光電変換部毎に共有化された固体撮像装置の製造方法において、該複数の光電変換部の各表面部にそれぞれ、該表面部に対する垂線から所定の傾斜角度を持ちかつ、該複数の光電変換部の配列方向に対して交差する方向からのイオン注入により不純物領域を形成する不純物領域形成工程を有するものであり、そのことにより上記目的が達成される。

20

【0026】

また、本発明の固体撮像装置の製造方法において、前記前記配列方向と該配列方向に対して交差する方向とのなす角度は直角である。

【0027】

さらに、本発明の固体撮像装置の製造方法において、前記配列方向と該配列方向に対して交差する方向とのなす角度は45度である。

30

【0028】

さらに、本発明の固体撮像装置の製造方法において、前記配列方向に対して交差する方向からのイオン注入の方向は、一または複数の方向である。

【0029】

さらに、本発明の固体撮像装置の製造方法において、一導電型の半導体基板上に、前記光電変換部から前記電荷検出部に電荷を読み出すためのゲート電極を形成するゲート電極形成工程と、前記光電変換部として第1導電型の電荷蓄積領域を形成する光電変換部形成工程と、該光電変換部と該ゲート電極を介して隣接した該電荷検出部を第1導電型で形成する電荷検出部形成工程とを有し、前記不純物領域形成工程は、該光電変換部の表面部に前記不純物領域を第2導電型で形成する。

40

【0030】

さらに、本発明の固体撮像装置の製造方法におけるイオン注入の方向は、前記光電変換部側の前記ゲート電極端部の下部に前記不純物領域の先端エッジ部が潜り込んで形成される方向である。

【0031】

さらに、本発明の固体撮像装置の製造方法におけるイオン注入の方向は、前記光電変換部側の前記ゲート電極端部から前記所定の傾斜角度分だけ離れて前記不純物領域が形成される方向である。

50

【0032】

さらに、本発明の固体撮像装置の製造方法における角度は直角である。

【0033】

さらに、本発明の固体撮像装置の製造方法において、前記光電変換部側の前記ゲート電極端部から前記所定の傾斜角度分だけ離れて前記表面部の不純物領域が形成されないように、少なくとも前記所定の傾斜角度分だけ前記光電変換部側の前記ゲート電極端面が断面裾広がりのテーパ形状となっている。

【0034】

さらに、本発明の固体撮像装置の製造方法におけるイオン注入の方向は、前記光電変換部側から前記ゲート電極の長手方向に角度で交差する方向である。

10

【0035】

さらに、本発明の固体撮像装置の製造方法において、前記電荷検出部が共有化されている複数の光電変換部は、平面視で上下または左右の2画素部である。

【0036】

さらに、本発明の固体撮像装置の製造方法における2画素部と各読み出しゲート電極をそれぞれ介して、該2画素部の並び方向に直交する仮想2等分線上に前記電荷検出部が共通に設けられている。

【0037】

さらに、本発明の固体撮像装置の製造方法における電荷検出部が共有化されている複数の光電変換部は4画素部である。

20

【0038】

さらに、本発明の固体撮像装置の製造方法における4画素部は、平面視で上下または左右の2組の各2画素部を有し、各画素部と各読み出しゲート電極をそれぞれ介して、該4画素部の中央位置に前記電荷検出部が共通に設けられている。

【0039】

さらに、本発明の固体撮像装置の製造方法における所定の傾斜角度は、前記半導体基板上の結晶格子に対してチャネリングが発生しない角度とする。

【0040】

さらに、本発明の固体撮像装置の製造方法における半導体基板はシリコン半導体基板であり、前記結晶格子はシリコン結晶格子である。

30

【0041】

さらに、本発明の固体撮像装置の製造方法における所定の傾斜角度は、 $7\text{度} \pm 0.5\text{度}$ である。

【0042】

さらに、本発明の固体撮像装置の製造方法におけるイオン注入の方向が複数の異なる方向である場合に、該複数の異なる方向の各方向毎にイオン注入処理を行う。

【0043】

さらに、本発明の固体撮像装置の製造方法におけるイオン注入の方向が、前記光電変換部側の前記ゲート電極端部の下部に該光電変換部表面の不純物領域の先端エッジ部が潜り込んで形成される複数の異なる方向であり、該複数の異なる方向の各方向毎にイオン注入処理を行う。

40

【0044】

本発明の固体撮像装置の製造方法は、半導体基板上に設けた2画素部単位で二次元状に複数配列され、該2画素部を構成する各光電変換部でそれぞれ光電変換され蓄積された各電荷をそれぞれ検出する電荷検出部が該2画素部毎に共有化された固体撮像装置の製造方法であって、該各光電変換部の各表面部にそれぞれ、該表面部に対する垂線から所定の傾斜角度を持ちかつ、該2画素部の配列方向のイオン注入により不純物領域を形成する不純物領域形成工程を有し、該イオン注入の方向は、互いに逆方向の2方向であり、該不純物領域形成工程は、該イオン注入の方向毎にイオン注入処理を行うものであり、そのことにより上記目的が達成される。

50

【0045】

本発明の固体撮像装置の製造方法は、半導体基板上に設けた4画素部単位で二次元状に複数配列され、該4画素部を構成する各光電変換部でそれぞれ光電変換され蓄積された各電荷をそれぞれ検出する電荷検出部が該4画素部毎に共有化された固体撮像装置の製造方法であって、該各光電変換部の各表面部にそれぞれ、該表面部に対する垂線から所定の傾斜角度を持ちかつ、該4画素部の配列方向のイオン注入により不純物領域を形成する不純物領域形成工程を有し、該4画素部は、平面視で上下または左右の2組の各2画素部で構成され、該4画素部の配列方向は該上下および該左右の各方向であり、該イオン注入の方向は、互いに逆方向の2方向と、該2方向に直交する互いに逆方向の2方向とのうち、少なくとも該互いに逆方向の2方向であり、該不純物領域形成工程は、該イオン注入の方向毎にイオン注入処理を行うものであり、そのことにより上記目的が達成される。

10

【0046】

本発明の電子情報装置は、本発明の上記固体撮像装置の製造方法により製造された固体撮像装置が撮像部に用いられており、該撮像部で撮像した撮像画像を表示画面上に表示可能とするものであり、そのことにより上記目的が達成される。

【0047】

本発明の電子情報装置は、本発明の上記固体撮像装置の製造方法により製造された固体撮像装置が撮像部に用いられており、該撮像部で撮像した撮像画像を画像記憶部に記憶可能とするものであり、そのことにより上記目的が達成される。

【0048】

本発明の電子情報装置は、本発明の上記固体撮像装置の製造方法により製造された固体撮像装置が撮像部に用いられており、該撮像部で撮像した撮像画像を通信部から通信可能とするものであり、そのことにより上記目的が達成される。

20

【0049】

上記構成により、以下、本発明の作用を説明する。

【0050】

本発明においては、複数の光電変換部でそれぞれ光電変換され蓄積された各電荷をそれぞれ検出する電荷検出部がこの複数の光電変換部毎に共有化されており、この複数の光電変換部の各表面部にそれぞれ、その表面部に対する垂線から所定の傾斜角度を持ちかつ、この複数の光電変換部の配列方向に対して交差する方向からのイオン注入するにより不純物領域を形成している。

30

【0051】

これによって、従来のように、光電変換部側のゲート電極端部の下部に不純物領域の先端エッジ部が潜り込んで形成されることと、光電変換部側のゲート電極端部から所定の傾斜角度分だけ離れて不純物領域が形成されることとが画面上で混在することがなくなり、少なくともいずれか一方となって、光電変換部表面部の不純物領域と、ゲート電極端部との位置関係が均一かまたは同じにできるので、各画素部からの読み出し特性が均一化されて、画面上に横筋やざらつきがなくなって、良好な表示品位となる。

【発明の効果】

【0052】

以上により、本発明によれば、光電変換部表面部の不純物領域と、ゲート電極端部との位置関係が均一かまたは同じ不純物領域を形成するため、各画素部からの読み出し特性を均一化または同じにできて、表示画面上での横筋やざらつきを防止でき、良好な表示品位とすることができる。

40

【発明を実施するための最良の形態】

【0053】

以下に、本発明の固体撮像装置の製造方法の実施形態1~4を、CMOS型固体撮像装置の製造方法に適用した場合について、図面を参照しながら詳細に説明する。なお、ここでは、CMOS型固体撮像装置の製造方法について説明するが、これに限らず、CCD型固体撮像装置の製造方法についても本発明を適用することができる。

50

(実施形態1)

図1は、本発明のCMOS型固体撮像装置の実施形態1における2画素単位の要部平面図、図2(a)は、図1の2画素部の各断面位置を示す平面図、図2(b)は図2(a)のA-A'線断面図、図2(c)は図2(a)のB-B'線断面図、図3は、図1のCMOS型固体撮像装置の製造方法を説明するための各工程における要部平面図である。

【0054】

図1～図3において、CMOS型固体撮像装置100は、2画素部単位で複数、二次元状に配列されており、この2画素部を構成する各光電変換部(フォトダイオード層; N型不純物拡散層7)と各読み出しゲート電極5をそれぞれ介して、2画素部の並び方向(平面視で上下の配列方向)に直交する仮想2等分線上に共通にN型不純物拡散層7が一つ設けられている。このように、電荷検出部9が共有化されている光電変換部(フォトダイオード層; N型不純物拡散層7)は、平面視で上下の2画素部である。

10

【0055】

本実施形態1のCMOS型固体撮像装置100の製造方法について、2画素部単位で説明する。

【0056】

まず、N型半導体(シリコン)基板1上に、ボロンなどのイオン注入と熱処理によりP型拡散層2(Pウェル)を形成し、次いで、素子中の活性領域と不活性領域とを分離するために、平面視で図3(a)に示すようなパターン3で選択的に、基板部上に成膜したSiN膜を、不活性領域部分のみ取り除いた後、摂氏950度～摂氏1100度の高温の拡散炉内にH₂Oを入れて熱酸化処理を行うことにより、不活性領域側には厚い熱酸化膜が形成される。

20

【0057】

次に、シリコン基板1の表面(活性領域表面)に、摂氏1000度～摂氏1100度の温度でO₂ガス、HClガス雰囲気での熱酸化処理により、ゲートシリコン酸化膜4を形成した後、ポリシリコン膜とW膜の積層膜などをCVD・スパッタリングなどにより成膜し、図3(b)に示すようなパターンでフォトリソグラフィを行い、これにドライエッチングを行うことにより、読み出しゲート電極5とリセットゲート電極6を形成する。

【0058】

さらに、フォトダイオード層(光電変換部; 電荷蓄積領域)となるN型不純物拡散層7の領域を、図3(c)に示すような表面P+層形成用レジストパターン8を用いてパターンニング後、これにリン・砒素などのイオン注入、熱処理により、フォトダイオード層となるN型不純物拡散層7の周囲は不活性層の厚い酸化膜に形成され、読み出しゲート電極5側は読み出しゲート電極5によってセルフアライメントされて形成される。

30

【0059】

さらに、電荷検出部9およびリセットドレイン部10は、図3(d)に示すようなN+層形成パターン11を用いて所定パターンにパターンニング後、これに砒素などのイオン注入を行って、各ゲート電極5、5およびリセットゲート6と不活性領域の厚い酸化膜とによってセルフアライメントされてそれぞれ形成される。

【0060】

さらに、フォトダイオード層の表面(シリコン基板表面)で発生する準位などによる白傷不良を抑えるため、図3(c)に示すような表面P+層形成用パターン8と同じパターンを用いてパターンニング後、これに所定の傾斜の付いたイオン注入方向14によりボロンなどのイオン注入と熱処理を行って光電変換部表面の不純物領域としてフォトダイオード表面P+層13を形成する。

40

【0061】

以上により、本実施形態1のCMOS型固体撮像装置100が製造される。

【0062】

ここで、シリコンウエハと本実施形態1の固体撮像装置100内の画素パターンとの関係について図4を用いて詳細に説明する。

50

【0063】

図4は、本実施形態1の固体撮像装置100およびこの固体撮像装置100内の画素パターンとシリコンウエハとの関係を示す平面図である。

【0064】

図4に示すように、本実施形態1の固体撮像装置100（撮像デバイスチップ）は、各製造工程を通り、図4を簡略化するためにシリコンウエハ101の中央部分のみに図示しているが、実際はシリコンウエハ101全面に配置されている。

【0065】

この撮像デバイスチップ100中のチップ内画素エリア部102（撮像エリア）において、撮像画素部が数十万個から数百万個、二次元状に並べられて設けられている。撮像エリア102から一部を拡大して取り出した部分拡大図Dは、共通の電荷検出部9から各読み出しゲート電極5をそれぞれ介したフォトダイオード層（光電変換部；N型不純物拡散層7）の2画素分のみを拡大したものである。

【0066】

フォトダイオード層（光電変換部；N型不純物拡散層7）上のフォトダイオード表面P+層13を形成するためのイオンビームのイオン注入方向14は、図4の横から見た図のように、シリコンウエハ101の平面に対する垂線C1とのなす傾斜角度（7度±0.5度）でイオン注入する。また、このイオンビームのイオン注入方向14は、図4の上から見た図のように、シリコンウエハ101の基準となるオリエンテーションフラット103を下側にした場合に、オリエンテーションフラット103の中心線C2に対して左側に90度からの角度方向（左から右の真横方向）でイオン注入する。このように、イオンビームのイオン注入方向14が立体的にイオン注入装置にて設定される。

【0067】

このようにして、イオン注入方向14によるイオンビームの注入により、各読み出しゲート電極5とフォトダイオード表面P+層13との位置関係は、上下の各画素部で全く同じにすることができ、フォトダイオード表面P+層13側の読み出しゲート電極5の端部下にフォトダイオード表面P+層13（不純物領域）の先端部分が潜り込んで形成されている。

【0068】

このように、本実施形態1では、シリコンウエハ101のオリエンテーションフラット103を下側（手前側）にした状態で、上から下でかつ真左側から真右側に垂線C1から所定角度傾いた方向にボロンなどのイオンが進入するように設定し、フォトダイオード表面P+層13が各読み出しゲート電極5下に潜り込むように構成したが、これに限らず、これとは逆方向、即ち、上から下でかつ真右側から真左側に垂線C1から所定角度傾いた方向にボロンなどのイオンが進入するように設定してもよい。この場合について次の実施形態2に示している。

（実施形態2）

図5は、本発明のCMOS型固体撮像装置の実施形態2における2画素単位の要部平面図、図6（a）は、図5の2画素部の各断面位置を示す平面図、図6（b）は図6（a）のA-A'線断面図、図6（c）は図6（a）のB-B'線断面図である。

【0069】

図5および図6において、本実施形態2のCMOS型固体撮像装置110の製造方法において、上記実施形態1のCMOS型固体撮像装置100の製造方法と異なるのは、所定の傾斜の付いたイオン注入方向15によりボロンなどのイオン注入と熱処理を行って光電変換部表面の不純物領域としてフォトダイオード表面P+層13aを形成する点である。即ち、イオン注入方向15が、前述したように実施形態1のイオン注入方向14と逆の方向に傾いている。

【0070】

図5および図6の図中で右側より左側に進入してくるイオンは各読み出しゲート電極5

10

20

30

40

50

の陰により（シャドウイング）、各読み出しゲート電極 5 の電極エッジから若干離れた位置にイオン注入される。この後の熱処理によりフォトダイオード表面 P + 層 1 3 a は横方向に拡散されるが、各読み出しゲート電極 5 の電極エッジ端下と同じ位置までフォトダイオード表面 P + 層 1 3 a の先端エッジ部が拡散される。この場合、フォトダイオード表面 P + 層 1 3 a はフォトダイオード表面で発生した準位をトラップするために設けているので、処理条件などによりフォトダイオード層（光電変換部；N型不純物拡散層 7）が基板表面に露出するようなことがあれば、白傷不良の悪化が懸念され、フォトダイオード層（光電変換部；N型不純物拡散層 7）が基板表面に露出しないように、イオン注入時の傾斜角度や、イオン注入量などを注意して設定しておく必要がある。

【0071】

また、各読み出しゲート電極 5 の電極エッジ下にフォトダイオード表面 P + 層 1 3 a の先端エッジ部が潜り込んでいる上記実施形態 1 の場合と、各読み出しゲート電極 5 の電極エッジ下に対してフォトダイオード表面 P + 層 1 3 a の先端エッジ部が一致している本実施形態 2 の場合とでは、各読み出しゲート電極 5 下でのポテンシャルバリア（障壁）の形成状況が異なってくる。即ち、各読み出しゲート電極 5 の電極エッジ下にフォトダイオード表面 P + 層 1 3 a の先端エッジ部が潜り込む場合にはポテンシャルバリア（障壁）が高く、各読み出しゲート電極 5 の電極エッジ下に対してフォトダイオード表面 P + 層 1 3 a の先端エッジ部が潜り込まず両者が一致している場合にはポテンシャルバリア（障壁）が低くなる。このため、各読み出しゲート電極 5 に対する読み出し電圧や、フォトダイオード容量を最適化するための各読み出しゲート電極 5 下の不純物注入について、イオンビームの左からの注入と右からの注入とでは条件が異なってくるので注意を要する。

【0072】

ここで、本発明は、電荷検出部 9 の 3 画素部以上の共有も可能である。このことについて次の比較例 1 で説明する。

（比較例 1）

本比較例 1 では、3 画素部（フォトダイオード層）以上で一つの電荷検出部を共有する場合について説明する。

【0073】

図 7 は、本発明の CMOS 型固体撮像装置との比較例 1 における 3 画素部以上の場合の要部平面図である。

【0074】

図 7 に示すように、本比較例 1 の CMOS 型固体撮像装置 2 1 0 では、縦配列された 3 画素部（フォトダイオード層 2 0 7 a）以上でそれぞれ各読み出しゲート電極 2 0 5 a を介して一つの電荷検出部 2 0 9 a を共有している。

しかしながら、電荷検出部パターンを共有する全ての画素部分の距離だけ電荷検出部 2 0 9 a に接続されるメタル配線パターンなどを引き伸ばす必要があるため、メタル配線パターンなどにより接続するレイアウト上の余裕がない限りは、フォトダイオード面積増大に対する効果が認められず、共有する画素部数が増えるほど、それぞれの画素部の駆動が高速で複雑になるため、上記実施形態 1, 2 では共有する画素部数を「2」としている。

（比較例 2）

本比較例 2 では、縦横 4 画素部（フォトダイオード層）で一つの電荷検出部を共有する場合について説明する。

【0075】

図 8 は、本発明の CMOS 型固体撮像装置との比較例 2 における縦横 4 画素部の場合の要部平面図である。

【0076】

図 8 に示すように、本比較例 2 の CMOS 型固体撮像装置 1 2 0 では、縦横に配列された 4 画素部（フォトダイオード層 7 b）でそれぞれ各読み出しゲート電極 5 b を介して一つの電荷検出部 9 b を共有している。

このように、一つの電荷検出部 9 a で 4 画素部を共有するというレイアウトもあるが、こ

10

20

30

40

50

の場合に、縦に配列された右側の 2 画素部について、各読み出しゲート電極 5 b の電極エッジ下に対してフォトダイオード表面 P + 層 1 3 b の先端エッジ部が潜り込むイオンビーム方向（上記実施形態 1 の真左からの方向）でイオン注入すると、縦に配列された左側の 2 画素部については、各読み出しゲート電極 5 c の電極エッジ下に対してフォトダイオード表面 P + 層 1 3 c の先端エッジ部が一致ようになる（上記実施形態 2 の真右からの方向）ため、縦に配列された左側の 2 画素部と、縦に配列された右側の 2 画素部との特性を揃えることができず、表示画面上で横筋はなくなるものの、ざらつきが生じて、このままでは使用することはできない。これを解決した事例を実施形態 3 に示している。

（実施形態 3）

本実施形態 3 では、縦横 4 画素部の場合に、イオンビームの注入方向を、所定の傾斜の付いたイオン注入方向 1 4（実施形態 1）、1 5（実施形態 2）の各方向毎に 2 回に分けてイオン注入処理を行う場合について説明する。

【0077】

図 9 は、本発明の CMOS 型固体撮像装置の実施形態 3 における縦横 4 画素部単位の要部平面図、図 10 (a) は、図 9 の 4 画素部の各断面位置を示す平面図、図 10 (b) は図 10 (a) の A - A' 線断面図、図 10 (c) は図 10 (a) の B - B' 線断面図、図 10 (d) は図 10 (a) の C - C' 線断面図、図 10 (e) は図 10 (a) の D - D' 線断面図である。

【0078】

図 9 および図 10 に示すように、左側上下の 2 画素であるフォトダイオード層（光電変換部；電荷蓄積領域）となる各 N 型不純物拡散層 7 1（フォトダイオード表面 P + 層 1 3 1）と、右側上下の 2 画素であるフォトダイオード層（光電変換部；電荷蓄積領域）となる各 N 型不純物拡散層 7 2（フォトダイオード表面 P + 層 1 3 2）とを持つ縦横 4 画素部において、それらの中央部分に各読み出しゲート電極 5 1, 5 2 をそれぞれ介して一つの電荷検出部 9 1 が共通に設けられており、電荷検出部 9 1 は、リセットゲート電極 6 を介してリセットドレイン部 1 0 に接続可能とされている。なお、8 1 は、フォトダイオード表面 P + 層 1 3 1, 1 3 2 へのイオン注入時のレジストパターンである。

【0079】

シリコンウエハのオリエンテーションフラットを下側（手前側）にした状態で、イオンビームの方向が紙面上方から下方でかつ真左側から真右側に上記垂線 C 1 から所定角度傾いた注入方向にボロンなどのイオンが進入するように設定し、まず、左側上下二つのフォトダイオード表面 P + 層 1 3 1 が各読み出しゲート電極 5 1 下に潜り込むようにイオン注入処理を行い、その後、これとは逆方向、即ち、イオンビームの方向が紙面上方から下方でかつ真右側から真左側に上記垂線 C 1 から所定角度傾いた方向にボロンなどのイオンが進入するように設定し、右側上下二つのフォトダイオード表面 P + 層 1 3 2 が各読み出しゲート電極 5 2 下に潜り込むように、注入時間を 2 段階に分けてイオン注入処理を行う。これによって、縦横 4 画素部の場合であっても、縦横 4 画素部で読み出し特性を均一化することができる。

【0080】

なお、本実施形態 3 では、真左側から真右側へのイオン注入方向 1 4 は、フォトダイオード表面 P + 層 1 3 1, 1 3 2 への第 1 回目のイオン進入方向、さらに、真右側から真左側へのイオン注入方向 1 5 は、フォトダイオード表面 P + 層 1 3 1, 1 3 2 への第 2 回目のイオン進入方向としたが、これに限らず、図 11 に示すように、図中の真上側から真下側へのイオン注入方向 1 6 は、フォトダイオード表面 P + 層 1 3 1, 1 3 2 への第 1 回目のイオン進入方向、さらに、図中の真下側から真上側へのイオン注入方向 1 7 は、フォトダイオード表面 P + 層 1 3 1, 1 3 2 への第 2 回目のイオン進入方向としても、上記実施形態 3 の場合と同様の効果がある。

【0081】

即ち、シリコンウエハのオリエンテーションフラットを下側（手前側）にした状態で、イオンビームの方向が紙面上方から下方でかつ真上側から真下側に上記垂線 C 1 から所定

10

20

30

40

50

角度傾いた注入方向にボロンなどのイオンが進入するように設定し、まず、左右上側二つのフォトダイオード表面 P + 層 1 3 1 a , 1 3 2 a が各読み出しゲート電極 5 1 , 5 2 下に潜り込むようにイオン注入処理を行い、その後、これとは逆方向、即ち、イオンビームの方向が紙面上方から下方でかつ真下側から真上側に上記垂線 C 1 から所定角度傾いた方向にボロンなどのイオンが進入するように設定し、左右下側二つのフォトダイオード表面 P + 層 1 3 1 a , 1 3 2 a が各読み出しゲート電極 5 1 , 5 2 下に潜り込むように、注入時間を 2 段階に分けてイオン注入処理を行う。これによって、本実施形態 3 の場合と同様に、縦横 4 画素部の場合であっても、縦横 4 画素部で読み出し特性を均一化することができる。

(実施形態 4)

本実施形態 4 では、縦横 4 画素部の場合に、各イオンビームの注入方向毎に 4 回に分けてイオン注入処理を順次行う場合について説明する。

【0082】

図 1 2 は、本発明の CMOS 型固体撮像装置の実施形態 4 における縦横 4 画素部単位の要部平面図である。

シリコンウエハのオリエンテーションフラットを下側(手前側)にした状態で、図 1 2 に示すように、まず、イオンビームのイオン注入方向 1 8 として、紙面に垂直な上方から下方でかつ、平面視で真左と真上との間側から真右と真下との間側の 4 5 度斜め方向(読み出しゲート電極 5 1 の長手方向に対して直交する方向)で、上記垂線 C 1 から所定角度傾いた注入方向にボロンなどのイオンが進入するように設定し、左側上のフォトダイオード表面 P + 層 1 3 1 b が、これに隣接する読み出しゲート電極 5 1 下に潜り込むようにイオン注入処理を行い、次に、イオンビームのイオン注入方向 1 9 として、紙面に垂直な上方から下方でかつ、平面視で真左と真下との間側から真右と真上との間側の 4 5 度斜め方向(読み出しゲート電極 5 1 の長手方向に対して直交する方向)で、上記垂線 C 1 から所定角度傾いた方向にボロンなどのイオンが進入するように設定して、左側下のフォトダイオード表面 P + 層 1 3 1 b が、これに隣接する読み出しゲート電極 5 1 下に潜り込むようにイオン注入処理を行い、さらに、イオンビームのイオン注入方向 2 0 として、紙面に垂直な上方から下方でかつ、平面視で真右と真下との間側から真左と真上との間側の 4 5 度斜め方向(読み出しゲート電極 5 2 の長手方向に対して直交する方向)で、上記垂線 C 1 から所定角度傾いた方向にボロンなどのイオンが進入するように設定して、右側下のフォトダイオード表面 P + 層 1 3 2 b が、これに隣接する読み出しゲート電極 5 2 下に潜り込むようにイオン注入処理を行い、さらには、イオンビームのイオン注入方向 2 1 として、紙面に垂直な上方から下方でかつ、平面視で真右と真上との間側から真左と真下との間側に 4 5 度斜め方向(読み出しゲート電極 5 2 の長手方向に対して直交する方向)に上記垂線 C 1 から所定角度傾いた方向にボロンなどのイオンが進入するように設定して、右側上のフォトダイオード表面 P + 層 1 3 1 b が、これに隣接する読み出しゲート電極 5 2 下に潜り込むようにイオン注入処理を行って、注入時間を 4 段階に分けてイオン注入処理を 4 回行う。これによって、縦横 4 画素部の場合であっても、縦横 4 画素部で読み出し特性を均一化することができる。

【0083】

なお、本実施形態 4 では、図 1 2 に示すように電荷検出部 9 1 が縦横 4 画素部で共有する場合に、各イオンビームのイオン注入方向毎に 4 回に分けてイオン注入処理を順次行う場合について説明したが、これに限らず、図 1 2 の場合とイオン注入方向 1 8 , 1 9 で同じで、図 1 3 および図 1 4 に示すように、電荷検出部 9 が上下二つの画素部で共有する場合に、各イオンビームのイオン注入方向毎に 2 回に分けてフォトダイオード表面 P + 層 1 3 c にイオン注入処理を順次行ってもよい。この場合に、イオン注入方向 1 8 , 1 9 と読み出しゲート電極 5 とが交差する角度は直角または略直角である。

【0084】

以上の図において同一の機能を有する部材には同一の符号を付している。

【0085】

10

20

30

40

50

以上により、上記実施形態 1 ~ 4 によれば、半導体基板上に設けた上下二つまたは縦横四つの N 型不純物拡散層（光電変換部）でそれぞれ光電変換され蓄積された各電荷をそれぞれ共通に検出する電荷検出部 9 が、上下二つまたは縦横四つの N 型不純物拡散層の 2 画素または 4 画素単位で共有化された固体撮像装置の製造方法において、上下二つまたは縦横四つの N 型不純物拡散層の各表面にそれぞれ形成されるフォトダイオード表面 P + 層を、その各表面に対する垂直方向から所定の傾斜角度を持ちつつ、上下二つまたは縦横四つの N 型不純物拡散層の配列方向に対して直角のイオン注入方向からのイオン注入により形成する光電変換部表面の不純物領域形成工程を有している。これによって、電荷検出部を共有する上下二つまたは縦横四つの各画素部での読み出しゲートとフォトダイオード表面 P + 層との位置関係を均一で同じにすることができ、上下二つまたは縦横四つの各画素部での画素特性（読み出し電圧、フォトダイオード容量など）を均一化または同じにできて、表示画面上での横筋やざらつきを防止でき、表示画面を良好な表示品位とすることができる。

10

【0086】

しかも、本発明において、前述した特許文献 2 と同様に、N 型不純物拡散層とフォトダイオード表面 P + 層との最適なオーバーラップを形成するようにその位置関係を調整すれば、電荷検出部に電荷残りなく完全に電荷を転送できて残像の発生を抑制することもできる。

なお、上記実施形態 1 ~ 4 では、フォトダイオード表面 P + 層へのイオン注入時の、ウェハ平面の垂線 C 1 に対するビーム傾斜角度を約 7°（角度 7 度 ± 0.5 度）としてイオン注入を行っている。イオンビーム傾斜角度を約 7° に設定した理由は、ウェハ面でのシリコン結晶格子に対してチャネリングが発生しない角度とするためである。ここでは、従来から通常のイオン注入処理においても約 7° のビーム進入角度にて処理を行っているものを、そのまま適用したものである。シリコン格子の状態によってイオン注入のプロファイルを微調整したい場合などにおいては、7° 以外のビーム傾斜角度を使用しても問題はない。

20

【0087】

また、上記実施形態 1 ~ 4 では、特に説明しなかったが、上記実施形態 1 ~ 4 の固体撮像装置を用いて、本発明の効果により横筋やざらつきが防止されて、良好な表示品位の表示画面を有するカメラ付き携帯電話装置やデジタルカメラなどの電子情報装置を得ることができる。この電子情報装置では、本発明の上記固体撮像装置の製造方法により製造された固体撮像装置が撮像部に用いられており、この撮像部で撮像した撮像画像を表示画面上に表示可能とし、この撮像部で撮像した撮像画像を画像記憶部に記憶可能とし、さらにこの撮像部で撮像した撮像画像を通信部から通信可能としている。

30

【0088】

さらに、上記実施形態 1 ~ 4 では、特に説明しなかったが、光電変換部側のゲート電極端部から所定の傾斜角度（角度 7 度 ± 0.5 度）分だけ離れて光電変換部表面の不純物領域（フォトダイオード表面 P + 層）が形成されないように、その所定の傾斜角度分だけ光電変換部側のゲート電極端面部分が断面裾広がりテーパ形状としている。

【0089】

以上のように、本発明の好ましい実施形態 1 ~ 4 を用いて本発明を例示してきたが、本発明は、この実施形態 1 ~ 4 に限定して解釈されるべきものではない。本発明は、特許請求の範囲によってのみその範囲が解釈されるべきであることが理解される。当業者は、本発明の具体的な好ましい実施形態 1 ~ 4 の記載から、本発明の記載および技術常識に基づいて等価な範囲を実施することができることが理解される。本明細書において引用した特許、特許出願および文献は、その内容自体が具体的に本明細書に記載されているのと同様にその内容が本明細書に対する参考として援用されるべきであることが理解される。

40

【産業上の利用可能性】**【0090】**

本発明は、光電変換部で入射光から変換された電荷量を検出する電荷検出部が複数の光

50

電変換部毎に共有化された固体撮像装置の製造方法および、これにより製造された固体撮像装置を用いたカメラ付き携帯電話装置、デジタルスチルカメラおよびデジタルビデオカメラなどの電子情報装置の分野において、各画素部からの読み出し特性を均一化または同じにできて、表示画面上での横筋やざらつきを防止でき、表示画面を良好な表示品位とすることができる。

【図面の簡単な説明】

【0091】

【図1】本発明のCMOS型固体撮像装置の実施形態1における2画素部単位の要部平面図である。

【図2】(a)は、図1の2画素部の各断面位置を示す平面図、(b)は(a)のA-A'線断面図、(c)は(a)のB-B'線断面図である。 10

【図3】図1のCMOS型固体撮像装置の製造方法を説明するための各工程における要部平面図であって、(a)は活性領域と不活性領域との分離工程を示す平面図、(b)はゲート電極形成工程を示す平面図、(c)はフォトダイオードN層および表面P+層形成パターン形成工程を示す平面図、(d)は電荷検出部N層およびリセットドレイン形成用パターン形成工程を示す平面図である。

【図4】本実施形態1の固体撮像装置およびこの固体撮像装置内の画素パターンとシリコンウエハとの関係を示す平面図である。

【図5】本発明のCMOS型固体撮像装置の実施形態2における2画素部単位の要部平面図である。 20

【図6】(a)は、図5の2画素部の各断面位置を示す平面図、(b)は(a)のA-A'線断面図、(c)は(a)のB-B'線断面図である。

【図7】本発明のCMOS型固体撮像装置との比較例1における3画素部以上の場合の要部平面図である。

【図8】本発明のCMOS型固体撮像装置との比較例2における3画素部以上の場合の要部平面図である。

【図9】本発明のCMOS型固体撮像装置の実施形態3における4画素部単位の要部平面図である。

【図10】(a)は、図9の4画素部の各断面位置を示す平面図、(b)は(a)のA-A'線断面図、(c)は(a)のB-B'線断面図、(d)は(a)のC-C'線断面図、(e)は(a)のD-D'線断面図である。 30

【図11】本発明のCMOS型固体撮像装置の実施形態3の他の事例における4画素部単位の要部平面図である。

【図12】本発明のCMOS型固体撮像装置の実施形態4における4画素部単位の要部平面図である。

【図13】本発明のCMOS型固体撮像装置の実施形態4の他の事例における4画素部単位の要部平面図である。

【図14】(a)は、図13の2画素部の各断面位置を示す平面図、(b)は(a)のA-A'線断面図、(c)は(a)のB-B'線断面図である。

【図15】従来のCMOS型固体撮像装置の2画素単位の要部平面図である。 40

【図16】(a)は、図15の2画素部の各断面位置を示す平面図、(b)は(a)のA-A'線断面図、(c)は(a)のB-B'線断面図ある。

【図17】図15のCMOS型固体撮像装置の製造方法を説明するための各工程における要部平面図であって、(a)は活性領域と不活性領域との分離工程を示す平面図、(b)はゲート電極形成工程を示す平面図、(c)はフォトダイオードN層および表面P+層形成パターン形成工程を示す平面図、(d)は電荷検出部N層およびリセットドレイン形成用パターン形成工程を示す平面図である。

【図18】図18は、図16のA-A'断面に対応するように、基板中の各領域にそれぞれ形成されるポテンシャルを模式的に示した図である。

【図19】電荷検出部を上下二つの画素部毎に共有した構造による効果を説明するための 50

図であって、(a)は上下2画素で電荷検出部以降を共有する場合を示す2画素単位の平面図、(b)は1画素毎に電荷検出部を設けた場合を示す2画素部を示す平面図である。

【図20】(a)は、従来の固体撮像装置の2画素単位の要部平面図、(b)は、(a)のE-E'線断面図である。

【符号の説明】

【0092】

100, 110, 121, 122, 123, 130 CMOS型固体撮像装置

1 N型半導体(シリコン)基板

2 P型拡散層(Pウェル)

5, 51, 52 読み出しゲート電極

6 リセットゲート電極

7, 71, 72 N型不純物拡散層(光電変換部; 電荷蓄積領域)

8, 81 表面P+層形成用レジストパターン

9, 91 電荷検出部

10 リセットドレイン部

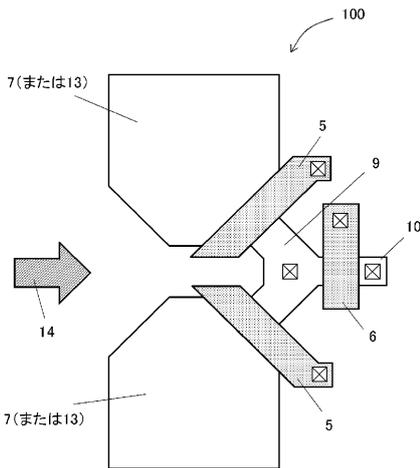
13, 13a, 13b, 13c, 131, 132, 131a, 132a, 131b, 1

32b フォトダイオード表面P+層

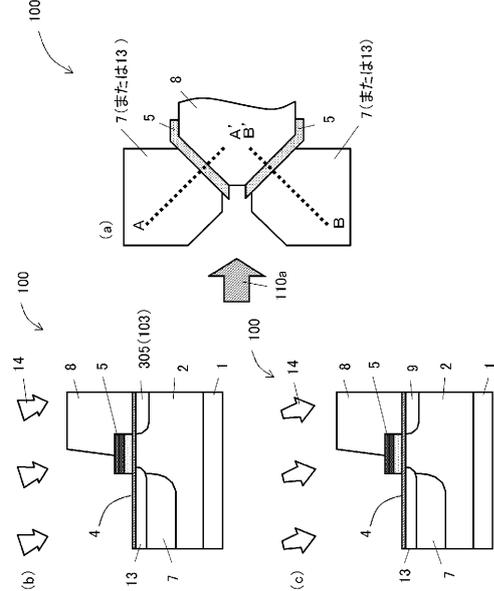
14~21 イオン注入方向

C1 垂線

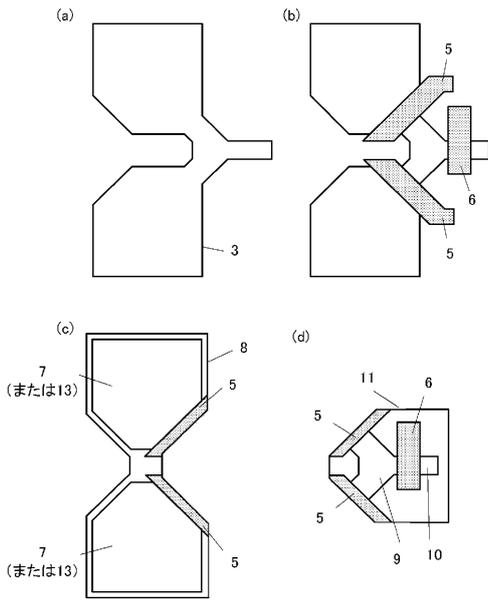
【図1】



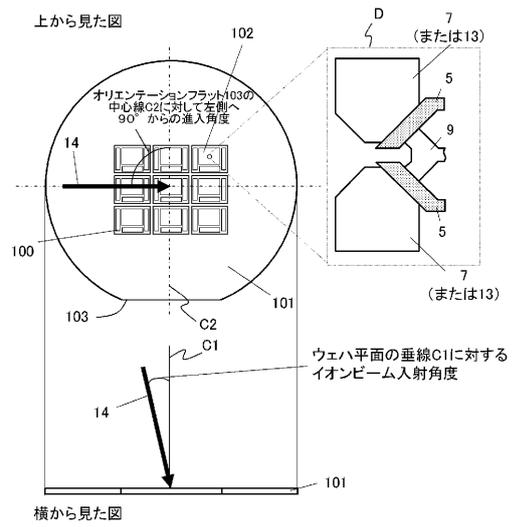
【図2】



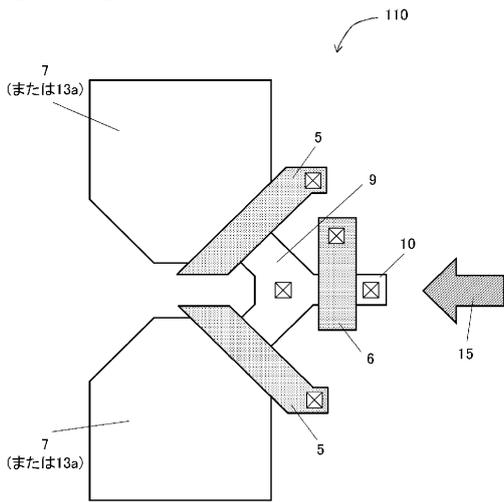
【 図 3 】



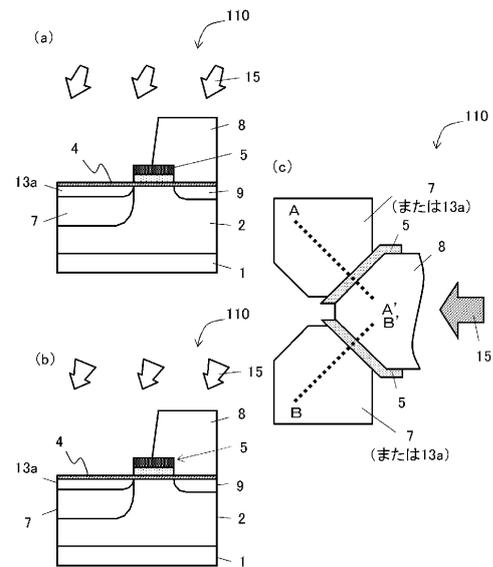
【 図 4 】



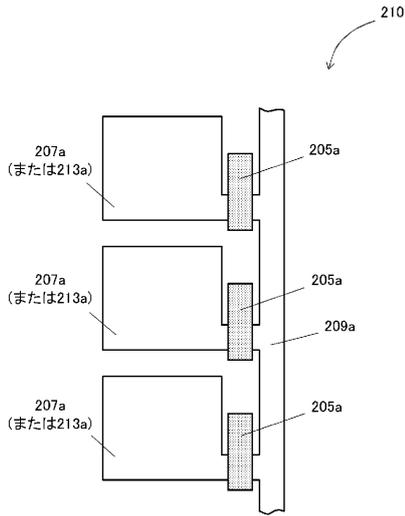
【 図 5 】



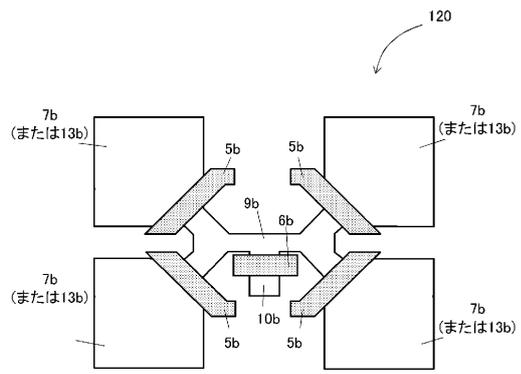
【 図 6 】



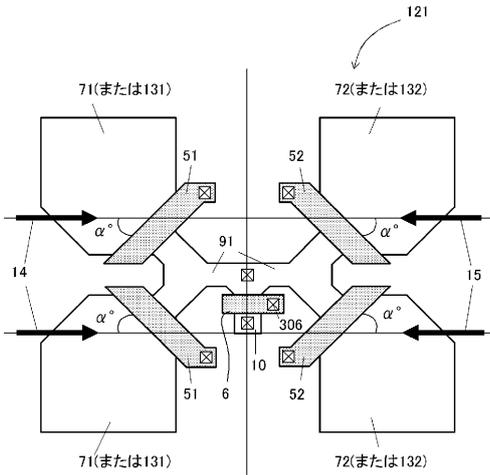
【 図 7 】



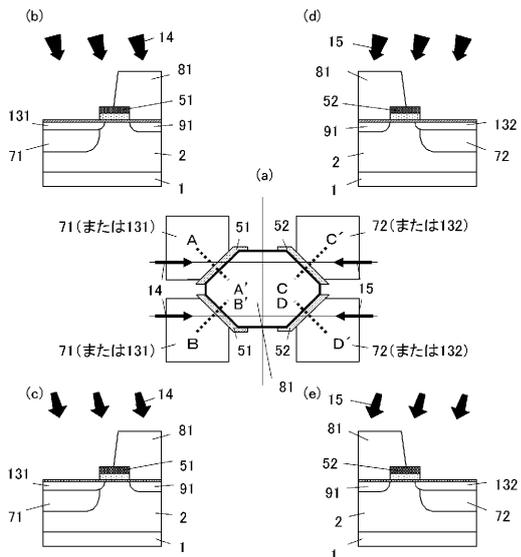
【 図 8 】



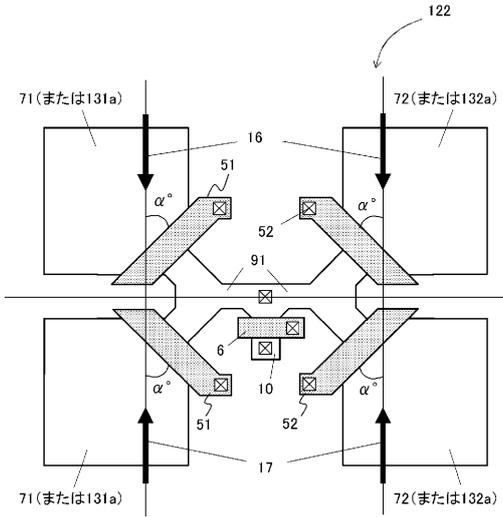
【 図 9 】



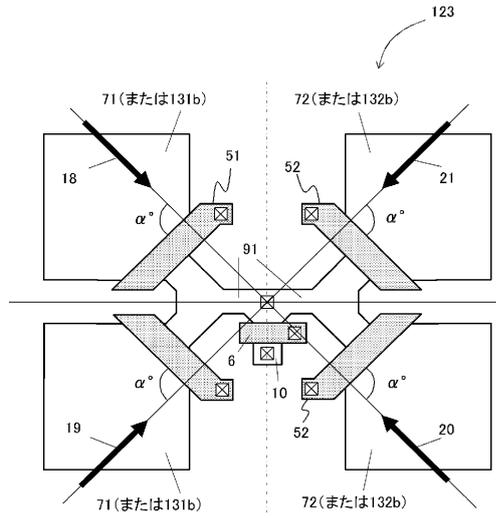
【 図 10 】



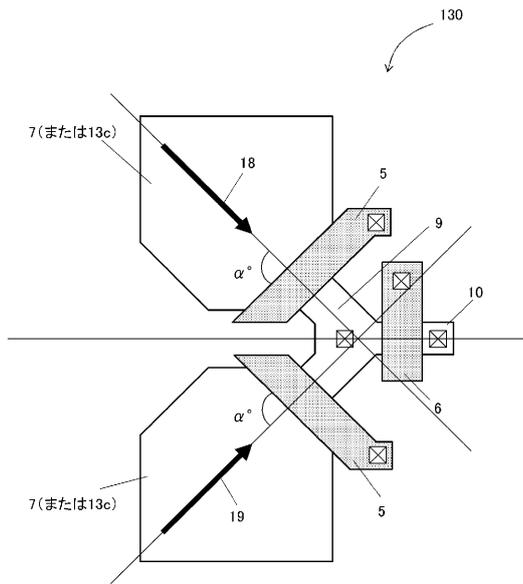
【図 1 1】



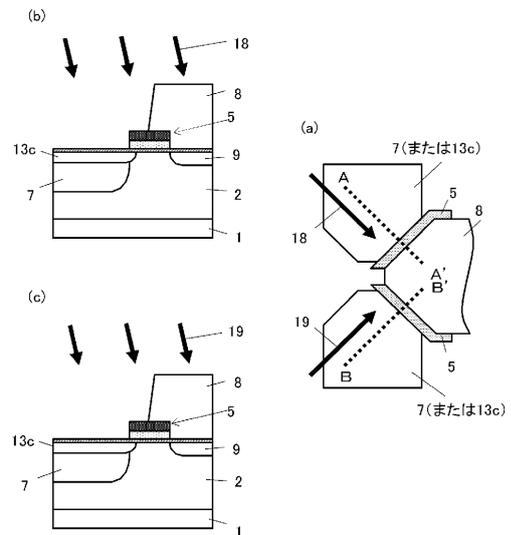
【図 1 2】



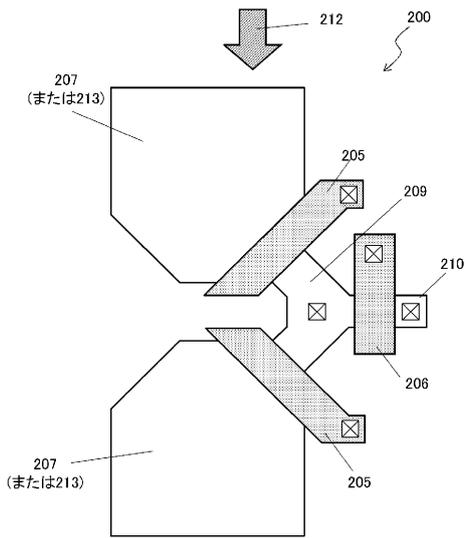
【図 1 3】



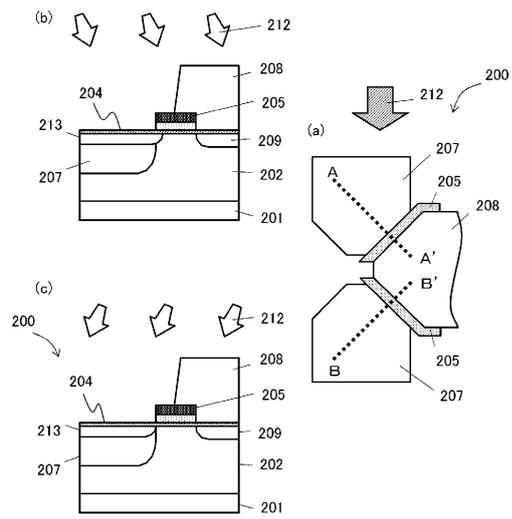
【図 1 4】



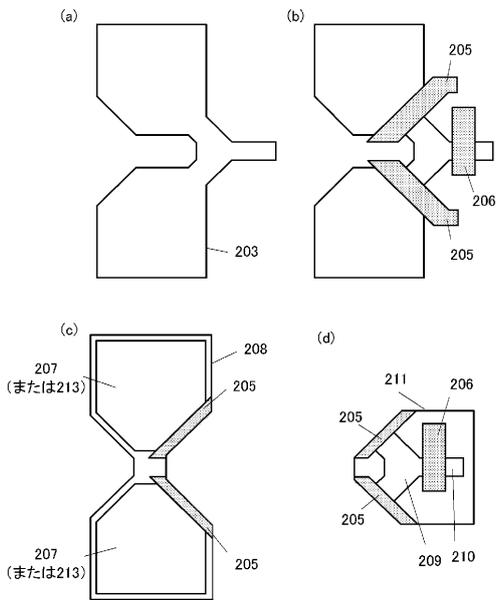
【 図 1 5 】



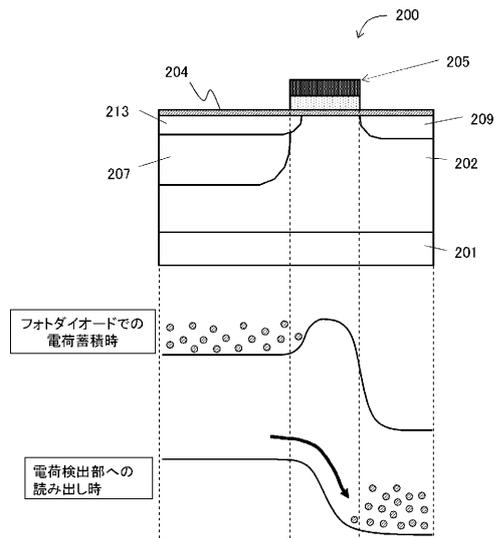
【 図 1 6 】



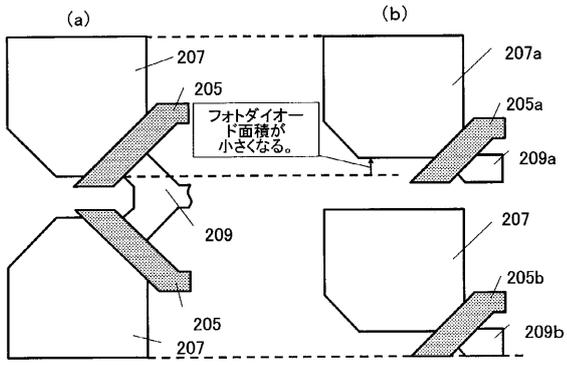
【 図 1 7 】



【 図 1 8 】



【図19】



【図20】

