

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4967243号
(P4967243)

(45) 発行日 平成24年7月4日(2012.7.4)

(24) 登録日 平成24年4月13日(2012.4.13)

(51) Int. Cl.		F I		
HO 1 L 33/32	(2010.01)	HO 1 L 33/00	1 8 6	
HO 1 L 33/38	(2010.01)	HO 1 L 33/00	2 1 0	

請求項の数 6 (全 19 頁)

(21) 出願番号	特願2005-64665 (P2005-64665)	(73) 特許権者	000005968
(22) 出願日	平成17年3月8日(2005.3.8)		三菱化学株式会社
(65) 公開番号	特開2006-253240 (P2006-253240A)		東京都港区芝4丁目14番1号
(43) 公開日	平成18年9月21日(2006.9.21)	(74) 代理人	100080791
審査請求日	平成20年2月29日(2008.2.29)		弁理士 高島 一
		(74) 代理人	100125070
			弁理士 土井 京子
		(74) 代理人	100136629
			弁理士 鎌田 光宜
		(74) 代理人	100121212
			弁理士 田村 弥栄子
		(74) 代理人	100122688
			弁理士 山本 健二
		(74) 代理人	100117743
			弁理士 村田 美由紀

最終頁に続く

(54) 【発明の名称】 GaN系発光ダイオードおよび発光装置

(57) 【特許請求の範囲】

【請求項1】

少なくともn型GaN系半導体層と、GaN系半導体からなる発光層と、p型GaN系半導体層と、酸化物半導体からなるコンタクト層とを、この順に含む半導体積層体と、

前記コンタクト層の表面に部分的に形成された、金属材料からなる厚さ50nm以上の上部電極と、

前記コンタクト層の表面の前記上部電極が形成されていない部分に、前記上部電極と接しないように形成された、金属材料からなる反射膜と、

前記上部電極と前記反射膜との間に充填された、無機材料からなる拡散阻止部材と、を有し、

前記拡散阻止部材の一部が前記上部電極を膜状に覆うとともに、前記反射膜は、その一部が前記上部電極を覆う拡散阻止部材の上面に達するように形成されているGaN系発光ダイオード。

【請求項2】

少なくともn型GaN系半導体層と、GaN系半導体からなる発光層と、p型GaN系半導体層と、酸化物半導体からなるコンタクト層とを、この順に含む半導体積層体と、

前記コンタクト層の表面に部分的に形成された、金属材料からなる上部電極と、

前記コンタクト層の表面の前記上部電極が形成されていない部分に、前記上部電極と接しないように形成された、金属材料からなる反射膜と、

前記上部電極と前記反射膜との間に充填された、絶縁性の無機材料からなる拡散阻止部

10

20

材と、を有し、

前記拡散阻止部材の一部が前記反射膜を膜状に覆うとともに、前記上部電極は、その一部が前記反射膜を覆う拡散阻止部材の上面に達するように形成されているGaN系発光ダイオード。

【請求項3】

前記酸化物半導体がITOである、請求項1または2に記載のGaN系発光ダイオード。

【請求項4】

前記拡散阻止部材が、SiO₂からなる、請求項1～3のいずれか1項に記載のGaN系発光ダイオード。

10

【請求項5】

前記上部電極の、前記コンタクト層の表面に接する部分の少なくとも一部が、電極部分と開口部分とからなるパターンに形成されている、請求項1～4のいずれか1項に記載のGaN系発光ダイオード。

【請求項6】

前記反射膜の材料がAgまたはAg合金のいずれかである、請求項1～5のいずれか1項に記載のGaN系発光ダイオード。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は、フリップチップ実装に適したGaN系発光ダイオードと、フリップチップ実装されたGaN系発光ダイオードを含む発光装置に関する。

【背景技術】

【0002】

GaN系発光ダイオード(以下「GaN系LED」ともいう。)は、GaN系半導体からなる発光層を挟んでp型およびn型のGaN系半導体が接合されてなる、pn接合ダイオード構造を有する半導体発光素子であり、発光層を構成するGaN系半導体の組成を選択することによって、赤色～紫外に至る光を発光させることが可能である。

【0003】

GaN系半導体は、化学式Al_aIn_bGa_{1-a-b}N(0 ≤ a ≤ 1、0 ≤ b ≤ 1、0 ≤ a + b ≤ 1)で決定される3族窒化物からなる化合物半導体であって、例えば、GaN、InGaN、AlGaN、AlInGaN、AlN、InNなど、任意の組成のものが例示される。また、上記化学式において、3族元素の一部をホウ素(B)、タリウム(Tl)などで置換したもの、また、N(窒素)の一部をリン(P)、ヒ素(As)、アンチモン(Sb)、ビスマス(Bi)などで置換したのも、GaN系半導体に含まれる。

30

【0004】

GaN系LEDは、有機金属化合物気相成長(MOVPE)法、ハイドライド気相成長(HVPE)法、分子ビームエピタキシー(MBE)法等の気相成長法を用いて、サファイア等からなる結晶基板上に、n型GaN系半導体層、発光層、p型GaN系半導体層をこの順に成長し、n型GaN系半導体層とp型GaN系半導体層のそれぞれに給電するための電極を形成することによって、作製される。

40

なお、本明細書では、GaN系半導体層を気相成長法により製造する際に、結晶基板が下側にあり、その上にGaN系半導体層が積み重ねられるものとみなして、この上下の区別を、素子構造の説明においても適用する。また、上下方向(結晶基板やGaN系半導体層の厚み方向でもある。)と直交する方向を、横方向とも呼ぶ。また、p型GaN系半導体層を単にp型層と呼び、n型GaN系半導体層を単にn型層とも呼ぶ。

【0005】

図14に、従来のGaN系LEDの断面構造の一例を示す。図14において、1はサファイアからなる結晶基板、2はSiドープGaNからなるn型層、3はGaNとInGaNとからなるMQW(多重量子井戸)構造の発光層、4はMgドープAlGaNからなる

50

p型層、5はMgドープGaNからなるp型のコンタクト層、P1はTi(チタン)とAl(アルミニウム)とを積層してなる下部電極、P2はNi(ニッケル)とAu(金)とを積層してなる上部電極である。下部電極P1はn型層2に電流を供給するための電極であり、上部電極P2は、当該上部電極P2が形成される層であるコンタクト層5を介して、p型層4に電流を供給するための電極である。

このようなGaN系LEDの実装形態の一つとして、素子の上面側を実装用基材の実装面に向けて固定する、フリップチップ実装がある。図14に示す素子がフリップチップ実装されたとき、発光層3で発生される光は、結晶基板1の下面側から素子外に取り出されることになる。

図14に示す素子では、発光層3から上方に向かって進行する光が、上部電極P2の下面で反射されるので、上部電極P2を光反射性の良好な材料で形成することにより、フリップチップ実装したときの光取り出し効率を向上させることができる(特許文献1)。そこで、上部電極P2は、コンタクト層5との接触抵抗が低く、かつ、光反射性が良好な材料で形成することが望ましい。しかし、これらの要求を同時に満足する材料を見つけることは簡単ではない。

【0006】

図15に示すのは、従来技術に係る他のGaN系LEDの断面構造である。この素子では、上記問題を解決するために、コンタクト層5との接触抵抗が小さな金属からなる上部電極P2が、コンタクト層5の表面に部分的に形成され、更に、その上を覆って、光反射性の良好なAg、Alからなる反射膜P3が別に形成されている(特許文献2)。しかし、この構造では、上面形状の異なる上部電極P2と反射膜P3とを別々の工程で形成することが必要となるため、上部電極P2と反射膜P3との積層状態を常に一定に保つことが難しく、素子間やウェハ間でバラツキが生じ易い。そのために、電極形成時に通常行われる熱処理工程や、フリップチップ実装時の加熱工程で、上部電極P2と反射膜P3との間での材料の拡散や合金化反応が生じる際の、拡散や合金化の状態が安定せず、その結果、上部電極P2とコンタクト層5との間の接触抵抗が、素子間やウェハ間で変動し易いという問題がある。

【特許文献1】特開平11-220170

【特許文献2】特開2004-119983

【発明の開示】

【発明が解決しようとする課題】

【0007】

本発明の目的は、コンタクト層の上に上部電極と反射膜とを別に設けることによって、上部電極の接触抵抗の増大を抑えながら、フリップチップ実装時の光取り出し効率を改善するとともに、更に、上部電極と反射膜との積層状態のバラツキにより、コンタクト層と上部電極との接触抵抗の変動が生じるという従来技術の問題を改善した、GaN系LEDを提供することを目的とする。

【課題を解決するための手段】

【0008】

本発明は、以下の特徴を有する。

(1) 少なくともn型GaN系半導体層と、GaN系半導体からなる発光層と、p型GaN系半導体層と、コンタクト層とを、この順に含む半導体積層体と、前記コンタクト層の表面に部分的に形成された、金属材料からなる上部電極と、前記コンタクト層の表面の前記上部電極が形成されていない部分に、前記上部電極と接しないように形成された、金属材料からなる反射膜と、を有するGaN系発光ダイオード。

(2) 前記上部電極と前記反射膜の間には、無機材料からなる拡散阻止部材が充填されている、前記(1)に記載のGaN系発光ダイオード。

(3) 前記拡散阻止部材の一部が、前記上部電極と前記反射膜の少なくとも一方を膜状に覆っている、前記(2)に記載のGaN系発光ダイオード。

(4) 前記拡散阻止部材の一部が前記上部電極を膜状に覆うとともに、前記反射膜は、そ

10

20

30

40

50

の一部が前記上部電極を覆う拡散阻止部材の上面に達するように形成されている、前記(3)に記載のGaN系発光ダイオード。

(5)前記拡散阻止部材の一部が前記反射膜を膜状に覆うとともに、前記上部電極は、その一部が前記反射膜を覆う拡散阻止部材の上面に達するように形成されている、前記(3)に記載のGaN系発光ダイオード。

(6)前記拡散阻止部材が、絶縁性の無機材料からなる、前記(2)~(5)のいずれかに記載のGaN系発光ダイオード。

(7)前記上部電極の、前記コンタクト層の表面に接する部分の少なくとも一部が、電極部分と開口部分とからなるパターンに形成されている、前記(1)~(6)のいずれかに記載のGaN系発光ダイオード。

(8)前記発光層が紫色~近紫外の光を発生するInGaNを含み、前記コンタクト層がp型GaN系半導体層からなり、前記パターンが細分化されており、かつ、前記パターンに含まれる電極部分の面積比が20%~40%である、前記(7)に記載のGaN系発光ダイオード。

(9)前記コンタクト層がp型GaN系半導体からなり、前記反射膜の材料がAg、Ag合金、Al、Al合金のいずれかである、前記(1)~(8)のいずれかに記載のGaN系発光ダイオード。

(10)前記コンタクト層がn型GaN系半導体または酸化物半導体からなり、前記反射膜の材料がAgまたはAg合金のいずれかである、前記(1)~(7)のいずれかに記載のGaN系発光ダイオード。

(11)実装用基材と、その表面にフリップチップ実装された、前記(1)~(10)のいずれかに記載のGaN系発光ダイオードとを含む、発光装置。

【発明の効果】

【0009】

上記(1)に記載されたGaN系LEDは、コンタクト層の表面に、上部電極と、該上部電極とは別に反射膜を設けるにあたり、該上部電極と該反射膜とが相互に接しないように形成されるという、特徴的な構造を有する。この構造により、上部電極と反射膜との間の材料の拡散や合金化反応の発生が抑制され、上部電極とコンタクト層との間の接触抵抗が不安定化する問題が改善される。

【発明を実施するための最良の形態】

【0010】

以下、図面を参照して具体的に説明する。

図1は、本発明の一実施形態に係るGaN系LEDの構造を示す模式図であり、図1(a)は上面図、図1(b)は図1(a)のX-Y線における断面図である。

図1において、11は結晶基板、12はn型層、13は発光層、14はp型層、15はコンタクト層、P11は下部電極、P12は上部電極、P13は反射膜、P15はボンディングパッドである。

【0011】

図1に示す素子の、各部位の具体的な構成を以下に例示する。

結晶基板11は、例えば、サファイア基板である。

n型層12は、例えば、Si(ケイ素)を $5 \times 10^{18} \text{ cm}^{-3}$ の濃度でドーブした、膜厚3 μm のn型GaNである。

発光層13は、例えば、膜厚8nmのGaN障壁層と膜厚2nmのInGaN井戸層とを各10層交互に積層してなる、MQW(多重量子井戸)構造の発光層である。

p型層14は、例えば、Mg(マグネシウム)を $5 \times 10^{18} \text{ cm}^{-3}$ の濃度でドーブした膜厚30nmのp型Al_{0.1}Ga_{0.9}Nである。

コンタクト層15は、例えば、Mgを $5 \times 10^{19} \text{ cm}^{-3}$ の濃度でドーブした膜厚200nmのp型GaNである。

下部電極P11は、例えば、n型層12と接する側から順に、膜厚20nmのTi、膜厚800nmのAlを積層し、熱処理したものである。

10

20

30

40

50

上部電極 P 1 2 は、例えば、コンタクト層 1 5 と接する側から順に、膜厚 2 0 n m の N i 、膜厚 1 0 0 n m の A u (金) を積層し、熱処理したものである。

ボンディングパッド P 1 5 は、例えば、上部電極 P 1 2 と接する側から順に、膜厚 2 0 n m の T i 、膜厚 3 0 0 n m の A u を積層したものである。

反射膜 P 1 3 は、例えば、膜厚 2 0 0 n m の A l である。

【 0 0 1 2 】

図 1 (a) (b) に示すように、上部電極 P 1 2 は、ボンディングパッド P 1 5 の下となった部分を除き、正方形状の開口部分が多数設けられた、格子状パターンに形成されており、コンタクト層 1 5 の表面を部分的に覆いながら、その表面上に広がっている。この格子状パターンの寸法は、例えば、正方形状の開口部分の一辺の長さが 8 μ m であり、隣り合った開口部分の間隔 (線状の電極部分の幅) が 2 μ m である。反射膜 P 1 3 は、上部電極 P 1 2 の開口部分に露出された、コンタクト層 1 5 の表面に形成されている。上部電極 P 1 2 と反射膜 P 1 3 との間隙 c の幅は、例えば、1 μ m である。

10

【 0 0 1 3 】

図 1 に示す G a N 系 L E D は、次の手順により作製することができる。

(結晶成長)

結晶基板 1 1 の上に、M O V P E 法など、公知の G a N 系半導体結晶の成長方法を用いて、n 型層 1 2 、発光層 1 3 、p 型層 1 4 、コンタクト層 1 5 を、順次形成する。結晶成長の終了後、必要に応じて、p 型層 1 4 およびコンタクト層 1 5 に添加した p 型不純物を活性化するために、熱処理を行う。

20

【 0 0 1 4 】

(上部電極の形成)

コンタクト層 1 5 の表面に、上部電極 P 1 2 を形成する。上部電極 P 1 2 のパターンニングは、公知のフォトリソグラフィ技法を用いて行うことができる。

例えば、リフトオフ法の場合、まず、コンタクト層 1 5 の表面全体にフォトレジスト膜を形成する。次に、フォトリソグラフィ技法を用いて、上部電極 P 1 2 の電極部分を形成すべき領域から、該フォトレジスト膜を除去し、コンタクト層 1 5 の表面を露出させる。次に、蒸着、スパッタリング、C V D 等、公知の金属薄膜の形成方法を適宜用いて、上部電極 P 1 2 の電極膜を形成する。フォトレジスト膜をリフトオフすると、電極膜のうち、コンタクト層 1 5 の表面に形成された部分だけが残る。これによって、上部電極 P 1 2 が

30

所定のパターンに形成される。

他の方法として、先に上部電極 P 1 2 の電極膜を、コンタクト層 1 5 の表面に全面的に形成した後、フォトリソグラフィ技法によりパターンニングしたフォトレジスト膜をエッチングマスクとして用い、不要部分をエッチング除去することにより、上部電極 P 1 2 を所定のパターンに形成することもできる。

【 0 0 1 5 】

(反射膜の形成)

上部電極 P 1 2 の開口部分に露出したコンタクト層 1 5 の表面に、反射膜 P 1 3 を形成する。この反射膜 P 1 3 の形成およびパターンニングは、上部電極 P 1 2 の形成およびパターンニングと同様の方法により行うことができる。

40

【 0 0 1 6 】

(下部電極の形成)

反応性イオンエッチング法により、コンタクト層 1 5 の表面側から、コンタクト層 1 5 、p 型層 1 4 、発光層 1 3 の一部を除去し、露出した n 型層 1 2 の表面に、蒸着、スパッタリング、C V D 等、公知の金属薄膜の形成方法を適宜用いて、下部電極 P 1 1 を形成する。

【 0 0 1 7 】

(ボンディングパッドの形成)

ボンディングパッドは、従来公知の方法を用いて、上部電極 P 1 2 の上の、所定の箇所

50

【 0 0 1 8 】

(熱処理)

各電極と GaN 系半導体との接触抵抗を低下させるために、ウェハ全体を熱処理し、電極と GaN 系半導体との密着を促進させる。熱処理は、半導体の表面にオーミック電極を形成する際に行われる通常の処理であり、その温度と時間は、電極の材料にもよるが、温度は 350 ~ 900 、時間は 1 分間 ~ 60 分間とすることができる。

【 0 0 1 9 】

(素子分離)

必要に応じて、結晶基板 11 の下面を研削および / または研磨して、結晶基板 11 の厚さを薄くした後、スクライピング、ダイシング、レーザー溶断など、公知の方法を適宜用いて、素子分離を行う。

10

【 0 0 2 0 】

図 1 に示す GaN 系 LED では、上部電極 P12 と反射膜 P13 との間に間隙 c が設けられることにより、上部電極 P12 と反射膜 P13 との間での材料の拡散や合金化反応が抑制されるために、上部電極 P12 とコンタクト層 15 との接触抵抗が不安定化する問題が改善される。間隙 c は、この目的が達成される範囲で、小さくすることが望ましい。なぜなら、間隙 c を小さくする程、反射膜 P13 の面積を大きく取ることができ、光取り出し効率が改善されるからである。したがって、間隙 c は、上部電極 P12 と反射膜 P13 を形成する際の寸法精度を考慮のうえ、これらが積層された部分が生じない大きさに設定する。

20

【 0 0 2 1 】

上部電極と反射膜の接触を確実に防止するために、これらの間に、金属材料の拡散を阻止するための拡散阻止部材を充填してもよい。図 2 は、そのような素子の構造例を示す模式図であり、図 2 (a) は上面図、図 2 (b) は図 2 (a) の X - Y 線における断面図である。図 2 に示す素子と、図 1 に示す素子との構造上の相違点は、上部電極 P12 と反射膜 P13 との間に、拡散阻止部材 P14 が充填されている点である。

【 0 0 2 2 】

拡散阻止部材 P14 を、金属酸化物、金属窒化物など、1000 以上の高温でも安定な無機材料で形成することによって、金属材料からなる上部電極 P12 と反射膜 P13 との間での、材料の拡散や合金化反応を効果的に抑制することができる。拡散阻止部材 P14 の材料として、具体的には、酸化ケイ素、アルミナ、スピネル、酸化チタン、酸化ジルコニウム、酸化亜鉛、酸化インジウム、酸化スズ、ITO (錫ドープ酸化インジウム)、窒化ケイ素、窒化アルミニウムなどが例示される。

30

拡散阻止部材 P14 を、ITO、酸化インジウム、酸化スズ、酸化亜鉛 (ZnO) などの導電性金属酸化物 (酸化物半導体) で形成した場合には、その導電性によって、素子の横方向の電流拡散性が補われることが期待できる。一方、拡散阻止部材 P14 を絶縁性の無機材料で形成する場合には、屈折率が特に小さい酸化ケイ素、アルミナ、スピネルなどの材料を用いると、コンタクト層 15 と拡散阻止部材 P13 との界面で、屈折率差による反射が生じ易くなるために、光取り出し効率を改善するうえで好ましい。

金属酸化物、金属窒化物などからなる拡散阻止部材を形成する方法としては、各種の CVD 法、スパッタリング法、蒸着法、スプレー熱分解法、ゾルーゲル法など、公知の無機薄膜の形成方法を適宜用いることができる。

40

【 0 0 2 3 】

図 2 に示す素子は、例えば、次の手順により作製することができる。

(結晶成長)

結晶基板 11 の上に、公知の GaN 系半導体結晶の成長方法を用いて、n 型層 12、発光層 13、p 型層 14、コンタクト層 15 を、順次形成する。図 3 (a) は、コンタクト層 15 の成長が完了したウェハの断面構造を示す模式図である。便宜上、ひとつの素子に相当する領域のみを表示しているが、実際の工程はウェハ単位で行われる。図 3 (b) および (c)、図 4 (d) ~ (f) 図 5 (g) ~ (i) も同様である。

50

【 0 0 2 4 】

(拡散阻止部材の形成)

コンタクト層 1 5 の表面に、図 3 (b) に示すように、拡散阻止部材 P 1 4 を膜状に形成する。この拡散阻止部材 P 1 4 は、例えば、厚さ 3 0 0 n m の $S i O_2$ 膜である。 $S i O_2$ 膜の好ましい形成方法としては、プラズマ C V D 法、スパッタリング法、ゾルゲル法などが挙げられる。

【 0 0 2 5 】

(上部電極の形成)

拡散阻止部材 P 1 4 の表面全体を覆ってフォトレジスト膜 P R を形成した後、フォトリソグラフィ技法を用いて、該フォトレジスト膜 P R に、形成すべき上部電極の電極部分の形状に開口部を形成する。この状態を図 3 (c) に示す。

次に、このフォトレジスト膜 P R をエッチングマスクとして、ドライエッチング法により、フォトレジスト膜 P R の開口部の下方の拡散阻止部材 P 1 4 を除去し、図 4 (d) に示すように、コンタクト層 1 5 の表面を露出させる。

次に、蒸着法、スパッタリング、C V D 等の方法を適宜用いて、上部電極 P 1 2 の電極膜を形成し、フォトレジスト膜 P R をリフトオフすると、図 4 (e) に示すように、拡散阻止部材 P 1 4 をエッチング除去した部分に、上部電極 P 1 2 が形成される。

【 0 0 2 6 】

(反射膜の形成)

上部電極 P 1 2 が形成されたウェハの上面を全面的に覆うフォトレジスト膜 P R を形成し、フォトリソグラフィ技法を用いて、該フォトレジスト膜 P R に、形成すべき反射膜 P 1 3 の形状に、開口部を形成する。この状態を、図 4 (f) に示す。

次に、このフォトレジスト膜 P R をエッチングマスクとして、ドライエッチング法により、フォトレジスト膜 P R の開口部の下方の拡散阻止部材 P 1 4 を除去し、図 5 (g) に示すように、コンタクト層 1 5 の表面を露出させる。

次に、蒸着法、スパッタリング、C V D 等の方法を適宜用いて、反射膜 P 1 3 の製膜を行い、その後、フォトレジスト膜 P R をリフトオフすると、図 5 (h) に示すように、拡散阻止部材 P 1 4 をエッチング除去した部分に、反射膜 P 1 3 が形成される。

【 0 0 2 7 】

(電極の形成等)

反射膜 P 1 3 を形成した後は、図 1 に示す素子を作製するときと同様の方法により、下部電極 P 1 1 の形成、ボンディングパッド P 1 5 の形成、熱処理、素子分離を行うことができる。

【 0 0 2 8 】

上部電極と反射膜との間に充填する拡散阻止部材は、その一部を延長して、上部電極および/または反射膜を膜状に覆うように形成してもよい。拡散阻止部材をこのように形成した素子の断面構造例を図 6 に模式的に示す。

図 6 (a) に示す素子では、上部電極 P 1 2 と反射膜 P 1 3 との間に充填された拡散阻止部材 P 1 4 の一部が、上部電極 P 1 2 を膜状に覆っている。

図 6 (b) に示す素子では、上部電極 P 1 2 と反射膜 P 1 3 との間に充填された拡散阻止部材 P 1 4 の一部が、反射膜 P 1 3 を膜状に覆っている。

【 0 0 2 9 】

図 6 (a) に示す素子を作製する手順は、例えば、次の通りである。

まず、結晶成長工程が完了したウェハの、コンタクト層 1 5 の表面に、上部電極 P 1 2 を所定の形状に形成する。そして、この上部電極 P 1 2 を埋め込んで、ウェハの表面全体に拡散阻止部材 P 1 4 を膜状に形成する。この状態を図 7 (a) に示す。

次に、この拡散阻止部材 P 1 4 の表面全体を覆ってフォトレジスト膜 P R を形成し、フォトリソグラフィ技法を用いて、該フォトレジスト膜 P R に、形成すべき反射膜の形状に開口部を形成する。この状態を図 7 (b) に示す。

次に、このフォトレジスト膜 P R をエッチングマスクとして、ドライエッチング法によ

10

20

30

40

50

り、フォトリソ膜PRの開口部の下方の拡散阻止部材P14を除去し、図7(c)に示すように、コンタクト層15の表面を露出させる。

次に、蒸着法、スパッタリング、CVD等の方法を適宜用いて、反射膜P13の製膜を行い、その後、フォトリソ膜PRをリフトオフすると、図8(d)に示すように、拡散阻止部材P14をエッチング除去した部分に、反射膜P13が形成される。

次に、図8(e)に示すように、反応性イオンエッチング法により、コンタクト層15の表面側から、コンタクト層15、p型層14、発光層13の一部を除去し、露出したn型層12の表面に、蒸着、スパッタリング、CVD等の方法を適宜用いて、下部電極P11を形成する。

次に、反射膜P13を形成するときと同様の方法を用いて、図8(f)に示すように、ボンディングパッドP15を形成すべき部位の拡散阻止部材P14を除去し、それによって露出した上部電極P12の上に、ボンディングパッドP15を形成する。その後は、図1に示す素子を作製するときと同様の方法で、熱処理、素子分離を行う。

【0030】

図6(b)に示す素子を作製するには、前述の、図6(a)に示す素子の作製方法において、上部電極P12と反射膜P13の形成の順序を入れ替えて、反射膜P13をまずコンタクト層15の表面に形成しておいて、これを拡散阻止部材P14で埋め込んだ後、マスクプロセスを用いて所定の領域から拡散阻止部材P14を除去し、上部電極P12を形成すればよい。

【0031】

図6(a)(b)に示す素子では、拡散阻止部材が、上部電極と反射膜のいずれか一方を覆うように形成されているが、拡散阻止部材は、これらを両方とも覆うように形成してもよい。そのような構成の素子は、例えば、図1に示す素子を形成した後で、その上から拡散阻止部材を膜状に形成することにより、作製することができる。

【0032】

図6(a)に示す素子の反射膜P13を、その一部が上部電極P12を覆う拡散阻止部材P14の上面に達するように、形成することができる。図9(a)に、このような構成を有する素子の構造例を示す。また、図6(b)に示す素子の上部電極P12を、その一部が反射膜P13を覆う拡散阻止部材P14の上面に達するように、形成することができる。図9(b)に、このような構成を有する素子の構造例を示す。

【0033】

図9(a)に示す素子では、コンタクト層15の表面に、上部電極P12と反射膜P13が形成され、その間には、拡散阻止部材P14が充填されている。拡散阻止部材P14の一部は、上部電極P12の表面を膜状に覆っている。また、反射膜P13は、その一部が上部電極P12を覆う拡散阻止部材P14の上面を覆うように形成されている。このような構成を有する素子では、上部電極P12と反射膜P13の間から、拡散阻止部材P14の内部に入射した光が、拡散阻止部材P14の上面を覆う反射膜P13により反射され、再びコンタクト層15に戻ってくる可能性が高くなるために、フリップチップ実装時の光取り出し効率が改善される。

【0034】

図9(b)に示す素子では、コンタクト層15の表面に、上部電極P12と、反射膜P13が形成され、その間には、拡散阻止部材P14が充填されている。拡散阻止部材P14の一部は、反射膜P13の表面を膜状に覆っている。また、上部電極P12は、その一部が反射膜P13を覆う拡散阻止部材P14の上面を覆うように形成されている。このような構成を有する素子では、上部電極P12の断面積が大きくなるために、該上部電極P12による横方向の電流拡散性が良好となる。

【0035】

図9(a)に示す素子を作製する手順は、例えば、次の通りである。

まず、結晶成長工程が完了したウェハの、コンタクト層15の表面に、上部電極P12を所定の形状に形成する。

10

20

30

40

50

次に、この上部電極 P 1 2 を埋め込んで、ウェハの表面全体に拡散阻止部材 P 1 4 を膜状に形成する。

次に、この拡散阻止部材 P 1 4 の表面全体を覆ってフォトレジスト膜を形成し、フォトリソグラフィ技法を用いて、該フォトレジスト膜に、開口部を形成する。この開口部の形状は、反射膜 P 1 3 がコンタクト層 1 5 の表面に接する部分の形状とする。

次に、該フォトレジスト膜をエッチングマスクとして、該フォトレジスト膜の開口部の下方の拡散阻止部材 P 1 4 を除去し、コンタクト層 1 5 の表面を部分的に露出させる。

次に、このフォトレジスト膜を除去し、反射膜 P 1 3 を、露出されたコンタクト層 1 5 の表面と、拡散阻止部材 P 1 4 の表面の両方を覆うように形成する。ここで、反射膜 P 1 3 を形成する前に、反射膜 P 1 3 を形成すべきでない箇所は、フォトレジスト膜からなるマスクで覆っておく。

その後は、前述の、図 6 に示す素子を作製するときと同様の方法により、下部電極 P 1 1、ボンディングパッド P 1 5 の形成、熱処理、素子分離を行う。

【 0 0 3 6 】

図 9 (b) に示す素子を作製するには、前述の、図 9 (a) に示す素子の作製方法において、上部電極 P 1 2 と反射膜 P 1 3 の形成の順序を入れ替えて、反射膜 P 1 3 をまずコンタクト層 1 5 の表面に形成しておいて、これを拡散阻止部材 P 1 4 で埋め込んだ後、マスクプロセスを用いて所定の領域から拡散阻止部材 P 1 4 を除去し、上部電極 P 1 2 を形成すればよい。

【 0 0 3 7 】

図 9 (b) に示す素子構成を变形し、ボンディングパッドを省略することもできる。図 1 0 は、そのような、ボンディングパッドを省略した G a N 系 L E D の断面構造を示す模式図である。図 1 0 に示す素子においては、上部電極 P 1 2 が、コンタクト層 1 5 とオーミック接触する電極であると同時に、実装時には、ろう材等が接合される、ボンディング用の電極でもある。

上部電極 P 1 2 は、例えば、コンタクト層 1 5 と接する部分から順に、膜厚 2 0 n m の N i、膜厚 1 0 0 n m の A u、膜厚 1 0 0 n m の P t (白金)、膜厚 1 0 0 n m の A u、膜厚 1 0 0 n m の P t、膜厚 2 0 0 n m の A u を積層し、熱処理したものである。コンタクト層 1 5 と接する最下層部分は、コンタクト層 1 5 との接触抵抗が小さくなるように、N i および A u の積層体とされる一方、最上層部分は、ろう材との濡れ性が良好となるよう、A u で形成されている。最下層部分と最上層部分の間の P t 層は、最下層部分と最上層部分との間での、材料の相互拡散を抑制するバリア層の働きを有する。

【 0 0 3 8 】

以上、本発明を、図面に即して説明したが、本発明は前記説明した実施形態に限定されない。

本発明に係る G a N 系 L E D において、コンタクト層 1 5 は、p 型 G a N 系半導体の他、n 型 G a N 系半導体や、酸化物半導体で形成することもできる。いずれの場合も、その表面に形成される上部電極 P 1 2 との接触抵抗が低くなるように、層内のキャリア濃度を十分に高くすることが望ましい。

コンタクト層 1 5 を、n 型 G a N 系半導体や酸化物半導体で形成する場合には、p 型層 1 4 とコンタクト層 1 5 との接合部での抵抗が低くなるように、p 型層 1 4 およびコンタクト層 1 5 のキャリア濃度を、特に、該接合部の近傍で十分に高くすることが望ましい。更に、p 型層 1 4 とコンタクト層 1 5 との間に、透明または島状の金属薄膜を介在させるなど、該接合部の抵抗を低下させるための公知の構成も、適宜採用することができる。

コンタクト層 1 5 を酸化物半導体で形成する場合、その作製には、スパッタリング法、蒸着法、C V D 法、スプレー熱分解法など、公知の酸化物半導体薄膜の形成方法を適宜用いることができる。

【 0 0 3 9 】

下部電極 P 1 1 および上部電極 P 1 2 の材料としては、例えば、N i、A u、P t、P d (パラジウム)、R h、R u (ルテニウム)、O s (オスミウム)、I r (イリジウム

10

20

30

40

50

)、Ti、Al、Zr(ジルコニウム)、Hf(ハフニウム)、V(バナジウム)、Nb(ニオブ)、Ta(タンタル)、Co(コバルト)、Fe(鉄)、Mn(マンガン)、Mo(モリブデン)、Cr(クロム)、W(タングステン)、La(ランタン)、Cu(銅)、Ag(銀)、Y(イットリウム)などの単体や合金を適宜用いることができる。また、下部電極P11および上部電極P12は、単層膜構造としてもよいし、多層膜構造であってもよい。

n型層12と下部電極P11との間には、酸化物半導体層を介在させることもできる。

【0040】

上部電極P12は、発光層13で発生される光を反射し得る厚さに形成することが望ましく、例えば、20nm~5 μ mとすることができる。十分な光反射性を有するようにするには、上部電極P12の厚さは50nm以上とすることが好ましく、100nm以上とすることがより好ましい。

10

【0041】

コンタクト層15をp型GaN系半導体で形成する場合には、上部電極P12とコンタクト層15との接触抵抗が低くなるように、上部電極P12の、少なくとも、コンタクト層15と接する部分である最下層部分を、Ni、Pd、Rh、Pt、Auから選ばれるひとつ以上の材料で形成することが好ましい。

一方、コンタクト層15をn型GaN系半導体または酸化物半導体で形成する場合、上部電極P12とコンタクト層15との接触抵抗が低くなるように、上部電極P12の、少なくとも最下層部分を、Al、Ti、Auから選ばれるひとつ以上の材料で形成することが好ましい。

20

【0042】

上部電極P12は、発光層13で発生された光を反射する部分に、Ag、Al、Rh、Pt、Pd、Irから選ばれる材料で形成された反射部を含むように構成することが好ましい。これらの金属は、GaN系LEDの典型的な発光波長である、可視短波長~近紫外領域において高い反射率を有する材料である。発光層13で発生された光を反射する部分とは、上部電極P12の最下層部分、または、最下層部分が光を透過する膜厚に形成される場合には、該最下層部分の直上の部分である。前記反射部は、膜厚を50nm以上とすることが好ましい。

【0043】

30

反射膜P13は、発光層13で発生される光に対する反射性が、上部電極P12よりも良好となるように形成する。反射膜P13は、十分な光反射性を有するように、膜厚を50nm以上とすることが好ましく、100nm以上とすることがより好ましい。

反射膜P13の好ましい材料は、例えば、Ag、Al、Rh、Pt、Pd、Irである。特に好ましい材料は、AgとAlである。AgやAlは、光反射性の観点からは、単体を用いることが好ましいが、これらの金属の耐候性や耐熱性を改善するために、他の元素が添加された、Ag合金やAl合金も好ましく用い得る。これらの合金は、反射率が単体の80%以下とならない程度に、他の元素が添加されたものを用いることが望ましい。反射性の良好な、各種のAg合金やAl合金が、液晶表示装置等における高反射性の配線膜用途に開発されているが、それらのいずれも、反射膜P13の材料として好適に用いることができる。

40

【0044】

p型GaN系半導体は導電性が低いために、p型GaN系半導体からなる層の内部では、電流の横方向の拡散が殆ど生じない。従って、コンタクト層15をp型GaN系半導体で形成する場合には、上部電極P12によって電流を横方向に拡散させる必要がある。また、コンタクト層15をn型GaN系半導体や酸化物半導体で形成する場合についても、コンタクト層15の膜厚を小さくしたときには、コンタクト層15の内部での電流の横方向の拡散性が低下するので、上部電極P12によってこれを補助することが好ましい場合がある。

これらの場合には、上部電極P12が、コンタクト層15の表面を部分的に覆いながら

50

、該表面上に拡がったパターンをなすように、即ち、該上部電極 P 1 2 の、コンタクト層 1 5 の表面に接する部分の少なくとも一部を、電極部分と開口部分とからなるパターンに形成することが望ましい。そのようなパターンとして、電極部分が、ネット状（格子状を含む）、櫛状、樹枝状、放射状、ミアンダ状、分散配置されたドット状、分散配置された細線状、などを呈すパターンが例示される。電極部分が分散配置されたドット状や細線状を呈すパターン、即ち、上部電極 P 1 2 の、コンタクト層 1 5 の表面に接する部分が、不連続となるパターンは、図 1 0 に示す素子のように、上部電極 P 1 2 が拡散阻止部材 P 1 4 の上で横方向に連続した構造を有する素子において、採用することができる。

【 0 0 4 5 】

図 1 1 は、前記パターンの具体例であり、塗り潰された部分を電極部分、塗り潰されていない部分を開口部分と見なすと、図 1 1 (a) (b) は、それぞれ電極部分がネット状を呈するパターンの例、図 1 1 (c) は電極部分が櫛状を呈するパターンの例、図 1 1 (d) は電極部分がミアンダ状を呈するパターンの例、図 1 1 (e) は、電極部分が分散配置されたドット状を呈するパターンの例、図 1 1 (f) は電極部分が同心状に分散配置された環状の細線状を呈するパターンの例である。

【 0 0 4 6 】

特に、コンタクト層 1 5 を p 型 G a N 系半導体で形成する場合には、コンタクト層 1 5 の内部で電流が殆ど横方向に拡散しないことから、発光層 1 3 では、実質的に、上部電極 P 1 2 がコンタクト層 1 5 の表面に接して形成された部分、即ち、電極部分の下方の領域でしか、発光が生じない。そこで、発光層 1 3 での発光が、横方向にできるだけ均一に生じるように、前記電極部分と開口部分とからなるパターンを細分化することが好ましい。細分化とは、具体的には、該パターンが形成された領域の中の、任意の $50\ \mu\text{m}$ 四方の領域を見たときに、該領域内に、電極部分と開口部分とが、少なくともひとつづつ含まれるように、パターンを形成することをいう。

【 0 0 4 7 】

前記電極部分と開口部分とからなるパターンを細分化する場合、該パターンに含まれる電極部分の面積比（電極部分と開口部分とを合わせた面積に占める電極部分の面積の比率）は、例えば、10%～80%とすることができ、好ましくは20%～50%とすることができ。

特に、InGa_Nを発光層に用いたGa_N系LEDでは、発光層のIn組成が低い程、すなわち、発光波長が短い程、電流密度の増加に伴う発光効率の低下が小さく、また、発光波長のシフトも小さいので、高電流密度での駆動に適していることが知られている。そこで、紫色（約420nm）～近紫外（約365nm）の光を発生するInGa_Nを含む発光層を有するGa_N系LEDでは、反射膜P13が形成される開口部分の面積を広く取り、発光層13の一部の領域（電極部分の下方）に電流を集中させて、高電流密度で発光させた方が効率上有利となるため、前記電極部分の面積比は、20%～40%とすることが好ましく、20%～30%とすることがより好ましい。

【 0 0 4 8 】

コンタクト層 1 5 を n 型 G a N 系半導体または酸化物半導体で形成する場合は、その膜厚を適度な大きさに設定すれば、コンタクト層 1 5 のシート抵抗が低くなり、コンタクト層 1 5 の内部で電流が横方向に十分に拡散するようになる。また、反射膜 P 1 3 を、コンタクト層 1 5 との接触抵抗の小さい材料で形成すると、反射膜 P 1 3 によっても、電流の横方向の拡散が補われることになる。コンタクト層 1 5 によって、または、コンタクト層 1 5 と反射膜 P 1 3 によって、電流の横方向の拡散が十分に生じる場合には、上部電極 P 1 2 を、コンタクト層 1 5 の表面に拡がったパターンに形成する必要がなくなり、上部電極 P 1 2 の大きさを、ボンディングパッドとして必要な最小限の大きさとすることができる。

【 0 0 4 9 】

図 1 2 は、そのような、上部電極 P 1 2 がボンディングパッドの大きさに形成された G a N 系 L E D の構造を示す模式図であり、図 1 2 (a) は上面図、図 1 2 (b) は図 1 2

10

20

30

40

50

(a) の X - Y 線における断面図である。

図 1 2 に示す素子の、各部位の具体的な構成を以下に例示する。

結晶基板 1 1 は、例えば、サファイア基板である。

n 型層 1 2 は、例えば、Si (ケイ素) を $5 \times 10^{18} \text{ cm}^{-3}$ の濃度でドーブした、膜厚 $3 \mu\text{m}$ の n 型 GaN である。

発光層 1 3 は、例えば、膜厚 8 nm の GaN 障壁層と膜厚 2 nm の InGaIn 井戸層とを各 10 層交互に積層してなる、MQW (多重量子井戸) 構造の発光層である。

p 型層 1 4 は、例えば、発光層 1 3 と接する部分を、Mg を $5 \times 10^{18} \text{ cm}^{-3}$ の濃度でドーブした膜厚 30 nm の $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ 層とし、その直上に、Mg を $5 \times 10^{19} \text{ cm}^{-3}$ の濃度でドーブした膜厚 100 nm の GaN 層を形成した積層体である

10

。コンタクト層 1 5 は、例えば、膜厚 400 nm の ITO である。

下部電極 P 1 1 は、例えば、下層側から順に、膜厚 20 nm の Ti、膜厚 1300 nm の Al を積層し、熱処理したものである。

上部電極 P 1 2 は、例えば、下層側から順に、膜厚 20 nm の Ti、膜厚 700 nm の Al を積層し、熱処理したものである。

反射膜 P 1 3 は、例えば、膜厚 200 nm の Ag である。この反射膜 P 1 3 は、コンタクト層 1 5 の表面を、ほぼ一様に覆うように形成されている。

拡散阻止部材 P 1 4 は、例えば、膜厚 500 nm の SiO_2 である。この拡散阻止部材 P 1 4 は、上部電極 P 1 2 と反射膜 P 1 3 の間に充填されるだけでなく、その一部が延長され、反射膜 P 1 3 の表面を覆うとともに、発光層 1 3 の端面や、n 型層 1 2 の表面をも覆うように、形成されている。

20

【0050】

図 1 2 に示す素子では、ITO からなる膜厚 400 nm のコンタクト層 1 5 の内部で、電流が横方向に十分に拡散するために、上部電極 P 1 2 の大きさは、ボンディングパッドとして必要な大きさに抑えられ、コンタクト層 1 5 の表面の、残りの大部分は、反射膜 P 1 3 によってほぼ一様に覆われている。

【0051】

図 1 2 に示す素子を作製する手順は、例えば、次の通りである。

まず、結晶基板 1 1 の上に、公知の GaN 系半導体結晶の成長方法を用いて、n 型層 1 2、発光層 1 3、p 型層 1 4 を、順次形成する。

30

次に、p 型層 1 4 の表面に、ITO からなるコンタクト層 1 5 をスパッタリングにより形成する。

次に、コンタクト層 1 5 の表面に、反射膜 P 1 3 を所定の形状に形成する。

次に、コンタクト層 1 5 の表面側から、コンタクト層 1 5、p 型層 1 4、発光層 1 3 の一部をドライエッチングにより除去し、下部電極 P 1 1 を形成すべき n 型層 1 2 の表面を露出させる。

次に、ウェハの上面を全面的に覆うように、拡散阻止部材 P 1 4 を膜状に形成する。

次に、この拡散阻止部材 P 1 4 の表面全体を覆ってフォトレジスト膜を形成し、フォトリソグラフィ技法を用いて、該フォトレジスト膜に、形成すべき下部電極 P 1 1 の形状に開口部を形成する。

40

次に、このフォトレジスト膜をエッチングマスクとして、ドライエッチング法により、前記フォトレジスト膜の開口部の下方の拡散阻止部材 P 1 4 を除去し、n 型層 1 2 の表面を露出させる。

次に、蒸着法、スパッタリング、CVD 等の方法を適宜用いて、下部電極 P 1 1 の電極膜を形成し、フォトレジスト膜をリフトオフして、下部電極 P 1 1 を形成する。

また、同様の方法を用いて、上部電極 P 1 2 を形成すべき箇所の拡散阻止部材 P 1 4 をドライエッチング法により除去し、それにより露出されたコンタクト層 1 5 の表面に、上部電極 P 1 2 を形成する。

【0052】

50

図12に示す素子では、Agからなる反射膜P13が、端部まで拡散阻止部材P14で覆われているので、Agのエレクトロマイグレーションの問題が抑制される。

【0053】

本発明に係るGaN系LEDでは、結晶基板として、サファイアだけではなく、GaN系半導体層の成長に使用し得る公知の基板を、適宜用いることができる（後述の、結晶基板を除去する態様において、不透明基板を使用することができる）。特に、SiC、GaN、ZnOなどからなる、導電性の透明基板を用いる場合には、下部電極を、エッチングにより露出したn型層の表面に形成する代わりに、結晶基板の下面に形成することが可能となる。

【0054】

本発明に係るGaN系LEDでは、素子を保護するために、GaN系半導体層の表面（端面を含む）や、電極の表面（ボンディングのために露出させておく必要がある部位を除く）を、酸化ケイ素、窒化ケイ素などからなるパッシベーション膜で被覆することが好ましい。その場合、拡散阻止部材の材料を酸化ケイ素、窒化ケイ素などとし、図12に示す素子のように、該拡散阻止部材の一部を、発光層の端面や、露出されたn型層の表面まで延長して形成し、パッシベーション膜を兼用させることができる。

【0055】

本発明に係るGaN系LEDのいずれの態様においても、金属材料からなる上部電極や反射膜の表面に、無機材料からなる拡散阻止部材やパッシベーション膜を形成する場合には、当該上部電極や反射膜の表面に、密着性強化層として、Ti、Niなどの酸化され易い金属材料からなる、厚さ10nm程度の薄膜を形成しておくこと、その上に形成する拡散阻止部材やパッシベーション膜の剥離が生じ難くなる。

【0056】

本発明に係るGaN系発光ダイオードは、GaN系半導体層の成長に用いる結晶基板を、最終的に素子から除去することができる。図13は、このような実施形態に係るGaN系発光ダイオードの断面構造を示す模式図である。

図13に示す素子は、結晶基板上にn型層12、発光層13、p型層14、コンタクト層15を順次成長し、図10に示す素子と同様の方法により、上部電極P12、反射膜P13、拡散阻止部材P14を形成した後、導電性接合材料Cによって、上部電極P12に保持基板Bを接合し、素子分離する前に、結晶基板を除去し、露出したn型層の表面に下部電極P11を形成することによって、作製することができる。

ここで、導電性接合材料Cは、例えば、Au-Snハンダ等のろう材や、導電体微粒子が樹脂バインダに分散されてなる導電性ペーストである。保持基板Bは、導電性基板であればよく、各種の半導体基板や、金属基板を用いることができる。また、保持基板Bを導電性接合材料Cで接合する代わりに、上部電極P12を電極とする電気メッキにより、Niなどの金属の厚膜を上部電極P12の表面に堆積させ、これを保持基板Bとして用いることもできる。

【0057】

図13に示す素子を作製するにあたり、結晶基板を除去する方法としては、結晶基板の全部または大部分を、研削・研磨により摩滅させる方法、n型層12の結晶基板に接する部分をレーザー光により分解して、結晶基板とn型層12との間を剥離させる方法、結晶基板または、結晶基板とn型層12との間に形成されたバッファ層を、溶剤を用いて選択的に溶解することにより、結晶基板とn型層12との間を剥離させる方法などがある。結晶基板を除去する前に素子分離を行い、結晶基板を含んだ状態の素子をフリップチップ実装した後、n型層12の結晶基板に接する部分をレーザー光により分解して、結晶基板とn型層12との間を剥離させ、結晶基板を除去することもできる。

【図面の簡単な説明】

【0058】

【図1】本発明の実施形態に係るGaN系発光ダイオードの構造を説明する図である。

【図2】本発明の実施形態に係るGaN系発光ダイオードの構造を説明する図である。

10

20

30

40

50

- 【図3】図2に示すGa_{0.5}N_{0.5}系発光ダイオードの製造工程を説明する図である。
- 【図4】図2に示すGa_{0.5}N_{0.5}系発光ダイオードの製造工程を説明する図である。
- 【図5】図2に示すGa_{0.5}N_{0.5}系発光ダイオードの製造工程を説明する図である。
- 【図6】本発明の実施形態に係るGa_{0.5}N_{0.5}系発光ダイオードの構造を説明する図である。
- 【図7】図6(a)に示すGa_{0.5}N_{0.5}系発光ダイオードの製造工程を説明する図である。
- 【図8】図6(a)に示すGa_{0.5}N_{0.5}系発光ダイオードの製造工程を説明する図である。
- 【図9】本発明の実施形態に係るGa_{0.5}N_{0.5}系発光ダイオードの構造を説明する図である。
- 【図10】本発明の実施形態に係るGa_{0.5}N_{0.5}系発光ダイオードの構造を説明する図である。
- 【図11】上部電極の、コンタクト層の表面に接する部分を、電極部分と開口部分とからなるパターンに形成する場合の、該パターンの具体例を説明する図である。
- 【図12】本発明の実施形態に係るGa_{0.5}N_{0.5}系発光ダイオードの構造を説明する図である。
- 【図13】本発明の実施形態に係るGa_{0.5}N_{0.5}系発光ダイオードの構造を説明する図である。
- 【図14】従来技術に係るGa_{0.5}N_{0.5}系発光ダイオードの構造を示す図である。
- 【図15】従来技術に係るGa_{0.5}N_{0.5}系発光ダイオードの構造を示す図である。

10

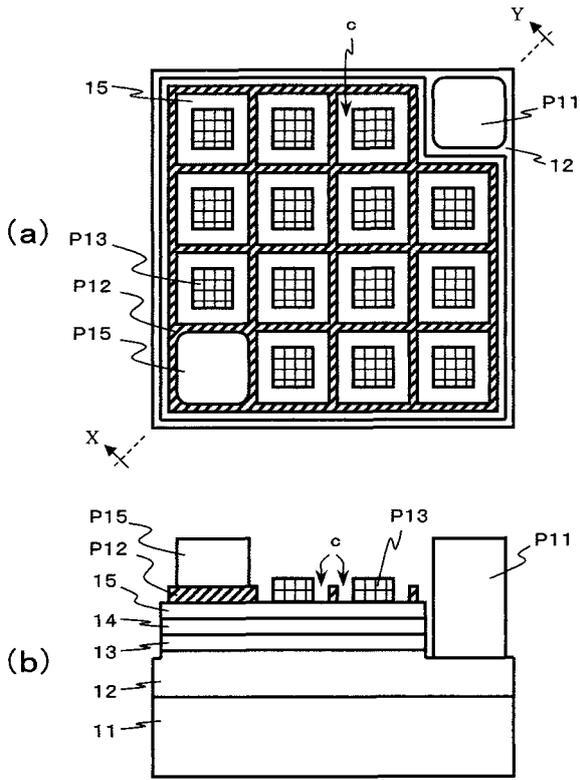
【符号の説明】

【0059】

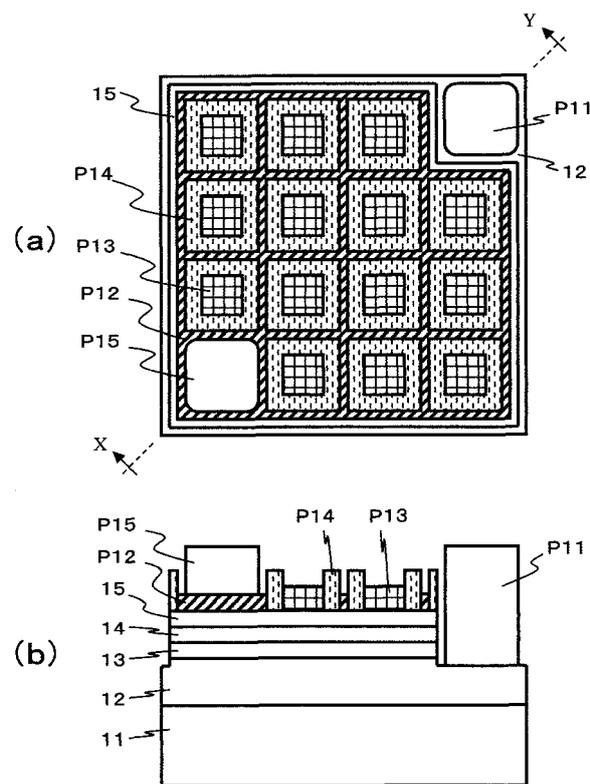
- 1 1 結晶基板
- 1 2 n型Ga_{0.5}N_{0.5}系半導体層
- 1 3 発光層
- 1 4 p型Ga_{0.5}N_{0.5}系半導体層
- 1 5 コンタクト層
- P 1 1 下部電極
- P 1 2 上部電極
- P 1 3 反射膜
- P 1 4 拡散阻止部材
- P 1 5 ボンディングパッド

20

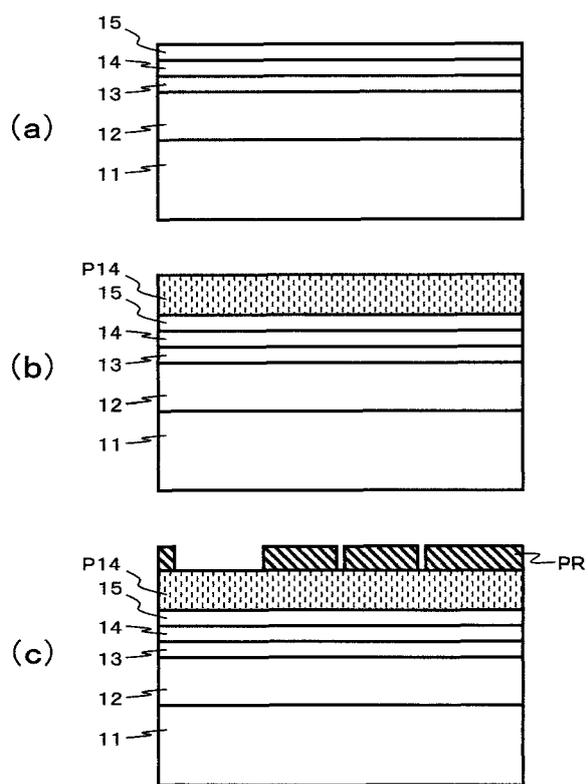
【図1】



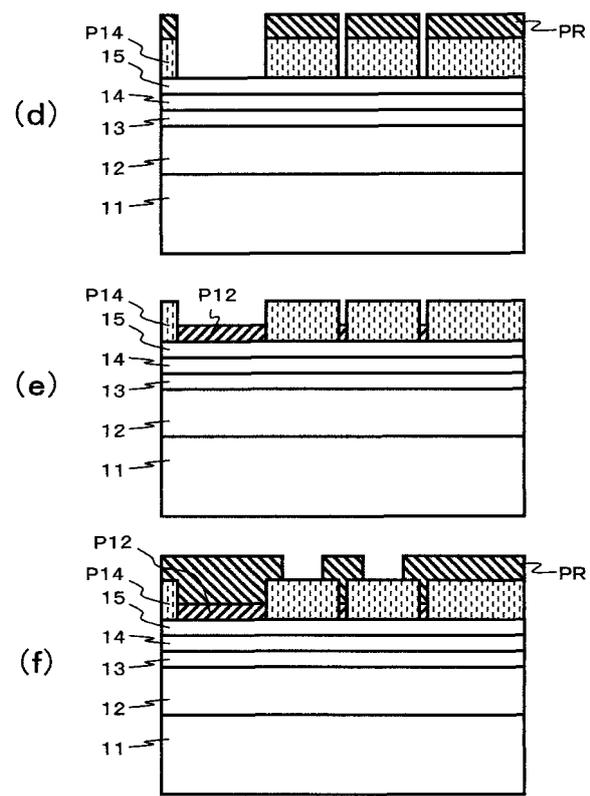
【図2】



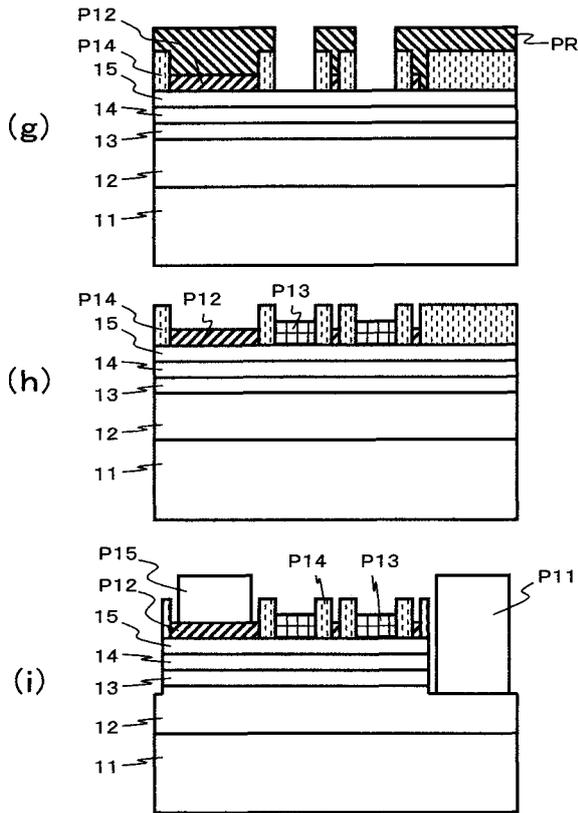
【図3】



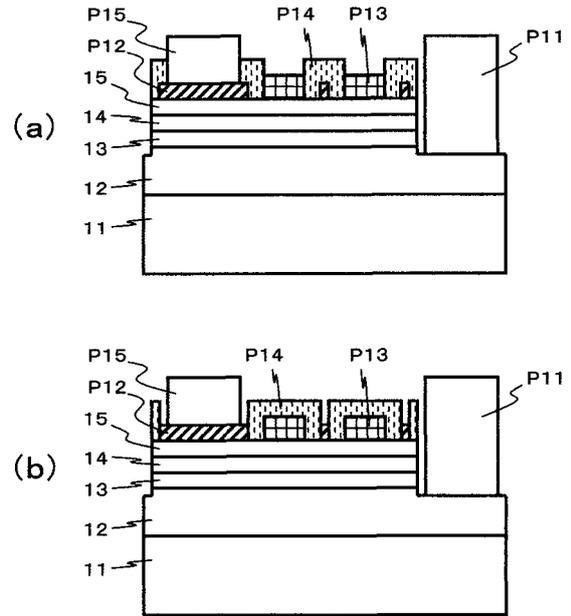
【図4】



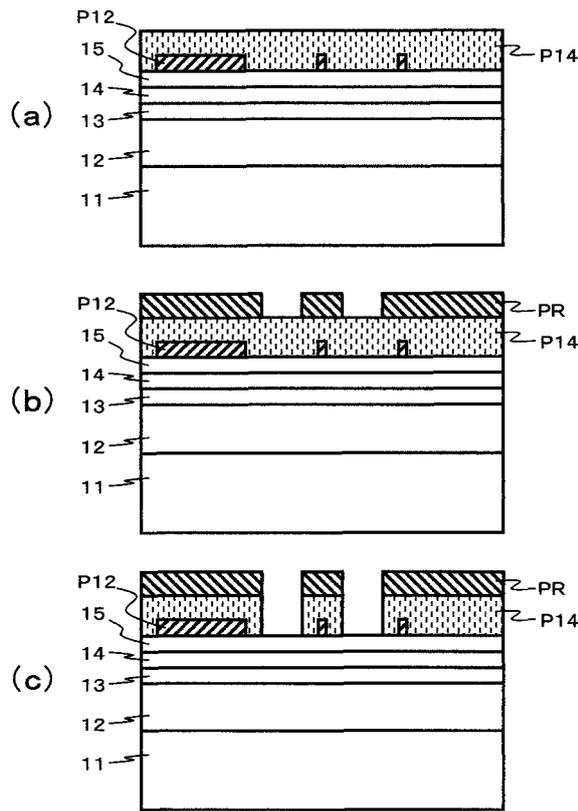
【図5】



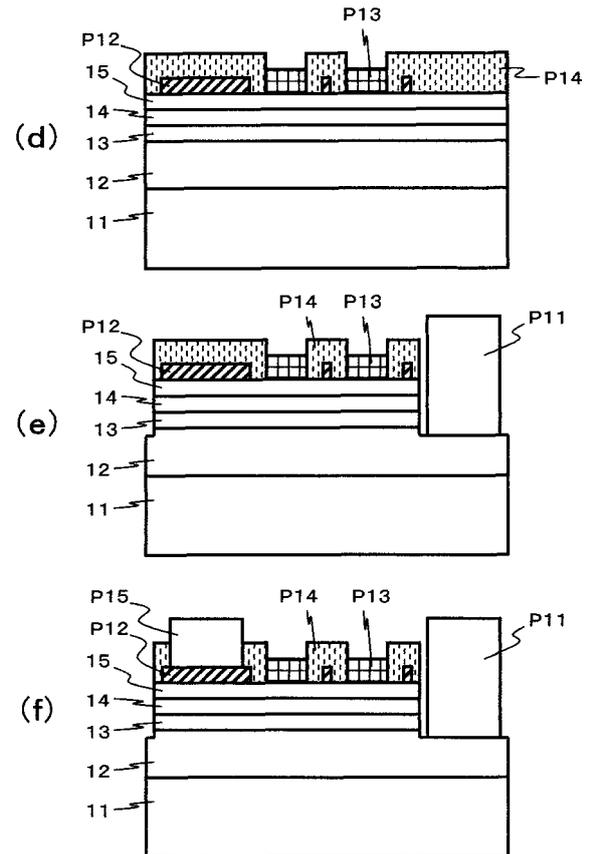
【図6】



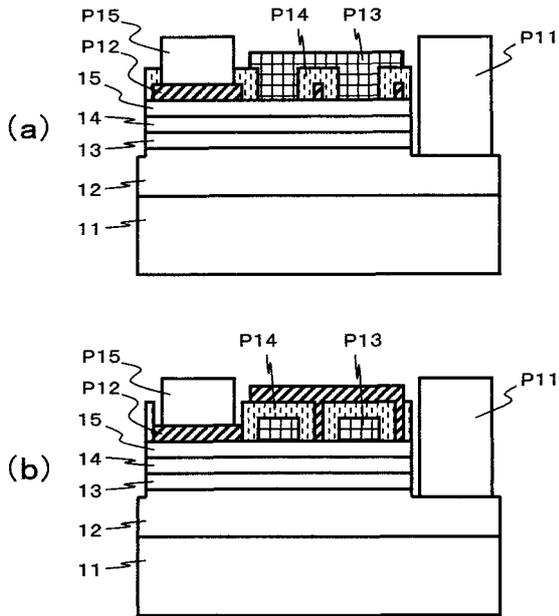
【図7】



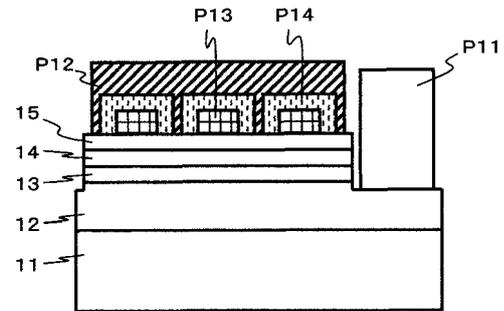
【図8】



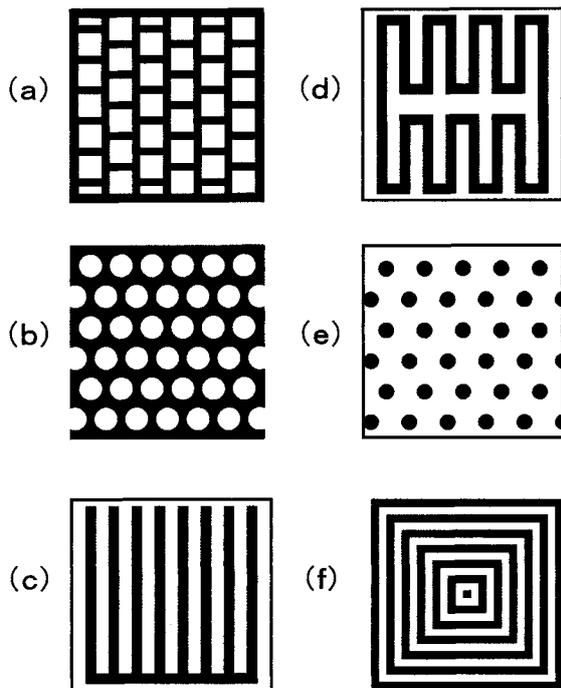
【図9】



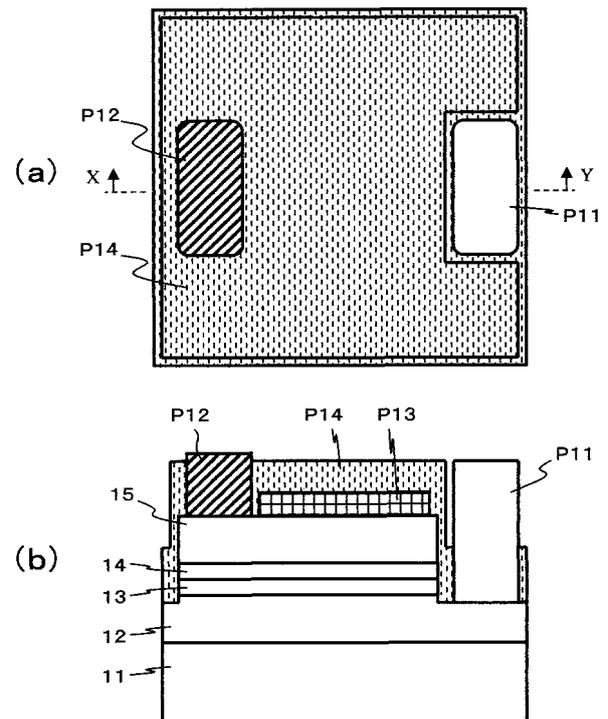
【図10】



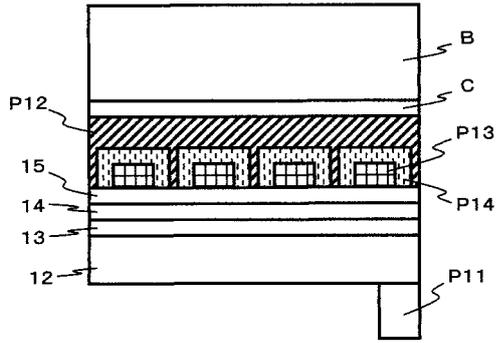
【図11】



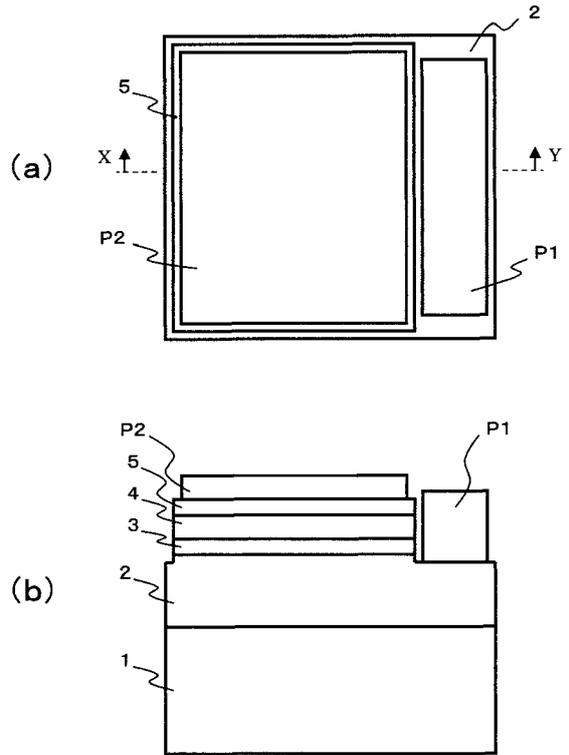
【図12】



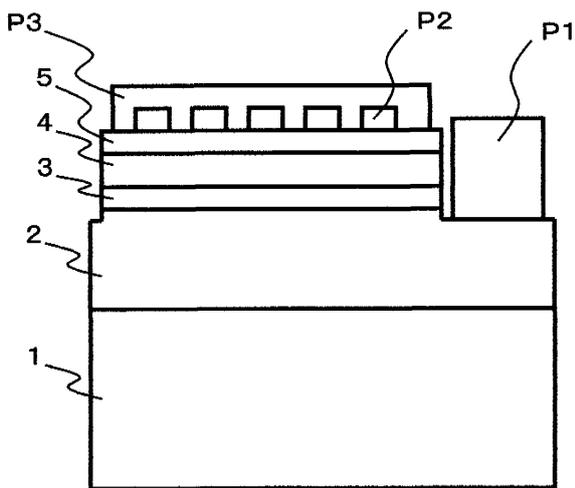
【図 13】



【図 14】



【図 15】



フロントページの続き

- (72)発明者 平岡 晋
兵庫県伊丹市池尻四丁目3番地 三菱電線工業株式会社内
- (72)発明者 城市 隆秀
兵庫県伊丹市池尻四丁目3番地 三菱電線工業株式会社内
- (72)発明者 高野 剛志
兵庫県伊丹市池尻四丁目3番地 三菱電線工業株式会社内
- (72)発明者 岡川 広明
兵庫県伊丹市池尻四丁目3番地 三菱電線工業株式会社内

審査官 松崎 義邦

- (56)参考文献 特開2003-168823(JP,A)
特開2005-302747(JP,A)
特開2001-156003(JP,A)
特開2003-060236(JP,A)
特開2004-134772(JP,A)
特開2004-119983(JP,A)
特開2004-071655(JP,A)
特開2003-234504(JP,A)
特開平05-335622(JP,A)
特開2000-216431(JP,A)
特開2003-133589(JP,A)
国際公開第2003/007390(WO,A1)
実用新案登録第3068914(JP,Y2)

- (58)調査した分野(Int.Cl., DB名)
H01L33/00-33/64