



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3261872/18-09

(22) 19.03.81

(46) 15.08.83. Бюл. № 30

(72) Е.Н. Хохлачев

(53) 621.391.883 (088.0)

(56) 1. Авторское свидетельство СССР
№ 588641, кл. Н 04 В 3/46, 1976.

2. Аркадьев И.Д. и др. Эксплуатация систем передачи данных. М., "Связь", 1980, п. 2.4, рис. 2, 12 (прототип).

(54) (57) 1. УСТРОЙСТВО ДЛЯ КОНТРОЛЯ КАНАЛА ПЕРЕДАЧИ ДАННЫХ, содержащее последовательно соединенные демодулятор, приемный блок защиты от ошибок, приемник испытательной последовательности, решающий блок, выход которого подключен ко второму входу приемника испытательной последовательности, третий вход которого соединен с выходом демодулятора, а также последовательно соединенные таймер, датчик испытательной последовательности и передающий блок защиты от ошибок, второй выход которого соединен с вторым выходом таймера, причем первый вход таймера и второй вход датчика испытательной последовательности объединены между собой, а третий и четвертый входы датчика испытательной последовательности объединены соответственно с вторым и третьим входами таймера, отличающемся тем, что, с целью повышения точности контроля и локализации неисправностей, в него введены повторитель кодовых комбинаций, первый повторитель модулированных сигналов и второй повторитель модулированных сигналов, выход которого подключен ко входу демодулятора, а управляющие входы подключены к третьей

группе выходов таймера, четвертая и пятая группа выходов которого подключена соответственно к управляющим входам повторителя кодовых комбинаций и первого повторителя модулированных сигналов, к информационному входу которого подключен выход повторителя кодовых комбинаций через модулятор, причем выход передающего блока защиты от ошибок подключен к информационному входу повторителя кодовых комбинаций.

2. Устройство по п. 1, отличающееся тем, что повторитель кодовых комбинаций содержит последовательно соединенные первый триггер управления, первый элемент И, регистр сдвига, второй элемент И и первый элемент ИЛИ, второй вход которого подключен к выходу третьего элемента И, один из входов которого является информационным входом повторителя кодовых комбинаций, а другой вход соединен с первым выходом второго триггера управления, второй выход которого подключен ко второму входу второго элемента И, причем выход первого элемента ИЛИ подключен ко второму входу первого элемента И, а второй выход регистра сдвига подключен ко второму входу второго триггера управления.

3. Устройство по п. 1, отличающееся тем, что повторитель модулированных сигналов содержит последовательно соединенные третий триггер управления, четвертый элемент И, линию задержки, формирователь импульсов, четвертый триггер управления, пятый элемент И и второй элемент ИЛИ,

№ SU (11) 1035811 A

выход которого подключен ко второму входу четвертого элемента И, причем второй выход линии задержки подключен к первому входу шестого элемента И, выход которого подключен ко второму входу второго элемента ИЛИ, вто-

рой выход четвертого триггера управления подключен ко второму входу шестого элемента И, а другой вход пятого элемента И является информационным входом повторителя модулированных сигналов.

1

Изобретение относится к радиотехнике и может быть использовано для контроля, локализации неисправностей и статистического анализа каналов передачи данных.

Известно устройство для контроля каналов передачи данных, содержащее на передающей стороне последовательно соединенные генератор тестовых сигналов и передающую часть аппаратуры передачи данных, а на приемной стороне - последовательно соединенные приемную часть аппаратуры передачи данных, блок сопряжения, электронную вычислительную машину или другие устройства, выполняющие функции сравнения и обработки информации [1].

Недостатком известного устройства является сложность локализации неисправных блоков канала передачи данных, заключающаяся в необходимости введения дополнительных схем в отдельные блоки или организации шлейфов.

Известно также устройство, содержащее последовательно соединенные демодулятор, приемный блок защиты от ошибок, приемник испытательной последовательности, решающий блок, выход которого подключен ко второму входу приемника испытательной последовательности, третий вход которого соединен с выходом демодулятора, а также последовательно соединенные таймер, датчик испытательной последовательности и передающий блок защиты от ошибок, второй вход которого соединен с вторым выходом таймера, причем первый вход таймера и второй вход датчика испытательной последовательности объединены между собой, а третий и четвертый входы датчика испытательной последовательности объединены соответственно с вторым и третьим входами таймера [2].

2

Недостатком данного устройства являются ограниченные диагностические возможности, заключающиеся в невозможности локализации неисправных блоков канала передачи данных.

Цель изобретения - повышение точности контроля и локализация неисправностей.

Указанная цель достигается тем, что в устройство для контроля канала передачи данных, содержащее последовательно соединенные демодулятор, приемный блок защиты от ошибок, приемник испытательной последовательности, решающий блок, выход которого подключен к второму входу приемника испытательной последовательности, третий вход которого соединен с выходом демодулятора, а также последовательно соединенные таймер, датчик испытательной последовательности и передающий блок защиты от ошибок, второй вход которого соединен с вторым выходом таймера, причем первый вход таймера и второй вход датчика испытательной последовательности объединены, а третий и четвертый входы датчика испытательной последовательности объединены соответственно с вторым и третьим входами таймера, введены повторитель кодовых комбинаций, первый повторитель модулированных сигналов и второй повторитель модулированных сигналов, выход которого подключен ко входу демодулятора, а управляющие входы подключены к третьей группе выходов таймера, четвертая и пятая группа выходов которого подключена соответственно к управляющим входам повторителя кодовых комбинаций и первого повторителя модулированных сигналов, к информационному входу которого подключен выход повторителя кодовых комбинаций через модулятор, причем выход передающего блока защи-

ты от ошибок подключен к информационному входу повторителя кодовых комбинаций.

Кроме того, повторитель кодовых комбинаций содержит последовательно соединенные первый триггер управления, первый элемент И, регистр сдвига, второй элемент И и первый элемент ИЛИ, второй вход которого подключен к выходу третьего элемента И, один из входов которого является информационным входом повторителя кодовых комбинаций, а другой вход соединен с первым выходом второго триггера управления, второй выход которого подключен ко второму входу второго элемента И, причем выход первого элемента ИЛИ подключен ко второму входу первого элемента И, а второй выход регистра сдвига подключен ко второму входу второго триггера управления.

При этом, повторитель модулированных сигналов содержит последовательно соединенные третий триггер управления, четвертый элемент И, линию задержки, формирователь импульсов, четвертый триггер управления, пятый элемент И и второй элемент ИЛИ, выход которого подключен ко второму входу четвертого элемента И, причем второй выход линии задержки подключен к первому входу шестого элемента И, выход которого подключен ко второму входу второго элемента ИЛИ, второй выход четвертого триггера управления подключен ко второму входу шестого элемента И, а другой вход пятого элемента И является информационным входом повторителя модулированных сигналов.

На чертеже приведена структурная электрическая схема устройства для контроля канала передачи данных.

Устройство содержит датчик 1 испытательной последовательности, таймер 2, передающий блок 3 защиты от ошибок, повторитель 4 кодовых комбинаций, регистр 5 сдвига, второй триггер 6 управления, третий элемент И 7, второй элемент И 8, первый элемент И 9, первый триггер 10 управления, первый элемент ИЛИ 11, модулятор 12, первый повторитель 13 модулированных сигналов, линию задержки 14, формирователь импульсов 15, четвертый триггер 16 управления, пятый элемент И 17, шестой элемент И 18, четвертый элемент И 19, третий триггер 20 управления, второй элемент ИЛИ 21, второй повторитель 22 модулированных сигналов,

демодулятор 23, приемный блок 24 защиты от ошибок, приемник 25 испытательной последовательности, решающий блок 26.

Рассмотрим работу устройства в двух режимах: контроль функционирования канала, поиск неисправного блока канала передачи данных.

При использовании первого режима на вход 27 "Пуск-1" датчика 1 испытательной последовательности и таймера 2 подается сигнал начала контроля. По этому сигналу датчик 1 начинает формировать проверочные кодовые комбинации, одновременно таймер 2 подает сигнал на нулевые входы триггеров управления 6, 10, 16, 20 и аналогичные триггеры второго повторителя 22 модулированных сигналов, устанавливающих триггеры в нулевое состояние. В результате элементы И 7 и 17 и аналогичный элемент второго повторителя 22 будут открыты положительными потенциалами, снимаемыми с нулевых выходов триггеров, а элементы И 8, 9, 18 и 19 и аналогичные элементы И второго повторителя 22 будут закрыты отрицательными потенциалами, снимаемыми с единичных выходов триггеров. Формируемая датчиком 1 кодовая комбинация поступает в передающий блок 3 защиты от ошибок, где кодируется помехоустойчивым кодом, а далее через элемент И 7 и первый элемент ИЛИ 11 повторителя 4 кодовых комбинаций поступает на вход модулятора 12. В модуляторе осуществляется преобразование частотного спектра поступающих входных импульсов в соответствии с реализованным способом модуляции. Модулированный сигнал с выхода модулятора 12 поступает через пятый элемент И 17 и второй элемент ИЛИ 21 первого повторителя 13 модулированных сигналов в канал связи. На приемной стороне модулированный сигнал с выхода канала связи аналогично проходит через соответствующий элемент И и элемент ИЛИ второго повторителя 22 модулированных сигналов и поступает на вход демодулятора 23, который выделяет кодовую комбинацию, закодированную помехоустойчивым кодом, и подает ее в приемный блок 24 защиты от ошибок и в приемник 25 испытательной последовательности. Последний осуществляет согласование демодулятора и блока защиты от ошибок с решающим блоком 26 и про-

межуточное хранение поступающей информации. Затем по запросу из решающего блока кодовые комбинации, имеющие признаки выхода демодулятора или выхода приемника блока защиты от ошибок, поступают в решающий блок 26.

В приемном блоке 24 защиты от ошибок кодовая комбинация декодируется и проверяется на отсутствие ошибок. В случае обнаружения и невозможности коррекции ошибок приемный блок 24 формирует сигнал на повторную выдачу кодовой комбинации, который затем в соответствии с принятым методом передачи данных передается по каналу обратной связи в передающий блок 3 защиты от ошибок. Если после заданного числа повторов продолжают обнаруживаться некорректируемые ошибки, то приемный блок 24 защиты от ошибок выдает в приемник 25 испытательной последовательности, а затем через него в решающий блок 26 сигнал о неисправности канала передачи данных. В решающем блоке 26 происходит сравнение закодированной помехоустойчивым кодом кодовой комбинации, поступающей с демодулятора 23, с эталонной кодовой комбинацией, хранящейся в памяти решающего блока. В том случае, если кодовая комбинация совпадает с эталонной, а приемный блок 24 выдает в решающий блок 26 сигнал неисправности канала передачи данных, решающий блок формирует сигнал о неисправности приемного блока 24. Если кодовая комбинация не совпадает с эталонной, то решающий блок формирует сигнал неисправности канала на участке до приемного блока 24 защиты от ошибок.

В случае необнаружения ошибок приемный блок 24 формирует сигнал на выдачу следующей проверочной кодовой комбинации из передающего блока 3 защиты от ошибок. Одновременно декодированная кодовая комбинация поступает на приемный блок 24 защиты от ошибок в приемник 25 испытательной последовательности, а оттуда по запросу в решающий блок 26, где сравнивается с эталонной первичной кодовой комбинацией. В случае совпадения кодовых комбинаций информация, поступающая из приемного блока 24, стирается, и решающий блок начинает опрос приемного блока 24 для приема следующих кодовых комбинаций. При несовпадении полученной в результате декодирования первичной кодовой комбинации с эталонной решаю-

щий блок формирует сигнал о наличии необнаруженных приемным блоком 24 ошибок при декодировании помехоустойчивой кодовой комбинации.

Сигналы о неисправностях канала передачи данных выводятся на устройства регистрации и используются для принятия решения о поиске неисправного блока канала передачи данных. В этом случае используется второй режим работы устройства.

Для перевода устройства контроля во второй режим вначале подается на вход 29 сигнал "Стоп", переводящий датчик 1 испытательной последовательности и таймер 2 в исходное состояние, а затем на вход 28 подается сигнал "Пуск 2", запускающий датчик 1 и таймер 2 для второго режима работы устройства. Таймер 2 вырабатывает сигналы, которые подаются на управляющий вход передающего блока 3 защиты от ошибок и устанавливают его в состояние готовности к приему кодовых комбинаций, на единичные входы триггеров управления 10 и 20 и аналогичный триггер управления второго повторителя 22 модулированных сигналов. Триггеры перебрасываются в единичные состояния, в результате чего положительными потенциалами, снимаемыми с единичных выходов, открываются элементы И 9 и 19 и аналогичный элемент И второго повторителя 22. Датчик 1 формирует первую проверочную кодовую комбинацию, которая после кодирования помехоустойчивым кодом в передающем блоке 3 поступает в повторитель 4 кодовых комбинаций. В повторителе 4 разрядная кодовая комбинация К проходит через элемент И 7 и первый элемент ИЛИ 11 на выход и одновременно по цепи обратной связи через элемент И 9 на вход регистра сдвига 5. Регистр сдвига 5 обеспечивает задержку r -разрядной кодовой комбинации К на время, равное или большее времени ее прохождения на вход модулятора 12. По мере прохождения кодовой комбинации через регистр сдвига 5 с окончательных разрядов регистра подается сигнал на единичный вход второго триггера 6 управления, который переводится в единичное состояние. В результате этого отрицательным потенциалом, снимаемым с нулевого выхода второго триггера 6, закрывается элемент И 7, а положительным потенциалом с единичного выхода открывается элемент И 8. После этого

кодовая комбинация с регистра 5 сдвига через второй элемент И 8 и первый элемент ИЛИ 11 повторно выдается на выход повторителя 4 кодовых комбинаций и далее будет повторяться, проходя по цепи обратной связи через регистр 5 сдвига. Для исключения нарушения синхронизации и перерывов в работе канала передачи данных необходимо подобрать соответствующий выход регистра 5 сдвига, сигнал с которого определяет момент отключения выхода передающего блока 3 подключения выхода цепи обратной связи повторителя 4 с помощью элементов И 7 и 8.

Кодовая комбинация повторяется n раз. Момент окончания повторений определяется подачей сигнала с выхода таймера 2 на нулевой вход первого триггера 10 управления. Триггер срабатывает и закрывает отрицательным потенциалом с единичного выхода элемент И 9, разрывая тем самым цепь обратной связи. Таким образом, элемент И 9 должен быть открыт в течение времени

$$T_n = (n - 1) \tau_1,$$

где τ_1 - время прохождения r -рядной кодовой комбинации по цепи обратной связи.

Затем с задержкой с выхода таймера 2 подается сигнал на нулевой вход второго триггера 6 управления, переводящий его в нулевое состояние. Триггер 6 срабатывает, закрывает элемент И 8 и открывает элемент И 7, готовя цепь для подачи с выхода передающего блока 3 новой кодовой комбинации.

Полученная в результате повторений последовательность n кодовых комбинаций $KK...K$ преобразуется в модуляторе 12 в модулированный сигнал $M = (KK...K)_M$, который поступает на вход повторителя 13 модулированных сигналов. В повторителе 13 сигнал проходит через открытый пятый элемент И 17 и второй элемент ИЛИ 21 и поступает на вход канала связи. Одновременно сигнал поступает через открытый четвертый элемент И 19 на вход линии 14 задержки. Линия задержки обеспечивает задержку сигнала на время, равное или большее времени прохождения сигнала $M = (KK...K)_M$ на вход канала связи. Через время, достаточное для прохождения сигнала M через открытый пятый элемент И 17, с окончных звеньев линии 14 задержки на

вход формирователя 15 импульсов поступает сигнал управления. Формирователь 15 вырабатывает импульс, достаточный для срабатывания триггера, и подает его на единичный вход четвертого триггера 16 управления, который переводится в единичное состояние. В результате этого отрицательным потенциалом, снимаемым с нулевого выхода триггера 16, закрывается пятый элемент И 17, а положительным потенциалом с единичного выхода открывается шестой элемент И 18. После этого сигнал M с линии задержки через шестой элемент И 18 и второй элемент ИЛИ 21 повторно выдается на выход повторителя 13 и далее будет повторяться, проходя по цепи обратной связи через линию 14 задержки.

Модулированный сигнал $M = (KK...K)_M$ повторяется m раз. Момент окончания повторений определяется подачей сигнала с выхода таймера 2 на нулевой вход триггера управления 20, который срабатывает и закрывает отрицательным потенциалом с единичного выхода четвертый элемент И 19, разрывая тем самым цепь обратной связи. Таким образом, элемент И 19 должен быть открыт в течение времени

$$T_m = (m - 1) \tau_2,$$

где τ_2 - время прохождения сигнала M по цепи обратной связи.

Затем с задержкой с выхода таймера 2 подается сигнал на нулевой вход четвертого триггера 16 управления. Триггер 16 срабатывает, закрывает шестой элемент И 18 и открывает пятый элемент И 17, готовя цепь для подачи с выхода модулятора 12 нового модулированного сигнала. Полученный в результате m повторений модулированный сигнал $L = MM...M$, проходя по каналу связи, подвергается возможным искажениям. В результате на выходе канала связи имеет место искаженный сигнал $L^* = (MM...M)^*$, который поступает на вход второго повторителя 22 модулированных сигналов. Последний, функционируя аналогично повторителю 13 модулированных сигналов, повторяет сигнал ℓ раз и подает его на вход демодулятора 23, который преобразует модулированный сигнал $L^*L^*...L^*$ в последовательность, состоящую из $n m \ell$ кодовых комбинаций $K_1 K_2 ... K_i ... K_{n m \ell}$. Каждая кодовая комбинация K_i в общем случае в результате возможных ошибок

в канале передачи данных отличается от исходной кодовой комбинации K . При этом, если ошибку вносит передающий блок 3 защиты от ошибок, то эта ошибка будет в дальнейшем повторяться во всех $nm\ell$ кодовых комбинациях K_i , в основном в одних и тех же разрядах, т.е. $nm\ell$ раз. Если ошибку вносит модулятор 12, то она будет повторяться в одних и тех же разрядах $m\ell$ групп кодовых комбинаций

$$F_1 = \{K_1 K_2 \dots K_n\}, F_2 = \{K_{nm+1} K_{nm+2} \dots K_{2nm}\}, \dots \\ F_{m\ell} = \{K_{nm\ell-n+1} K_{nm\ell-n+2} \dots K_{nm\ell}\},$$

т.е. $m\ell$ раз. Если ошибку вносит канал связи, то она будет повторяться в одних и тех же разрядах ℓ групп кодовых комбинаций

$$H_1 = \{K_1 K_2 \dots K_{nm}\}, H_2 = \{K_{nm+1} K_{nm+2} \dots K_{2nm}\}, \dots \\ H_\ell = \{K_{nm\ell-nm+1} K_{nm\ell-nm+2} \dots K_{nm\ell}\},$$

т.е. ℓ раз.

Если же ошибку вносит демодулятор 23, то вероятность повторения ее в одних и тех же разрядах кодовых комбинаций K_i или перечисленных групп $nm\ell, m\ell$ и ℓ раз соответственно очень мала.

Кодовые комбинации K_i с выхода демодулятора 23 поступают на вход приемника 25 испытательной последовательности, откуда затем по запросу вводятся в решающий блок 26. Одновременно кодовые комбинации поступают в приемный блок 24 защиты от ошибок. Приемный блок 24 декодирует кодовые комбинации и в случае обнаружения ошибки формирует сигнал для передачи по каналу обратной связи на повторную выдачу кодовых комбинаций из передающего блока 3, а в случае необнаружения ошибок формирует сигнал на выдачу следующей кодовой комбинации. Однако повторная кодовая комбинация из передающего блока 3 не будет поступать по каналу передачи данных через закрытые элементы И 7 и аналогичный элемент И повторителя 22, а датчик 1 не будет формировать к этому времени следующую кодовую комбинацию ввиду отсутствия сигнала с таймера.

Поступающие в решающий блок 26 кодовые комбинации K_i подвергаются обработке по следующему правилу.

На первом этапе каждая z -разрядная кодовая комбинация K_i поразрядно суммируется по модулю 2 с эталонной

кодовой комбинацией K , хранящейся в памяти вычислителя. В результате суммирования получаются кодовые комбинации $A_i = K_i \oplus K$, $i = 1, 2, \dots, nm\ell$, содержащие единицы в тех разрядах, где произошли ошибки, т.е. имели место несовпадения разрядов в K_i и K . В остальных разрядах будут нули. Затем кодовые комбинации A_i поразрядно алгебраически суммируются друг с другом, в результате чего получается z -разрядная кодовая комбинация

$$N_1 = n_{11} n_{12} \dots n_{1j} \dots n_{1n}$$

где n_{1j} - число ошибок в $1j$ -м разряде кодовых комбинаций K_i , $i = 1, 2, \dots, nm\ell$.

Полученные числа n_{1j} сравниваются с пороговыми значениями $nm\ell$ и $nm\ell - \Delta_1$ и в случае, если $nm\ell - \Delta_1 < n_{1j} \leq nm\ell$, решающий блок 26 формирует сигнал о неисправности передающего блока 3 защиты от ошибок. Величина Δ_1 выбирается, исходя из статистических данных о возможных трансформациях ошибок в каналах передачи данных. В идеальном случае, если нет повторных ошибок в одних и тех же разрядах, то $\Delta_1 = 0$.

На втором этапе происходит поразрядное суммирование по модулю 2^n -разрядных групп кодовых комбинаций $F_1, F_2, \dots, F_{m\ell}$ с эталонной группой n кодовых комбинаций $F = \{KK \dots K\}$. В результате суммирования получаются кодовые комбинации $B_i = F_i \oplus F$, $i = 1, 2, \dots, m\ell$, содержащие единицы в тех разрядах, где произошли ошибки. Затем кодовые комбинации B_i поразрядно алгебраически суммируются друг с другом, в результате чего получается gn -разрядная кодовая комбинация

$$N_2 = n_{21} n_{22} \dots n_{2j} \dots n_{2gn}$$

где n_{2j} - число ошибок в zj -м разряде групп кодовых комбинаций, F_i ; $i = 1, 2, \dots, m\ell$.

Полученные числа сравниваются с пороговыми значениями $m\ell$ и $m\ell - \Delta_2$ в случае, если $m\ell - \Delta_2 < n_{2j} \leq m\ell$, то решающий блок 26 формирует сигнал о неисправности модулятора 12.

На третьем этапе происходит поразрядное суммирование по модулю 2^{gnm} -разрядных групп кодовых комбинаций H_1, H_2, \dots, H_ℓ с эталонной группой nm кодовых комбинаций $H = \{KK \dots K\}$. В результате суммирования получаются кодовые комбинации $C_i = H_i \oplus H$, $i =$

$= 1, 2, \dots, \ell$, содержащие единицы, в тех разрядах, где произошли ошибки. Затем кодовые комбинации S_i поразрядно алгебраически суммируются друг с другом, в результате чего получается m -разрядная кодовая комбинация

$$N_3 = n_{31} n_{32} \dots n_{3j} \dots n_{3\ell} n_{3m}$$

где n_{3j} - число ошибок в $3j$ -м разряде групп кодовых комбинаций H_i ; $i = 1, 2, \dots, \ell$.

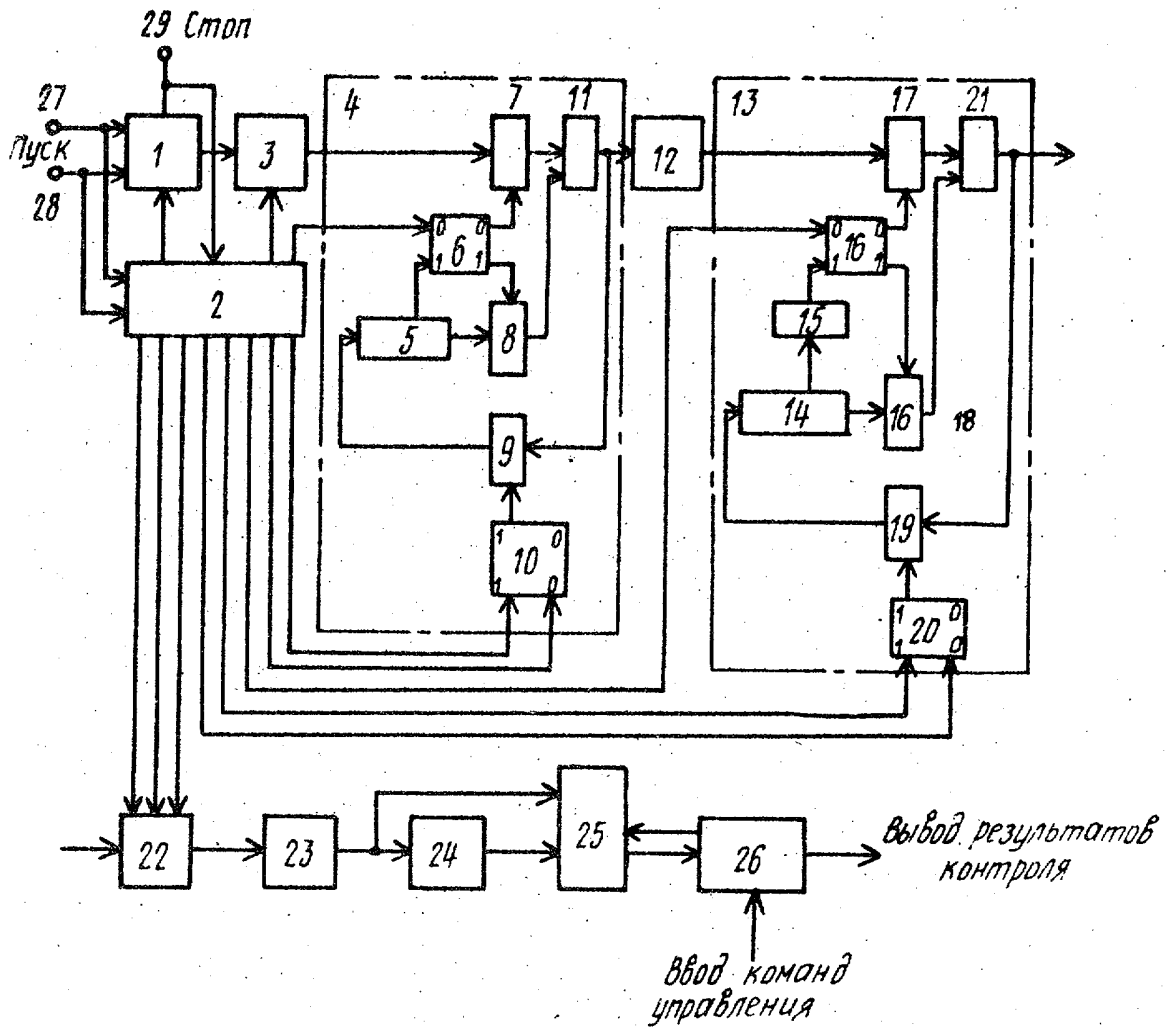
Полученные числа сравниваются с пороговыми значениями ℓ и $\ell - \Delta_3$, и в случае, если $\ell - \Delta_3 < n_{3j} \leq \ell$, решающий блок 26 формирует сигнал о неисправности канала связи.

В том случае, если ни одно из вышперечисленных условий неисправностей элементов канала передачи данных не выполняется, а в результате сравнения кодовых комбинаций с эталонной обнаруживаются ошибки, вычислитель формирует сигнал о неисправности демодулятора 23. Если ошибки не обнаруживаются, а приемный блок 24 защиты от ошибок формирует сигнал ошибки, который через приемник 25 испытательной последовательности вводится в решающий блок 26, то последний формирует сигнал неисправности приемного блока 24 защиты от ошибок.

По истечении времени, достаточного для контроля канала передачи данных с использованием первой проверочной кодовой комбинации, таймер 2 подает сигнал на вход датчика 1 испытательной последовательности для формирования следующей кодовой комбинации. Одновременно с этим таймер подает сигнал на управляющий вход передающего

блока 3 защиты от ошибок, устанавливая передатчик в готовность кодирования и передачи поступающей от датчика 1 новой кодовой комбинации. Далее процесс работы устройства контроля повторяется до тех пор, пока не будет произведен перебор всех возможных кодовых комбинаций, формируемых датчиком 1, или не будут получены данные о неисправностях блоков канала передачи данных. Для контроля обратного канала передачи данных необходимо использовать аналогичные устройства при передаче информации в обратном направлении.

Предлагаемое устройство контроля может быть собрано на типовых элементах и узлах, выпускаемых нашей промышленностью. Таймер 2 представляет собой электронное устройство, в состав которого входят генератор импульсов эталонной частоты, счетчик этих импульсов и дешифратор, подключенный к выходам разрядов счетчика. Для получения управляющего сигнала в требуемый момент времени достаточно подключиться к соответствующему выходу дешифратора. В качестве решающего блока 26 можно использовать микро-ЭВМ, обладающую достаточной памятью или быстродействием для хранения и обработки поступающих кодовых комбинаций. Таким образом, предлагаемое устройство контроля позволяет обнаруживать место неисправности отдельных блоков канала передачи данных без использования встроенных в блоки специальных схем контроля или организации шлейфов, что повышает эффективность эксплуатации и восстановления систем передачи данных.



Составитель Б. Гальцов

Редактор Н. Волощук
Заказ 5856/60

Техред С. Мигунова
Тираж 677

Корректор Л. Бокшан
Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

филиал ППП "Патент", г. Ужгород, ул. Проектная, 4