

(21) 申請案號：101118670

(22) 申請日：中華民國 101 (2012) 年 05 月 25 日

(51) Int. Cl. : **H01L33/14 (2010.01)**

(30) 優先權：2011/05/27 南韓

10-2011-0050520

(71) 申請人：三星電子股份有限公司 (南韓) SAMSUNG ELECTRONICS CO., LTD. (KR)
南韓

(72) 發明人：李完鎬 LEE, WAN HO (KR)

(74) 代理人：詹銘文

申請實體審查：無 申請專利範圍項數：27 項 圖式數：7 共 32 頁

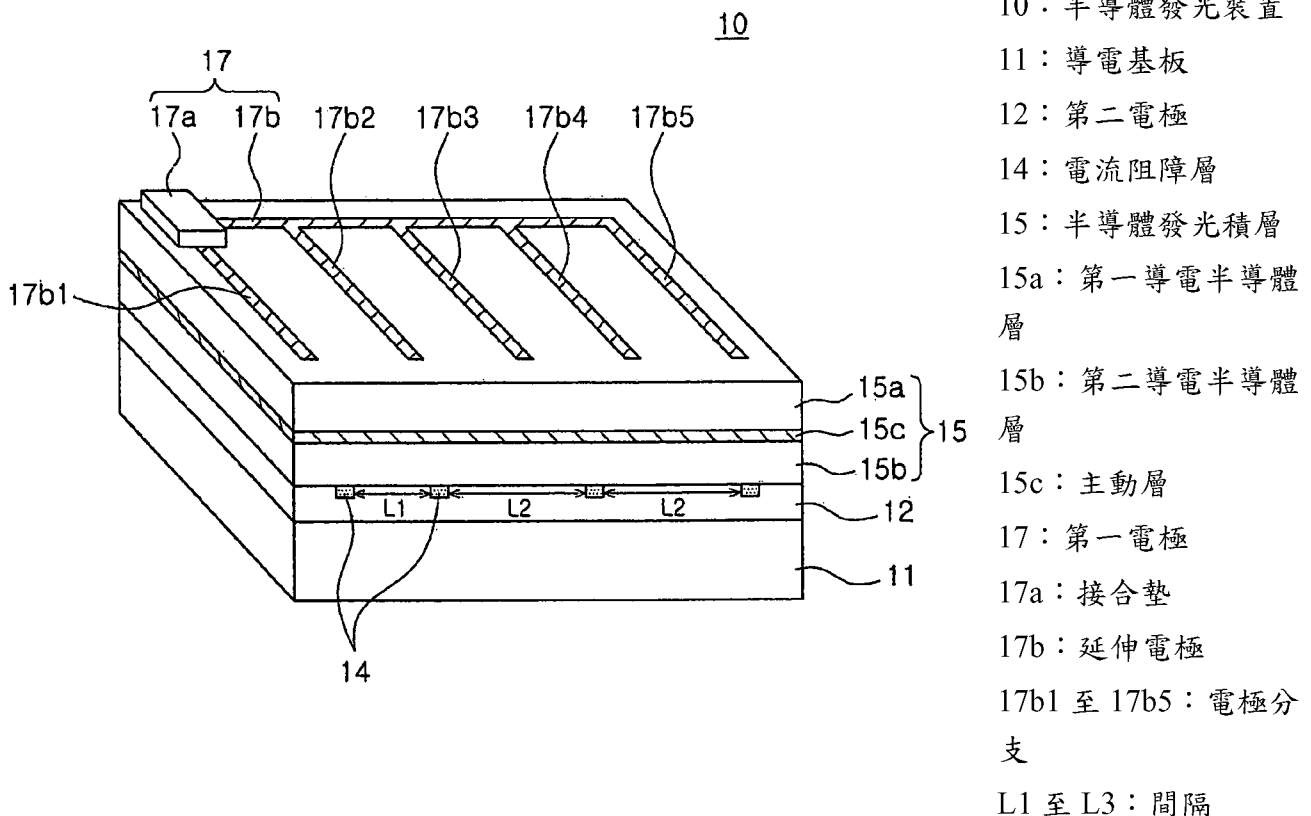
(54) 名稱

具有電流阻障層之半導體發光裝置

SEMICONDUCTOR LIGHT EMITTING DEVICE HAVING CURRENT BLOCKING LAYER

(57) 摘要

本發明提供一種半導體發光裝置，其包括：半導體發光積層，包含第一導電半導體層、第二導電半導體層及插置其間之主動層；第一電極，具有形成於該第一導電半導體層之部分上表面上的至少一接合墊；第二電極，具有形成於該第二導電半導體層上的歐姆接觸層；以及電流阻障層，介於該第二導電半導體層及該歐姆接觸層之間，具有複數圖案形成於其上，該複數圖案排列成使得鄰近重疊該接合墊的區域的圖案之間的時間隔小於另一區域之圖案之間的時間隔。



(21) 申請案號：101118670

(22) 申請日：中華民國 101 (2012) 年 05 月 25 日

(51) Int. Cl. : **H01L33/14 (2010.01)**

(30) 優先權：2011/05/27 南韓

10-2011-0050520

(71) 申請人：三星電子股份有限公司 (南韓) SAMSUNG ELECTRONICS CO., LTD. (KR)
南韓

(72) 發明人：李完鎬 LEE, WAN HO (KR)

(74) 代理人：詹銘文

申請實體審查：無 申請專利範圍項數：27 項 圖式數：7 共 32 頁

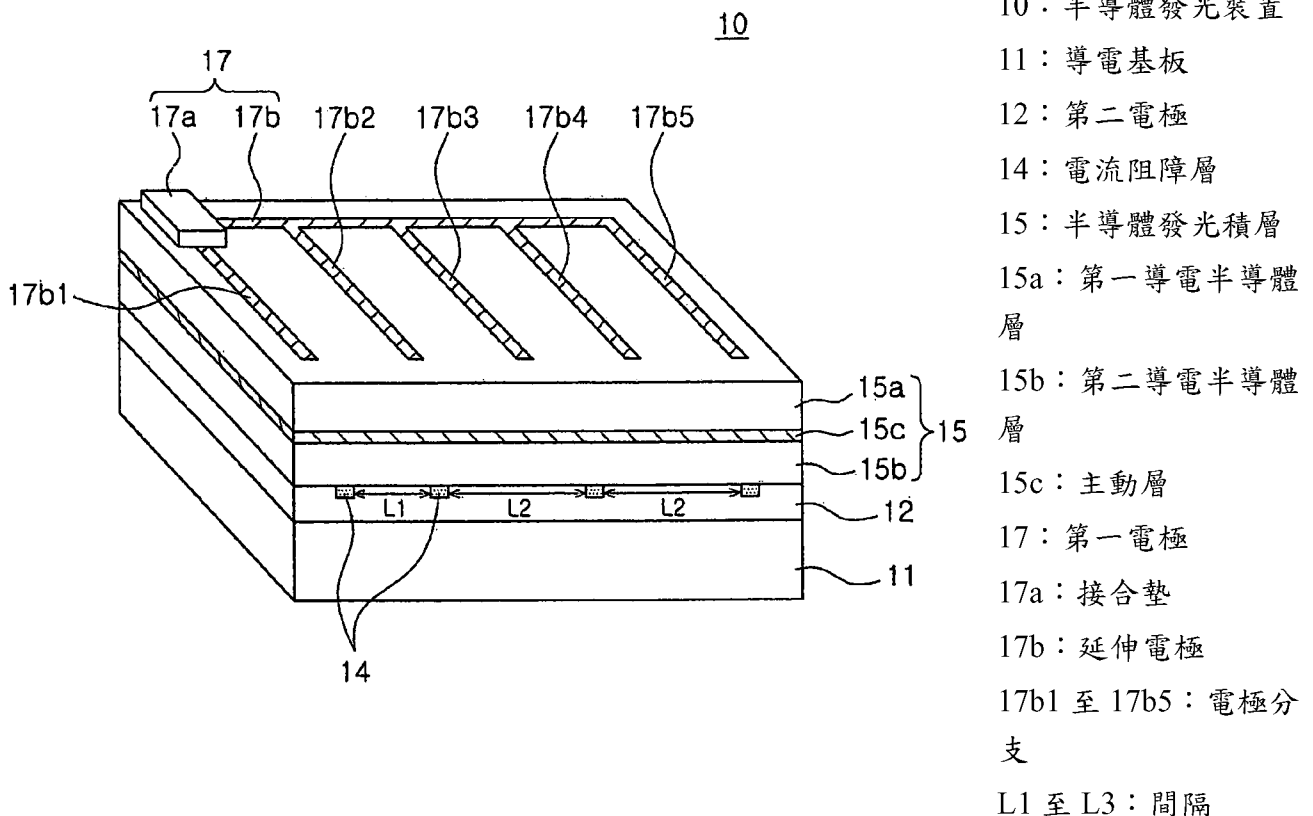
(54) 名稱

具有電流阻障層之半導體發光裝置

SEMICONDUCTOR LIGHT EMITTING DEVICE HAVING CURRENT BLOCKING LAYER

(57) 摘要

本發明提供一種半導體發光裝置，其包括：半導體發光積層，包含第一導電半導體層、第二導電半導體層及插置其間之主動層；第一電極，具有形成於該第一導電半導體層之部分上表面上的至少一接合墊；第二電極，具有形成於該第二導電半導體層上的歐姆接觸層；以及電流阻障層，介於該第二導電半導體層及該歐姆接觸層之間，具有複數圖案形成於其上，該複數圖案排列成使得鄰近重疊該接合墊的區域的圖案之間間隔小於另一區域之圖案之間間隔。



發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101118670

※申請日：101.5.25 ※IPC 分類：H01L 33/14 (2010.01)

一、發明名稱：(中文/英文)

具有電流阻障層之半導體發光裝置

SEMICONDUCTOR LIGHT EMITTING DEVICE HAVING CURRENT
BLOCKING LAYER

二、中文發明摘要：

本發明提供一種半導體發光裝置，其包括：半導體發光積層，包含第一導電半導體層、第二導電半導體層及插置其間之主動層；第一電極，具有形成於該第一導電半導體層之部分上表面上的至少一接合墊；第二電極，具有形成於該第二導電半導體層上的歐姆接觸層；以及電流阻障層，介於該第二導電半導體層及該歐姆接觸層之間，具有複數圖案形成於其上，該複數圖案排列成使得鄰近重疊該接合墊的區域的圖案之間的時間隔小於另一區域之圖案之間的時間隔。

三、英文發明摘要：

There is provided a semiconductor light emitting device including: a semiconductor light emitting laminate including a first conductive semiconductor layer, a second conductive semiconductor layer, and an active layer interposed therebetween; a first electrode having at least one bonding pad formed on a portion of an upper surface of the first conductive semiconductor layer; a second electrode having an ohmic contact layer formed on the second conductive semiconductor layer; and a current blocking layer between the second conductive semiconductor layer and the ohmic contact layer having a plurality of patterns formed thereon, the plurality of patterns being arrayed such that intervals between patterns adjacent to a region overlapped with the bonding pad are smaller an interval between patterns of another regions.

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

10	半導體發光裝置
11	導電基板
12	第二電極
14	電流阻障層
15	半導體發光積層
15a	第一導電半導體層
15b	第二導電半導體層
15c	主動層
17	第一電極
17a	接合墊
17b	延伸電極
17b1 至 17b5	電極分支
L1 至 L3	間隔

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

本案無化學式。

六、發明說明：

本申請案係主張於 2010 年 5 月 27 日向韓國智慧財產局所提出申請之韓國專利申請案第 10-2011-0050520 號之優先權，於此併入該專利申請案所揭露之內容以供參考。

【發明所屬之技術領域】

本發明係有關於一種半導體發光裝置，尤係有關於一種具有電流阻障層之半導體發光裝置。

【先前技術】

半導體發光裝置在其高輸出、出色的光效率和可靠性方面具有作為光源的優勢。因此，已積極進行對其研究及其發展以允許使用作為發光裝置或顯示裝置中之背光中高輸出和高效率的光源。

一般而言，半導體發光裝置包括主動層，主動層可藉由 p 型半導體層和 n 型半導體層之間的電子和電洞的再結合(recombination)發光。這種半導體發光裝置可根據其中定位電極以形成半導體層或根據電流路徑而分類，雖然沒有特別的限制，其分類可根據是否導電性存在於主要用於半導體發光裝置之基板而確定。

例如，當使用具有電性絕緣之基板時，需要形成第一電極連接至第一導電半導體層之高台蝕刻。也就是說，部分第二導電半導體層與主動層可部分地移除以暴露在第一導電半導體層區域的一部分，並在第一導電半導體層暴露之頂面上形成第一電極。

在上述的電極結構，高台蝕刻製程中發光面積可能會

減少而且可能在垂直電流流動之方向形成，因此，可能難以促進跨越整體面積之均勻的電流分佈，這可能導致發光效率的減少。

同時，使用導電基板時，導電基板可使用作為側電極。在這種半導體發光裝置結構，與前者的結構相比，在發光面積有一點光損失，且其中可相對獲得均勻的電流流動，使發光效率可以提高。

然而，在這種情況下，位於發光表面上之電極(主要是n-側電極)也應形成為具有縮小之尺寸以順利發光，但在這種情況下，驅動電壓增加。此外，電流擴散效應(current spreading effect)可能會惡化，使實際主動層的實質區域實際上可能沒有被利用為有效發光區域。

因此，為了增加在發光二極體(LED)之發光效率，顯著增加電流擴散效應之研究已成為重大的議題，並於發光裝置已迫切需要，以獲得較高的光輸出，特別是其大面積之實施。

【發明內容】

本發明之一態樣提供一種半導體發光裝置，其具有其中電流擴散效應提高的結構，從而發光效率提高。

根據本發明之一態樣，提供一種半導體發光裝置，其包括：半導體發光積層，包含第一導電半導體層、第二導電半導體層及插置其間之主動層；第一電極，具有形成於該第一導電半導體層之部分上表面上的至少一接合墊；第二電極，具有形成於該第二導電半導體層上的歐姆接觸

層；以及電流阻障層，介於該第二導電半導體層及該歐姆接觸層之間，具有複數圖案形成於其上，該複數圖案經排列使得鄰近重疊該接合墊的區域的圖案之間的時間隔小於另一區域之圖案之間的時間隔。

第一電極可形成於該第一導電半導體層上且可更包含從該接合墊延伸之複數電極分支。

在這種情況下，複數電極分支可在排列複數圖案的方向中平行排列。

複數圖案之間的時間隔可在遠離重疊該接合墊之區域的方向較大。視需要，該複數電極分支可排列成於其間具有預定時間隔。與此不同的是，複數電極分支可分別形成於重疊複數圖案的區域上。

至少一接合墊可為形成於該第一導電半導體層上表面的不同區域上之複數接合墊。

複數接合墊可分別配置於相對角落上，該複數圖案之間的時間隔可朝重疊該第一導電半導體層之中心的區域變大。

在該複數圖案之中，鄰近重疊該接合墊之區域之圖案的寬度可大於另一圖案的寬度。在這種情況下，遠離重疊該接合墊之區域，該複數圖案之寬度可較小。

電流阻障層可由電性絕緣材料形成。與此不同的是，電流阻障層由其中該第二導電半導體層之受損晶體形成為具有帶有該歐姆接觸層的短鍵接合(short key junction)的區域形成。

半導體發光裝置可更包括具有該第二電極之導電基板，以支撐該半導體發光積層。在這種情況下，第二電極可更包括配置於該歐姆接觸層及該導電基板之間的阻擋層。

第一電極可更包括形成於該第一導電半導體層上之透明電極層，該接合墊可形成於該透明電極層上。在這種情況下，半導體發光裝置可更包括第一導電半導體層及透明電極層之間的附加電流阻障層，其具有複數額外圖案形成於其上。複數額外圖案可形成於不重疊該複數圖案的位置上。

根據本發明之另一態樣，提供一種半導體發光裝置，其包括：半導體發光積層，包含第一導電半導體層、第二導電半導體層及插置其間之主動層；第一電極，具有形成於該第一導電半導體層上表面上的透明電極層，至少一接合墊形成於部分該透明電極層上；第二電極，具有形成於該第二導電半導體層上的歐姆接觸層；以及電流阻障層，形成於該第一導電半導體層及該透明電極層之間，具有複數圖案形成於其上，該複數圖案排列成使得鄰近重疊該接合墊的區域的圖案之間的時間隔小於另一區域之圖案之間的時間隔。

複數圖案之間的時間隔可在遠離重疊該接合墊之區域的方向較大。

至少一接合墊可為形成於該透明電極層之該上表面的不同區域上之複數接合墊。在這種情況下，複數接合墊分

別配置於相對角落上，該複數圖案之間の間隔朝該第一導電半導體層之中心變大。

在該複數圖案之中，鄰近重疊該接合墊之區域之圖案的寬度可大於另一圖案的寬度。在這種情況下，遠離重疊該接合墊之區域，該複數圖案之寬度可較小。

半導體發光裝置可更包括具有該第二電極之導電基板，以支撐該半導體發光積層。在這種情況下，第二電極更包括配置於該歐姆接觸層及該導電基板之間的阻擋層。

【實施方式】

將參隨附照圖示說明本發明之具體實施例，使得本技術領域中具通常知識者可輕易實施其中所述的該等具體實施例。然而，應注意的是，本發明的精神並不限於本文所述的具體實施例，本技術領域中具通常知識及瞭解本發明者在可藉由增添、修飾及移除元件而輕易完成本發明的精神所包括的次級發明或其他具體實施例，其係建構成包括於本發明的精神。

此外，全部圖示中相似或類似的元件符號表示直行類似功能及動作的部件。

第 1 圖係為根據本發明之實施例之半導體發光裝置之示意透視圖。

根據本發明之實施例的半導體發光裝置 10 可包括半導體發光積層 15，半導體發光積層 15 包括第一導電半導體層 15a、第二導電半導體層 15b 以及插置其間之主動層 15c。此外，第一和第二電極 17 和 12 可分別形成於第一和

第二導電半導體層 15a 和 15b 上。

如第 1 圖所示，第一電極 17 可包括接合墊 17a，接合墊 17a 形成於第一導電半導體層 15a 之一角落區域上，而第二電極 12 可包括歐姆接觸層，歐姆接觸層形成與第二導電半導體層 15b 的歐姆接觸。

根據本發明之實施例的第一電極 17 可進一步包括連接到接合墊之延伸電極 17b。延伸電極 17b 可具有其中平行排列複數電極分支 17b1 至 17b5 之結構。在本實施例，所示的複數電極分支 17b1 至 17b5 具有 5 個電極分支，根據其排列方向，5 個電極分支其間具有一預定間隔，但其間隔條件和電極分支的數量都不僅限於此。

根據本發明之實施例的半導體發光裝置 10 可包括電流阻障層 14，電流阻障層 14 形成於第二導電半導體層 15b 和歐姆接觸層之間。由選擇性形成電性絕緣材料如 SiO_2 或 SiN_x 氮化矽可提供電流阻障層 14，但也可由於第二導電半導體層上形成受損晶體的區域提供電流阻障層 14。離子注入，電漿處理或之類可造成晶體損害。

電流阻障層 14 可具有複數圖案 P1 至 P4 彼此間隔開形成。

根據本實施例使用之各圖案 P1 至 P4 可具有如第 2 圖所示的桿狀。圖案 P1 至 P4 可具有相關電極分支 17b1 至 17b5 之形狀，但不僅限於此。此外，複數圖案 P1 至 P4 可排列以對應電極分支 17b1 至 17b5 的排列方向。

經由圖案 P1 至 P4 的形狀和排列，由於電極分支 17b1

至 17b5 之電流分佈，可促進較有效的電流擴散。

為了增加電流擴散效應，本實施例使用之圖案 P1 至 P4 可排列，使鄰近重疊接合墊 17a 之區域之圖案之間的時間隔小於另一區域的圖案之間的時間隔。也就是說，如第 2 圖所示，最接近接合墊 17a 的兩圖案 P1 和 P2 之間的時間隔 L1 可以調整為小於其他相鄰的圖案 P2 和 P3 或 P3 和 P4 之間的時間隔。

這種圖案時間隔方案可幫助有效分散大量集中在鄰近接合墊 17a 區域的電流，因此，遍及整體面積電流擴散效應可相對較為均勻。

同時，不同於本實施例，可排列複數圖案使其尺寸自重疊朝遠離區域之接合墊之區域變大，自其可考慮電流集中程度與接合墊在逐漸地減少之事實預期相對均勻的電流擴散效應。

此外，第一電極結構可多元化的不同，因此，可根據不同的實施例修改並實施。例如，可由使用複數接合墊採用接合墊，因此，電流阻障層之圖案也可不同。此外，考慮電流擴散效應提供的電極分支之排列也可以各種形式的實施，使圖案位置也可以改變，以改善電流擴散效應。

在本發明之各種實施例之中，一實施例繪示於第 3 圖。第 3 圖提供根據本發明之另一實施例之電極分支與兩接合墊之新排列。

如第 3 圖所示之半導體發光裝置 30 可包括半導體發光積層 35，半導體發光積層 35 包括第一導電半導體層 35a、

第二導電半導體層 35b 以及插置其間之主動層 35c，並可進一步包括分別形成於第一和第二導電半導體層 35a 和 35b 上之第一和第二電極 37 和 32。

在本實施例，第二電極 32 可包括形成與第二導電半導體層 35b 歐姆接觸之歐姆接觸層 32a 及阻擋層 32b。歐姆接觸層 32a 可由高反射歐姆接觸材料形成。歐姆接觸層 32a 可為由選自 Ag、Ni、Al、Rh、Pd、Ir、Ru、Mg、Zn、Pt、Au 及其組成物組成之群之材料形成的至少一層。阻擋層 32b 可以防止導電基板 31 的構成要素擴散至歐姆接觸層，從而惡化歐姆特性。阻擋層 32b 可以選自由 Ti、Ni、Cr、Au、TiW、TiN 及其組成物之材料形成。也就是說，根據本發明之另一實施例之可具有效地應用第二電極 32。

不同於上述的本發明之實施例，根據本實施例之第一電極 37 可包括兩接合墊 37a1 和 37a2 形成於第一導電半導體層 35a 上。兩個接合墊 37a1 和 37a2 可配置於兩個相對角落，從而促進遍及其整體面積之均勻之電流擴散。

如第 3 圖所示，第一電極 37 可包括連接至其之延伸電極 37b。延伸電極 37b 可包括平行排列之複數電極分支 37b1 至 37b6。然而，可排列複數電極分支 37b1 到 37b6 使其間間隔在遠離各自的接合墊 37a1 和 37a2 ($d_1 < d_2 < d_3$) 之方向較大。也就是說，如第 3 圖所示，中心電極分支 37b3 和 37b4 之間間隔 d_3 ，可具有其間最寬的間隔。

半導體發光裝置 30 可包括形成於第二導電半導體層 35b 和歐姆接觸層 32a 之間之電流阻障層 34。電流阻障層

34 可具有複數圖案 P1 至 P6 彼此間隔形成。

根據本實施例之各自的圖案 P1 至 P6 可具有如第 2 圖所示的桿狀，且可排列以對應電極分支 37b1 到 37b6 的排列方向。

根據本實施例，為提高電流擴散效應，也可排列使鄰近重疊該接合墊 37a1 或 37a2 之該區域之圖案之間間隔小於另一區域的圖案之間間隔。

詳細而言，如第 3 圖所示，最接近各接合墊 37a1 的圖案 P1 和 P2 之間間隔 L1 可以等於最接近各接合墊 37a2 的圖案 P5 和 P6 之間間隔 L1。間隔 D1 可以設為小於其他相鄰的圖案 P2 和 P3、P3 和 P4 以及 P4 和 P5 之間間隔 L2 和 L3。

此外，在本實施例，複數圖案 P1 到 P6 可形成為使得它們分別位於與複數電極分支 37b1 到 37b6 重疊之區域上。由於各自的電極分支 37b1 到 37b6，電流阻障層 34 的圖案排列可由單獨抑制電流集中現象獲得較有效的電流擴散效應。

上述的實施例描述其中電流阻障層配置於相對發光表面的層的一側上的情況(即其上置導電基板的層的側)換句話說，歐姆接觸層和第二導電半導體層之間，但不侷限於此。也就是說，根據本發明之另一實施例，電流阻障層可以其中提供於提供為發光表面而不是導電基板之區域中之方式實現，即在第一導電半導體層。參照第 4 至 7 圖繪示本實施例。

首先，其中電流阻障層提供於發光表面上的基本的例子將參照第 4 和 5 圖描述。

根據本實施例之半導體發光裝置 40 可包括半導體發光積層 45，半導體發光積層 45 包括第一導電半導體層 45a、第二導電半導體層 45b 以及插置其間之主動層 45c。此外，半導體發光裝置 40 可包括分別形成於第一和第二導電半導體層 45a 及 45b 上的第一和第二電極 47 和 42。

在本實施例中，第二電極 42 可包括與第二導電半導體層 45b 形成歐姆接觸之歐姆接觸層 42a 和阻擋層 42b。歐姆接觸層 42a 可由高反射歐姆接觸材料形成。歐姆接觸層 42a 可為由選自 Ag、Ni、Al、Rh、Pd、Ir、Ru、Mg、Zn、Pt、Au 及其組成物組成之群之材料形成的至少一層。阻擋層 42b 可以選自由 Ti、Ni、Cr、Au、TiW、TiN 及其組成物之材料形成。

此外，第一電極 47 可包括形成於第一導電半導體層 45a 的上表面上之透明電極層 47b，其與形成於第一導電半導體層 45a 的一角落上之接合墊 47a 在一起。

詳細而言，本實施例描述其中透明電極層 47b 實質形成於第一導電半導體層 45a 的上表面的整個區域上的情況，接合墊 47a 提供於透明電極層 47b 上，但也可直接形成於第一導電半導體層 45a 上。然而，具體而言，如第 4 圖所示，可引入墊電流阻障層 46 以防止電流集中在接合墊 47a 的緊接較低的區域。

根據本發明的半導體發光裝置 40 可包括電流阻障層

44，電流阻障層 44 形成於第一導電半導體層 45a 和透明電極層 47b 之間，如上所述。電流阻障層 44 可由選擇性使用電性絕緣材料如 SiO_2 或 SiN_x 形成，但也可由與上述描述不同的方式實施，例如，形成其中實施使用受損晶體之短鍵接合的高阻抗區域之方案。

電流阻障層 44 可包括彼此間隔形成之複數圖案 P1 至 P4，可形成複數圖案 P1 到 P4 以具有彎曲的形狀，自接合墊 47a 具有既定之距離。

在本實施例，也可是排列複數圖案 P1 到 P4，使鄰近接合墊 47a 的圖案之間の間隔較另一區域之圖案之間の間隔小。

詳細而言，如第 4 和 5 圖所示，可排列複數圖案 P1 到 P4 使其間間隔較在遠離接合墊 47a 的方向大。透過上述描述的圖案間隔方案，可形成定義為透明電極層 46 和第一導電半導體層 47 之間的接觸區域之開放區域以遠離接合墊 47a 具有越來越大的區域。(有關面積的比較： $01 < 02 < 03 < 04$)。

由以上所述的圖案排列，其中較大的電流，集中在鄰近接合墊 47a 的區域的效應可分散到相對遠離接合墊 47a 的區域可以預期。因此，整個區域可獲得均勻的電流擴散效應。

第 6 圖係為根據本發明之另一實施例之半導體發光裝置之橫斷面圖，其中電流阻障層配置於發光區域上。

第 6 圖所示之半導體發光裝置 60 可包括半導體發光積

層 65，半導體發光積層 65 包括第一導電半導體層 65a、第二導電半導體層 65b 以及插置其間之主動層 65c。此外，半導體發光裝置 60 可包括分別形成於第一和第二導電半導體層 65a 和 65b 上之第一和第二電極 67 和 62。

在本實施例中，第二電極 62 可包括歐姆接觸層。此外，第一電極 67 可包括形成於第一導電半導體層 65a 的上表面上的透明電極層 67b，其與形成於第一導電半導體層 65a 的一角落上的接合墊 67a 在一起。此外，為了防止電流集中在接合墊 67a 的緊接較低的區域，可形成墊電流阻障層 66。可由相當於另一電流阻障層 64 的圖案形成製程之製程形成墊電流阻障層 66。

根據本實施例的半導體發光裝置 60 可包括形成於第一導電半導體層 65a 和透明電極層 67b 之間的電流阻障層 64。電流阻障層 64 之圖案 P1 至 P4 可排列配置成使得以類似以上所述實施例的方式在遠離接合墊 67a 的方向其間間隔較大 ($L1 < L2 < L3 < L4$)。

由圖案間隔方案，開放區域 01 到 04 定義為透明電極層 67b 和第一導電半導體層 65a 之間的接觸區域，其可形成為具有在遠離接合墊 67a 的方向增加的面積。

此外，在本實施例，電流阻障層 64 之圖案寬度 W1 至 W4 號可朝鄰近接合墊 67a 的區域變大，使電流集中現象減少。也就是說，如第 6 圖所示，各自圖案的寬度可以設計為遠離接合墊 67a 較小 ($W1 > W2 > W3 > W4$)，而改善電流擴散效應。

如上所述，本發明之實施例使用之電流阻障層可主要提出為兩種形式。也就是說，本發明之實施例描述根據其中電流阻障層之位置之區域，其中電流阻障層是配置於相對發光表面即導電基板之區域上之情況以及其中電流阻障層形成於發光表面也就是第一導電半導體層上之情況，但這些情況可以相互結合實施，如第 7 圖所示。

第 7 圖所示之半導體發光裝置 70 可包括半導體發光積層 75，半導體發光積層 75 包括第一導電半導體層 75a、第二導電半導體層 75b 以及插置其間之主動層 75c。此外，半導體發光裝置 70 可包括分別形成於第一和第二導電半導體層 75a 和 75b 上之第一和第二電極 77 和 72。

在本實施例中，第二電極 72 可包括歐姆接觸層。此外，第一電極 77 可包括形成於第一導電半導體層 75a 的上表面上的透明電極層 77b，其與形成於第一導電半導體層 75a 的角落上的接合墊 77a 在一起。

以類似第 5 圖所示的實施例的方式，本實施例使用的電流阻障層可包括配置於第二電極 72 和第二導電半導體層 75c 之間的複數第二圖案 P1' 到 P4' 以及配置於透明電極層 77b 和第一導電半導體層 75a 之間的複數第一圖案 P1 到 P4。

可排列複數第一圖案 P1 至 P4 使其間間隔在遠離接合墊 77a 的方向較大 ($L1 < L2 < L3 < L4$)。透過這種圖案間隔方案，由這種圖案間隔接觸之開放區域遠離接合墊 77a 可具有面積增加 (有關面積的比較： $01 < 02 < 03 < 04$)。以其類似的

方式，也可排列複數第二圖案 P1' 到 P4' 使其間間隔在遠離與接合墊 77a 重疊的區域的方向較大 ($L1' < L2' < L3'$)。由這種圖案排列方案，整個區域上電流擴散效應可獲改善。

此外，如第 7 圖所示，複數第一圖案 P1 至 P4 可配置於不重疊在垂直方向之複數第二圖案 P1 至 P4 的位置，也就是厚度方向其內具有相對短的距離，使電流在橫向方向可流動分散，致增加電流擴散效應。

如上所述，根據本發明的實施例，藉由依據各位置預期的電流密度形成其間具有不同的間隔的電流阻障層圖案可顯著增加電流擴散效應，因此穿過之發光效率可大為提高。例如，從具有有限的面積之接合墊下之區域至由此距離之區域，可形成電流阻障層圖案以具有增加的面積，可改善電流擴散效應。

上述實施例係用以例示性說明本發明之原理及其功效，而非用於限制本發明。任何熟習此項技藝之人士均可在不違背本發明之精神及範疇下，對上述實施例進行修改。因此本發明之權利保護範圍，應如後述之申請專利範圍所列。

【圖式簡單說明】

本發明之上述及其他態樣、優點及特徵，將從實施例說明結合下述隨附圖式而受到更清楚地瞭解：

第 1 圖係為根據本發明之實施例之半導體發光裝置之示意透視圖；

第 2 圖係為顯示第 1 圖所示之半導體發光裝置之電流

阻障層的圖案的剖視透視圖；

第 3 圖係為根據本發明之另一實施例之半導體發光裝置之示意透視圖；

第 4 圖係為根據本發明之另一實施例之半導體發光裝置之示意透視圖；

第 5 圖係為第 4 圖所示之半導體發光裝置之橫斷面圖；

第 6 圖係為根據本發明之另一實施例之半導體發光裝置之橫斷面圖；

第 7 圖係為根據本發明之另一實施例之半導體發光裝置之橫斷面圖。

【主要元件符號說明】

10、30、40、50、60、70	半導體發光裝置
11、31、41、51、61、71	導電基板
12、32、42、52、62、72	第二電極
14、34、44、64	電流阻障層
15、35、45、55、65、75	半導體發光積層
15a、35a、45a、55a、65a、75a	第一導電半導體層
15b、35b、45b、55b、65b、75b	第二導電半導體層
15c、35c、45c、55c、65c、75c	主動層
17、37、47、57、67、77	第一電極
17a、47a、57a、67a、77a	接合墊
17b、37b	延伸電極
17b1 至 17b5、37b1 至 37b6	電極分支
32a、42a、52a	歐姆接觸層

32b、42b、52b	阻擋層
37a1、37a2	接合墊
46、56	墊電流阻障層
47b、57b、67b、77b	透明電極層
P1 至 P4	圖案
L1 至 L3	間隔
01 至 04	區域

七、申請專利範圍：

1. 一種半導體發光裝置，包括：

半導體發光積層，包含第一導電半導體層、第二導電半導體層及插置其間之主動層；

第一電極，具有形成於該第一導電半導體層之部分上表面上的至少一接合墊；

第二電極，具有形成於該第二導電半導體層上的歐姆接觸層；以及

電流阻障層，介於該第二導電半導體層及該歐姆接觸層之間，具有複數圖案形成於其上，該複數圖案排列成使得鄰近重疊該接合墊的區域的圖案之間的時間隔小於另一區域之圖案之間的時間隔。

2. 如申請專利範圍第 1 項所述之半導體發光裝置，其中該第一電極形成於該第一導電半導體層上且更包含從該接合墊延伸之複數電極分支。
3. 如申請專利範圍第 2 項所述之半導體發光裝置，其中該複數電極分支在排列該複數圖案的方向中平行排列。
4. 如申請專利範圍第 3 項所述之半導體發光裝置，其中該複數圖案之間的時間隔在遠離重疊該接合墊之區域的方向較大。
5. 如申請專利範圍第 3 項所述之半導體發光裝置，其中該複數電極分支排列成於其間具有預定間隔。
6. 如申請專利範圍第 3 項所述之半導體發光裝置，其中該複數圖案形成為配置於重疊該複數電極分支的區域上。

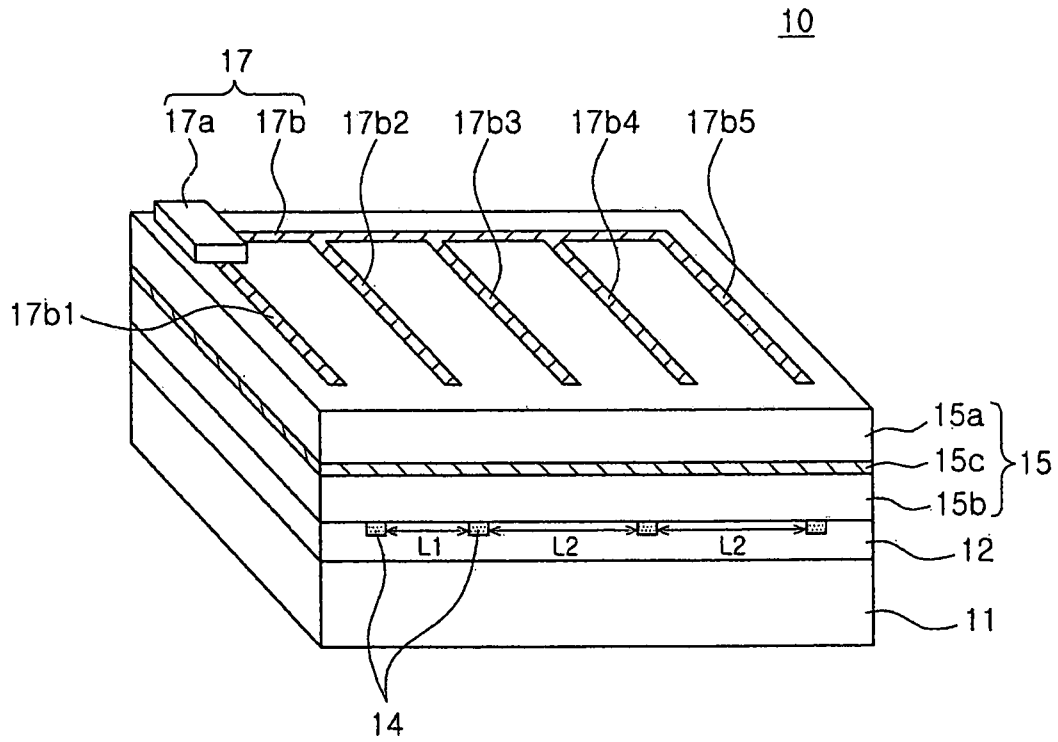
7. 如申請專利範圍第 1 項所述之半導體發光裝置，其中該至少一接合墊為形成於該第一導電半導體層上表面的不同區域上之複數接合墊。
8. 如申請專利範圍第 7 項所述之半導體發光裝置，其中該複數接合墊分別配置於相對角落上，該複數圖案之間的時間朝重疊該第一導電半導體層之中心的區域變大。
9. 如申請專利範圍第 1 項所述之半導體發光裝置，其中在該複數圖案之中，鄰近重疊該接合墊之區域之圖案的寬度大於另一圖案的寬度。
10. 如申請專利範圍第 9 項所述之半導體發光裝置，其中遠離重疊該接合墊之區域，該複數圖案之寬度較小。
11. 如申請專利範圍第 1 項所述之半導體發光裝置，其中該電流阻障層由電性絕緣材料形成。
12. 如申請專利範圍第 1 項所述之半導體發光裝置，其中該電流阻障層由其中該第二導電半導體層之受損晶體形成為具有帶有該歐姆接觸層的短鍵接合的區域形成。
13. 如申請專利範圍第 1 項所述之半導體發光裝置，更包括具有該第二電極之導電基板，以支撐該半導體發光積層。
14. 如申請專利範圍第 13 項所述之半導體發光裝置，其中該第二電極更包括配置於該歐姆接觸層及該導電基板之間的阻擋層。
15. 如申請專利範圍第 1 項所述之半導體發光裝置，其中該第一電極更包括形成於該第一導電半導體層上之透明

電極層，該接合墊形成於該透明電極層上。

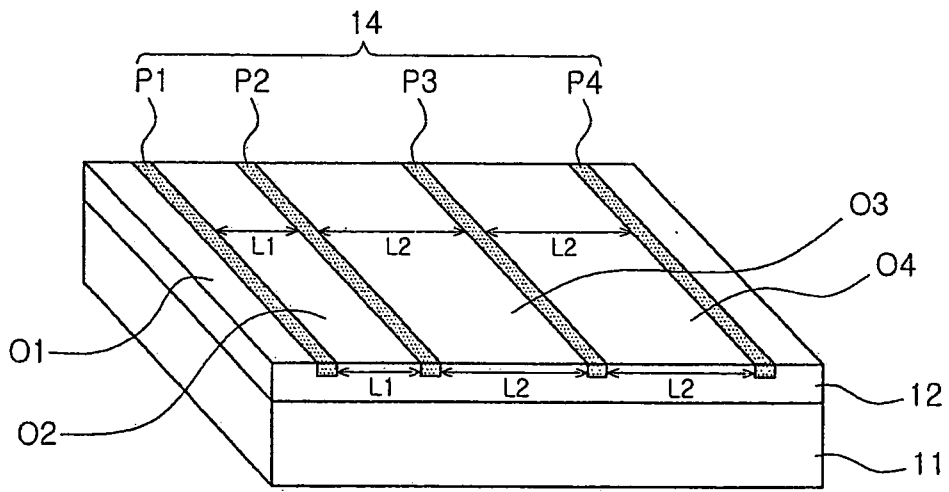
16. 如申請專利範圍第 15 項所述之半導體發光裝置，更包括具有複數形成於該第一導電半導體層及該透明電極層之間的額外圖案的附加電流阻障層。
17. 如申請專利範圍第 16 項所述之半導體發光裝置，其中該複數額外圖案排列成使得鄰近重疊該接合墊之區域之圖案之間的時間隔小於另一區域的圖案之間的時間隔。
18. 如申請專利範圍第 17 項所述之半導體發光裝置，其中該複數額外圖案形成於不重疊該複數圖案的位置上。
19. 一種半導體發光裝置，包括：
 - 半導體發光積層，包含第一導電半導體層、第二導電半導體層及插置其間之主動層；
 - 第一電極，具有形成於該第一導電半導體層上表面上的透明電極層，至少一接合墊形成於部分該透明電極層上；
 - 第二電極，具有形成於該第二導電半導體層上的歐姆接觸層；以及
 - 電流阻障層，形成於該第一導電半導體層及該透明電極層之間，具有複數圖案形成於其上，該複數圖案排列成使得鄰近重疊該接合墊的區域的圖案之間的時間隔小於另一區域之圖案之間的時間隔。
20. 如申請專利範圍第 19 項所述之半導體發光裝置，其中該複數圖案之間的時間隔在遠離重疊該接合墊之區域的方向較大。

21. 如申請專利範圍第 20 項所述之半導體發光裝置，其中該至少一接合墊是形成於該透明電極層之該上表面的不同區域上之複數接合墊。
22. 如申請專利範圍第 21 項所述之半導體發光裝置，其中該複數接合墊分別配置於相對角落上，該複數圖案之間的間隔朝該第一導電半導體層之中心變大。
23. 如申請專利範圍第 19 項所述之半導體發光裝置，其中在該複數圖案之中，鄰近重疊該接合墊之區域之圖案的寬度大於另一圖案的寬度。
24. 如申請專利範圍第 23 項所述之半導體發光裝置，其中遠離重疊該接合墊之區域，該複數圖案之寬度較小。
25. 如申請專利範圍第 19 項所述之半導體發光裝置，其中該電流阻障層由電性絕緣材料形成。
26. 如申請專利範圍第 19 項所述之半導體發光裝置，更包括具有該第二電極之導電基板，以支撐該半導體發光積層。
27. 如申請專利範圍第 26 項所述之半導體發光裝置，其中該第二電極更包括配置於該歐姆接觸層及該導電基板之間的阻擋層。

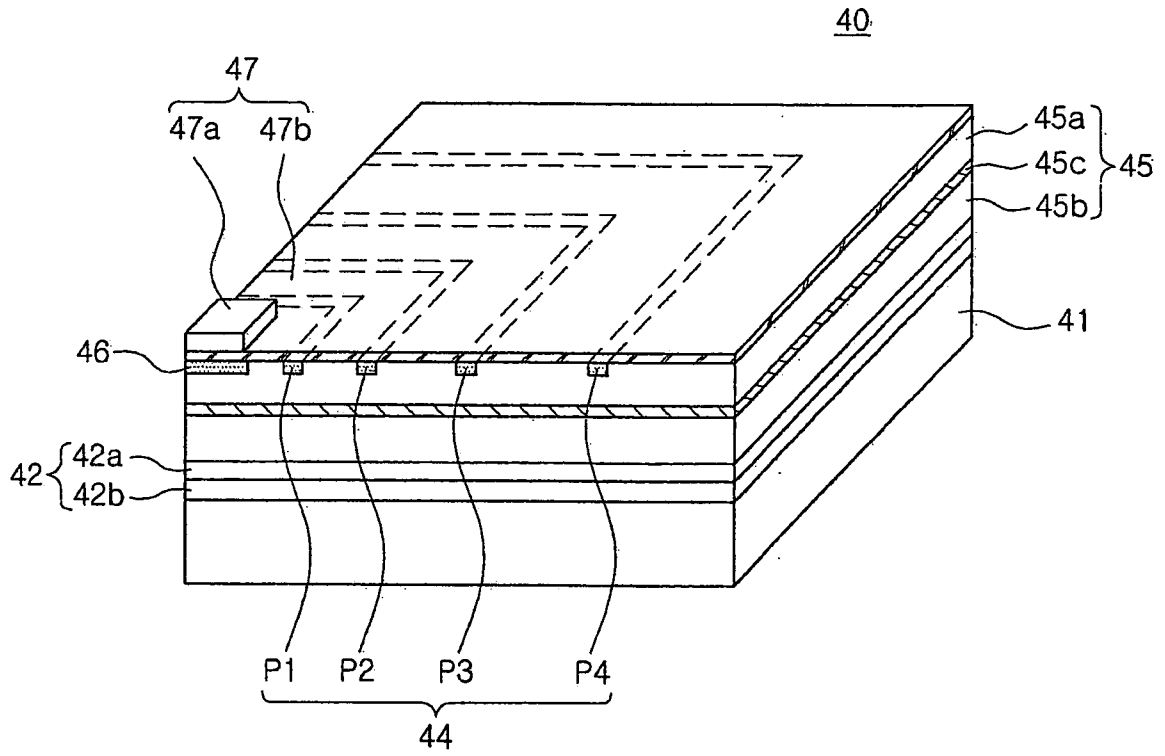
八、圖式：



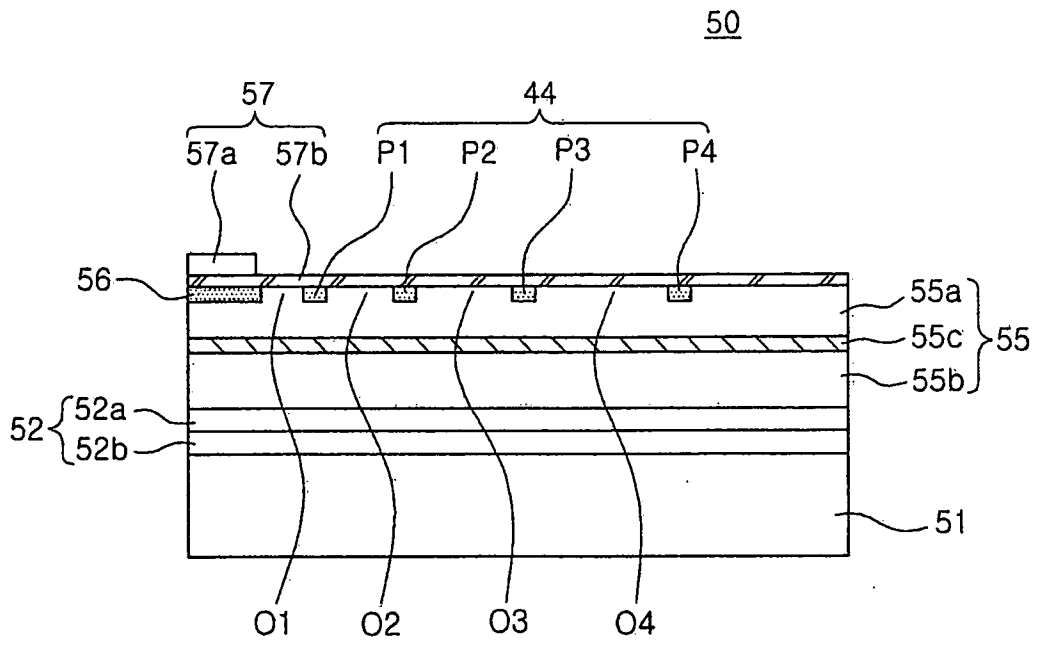
第1圖



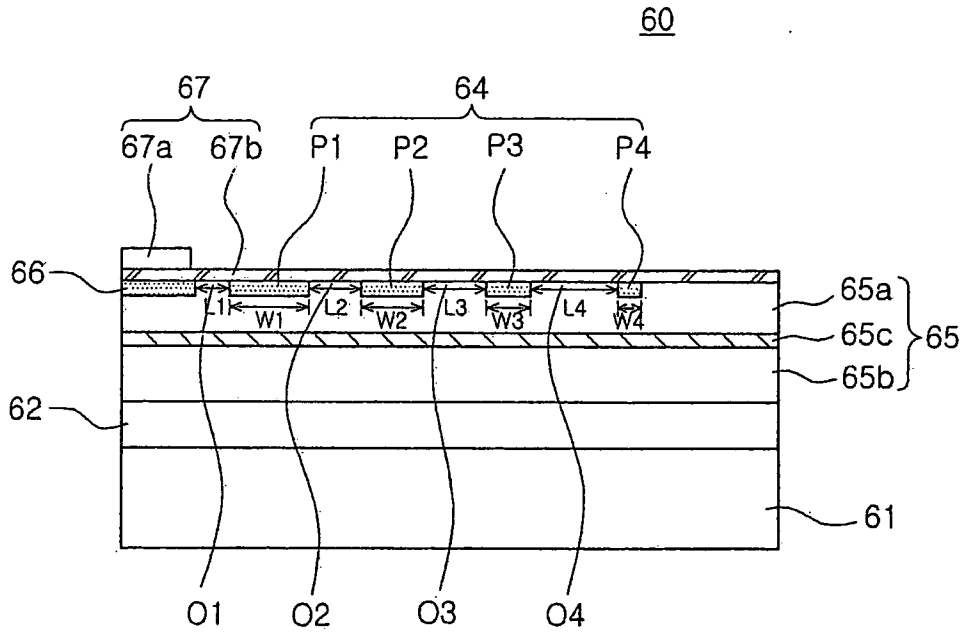
第2圖



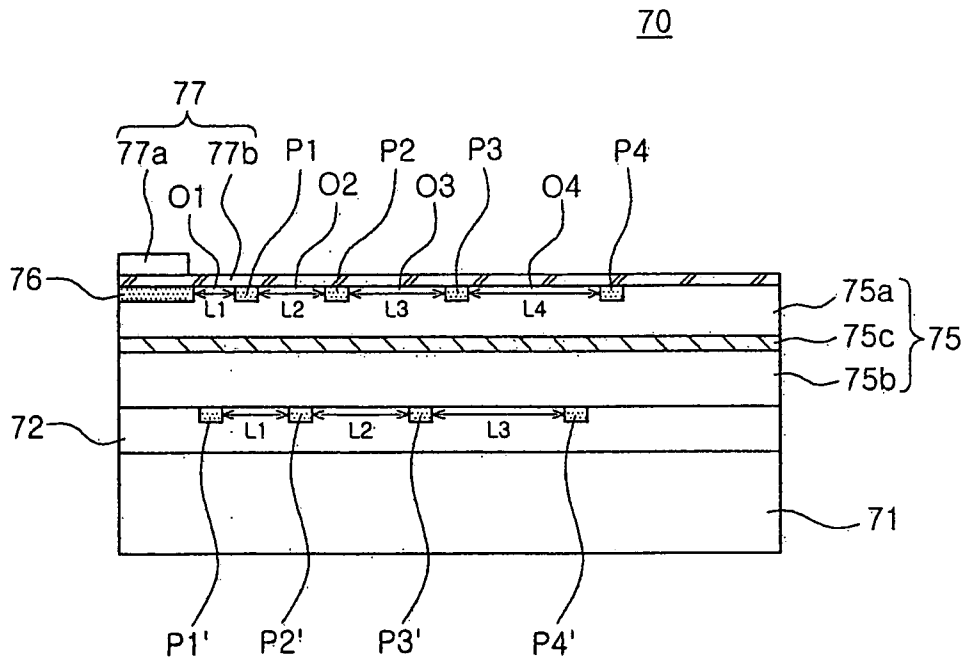
第4圖



第5圖



第6圖



第7圖