



(12)发明专利申请

(10)申请公布号 CN 111028698 A

(43)申请公布日 2020.04.17

(21)申请号 201911316606.5

(22)申请日 2019.12.19

(71)申请人 武汉天马微电子有限公司

地址 430205 湖北省武汉市东湖新技术开发区东一产业园流芳园路8号

(72)发明人 蔡敏 夏志强 陈英杰 马扬昭

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 刘彩红

(51) Int. Cl.

G09F 9/302(2006.01)

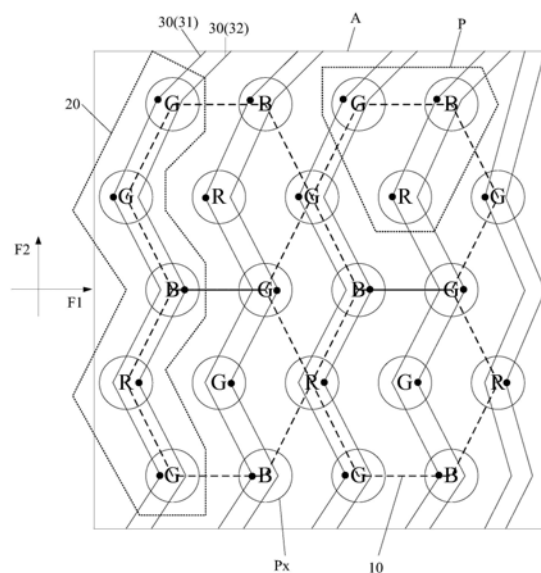
权利要求书2页 说明书8页 附图9页

(54)发明名称

一种阵列基板及显示装置

(57)摘要

本发明公开了一种阵列基板及显示装置,通过对第一子像素组中各子像素位置的设置,使得任意相邻两个子像素的中心点之间的间距均相等,如此,有利于提高整体的显示均一性,从而提高显示装置的显示效果。并且,对于每个第二子像素组而言,因全部第一颜色子像素与同一条数据线电连接,使得与同一数据线电连接的各第一颜色子像素可以输入较一致的数据信号,因同一第二子像素组中第一颜色子像素的设置数量最多,所以在提高各第一颜色子像素的发光亮度均一性的基础上,有利于提高整体亮度的均一性,从而进一步提高显示装置的显示效果。



1. 一种阵列基板,其特征在于,包括显示区域,所述显示区域内设置有多个像素和多条数据线;

所述像素包括至少三种颜色的子像素,全部子像素被划分为多个第一子像素组,每个所述第一子像素组包括:分别位于虚拟正六边形的六个顶点处的六个子像素、以及位于所述虚拟正六边形中心点的一个子像素,行方向上相邻的两个所述第一子像素组共用一个所述子像素,列方向上相邻的两个所述第一子像素组共用两个所述子像素;

相邻两列子像素构成一个第二子像素组,每个所述第二子像素组与两条所述数据线电连接,不同所述第二子像素组电连接的所述数据线不同;

所述第二子像素组包括至少三种颜色的子像素,且同一所述第二子像素组中第一颜色子像素的设置数量最多;

每个所述第二子像素组:全部所述第一颜色子像素与同一条所述数据线电连接,其余颜色的所述子像素均与另一条所述数据线电连接。

2. 如权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括非显示区域,所述非显示区域围绕所述显示区域;

所述非显示区域内设置有多路选择器,所述多路选择器包括多个选择单元,每个所述选择单元与N条所述数据线电连接,N为大于1的整数;

每个所述第二子像素组电连接的两条所述数据线中,与所述第一颜色子像素电连接的所述数据线为第一数据线,另一条所述数据线为第二数据线,全部所述选择单元被划分为第一选择单元和第二选择单元,相邻N条所述第一数据线与同一所述第一选择单元电连接,相邻N条所述第二数据线与同一所述第二选择单元电连接。

3. 如权利要求1所述的阵列基板,其特征在于,所述子像素具有第一区域,所述第一区域包括开口区和公差区,所述公差区包围所述开口区,且所述公差区的外轮廓形状与所述开口区的形状相同;

所述第一子像素组中包括多个第一单元,所述第一单元包括:位于所述虚拟正六边形中相邻两个顶点处的两个所述子像素、以及位于所述虚拟正六边形中心点的一个子像素,同一所述第一子像素组中的不同所述第一单元共用位于所述虚拟正六边形中心点的一个子像素;

至少部分所述子像素的公差区的外轮廓形状相同;

针对任一所述第一单元:其中两个所述子像素的公差区之间存在间隙,另一所述子像素的公差区嵌入至所述间隙中。

4. 如权利要求3所述的阵列基板,其特征在于,部分所述子像素的公差区的外轮廓形状相同;

所述第一颜色子像素的公差区的形状不同于其余颜色子像素的公差区形状,且其余颜色子像素的公差区形状均相同;

所述第一颜色子像素的公差区嵌入至相邻的所述间隙中,或除所述第一颜色子像素之外的其余颜色的子像素的公差区嵌入至相邻的所述间隙中。

5. 如权利要求4所述的阵列基板,其特征在于,公差区嵌入至相邻所述间隙的所述子像素为特定子像素,所述特定子像素的公差区嵌入至相邻的全部所述间隙中。

6. 如权利要求3所述的阵列基板,其特征在于,全部所述子像素的公差区的外轮廓形状

相同；

公差区嵌入至相邻所述间隙的所述子像素为特定子像素，所述特定子像素嵌入至相邻的部分所述间隙中，且被嵌入的所述间隙均位于各所述特定子像素的同一侧。

7. 如权利要求1所述的阵列基板，其特征在于，沿第一方向设置的各所述子像素组成一第三子像素组，各所述第三子像素组沿第二方向排列，所述第一方向与所述第二方向垂直，且所述第一方向、所述第二方向、所述行方向、以及所述列方向交叉设置；

全部所述第三子像素组被划分为第三甲子像素组和第三乙子像素组，所述像素包括三种颜色的子像素，所述第三乙子像素组仅包括所述第一颜色子像素，所述第三甲子像素组包括除所述第一颜色子像素之外的其余颜色的所述子像素；

所述第三甲子像素组和所述第三乙子像素组沿所述第二方向交替排列。

8. 如权利要求7所述的阵列基板，其特征在于，所述第一方向与所述行方向的夹角为 60° 。

9. 如权利要求7所述的阵列基板，其特征在于，所述第三甲子像素组中的各颜色的所述子像素交替设置。

10. 如权利要求9所述的阵列基板，其特征在于，所述阵列基板还包括非显示区域，所述非显示区域围绕所述显示区域；

所述非显示区域内设置有与栅极驱动电路，所述显示区域内设置有多条栅线，每个所述子像素与至少一条所述栅线电连接；

针对任一所述第二子像素组：第N行子像素与第N+M行子像素与不同所述数据线电连接，所述第N行子像素对应所述栅线与所述第N+M行子像素对应所述栅线与同一所述栅极驱动电路电连接，与同一所述数据线电连接的各所述子像素对应所述栅线与不同所述栅极驱动电路电连接；

其中，N和M均为正整数。

11. 如权利要求1-10任一项所述的阵列基板，其特征在于，所述像素包括：绿色子像素、红色子像素和蓝色子像素；

所述第一颜色子像素为绿色子像素。

12. 如权利要求11所述的阵列基板，其特征在于，所述红色子像素、所述绿色子像素和所述蓝色子像素的设置数量之比为1:2:1。

13. 一种显示装置，其特征在于，包括显示面板；

所述显示面板包括如权利要求1-12任一项所述的阵列基板。

一种阵列基板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤指一种阵列基板及显示装置。

背景技术

[0002] 随着技术的发展,显示器的种类有很多,例如液晶显示器和电致发光显示器,其中,液晶显示器是一种非自发光器件,需要设置背光模组,利用背光模组提供的背光源以实现显示功能;电致发光显示器是一种自发光器件,无需设置背光模组即可实现显示功能,从而具有轻薄化特点。

[0003] 不管是何种结构的显示器,通常包括显示面板,显示面板中包括多个像素,每个像素包括多个不同颜色的子像素,各子像素的排布方式对显示效果存在一定的影响。那么,如何对子像素的排布方式进行设置以提高显示效果,是本领域技术人员亟待解决的技术问题。

发明内容

[0004] 本发明实施例提供了一种阵列基板及显示装置,用以对子像素的排布方式进行设置,从而提高显示效果。

[0005] 第一方面,本发明实施例提供了一种阵列基板,包括显示区域,所述显示区域内设置有多个像素和多条数据线;

[0006] 所述像素包括至少三种颜色的子像素,全部子像素被划分为多个第一子像素组,每个所述第一子像素组包括:分别位于虚拟正六边形的六个顶点处的六个子像素、以及位于所述虚拟正六边形中心点的一个子像素,行方向上相邻的两个所述第一子像素组共用一个所述子像素,列方向上相邻的两个所述第一子像素组共用两个所述子像素;

[0007] 相邻两列子像素构成一个第二子像素组,每个所述第二子像素组与两条所述数据线电连接,不同所述第二子像素组电连接的所述数据线不同;

[0008] 所述第二子像素组包括至少三种颜色的子像素,且同一所述第二子像素组中第一颜色子像素的设置数量最多;

[0009] 每个所述第二子像素组:全部所述第一颜色子像素与同一条所述数据线电连接,其余颜色的所述子像素均与另一条所述数据线电连接。

[0010] 第二方面,本发明实施例提供了一种显示装置,包括显示面板;

[0011] 所述显示面板包括如本发明实施例提供的上述阵列基板。

[0012] 本发明有益效果如下:

[0013] 本发明实施例提供了一种阵列基板及显示装置,具有以下几点优势:

[0014] 首先,通过对第一子像素组中各子像素位置的设置,使得任意相邻两个子像素的中心点之间的间距均相等,如此,有利于提高整体的显示均一性,从而提高显示装置的显示效果。

[0015] 其次,对于每个第二子像素组而言,因全部第一颜色子像素与同一条数据线电连

接,使得与同一数据线电连接的各第一颜色子像素可以输入较一致的数据信号,因同一第二子像素组中第一颜色子像素的设置数量最多,所以在提高各第一颜色子像素的发光亮度均一性的基础上,有利于提高整体亮度的均一性,从而进一步提高显示装置的显示效果。

附图说明

- [0016] 图1为本发明实施例中提供的一种阵列基板的结构示意图;
- [0017] 图2为本发明实施例中提供的另一种阵列基板的结构示意图;
- [0018] 图3为本发明实施例中提供的选择单元的结构示意图;
- [0019] 图4为本发明实施例中提供的再一种阵列基板的结构示意图;
- [0020] 图5为本发明实施例中提供的又一种阵列基板的结构示意图;
- [0021] 图6为本发明实施例中提供的一种子像素公差区的外轮廓形状的示意图;
- [0022] 图7为本发明实施例中提供的另一种子像素公差区的外轮廓形状的示意图;
- [0023] 图8为本发明实施例中提供的再一种子像素公差区的外轮廓形状的示意图;
- [0024] 图9为本发明实施例中提供的一种显示装置的结构示意图;
- [0025] 图10为本发明实施例中提供的另一种显示装置的结构示意图。
- [0026] 其中,A-显示区域,B-非显示区域,P-像素,Px-子像素,Px2、Px3-特定子像素,s1、s2-数据总线,k1-第一控制信号线,k2-第二控制信号线,X-第一区域,X1-开口区,X2-公差区,n1、n2-第一单元,10-虚拟正六边形,20、21、22、23-第二子像素组,30-数据线,31、31a、31b-第一数据线,3232a、32b-第二数据线,40-多路选择器,41-第一选择单元,42-第二选择单元,50-第三子像素组,51-第三甲子像素组,52-第三乙子像素组,60-栅极驱动电路,70-栅线,80-驱动IC,90、91、92-间隙,100-显示面板,101-阵列基板,102-对向基板,m-显示装置。

具体实施方式

[0027] 下面将结合附图,对本发明实施例提供的一种阵列基板及显示装置的具体实施方式进行详细地说明。需要说明的是,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0028] 本发明实施例提供了一种阵列基板,如图1所示的一种阵列基板的结构示意图,可以包括显示区域A,显示区域A内设置有多个像素P和多条数据线30;

[0029] 像素P包括至少三种颜色的子像素Px,全部子像素Px被划分为多个第一子像素组,每个第一子像素组包括:分别位于虚拟正六边形10的六个顶点处的六个子像素、以及位于虚拟正六边形10中心点的一个子像素,行方向上相邻的两个第一子像素组共用一个子像素,列方向上相邻的两个第一子像素组共用两个子像素;

[0030] 相邻两列子像素构成一个第二子像素组20,每个第二子像素组20与两条数据线30电连接,不同第二子像素组20电连接的数据线30不同;

[0031] 第二子像素组20包括至少三种颜色的子像素,且同一第二子像素组20中第一颜色子像素的设置数量最多;

[0032] 每个第二子像素组20:全部第一颜色子像素与同一条数据线30电连接,其余颜色

的子像素均与另一条数据线30电连接。

[0033] 例如,如图1所示,以图中最左侧的第二子像素组20为例,该第二子像素组20中包括三种颜色子像素,分别为红色子像素R、蓝色子像素B和绿色子像素G,其中,绿色子像素G的设置数量最多;与该第二子像素组20对应设置的数据线30有两条,其中一条数据线30仅与绿色子像素G电连接,另一条数据线30分别与红色子像素R和蓝色子像素B电连接。

[0034] 在本发明实施例中,通过对第一子像素组中各子像素位置的设置,使得任意相邻两个子像素的中心点之间的间距均相等,如此,有利于提高整体的显示均一性,从而提高显示装置的显示效果。

[0035] 并且,对于每个第二子像素组而言,因全部第一颜色子像素与同一条数据线电连接,使得与同一数据线电连接的各第一颜色子像素可以输入较一致的数据信号,因同一第二子像素组中第一颜色子像素的设置数量最多,所以在提高各第一颜色子像素的发光亮度均一性的基础上,有利于提高整体亮度的均一性,从而进一步提高显示装置的显示效果。

[0036] 需要说明的是,在本发明实施例中,像素包括的子像素的数量可以为两个、三个、四个等,可以根据实际需要进行设置,在此并不限定。下面均是以像素包括三个颜色不同的子像素为例进行说明的。

[0037] 在具体实施时,在本发明实施例中,阵列基板还包括非显示区域,非显示区域围绕显示区域;

[0038] 非显示区域内设置有多路选择器,多路选择器包括多个选择单元,每个选择单元与N条数据线电连接,N为大于1的整数;

[0039] 每个第二子像素组电连接的两条数据线中,与第一颜色子像素电连接的数据线为第一数据线,另一条数据线为第二数据线,全部选择单元被划分为第一选择单元和第二选择单元,相邻N条第一数据线与同一第一选择单元电连接,相邻N条第二数据线与同一第二选择单元电连接。

[0040] 例如,如图2所示的另一种阵列基板的结构示意图,图中仅示出了部分子像素和多路选择器的部分结构,非显示区域B内的第一选择单元用41表示,第二选择单元用42表示,每个选择单元与两条数据线电连接;其中,以标记为21和22的两个第二子像素组为例,第一选择单元41分别与第二子像素组21对应的第一数据线31a和第二子像素组22对应的第一数据线31b电连接,第二选择单元42分别与第二子像素组21对应的第二数据线32a和第二子像素组22对应的第二数据线32b电连接。

[0041] 并且,可选地,在本发明实施例中,如图2所示,在非显示区域B内还设置有驱动IC80,各选择单元的信号输入端通过数据总线(如s1和s2)与驱动IC80电连接,信号输出端与数据线(如31a、31b、32a、32b)电连接,控制端与控制信号线(如k1和k2)电连接,对于与同一选择单元电连接的多条数据线上传输的数据信号而言,是通过同一条数据总线进行传输的,换句话说,同一数据总线上传输的数据信号在控制信号线的控制下,分时输出至各数据线路中。

[0042] 因此,通过对第一选择单元和第二选择单元的设置,可以使得各第一颜色子像素输入的数据信号更加均一,因同一第二子像素组中第一颜色子像素的设置数量最多,所以在提高各第一颜色子像素的发光亮度均一性的基础上,有利于提高整体亮度的均一性,从而进一步提高显示装置的显示效果。

[0043] 当然,在实际情况中,N的取值并不限于图2中所示,此处只是以图2所示为例进行说明,N的取值可以根据实际情况进行设置,以满足不同应用场景的需要,提高设计的灵活性。

[0044] 具体地,在本发明实施例中,不管是第一选择单元,还是第二选择单元,对于每个选择单元而言,具体的结构设置是相同,以便于简化阵列基板的结构,降低阵列基板的制作难度。

[0045] 其中,在N的取值为2时,如图3所示的选择单元的结构示意图,以第一选择单元41为例,具体结构可以包括:

[0046] 第一晶体管T1和第二晶体管T2;

[0047] 其中,第一晶体管T1的栅极与第一控制信号线k1电连接,源极与数据总线s1电连接,漏极与数据线31电连接;

[0048] 第二晶体管T2的栅极与第二控制信号线k2电连接,源极与数据总线s1电连接,漏极与数据线32电连接。

[0049] 具体地,第一晶体管T1和第二晶体管T2的类型可以均相同,对应地,第一控制信号线k1和第二控制信号线k2输入的信号不同,以使第一晶体管T1和第二晶体管T2分时开启;当然,第一晶体管T1和第二晶体管T2的类型也可以不相同,对应地,第一控制信号线k1和第二控制信号线k2输入的信号可以相同,以使第一晶体管T1和第二晶体管T2分时开启。

[0050] 例如,如图3所示,以第一晶体管T1和第二晶体管T2的类型均为N型为例,那么:

[0051] 在第一时间段内,若第一控制信号线k1输入高电平信号,第二控制信号线k2输入低电平信号,此时,第一晶体管T1开启,使得数据总线S1上的信号可以通过第一晶体管T1传输至数据线31中;而第二晶体管T2处于关闭状态,数据总线S1上的信号无法通过第一晶体管T1传输至数据线32中,所以在这一时间段内,仅有第一晶体管T1开启且处于导通状态,使得数据线31上输入数据信号。

[0052] 在第二时间段内,若第一控制信号线k1输入低电平信号,第二控制信号线k2输入高电平信号,此时,第一晶体管T1处于关闭状态,使得数据总线S1上的信号无法通过第一晶体管T1传输至数据线31中;而第一晶体管T1开启,数据总线S1上的信号可以通过第一晶体管T1传输至数据线32中,所以在这一时间段内,仅有第二晶体管T2开启且处于导通状态,使得数据线32上输入数据信号。

[0053] 如此,可以通过对各晶体管的分时控制,可以将数据总线上的数据信号分时输出至对应的数据线中,在实现多路选择器的功能的同时,有利于使得各第一颜色子像素输入的数据信号更加均一,从而提高显示效果。

[0054] 说明一点,选择单元包括的晶体管的数量与N的取值相关,也即,选择单元包括的晶体管的数量为N,相应地,每个选择单元对应设置的控制端的数量也为N(即控制信号线的设置数量为N),以便于通过各控制信号线对各晶体管进行控制,进而将同一数据总线上的数据信号分时输出至各数据线中,从而实现多路选择器的功能。

[0055] 在具体实施时,在本发明实施例中,沿第一方向设置的各子像素组成一第三子像素组,各第三子像素组沿第二方向排列,第一方向与第二方向垂直,且第一方向、第二方向、行方向、以及列方向交叉设置;

[0056] 全部第三子像素组被划分为第三甲子像素组和第三乙子像素组,像素包括三种颜

色的子像素,第三乙子像素组仅包括第一颜色子像素,第三甲子像素组包括除第一颜色子像素之外的其余颜色的子像素;

[0057] 第三甲子像素组和第三乙子像素组沿第二方向交替排列。

[0058] 例如,如图4所示的再一种阵列基板的结构示意图,图中仅示出了部分子像素 P_x ,行方向用F1表示,列方向用F2表示,第一方向用F3表示,第二方向用F4表示,四个方向为处于同一平面内的不同方向。

[0059] 其中,像素P包括:红色子像素R、绿色子像素G和蓝色子像素B,第三甲子像素组用51表示,第三乙子像素组用52表示,第三甲子像素组51中包括红色子像素R和蓝色子像素B,第三乙子像素组52中仅包括绿色子像素G;沿着方向F4上,第三甲子像素组51与第三乙子像素组52交替排列。

[0060] 如此,使得各颜色子像素分布地较均匀,进而有利于避免因某种颜色子像素设置的较为集中而引起斜纹(即沿第一方向的条纹)出现,提高显示的均一性,从而提高显示效果。

[0061] 具体地,在本发明实施例中,第一方向与行方向的夹角可以为 60° ,如此,有利于使得各子像素的中心之间的间距均相等,进而有利于提高显示均一性,从而提高显示效果。

[0062] 当然,在实际情况中,第一方向与行方向的夹角并不限于 60° ,还可以是根据实际需要设置的其他角度,以满足不同应用场景的需要,提高设计的灵活性。

[0063] 具体地,在本发明实施例中,第三甲子像素组中的各颜色的子像素交替设置。

[0064] 例如,如图4所示,以标记为51的第三甲子像素组为例,包括两种颜色子像素,分别为红色子像素R和蓝色子像素B,两种颜色子像素沿着方向F3交替排布。

[0065] 如此,使得第三甲子像素组中各颜色子像素更加分散,设置的更加均匀,进而有利于避免因第三甲子像素组中某种颜色子像素设置的较为集中而引起斜纹(即沿第一方向的条纹)出现,提高显示的均一性,从而提高显示效果。

[0066] 可选地,在本发明实施例中,阵列基板还包括非显示区域,非显示区域围绕显示区域;

[0067] 非显示区域内设置有与栅极驱动电路,显示区域内设置有多条栅线,每个子像素与至少一条栅线电连接;

[0068] 针对任一第二子像素组:第N行子像素与第N+M行子像素与不同数据线电连接,第N行子像素对应栅线与第N+M行子像素对应栅线与同一栅极驱动电路电连接,与同一数据线电连接的各子像素对应栅线与不同栅极驱动电路电连接;

[0069] 其中,N和M均为正整数。

[0070] 例如,如图5所示的又一种阵列基板的结构示意图,图中仅示出了部分子像素 P_x 、部分栅线70、部分数据线30、以及部分栅极驱动电路60,其中,图中示出了5行4列子像素 P_x ,每行子像素与一条栅线70电连接,每个第二子像素组与两条数据线30电连接。

[0071] 参见图5所示,每行子像素均示出了两个子像素,其中,对于标记为23的第二子像素组而言:

[0072] 第一行子像素中的绿色子像素G与第三行子像素中的蓝色子像素B与不同的数据线30电连接,第一行子像素对应的栅线70与第三行子像素对应的栅线70均与栅极驱动电路V1电连接;

[0073] 第二行子像素中的绿色子像素G与第四行子像素中的红色子像素R与不同的数据线30电连接,第二行子像素对应的栅线70与第四行子像素对应的栅线70均与栅极驱动电路V2电连接。

[0074] 也就是说,在图5中M为2,但在实际情况中,M并不限于设置为2,还可以设置为其他数值,可以根据实际需要进行设置,以满足不同应用场景的需要,提高设计的灵活性。

[0075] 当然,每个子像素不仅可以与一条栅线电连接,还可以与多条(例如但不限于两条)栅线电连接,可以根据实际需要进行设置,以满足不同应用场景的需要,提高设计的灵活性。

[0076] 说明一点,不管每个子像素与几条栅线电连接,均需要满足以下要求:

[0077] 针对任一第二子像素组:第N行子像素与第N+M行子像素与不同数据线电连接,第N行子像素对应栅线与第N+M行子像素对应栅线与同一栅极驱动电路电连接,与同一数据线电连接,各子像素对应栅线与不同栅极驱动电路电连接。

[0078] 如此,通过对栅线和数据线的设置,可以同时点亮两个子像素,且同时点亮的两个子像素与不同的数据线电连接,所以可以避免出现显示错误;并且,通过这种设置方式,可以实现高频显示,以便于提高显示画面的清晰度,从而提高显示效果。

[0079] 在具体实施时,在本发明实施例中,子像素具有第一区域,第一区域包括开口区和公差区,公差区包围开口区,且公差区的外轮廓形状与开口区的形状相同;

[0080] 第一子像素组中包括多个第一单元,第一单元包括:位于虚拟正六边形中相邻两个顶点处的两个子像素、以及位于虚拟正六边形中心点的一个子像素,同一第一子像素组中的不同第一单元共用位于虚拟正六边形中心点的一个子像素;

[0081] 至少部分子像素的公差区的外轮廓形状相同;

[0082] 针对任一第一单元:其中两个子像素的公差区之间存在间隙,另一子像素的公差区嵌入至间隙中。

[0083] 例如,如图6至图8所示,图6为一种子像素公差区的外轮廓形状的示意图,图7为另一种子像素公差区的外轮廓形状的示意图,图8为再一种子像素公差区的外轮廓形状的示意图;其中,参见图6所示,第一区域用X表示,开口区用X1表示,该区为子像素用于发光的区域,也即子像素中发光单元所在区域;公差区用X2表示,该区可以理解为:用于避免相邻两个子像素的发光单元制作时因蒸镀精度问题引起交叠,进而预留出的区域,以避免相邻两个子像素避免相互影响,从而有利于提高显示效果。

[0084] 说明一点,公差区的面积的大小设置,可以根据实际的发光单元的蒸镀精度、以及制作工艺条件而定,在此并不限定。

[0085] 参见图6所示,图中示出了一个第一子像素组,n1和n2分别表示两个第一单元,第一单元n1和第一单元n2中均包括三个子像素,且第一单元n1和第一单元n2共用红色子像素R。

[0086] 继续参见图6和图7所示,以第一单元n2为例,包括绿色子像素G、红色子像素R和蓝色子像素B,其中,绿色子像素G和蓝色子像素B的公差区之间存在间隙90,此时,红色子像素R的公差区嵌入至了该间隙90中。

[0087] 如此,可以充分利用各子像素的公差区之间的间隙,以有利于提高至少部分子像素的开口区面积,进而提高子像素的发光亮度,从而提高显示效果。

[0088] 可选地,在本发明实施例中,部分子像素的公差区的外轮廓形状相同;

[0089] 第一颜色子像素的公差区的形状不同于其余颜色子像素的公差区形状,且其余颜色子像素的公差区形状均相同;

[0090] 第一颜色子像素的公差区嵌入至相邻的间隙中,或除第一颜色子像素之外的其余颜色的子像素的公差区嵌入至相邻的间隙中。

[0091] 例如,如图6所示,以第一颜色子像素为绿色子像素为例,绿色子像素G的公差区的外轮廓形状均为圆形,红色子像素R和蓝色子像素B的公差区的外轮廓形状不同于圆形,也即红色子像素R和蓝色子像素B的公差区嵌入至相邻的间隙90中。

[0092] 又例如,如图7所示,以第一颜色子像素为绿色子像素为例,红色子像素R和蓝色子像素B的公差区的外轮廓形状均为圆形,绿色子像素G的公差区的外轮廓形状不同于圆形,也即绿色子像素G的公差区嵌入至相邻的间隙90中。

[0093] 如此,由于第一颜色子像素设置的数量最多,所以可以有利于提高第一颜色子像素亮度的均一性,继而提高整体亮度的均一性,从而提高显示效果。

[0094] 具体地,在本发明实施例中,公差区嵌入至相邻间隙的子像素为特定子像素,特定子像素的公差区嵌入至相邻的全部间隙中。

[0095] 例如,如图7所示,以图中右下角的绿色子像素Px2为例,该绿色子像素(也即特定子像素Px2)的公差区嵌入至相邻的四个间隙中。

[0096] 如此,可以充分利用位于周围的间隙,充分增加特定子像素的开口区,进而充分提高特定子像素的亮度,从而提高显示效果。

[0097] 可选地,在本发明实施例中,全部子像素的公差区的外轮廓形状相同;

[0098] 公差区嵌入至相邻间隙的子像素为特定子像素,特定子像素嵌入至相邻的部分间隙中,且被嵌入的间隙均位于各特定子像素的同一侧。

[0099] 例如,如图8所示,在该种结构中,全部的子像素的公差区均会嵌入至相邻的间隙中,所以每个子像素均可以称之为特定子像素,且对于每个特定子像素而言,被嵌入的间隙均位于特定子像素的左侧;以特定子像素Px3为例,公差区嵌入至左侧的间隙91和间隙92中。

[0100] 当然,被嵌入的间隙并不限于左侧,还可以为右侧,或是其他位置,在此并不限定,此处只是图8所示为例进行说明而言,具体可以根据实际需要进行设置,以满足不同应用场景的需要,提高设计的灵活性。

[0101] 如此,有利于提高每个子像素的开口区面积,使得各子像素的开口区面积更加一致,进而使得各子像素的发光亮度更加一致,有利于提高整体显示的均一性,从而提高显示效果。

[0102] 需要说明的是,对于非特定子像素而言,其公差区外轮廓的形状并不限于圆形,还可以是其他形状,相应地,特定子像素的公差区的外轮廓形状也会与图6至图8所示的形状不同,此处只是以圆形为例进行说明而已,对于各子像素的公差区的外轮廓的具体形状并不做具体限定。

[0103] 在具体实施时,在本发明实施例中,像素包括:绿色子像素、红色子像素和蓝色子像素;

[0104] 第一颜色子像素为绿色子像素。

[0105] 如此设置的原因在于：

[0106] 人眼对于不同颜色的敏感度是不同的，其中对于绿色的敏感度最高，若将设置数量的子像素设置为绿色子像素时，可以通过对绿色子像素的设置，使得绿色子像素的亮度更加均一，进而使得人眼感知到的亮度均一性更好，从而提高人眼对于显示画面的观看效果。

[0107] 具体地，在本发明实施例中，红色子像素、绿色子像素和蓝色子像素的设置数量之比为1:2:1。如此，可以使得渲染出的画面具有更加丰富、细腻、以及均一性更好，从而可以提高显示效果，提高用户的观看感受。

[0108] 基于同一发明构思，本发明实施例提供一种显示装置，如图9所示的一种显示装置m的结构示意图，可以包括显示面板100；

[0109] 显示面板100包括如本发明实施例提供的上述阵列基板101。

[0110] 可选地，该显示面板可以为电致发光显示面板，如图9所示，该种显示面板100还包括：与阵列基板101相对而置的对向基板102，该对向基板可以为封装基板或触控基板。

[0111] 其中，阵列基板中设置有电连接的像素电路和发光单元，发光单元包括阳极、发光层和阴极，阳极与像素电路电连接，阳极和阴极分别向发光层中注入正电荷和负电荷，正电荷和负电荷在发光层中复合产生能量，该能量可以激发发光层中的发光材料发光，从而实现显示功能。

[0112] 或者，该显示面板可以为液晶显示面板，该种显示面板还包括：与阵列基板相对而置的对向基板、以及液晶，未给出图示，阵列基板中设置有像素电极和公共电极，通过像素电极和公共电极形成的电场可以驱动液晶发生偏转，使得设置于显示面板非出光面的背光模组提供的背光源穿过液晶，从而实现显示功能。

[0113] 说明一点，公共电极除了可以设置在阵列基板中，或者可以设置在对向基板中，可以根据实际情况进行设置，在此并不限定。

[0114] 在具体实施时，该显示装置可以为：手机（如图10所示）、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。该显示装置的实施可以参见上述阵列基板的实施例，重复之处不再赘述。

[0115] 显然，本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样，倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内，则本发明也意图包含这些改动和变型在内。

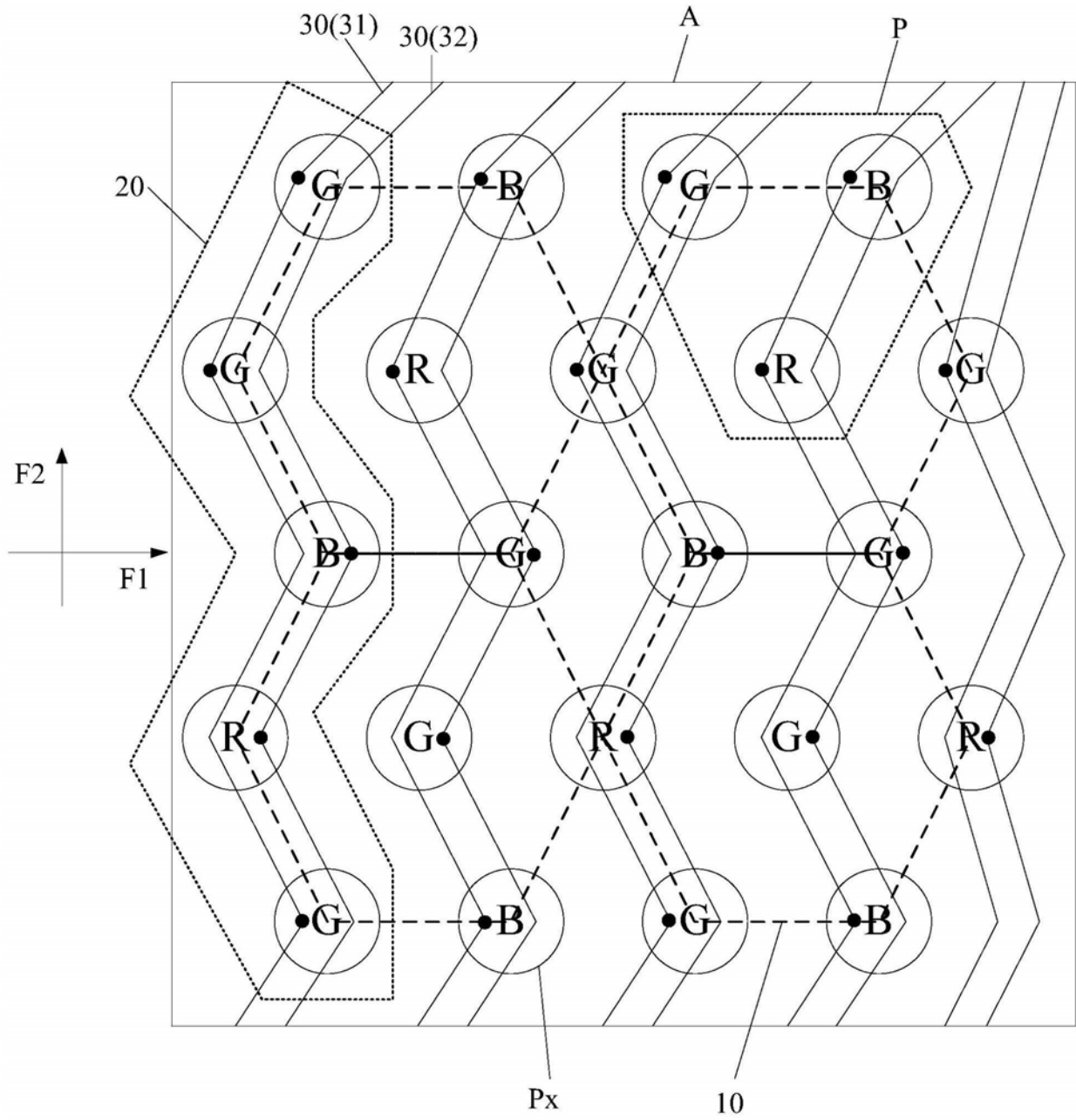


图1

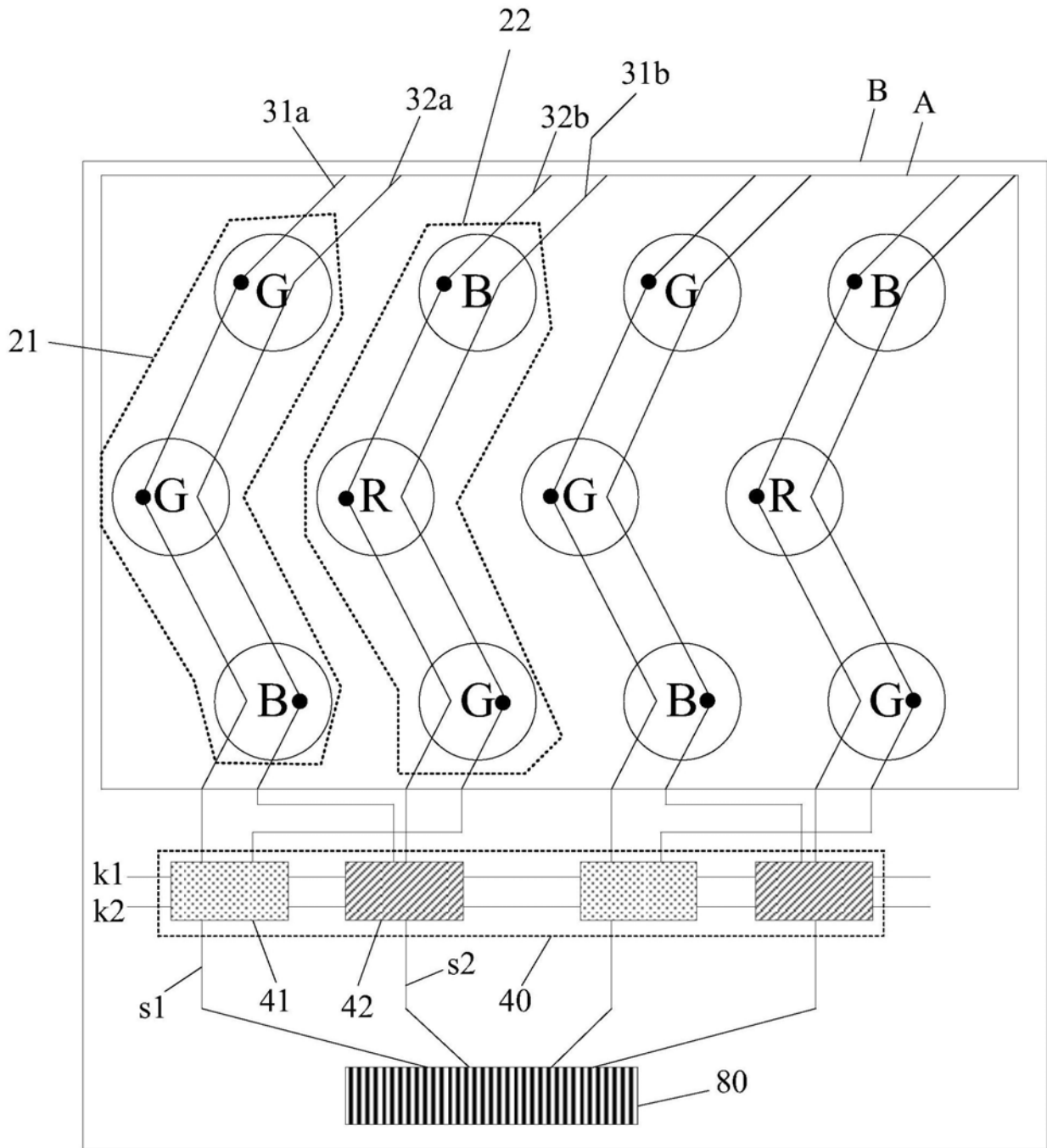


图2

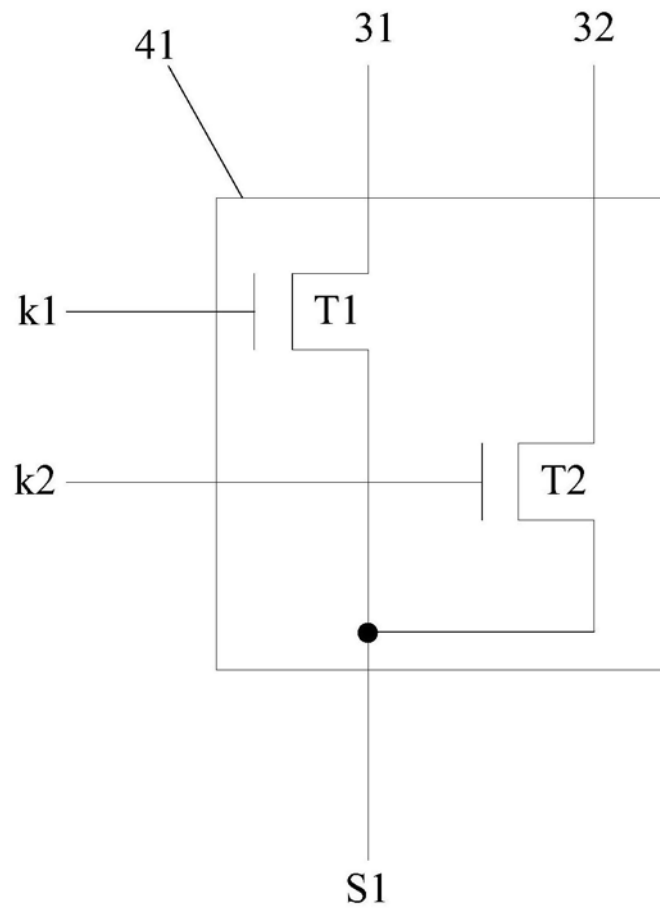


图3

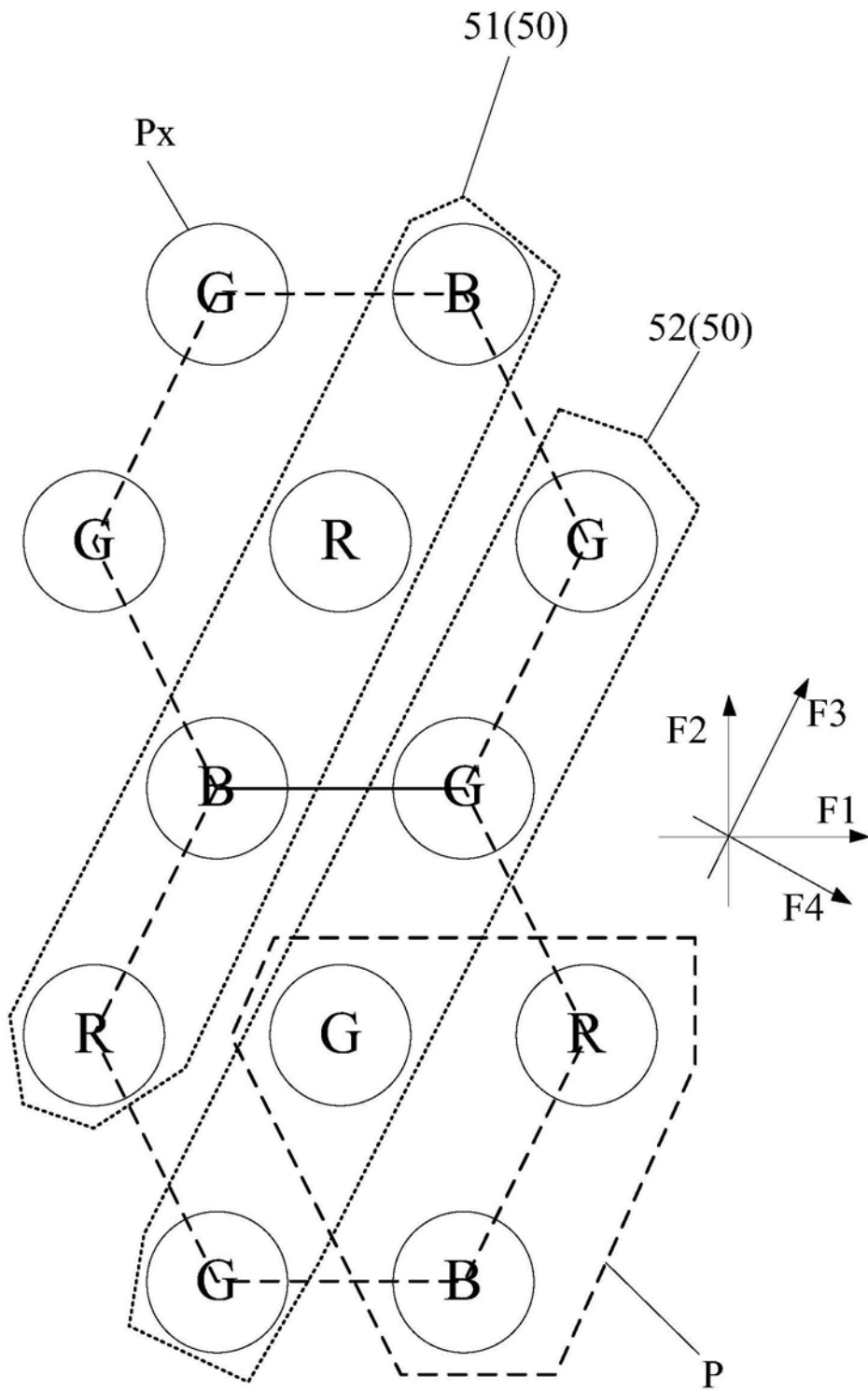


图4

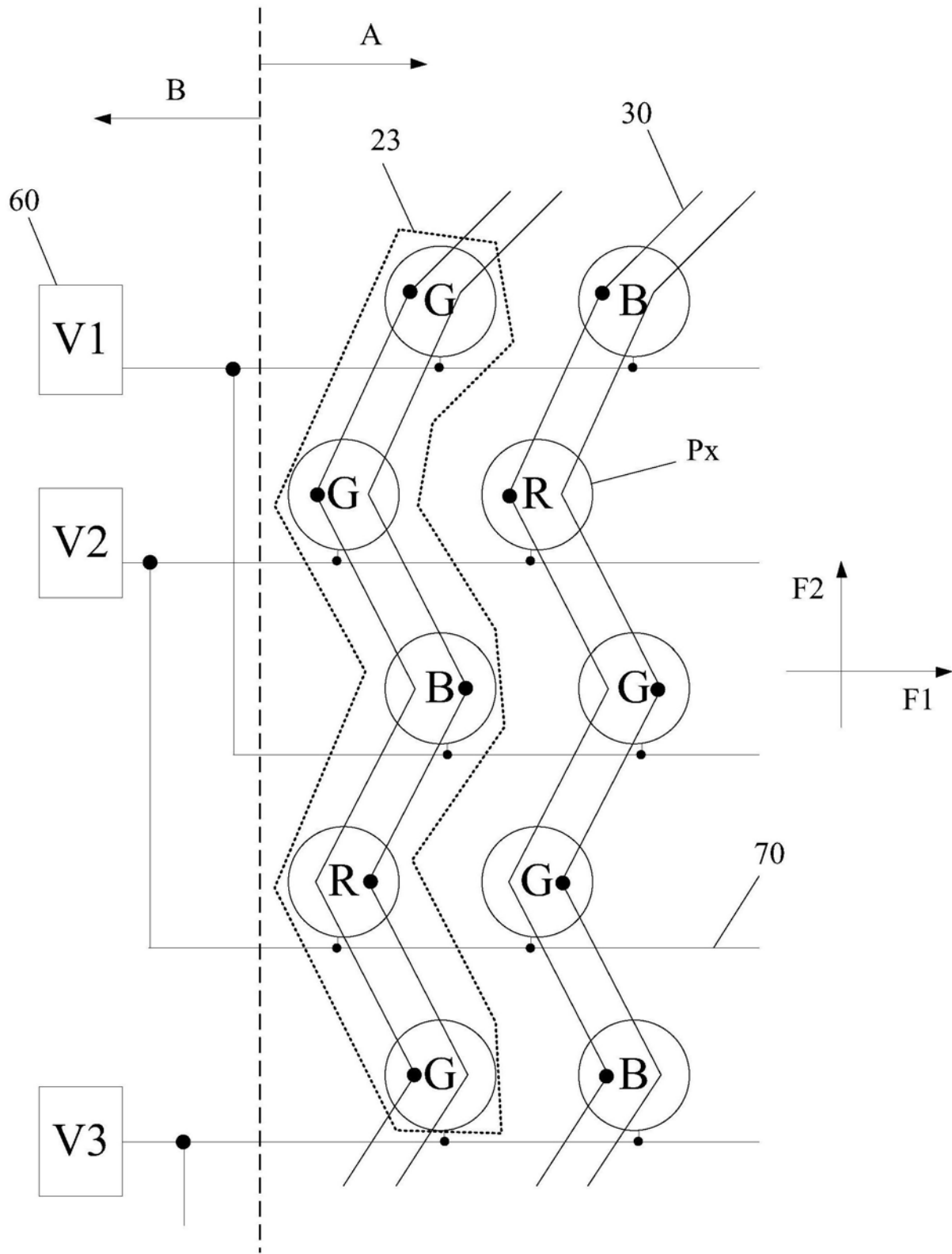


图5

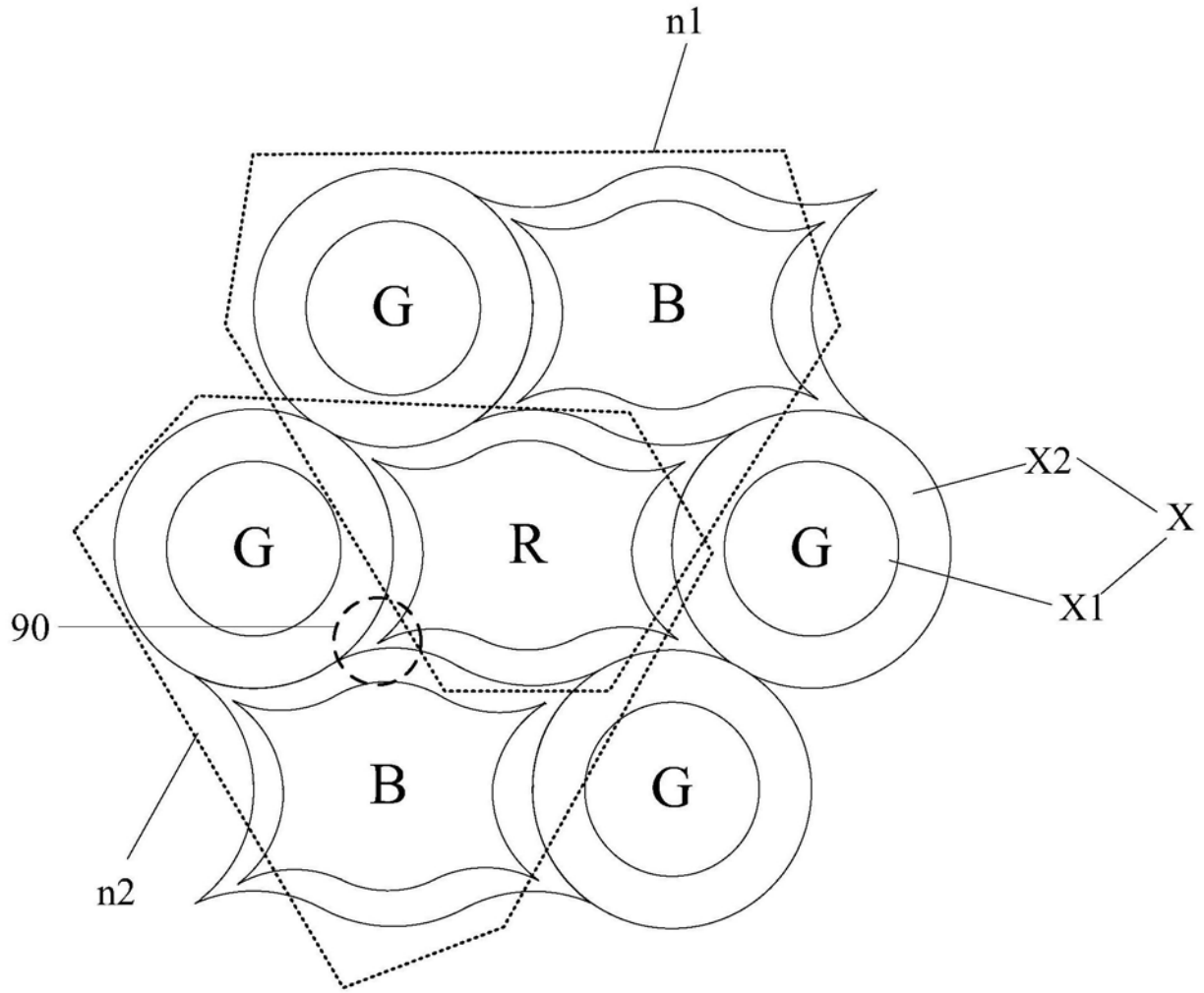


图6

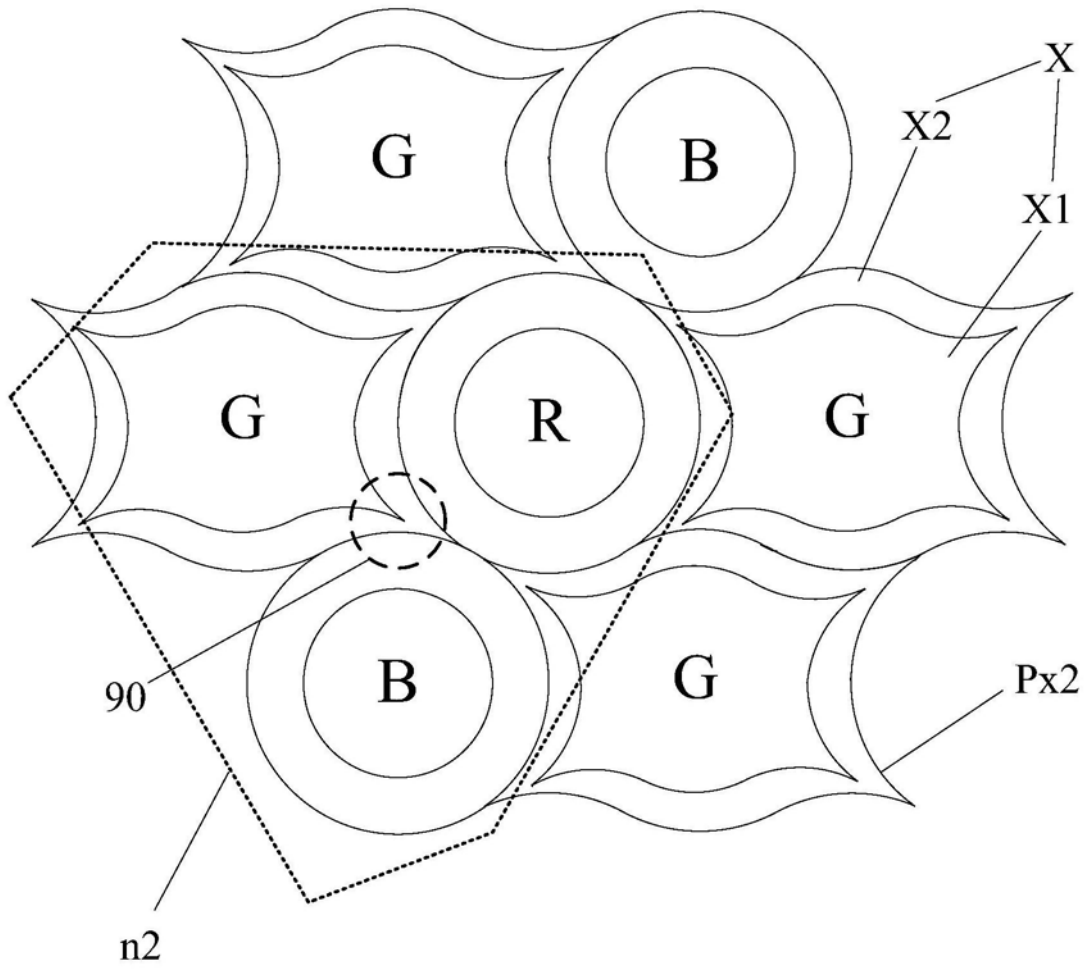


图7

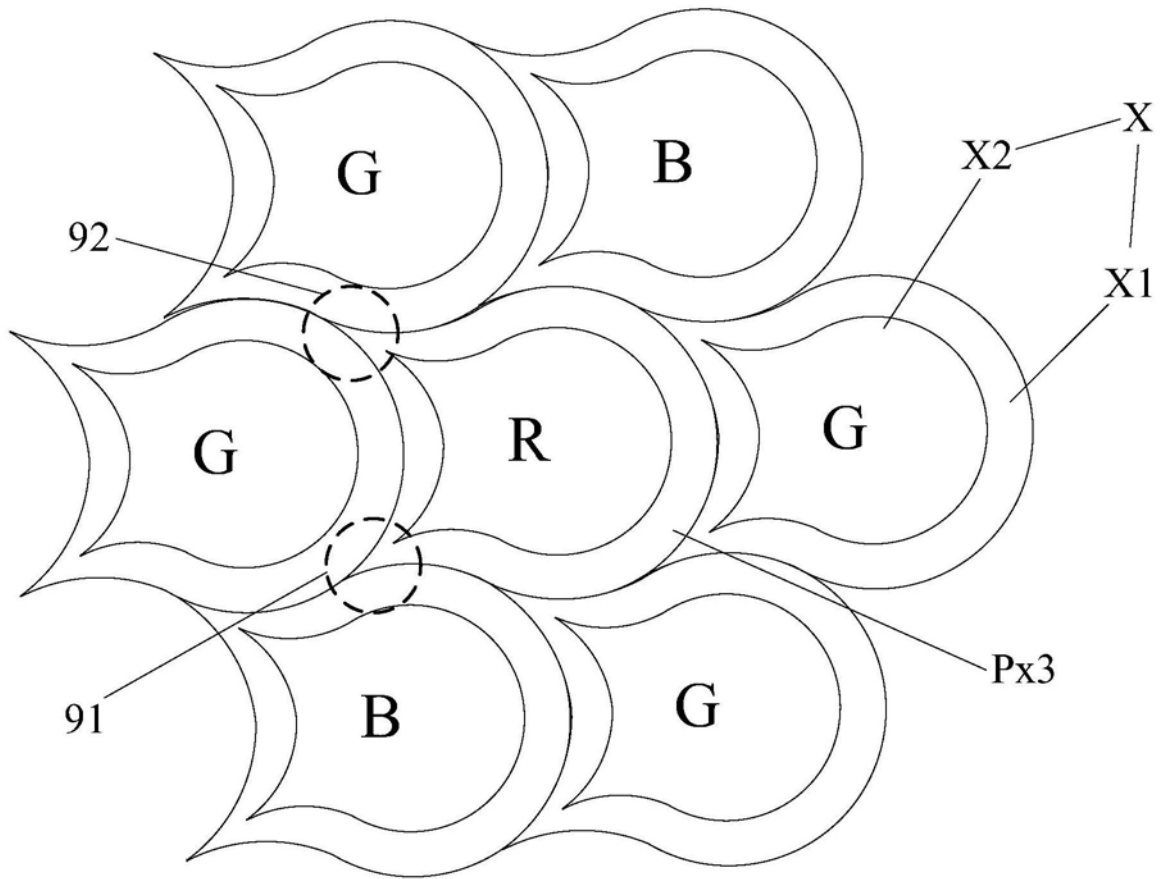


图8

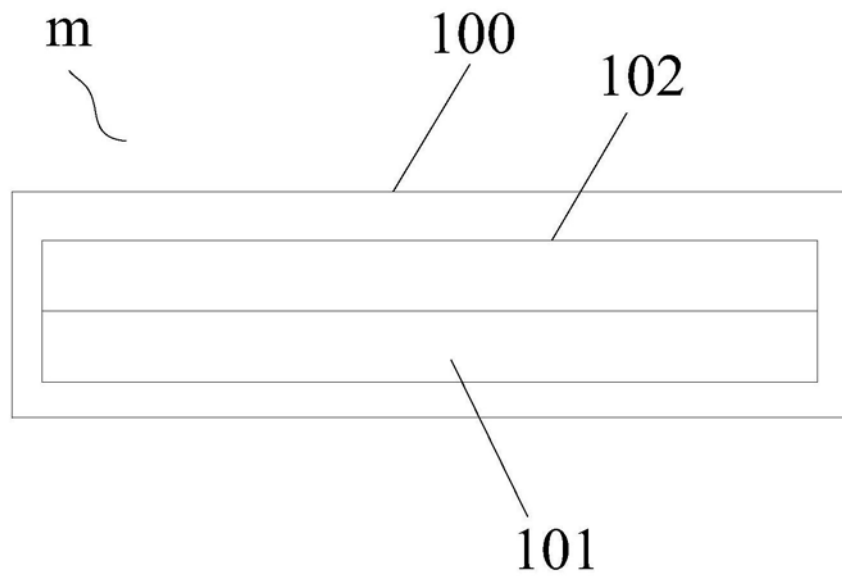


图9

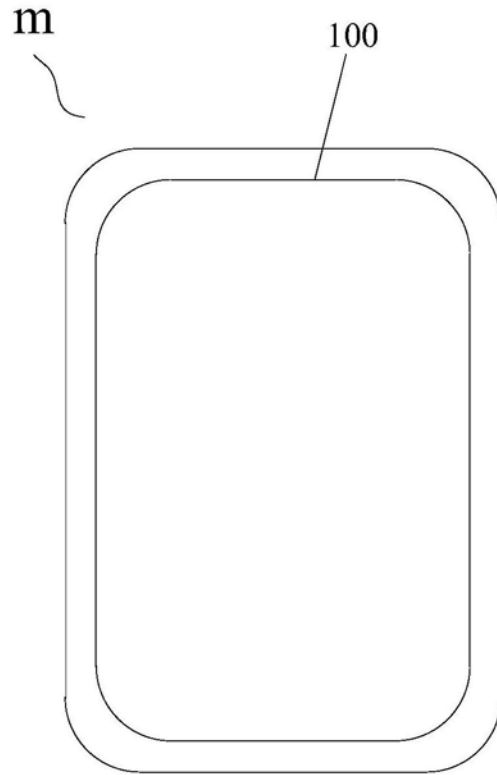


图10