



(12)发明专利申请

(10)申请公布号 CN 111525017 A

(43)申请公布日 2020.08.11

(21)申请号 202010629374.5

(22)申请日 2020.07.03

(71)申请人 华引芯(武汉)科技有限公司

地址 430000 湖北省武汉市东湖新技术开发
区高新大道999号未来城龙山创新
园一期A5北区4栋7层701单元706室

(72)发明人 葛鹏 刘芳 孙雷蒙 杨丹

(74)专利代理机构 杭州宇信知识产权代理事务
所(普通合伙) 33231

代理人 张宇娟

(51)Int.Cl.

H01L 33/48(2010.01)

H01L 33/62(2010.01)

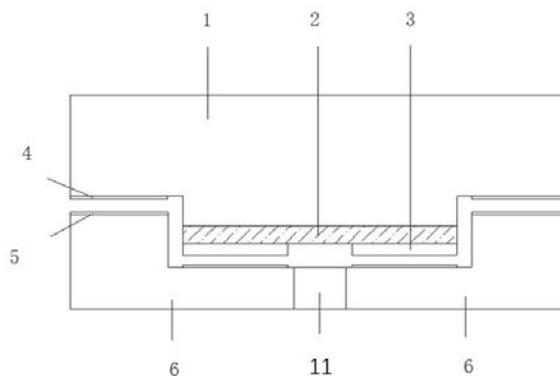
权利要求书2页 说明书5页 附图6页

(54)发明名称

一种高光效倒装LED全无机器件及其制作方
法

(57)摘要

本发明提供的高光效倒装LED全无机器件,与传统的封装结构相比,减少了一个全反射面,降低了光损失,提高了器件的出光效果、散热性和电稳定性,而且整体尺寸较小,非常有利于高密度集成。本发明提供的高光效倒装LED全无机器件的制备方法,摒弃了芯片制程与封装制程相互独立的传统生产模式,从芯片形成到封装成品的整体工艺进行彻底改进,利用芯片制程中的衬底上生长外延工艺,直接将衬底做成传统的透镜结构,无需减薄衬底,同时还省略了传统芯片制程中的划裂、测试、分选等工序,大大降低了生产成本,提高产品良率,非常有利于大批量高密度集成的小尺寸器件生产,提高器件生产良率。



1. 一种高光效倒装LED全无机器件的制作方法,其特征在于,所述方法包括步骤如下:

外延生长:取 Al_2O_3 衬底,使用MOCVD在所述衬底表面生长外延层;

刻蚀:采用电感耦合等离子体刻蚀机台刻蚀所述外延层以暴露所述衬底,形成分布于所述衬底表面的多个外延区和非外延区,继续使用电感耦合等离子体刻蚀机台刻蚀所述外延区,以暴露N-GaN层;

蒸镀:在所述外延区表面蒸镀功能层和芯片电极,在所述非外延区蒸镀第一金属层,得到倒装UVC LED芯片阵列;

制作支架:制作长条形齐纳管,所述齐纳管具有矩形结构的接合齿和接合底座,制作带有凹槽的长条形全铜支架件,在所述全铜支架件表面蒸镀第二金属层,将所述齐纳管与所述全铜支架件采用热压共晶工艺连接,得到支架;

固晶:将所述凹槽与所述芯片电极对准,采用共晶焊工艺,实现所述倒装UVC LED芯片阵列与所述支架连接固定;

切割:切割所述倒装UVC LED芯片阵列与所述支架,得到单颗高光效倒装LED全无机器件。

2. 根据权利要求1所述的高光效倒装LED全无机器件的制作方法,其特征在于,所述刻蚀步骤中,采用电感耦合等离子体刻蚀机台刻蚀所述外延层以暴露所述衬底,刻蚀深度为5-40 μm 。

3. 根据权利要求1或2所述的高光效倒装LED全无机器件的制作方法,其特征在于,所述非外延区包围所述外延区。

4. 根据权利要求3所述的高光效倒装LED全无机器件的制作方法,其特征在于,所述外延区与非外延区横截面积比为1:1~9:1。

5. 根据权利要求1所述的高光效倒装LED全无机器件的制作方法,其特征在于,所述制作齐纳管具体步骤包括:

在Si衬底表面生长形成垂直芯片结构的齐纳管外延;

在所述齐纳管外延两端蒸镀齐纳管电极;

将齐纳管切割得到长条形状齐纳管;

在所述长条形状齐纳管的一侧使用电感耦合等离子体刻蚀机刻蚀形成矩形结构的接合齿和接合底座。

6. 根据权利要求5所述的高光效倒装LED全无机器件的制作方法,其特征在于,所述接合齿长为10-25 μm ,所述接合底座长为25-150 μm 。

7. 根据权利要求1所述的高光效倒装LED全无机器件的制作方法,其特征在于,所述全铜支架件两侧边缘具有对称的凹槽。

8. 根据权利要求7所述的高光效倒装LED全无机器件的制作方法,其特征在于,所述凹槽的横截面积大于或等于所述芯片电极的横截面积。

9. 根据权利要求1-8任一项所述方法得到的一种高光效倒装LED全无机器件,包括倒装UVC LED芯片、支架以及连接所述倒装UVC LED芯片和所述支架的第一金属层和第二金属层,所述倒装UVC LED芯片包含衬底、UVC LED外延、芯片电极,其特征在于,所述衬底包括外延区和非外延区,所述非外延区包围所述外延区,所述UVC LED外延覆盖于所述外延区,所述支架为碗杯状、内嵌齐纳管的全铜结构,支架表面的第二金属层与衬底非外延区的第一

金属层固定连接。

10. 根据权利要求9所述的高光效倒装LED全无机器件,其特征在于,所述衬底厚度为1500-2500um。

一种高光效倒装LED全无机器件及其制作方法

技术领域

[0001] 本发明涉及半导体器件领域,尤其涉及一种高光效倒装LED全无机器件及其制作方法。

背景技术

[0002] UVC LED是基于半导体芯片技术的无机产品,光谱窄且集中,具有节能环保、即开即用、节省空间、免除维护、寿命长、杀菌效率高等优异特性。相比于其它杀菌消毒方式,UVC LED具有明显的技术优势。然而UVC LED电光转换效率非常低,大约97%能量转化为热量发出,由此会产生以下两个问题:1、UVC LED器件光效低;2、UVC LED芯片结温高,热衰减快。

[0003] 针对UVC LED器件光效低的问题,目前UVC LED器件多为用石英玻璃作为透镜来提高UVC光线透过率。这种封装器件,多数为UVC LED芯片与石英透镜之间存在空腔,UVC光线从外延衬底射出,经过衬底-空气界面,空气-石英透镜界面,石英透镜-空气界面(UVC LED芯片衬底材料一般为蓝宝石,蓝宝石折射率1.78,石英玻璃在UV波段的折射率1.4~1.6,空气折射率约为1)的过程中会有多次全反射损失,尽管有技术人员及行业内学者通过在腔体内填充介质或者粗化透镜表面以求减小全反射损失,也是只是弱化了损失而不是解决了全反射问题。另外,有专利提出将石英透镜直接接触UVC LED芯片的封装方法,此时UVC光线射出仍需经过衬底-石英界面,石英-空气界面,从而造成两次全反射损失。因而,为了提高UVC LED器件的光效,需要开发一种解决全反射损失的UVC LED封装结构及封装方法。

发明内容

[0004] 为解决上述问题,本发明提供一种高光效倒装LED全无机器件的制作方法,其特征在于,所述方法包括步骤如下:

外延生长:取 Al_2O_3 衬底,使用MOCVD在所述衬底表面生长外延层;

刻蚀:采用电感耦合等离子体刻蚀机台刻蚀所述外延层以暴露所述衬底,形成分布于所述衬底表面的多个外延区和非外延区,继续使用电感耦合等离子体刻蚀机台刻蚀所述外延区,以暴露N-GaN层;

蒸镀:在所述外延区表面蒸镀功能层和芯片电极,在所述非外延区蒸镀第一金属层,得到倒装UVC LED芯片阵列;

制作支架:制作长条形齐纳管,所述齐纳管具有矩形结构的接合齿和接合底座,制作带有凹槽的长条形全铜支架件,在所述全铜支架件表面蒸镀第二金属层,将所述齐纳管与所述全铜支架件采用热压共晶工艺连接,得到支架;

固晶:将所述凹槽与所述芯片电极对准,采用共晶焊工艺,实现所述倒装UVC LED芯片阵列与所述支架连接固定;

切割:切割所述倒装UVC LED芯片阵列与所述支架,得到单颗高光效倒装LED全无机器件。

[0005] 进一步地,所述刻蚀步骤中,采用电感耦合等离子体刻蚀机台刻蚀所述外延层以

暴露所述衬底,刻蚀深度为5-40 μm 。

[0006] 进一步地,所述非外延区包围所述外延区。

[0007] 进一步地,所述外延区与非外延区横截面积比为1:1~9:1。

[0008] 进一步地,所述制作齐纳管具体步骤包括:

在Si衬底表面生长形成垂直芯片结构的齐纳管外延;

在所述齐纳管外延两端蒸镀齐纳管电极;

将齐纳管切割得到长条形状齐纳管;

在所述长条形状齐纳管的一侧使用电感耦合等离子体刻蚀机刻蚀形成矩形结构的接合齿和接合底座。

[0009] 进一步地,所述接合齿长为10-25 μm ,所述接合底座长为25-150 μm 。

[0010] 进一步地,所述全铜支架件两侧边缘具有对称的凹槽。

[0011] 进一步地,所述凹槽的横截面积大于或等于所述电极的横截面积。

[0012] 本发明还提供所述方法得到的高光效倒装LED全无机器件,包括倒装UVC LED芯片、支架以及连接所述倒装UVC LED芯片和所述支架的第一金属层和第二金属层,所述倒装UVC LED芯片包含衬底、UVC LED外延、芯片电极,其特征在于,所述衬底包括外延区和非外延区,所述非外延区包围所述外延区,所述UVC LED外延覆盖于所述外延区,所述支架为碗杯状、内嵌齐纳管的全铜结构,支架表面的第二金属层与衬底非外延区的第一金属层固定连接。

[0013] 进一步地,所述衬底厚度为1500-2500 μm 。

[0014] 本发明提供的高光效倒装LED全无机器件,与传统的封装结构相比,减少了一个全反射面,降低了光损失,提高了器件的出光效果、散热性和电稳定性,而且整体尺寸较小,非常有利于高密度集成。

[0015] 本发明提供的高光效倒装LED全无机器件的制备方法,摒弃了芯片制程与封装制程相互独立的传统生产模式,无需减薄衬底,同时还省略了传统芯片制程中的划裂、测试、分选等工序,显著缩短制作周期,大大降低了生产成本,提高产品良率。本发明的制备方法非常有利于大批量高密度集成的小尺寸器件生产,提高器件生产良率。

附图说明

[0016] 图1 高光效倒装LED全无机器件A;

图2 高光效倒装LED全无机器件B;

图3 刻蚀非外延区的外延层后的结构俯视图;

图4 设置第一金属层和芯片电极后的结构俯视图;

图5 齐纳管剖视图;

图6 齐纳管的俯视图;

图7 全铜支架件俯视图;

图8 支架俯视图;

1为衬底、2为UVC LED外延、3为芯片电极、4为第一金属层、5为第二金属层、6为全铜支架件、7为齐纳管、8为凹槽、9为齐纳管电极、10为接合齿、11为接合底座。

具体实施方式

[0017] 为了使本发明所要解决的技术问题、技术方案及有益效果更为清楚明白,以下结合附图及实施例,对本发明进行进一步详细说明。应当理解,此处所描述的具体实施例仅用以解释本发明,并不用于限定本发明。

[0018] 如图1所示的一种高光效倒装LED全无机器件A,包括倒装UVC LED芯片、支架以及连接所述倒装UVC LED芯片和所述支架的金属连接层。所述倒装UVC LED芯片包含衬底1、UVC LED外延2、芯片电极3,所述衬底1竖截面为“T”字型,横截面积大于UVC LED外延2。衬底1的中间区域为外延区,四周为非外延区,所述UVC LED外延2覆盖所述外延区,所述非外延区设置有第一金属层4。衬底的厚度1500-2500um,外延区横截面积占衬底横截面积50%-90%,即外延区与非外延区横截面积比为1:1~9:1,UVC LED外延厚度5-10um。衬底1为蓝宝石。

[0019] 支架是由全铜支架件6和齐纳管7构成的碗杯状结构,倒装UVC LED芯片及厚度为15-20um外延区衬底设置于碗杯内,支架四周的围坝上表面设置有第二金属层5,以便与第一金属层4相接,倒装UVC LED芯片的正、负电极与支架凹槽8底部相连。垂直结构齐纳管设置于两个全铜支架件6之间,一方面起到防止静电击穿作用,另一方面起到绝缘作用。

[0020] 所述外延区和非外延区表面可以为同水平面,与非外延区表面的第一金属层相连接的第二金属层作为支架的围坝,如图2所示的高光效倒装LED全无机器件B。

[0021] 一种高光效倒装LED全无机器件的制备方法,包括以下步骤:

S01 制备倒装UVC LED芯片阵列,包括外延生长、刻蚀、蒸镀功能层和电极、蒸镀第一金属层工艺,具体如下:

S101 外延生长:

采用4英寸 Al_2O_3 衬底(即衬底为蓝宝石材质),使用MOCVD在所述衬底1表面生长厚度为5-10um外延层,外延层由上至下依次包括P-GaN层、有源层和N-GaN层。

[0022] S102刻蚀:

采用电感耦合等离子体刻蚀机台刻蚀非外延区表面的外延层,以暴露所述衬底,形成由长25-150um宽25-150um的UVC LED外延2构成的外延阵列,如图3,刻蚀深度为5-40 um,外延区表面覆盖了外延层,非外延区表面为衬底。

[0023] 外延区和非外延区表面继续使用电感耦合等离子体刻蚀机台刻蚀所述外延区,以暴露N-GaN层,刻蚀气体均为 Cl_2/BCl_3 混合气体。

[0024] S103 蒸镀功能层和芯片电极3:

在P-GaN层上依次蒸镀厚度为800-1200Å的ITO层、厚度为2000-5000Å的Ag反射层、厚度为5000-8000Å的阻挡层和厚度为8000-10000Å的 SiO_2 保护层作为功能层,蒸镀厚度为3-5um的P、N芯片电极3,得到倒装UVC LED芯片阵列,芯片电极3采用的材料为AuSn、SnAgCu、AgSn或其合金,外延层与P、N电极总厚度为10-15um。

[0025] S104蒸镀第一金属层4:

将S103步骤得到的结构表面覆盖光刻胶,铺设掩模板,曝光、显影后,得到覆盖外延区,露出非外延区的光刻胶。磁控溅射Cr,控制Cr厚度为30Å,再蒸镀Ni/Pt/Ti/Al金属过渡层5-10um,最后蒸镀金锡合金2-5um,为共晶层,去除光刻胶得到如图4所示结构。

[0026] S02 制作支架,包括制作齐纳管、制作全铜支架件、齐纳管与全铜支架件共晶结合

工艺,具体如下:

S201制作齐纳管7:

在Si衬底表面生长形成垂直芯片结构的齐纳管外延,并在所述垂直结构的齐纳管外延两端蒸镀齐纳管电极9,电极材料为AuSn、或SnAgCu,AgSn合金,将齐纳管切割得到长条形状,使齐纳管电极位于所述长条形状结构的两侧,在所述长条形齐纳管7的一侧使用电感耦合等离子体刻蚀机刻蚀,形成矩形状接合齿10和接合底座11交替相接结构,如图5和图6。所述长条形齐纳管7的宽为800-1200um长为5-50mm,所述接合齿10长为10-25um,所述接合底座11长为25-150um。

[0027] S202制作全铜支架件6:

取800~1200um厚铜片,使用高精度CNC机械加工(或开模压铸)形成如图7所示形状,即两侧具有对称的凹槽8,凹槽8位于所述全铜支架件6两侧边缘位置,凹槽8与芯片单个电极横截面积相同或者稍大10-20 um,凹槽8正好可以容纳UVC LED外延2、功能层、芯片电极3和部分被刻蚀掉的衬底,且凹槽8的深度与齐纳管接合底座11深度相同。最后在全铜支架件表面依次电镀厚度3-5um的Ni和厚度0.03-0.1um的Au构成的第二金属层5,得到全铜支架件6。

[0028] S203 齐纳管7与全铜支架件6共晶结合:

取步骤S202得到的全铜支架件6若干,将步骤S201得到的齐纳管7两侧电极固晶在铜支架侧壁,并采用热压共晶工艺连接齐纳管电极和全铜支架件,得到支架,如图8。采用垂直齐纳管连接全铜支架件的方案形成支架,当芯片通电时,相当于齐纳管与芯片并联,可保护芯片免受静电损伤,同时齐纳管还起到绝缘的作用。

[0029] S03 固晶:

抓取步骤S203得到的支架置于步骤S01得到的结构上,将凹槽8与芯片电极3对应,采用热压共晶工艺固定凹槽8和芯片电极3、第一金属层4和所述第一金属层对应处的第二金属层5,共晶温度300℃~320℃,施加压力3000N~5000N,热压时间100ms~500ms。

[0030] S04 切割:

使用水刀切割步骤S03得到的结构,即可获得单一完整UVC LED封装器件,该器件的尺寸在1010mil、2020mil、3030mil、4045mil等,可根据不同功率要求设计不同尺寸,功率越大,尺寸越大。

[0031] 本发明提供的高光效倒装LED全无机器件,衬底直接与UVC LED外延层相连并作为封装器件的出光面,与传统的封装结构相比,减少了一个全反射面,降低了光损失,提高了器件的出光效果。另一方面,封装支架采用全铜材料并在支架内嵌入齐纳管的设计,适用于本发明的小尺寸倒装UVC LED芯片的封装,一方面起到绝缘作用,另一方面还可以保护芯片免受静电损伤,增加器件的散热性和电稳定性,而且支架结构适用于本发明使用的特殊结构衬底的倒装UVC LED芯片封装。

[0032] 本发明提供的高光效倒装LED全无机器件的制备方法,摒弃了芯片制程与封装制程相互独立的传统生产模式,本发明从芯片形成到封装成品的整体工艺进行彻底改进,利用芯片制程中的衬底上生长外延工艺,直接将衬底做成传统的透镜结构,无需减薄衬底,同时还省略了传统芯片制程中的划裂、测试、分选等工序,大大降低了生产成本。与传统的氮化铝陶瓷基板相比,本申请制作的全铜支架件,一方面可以很容易根据芯片结构制作全铜支架件结构,还能显著缩短制作周期,增加导热能力,另一方面,本发明通过非常简单常用

的成熟工艺,做出长条形齐纳管和全铜支架件,并将两者共晶形成支架板,制作芯片时,直接将支架板盖在倒装UVC LED芯片阵列上,这种作法完全颠覆了传统的生产认知,可以避免衬底的损伤,还可以增加生产效率。本发明的制备方法非常有利于大批量芯片生产,适用于高密度集成的小尺寸器件生产,提高器件生产良率。

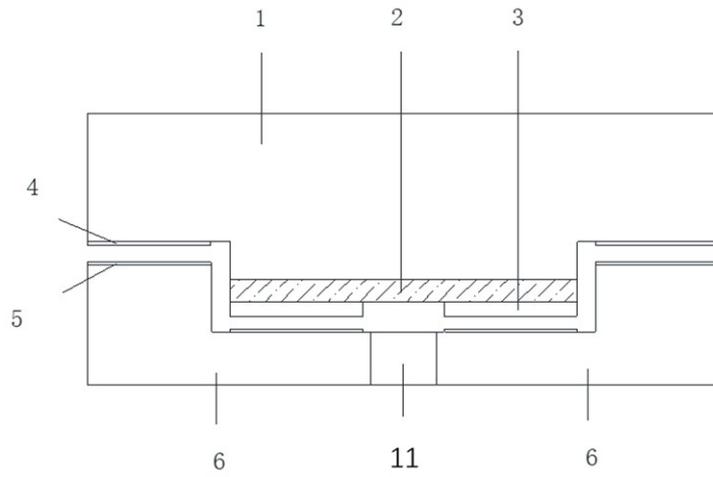


图1

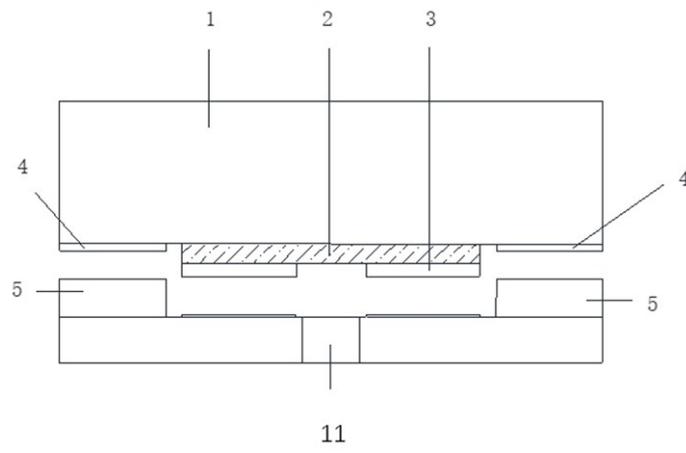


图2

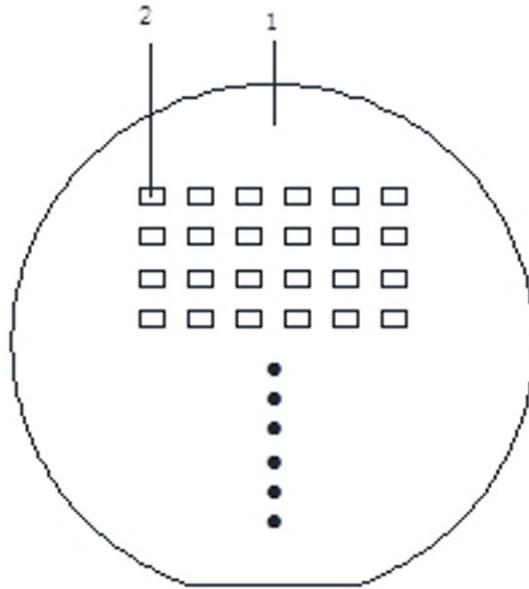


图3

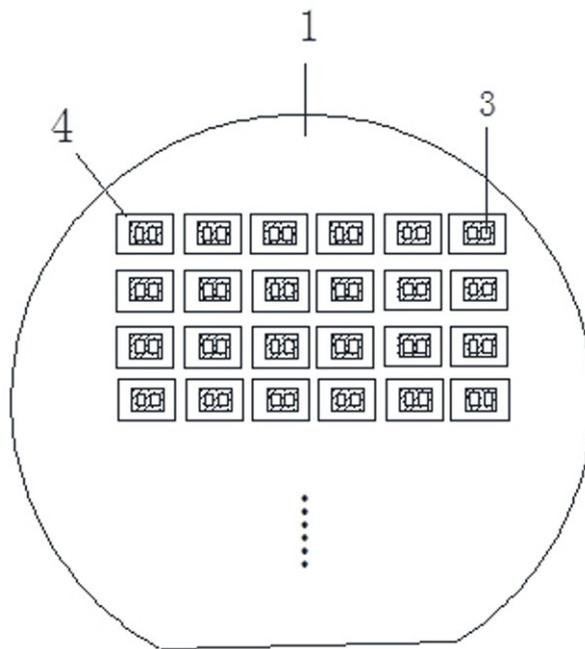


图4

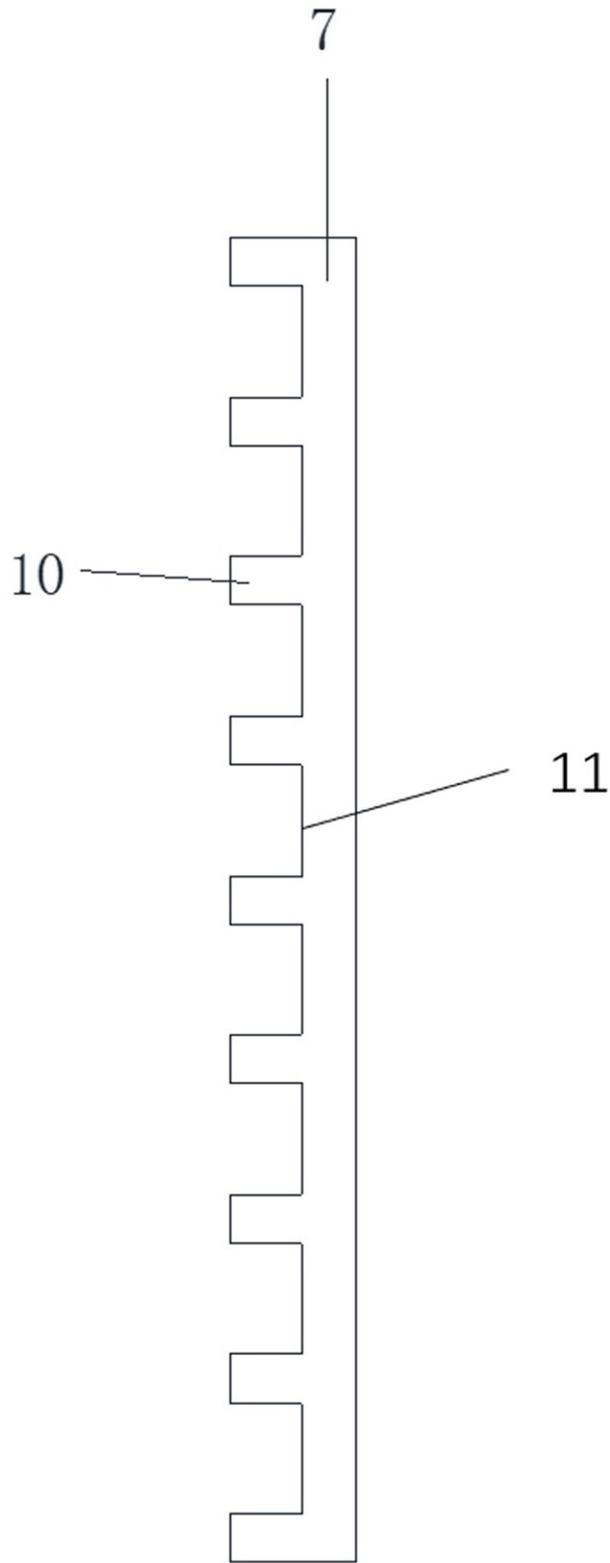


图5

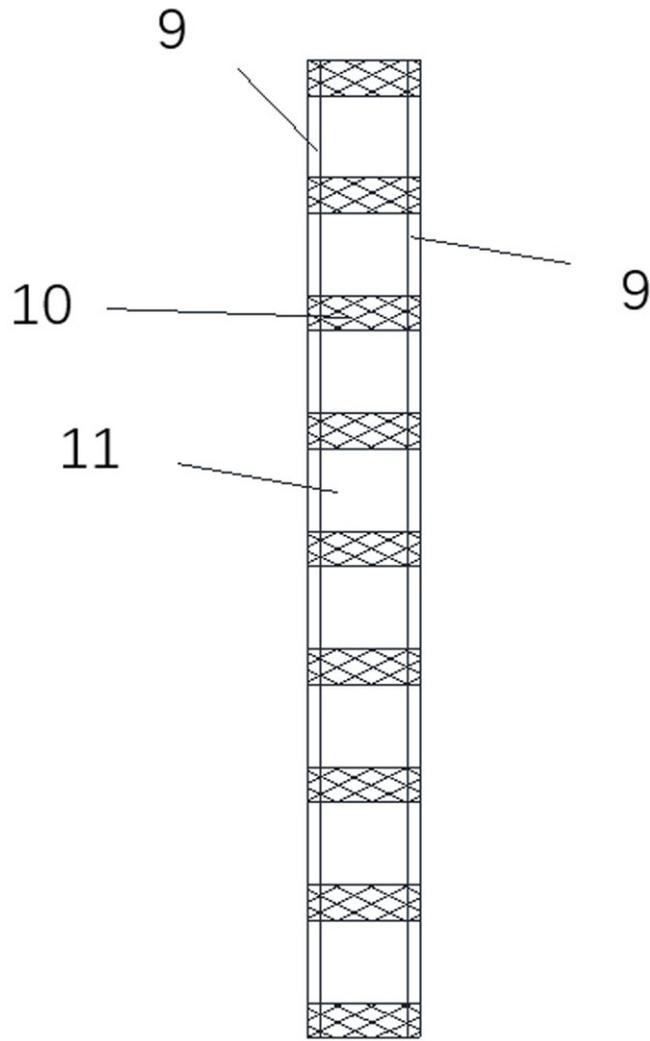


图6

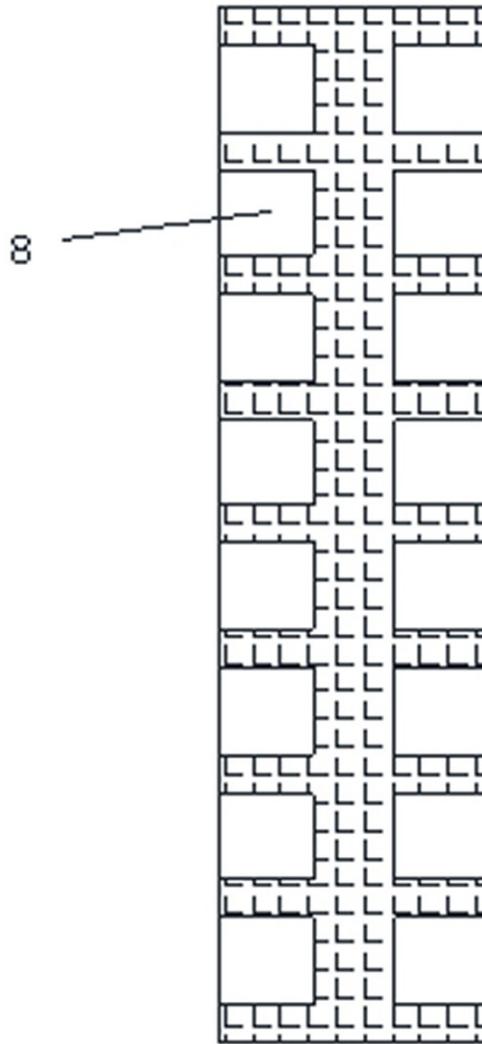


图7

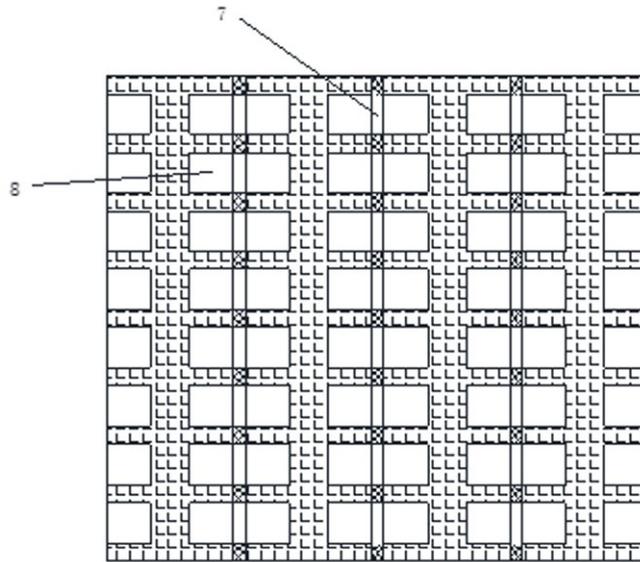


图8