

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5412969号  
(P5412969)

(45) 発行日 平成26年2月12日(2014.2.12)

(24) 登録日 平成25年11月22日(2013.11.22)

(51) Int.Cl. F I  
**HO2P 6/08 (2006.01)** HO2P 6/02 371J  
**GO3G 21/00 (2006.01)** GO3G 21/00 370

請求項の数 4 (全 17 頁)

(21) 出願番号	特願2009-138520 (P2009-138520)	(73) 特許権者	000006747
(22) 出願日	平成21年6月9日(2009.6.9)		株式会社リコー
(65) 公開番号	特開2010-288333 (P2010-288333A)		東京都大田区中馬込1丁目3番6号
(43) 公開日	平成22年12月24日(2010.12.24)	(74) 代理人	100070150
審査請求日	平成24年3月12日(2012.3.12)		弁理士 伊東 忠彦
		(72) 発明者	若林 淳子
			東京都大田区中馬込1丁目3番6号 株式
			会社リコー内
		(72) 発明者	徳田 正志
			東京都大田区中馬込1丁目3番6号 株式
			会社リコー内
		審査官	田村 耕作

最終頁に続く

(54) 【発明の名称】 モータドライバ制御装置、モータ制御装置、及び画像形成装置

(57) 【特許請求の範囲】

【請求項1】

モータを駆動する複数のスイッチング素子の制御を行うモータドライバ制御装置であって、

所定の周期の発振信号とパルス生成用信号とを比較することで生成された第1のパルス幅変調信号のデューティを制限し、第2のパルス幅変調信号を生成するデューティ制限手段と、

前記第2のパルス幅変調信号をクロックとして動作する論理回路を含んで構成され、前記複数のスイッチング素子を制御する信号を生成するスイッチング素子制御信号生成手段と、

前記所定の周期の発振信号を生成する発振信号生成手段と、を有し、

前記デューティ制限手段は、第1のデューティを有する第1のパルス信号を生成する第1のパルス信号生成手段と、

前記第1のデューティよりも小さい第2のデューティを有する第2のパルス信号を生成する第2のパルス信号生成手段と、

前記第1のパルス信号及び前記第2のパルス信号を用いて、前記第1のパルス幅変調信号から、前記第1のデューティと前記第2のデューティとの間のデューティの信号のみを選択的に出力する選択手段と、を有し、

前記発振信号生成手段は、前記第1のパルス信号生成手段及び前記第2のパルス信号生成手段を含んで構成されており、

前記発振信号生成手段は、蓄電手段と、前記蓄電手段を充電する充電手段と、前記蓄電手段を放電する放電手段と、前記充電手段と前記放電手段とを切り替える切替手段と、前記切替手段に供給する切替タイミング信号を生成する切替タイミング信号生成手段と、を有し、

前記第 1 のパルス信号生成手段及び前記第 2 のパルス信号生成手段は、前記切替タイミング信号生成手段の一部を含んで構成されているモータドライバ制御装置。

【請求項 2】

モータを駆動する複数のスイッチング素子の制御を行うモータドライバ制御方法であって、

所定の周期の発振信号とパルス生成用信号とを比較することで生成された第 1 のパルス幅変調信号のデューティを制限し、第 2 のパルス幅変調信号を生成するデューティ制限ステップと、

前記第 2 のパルス幅変調信号を論理回路のクロックとして、前記複数のスイッチング素子を制御する信号を生成するスイッチング素子制御信号生成ステップと、

前記所定の周期の発振信号を生成する発振信号生成ステップと、を有し、

前記デューティ制限ステップは、第 1 のデューティを有する第 1 のパルス信号を生成する第 1 のパルス信号生成ステップと、

前記第 1 のデューティよりも小さい第 2 のデューティを有する第 2 のパルス信号を生成する第 2 のパルス信号生成ステップと、

前記第 1 のパルス信号及び前記第 2 のパルス信号を用いて、前記第 1 のパルス幅変調信号から、前記第 1 のデューティと前記第 2 のデューティとの間のデューティの信号のみを選択的に出力する選択ステップと、を有し、

前記発振信号生成ステップは、前記第 1 のパルス信号生成ステップ及び前記第 2 のパルス信号生成ステップを含んで構成されており、

前記発振信号生成ステップは、蓄電手段を充電する充電ステップと、前記蓄電手段を放電する放電ステップと、前記充電ステップと前記放電ステップとを切り替える切替ステップと、前記充電ステップと前記放電ステップとを切り替えるタイミング信号を生成する切替タイミング信号生成ステップと、を有し、

前記第 1 のパルス信号生成ステップ及び前記第 2 のパルス信号生成ステップは、前記切替タイミング信号生成ステップの一部を含んで構成されているモータドライバ制御方法。

【請求項 3】

モータを駆動する複数のスイッチング素子と、請求項 1 記載のモータドライバ制御装置と、を有するモータ制御装置。

【請求項 4】

モータと、前記モータを制御する請求項 3 記載のモータ制御装置と、を有する画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、モータを駆動するモータドライバを制御するモータドライバ制御装置、及びモータ制御装置、並びにそれを用いた画像形成装置に関する。

【背景技術】

【0002】

直流電源から供給される直流電圧を、PWMインバータにより、ブラシレスモータの三相(U、V、W)の駆動電力に変換して供給するモータドライバ制御装置が複写機、レーザープリンタ等の機器に広く使用されている。以下、図面を参照しながら、複写機、レーザープリンタ等の機器に広く使用されている従来のモータドライバ制御装置について説明する。

【0003】

図 8 は、従来のモータドライバ制御装置の概略の構成を例示する図である。図 8 を参照

10

20

30

40

50

するに、従来のモータドライバ制御装置 100 は、三角波発振回路 101 と、PWMパルス生成回路 102 と、相切替信号生成回路 103 と、スイッチング素子制御信号生成回路 104 とを有する。モータドライバ制御装置 100 は、PWMインバータ 200 を介してブラシレスモータ 300 と接続されている。なお、図 8 に示すモータドライバ制御装置 100 は、外部クロックを必要としないモータドライバ制御装置の例である。

#### 【0004】

PWMインバータ 200 は、直列に接続された一対のスイッチング素子 201 及び 204 からなる第 1 アーム、直列に接続された一対のスイッチング素子 202 及び 205 からなる第 2 アーム、直列に接続された一対のスイッチング素子 203 及び 206 からなる第 3 アームが並列接続された構成を有する。第 1 アーム、第 2 アーム、及び第 3 アームは、  
10

#### 【0005】

モータドライバ制御装置 100 は、第 1 ~ 第 3 アームの高位側のスイッチング素子 201、202、及び 203 と低位側のスイッチング素子 204、205、及び 206 とを所定のタイミングで交互にオン/オフさせることにより、ブラシレスモータ 300 を構成する U 相、V 相、及び W 相の三相に駆動電力を供給しており、オン時間・オフ時間の長さを調整することでブラシレスモータ 300 の回転速度を調整している。

#### 【0006】

モータドライバ制御装置 100 において、高位側のスイッチング素子 201、202、及び 203 と低位側のスイッチング素子 204、205、及び 206 との短絡（アーム短絡）を防止するために、そのオン/オフの切替時に、ペアであるスイッチング素子 201 と 204、スイッチング素子 202 と 205、スイッチング素子 203 と 206 が共にオフとなる所謂デッドタイムが設けられている。  
20

#### 【0007】

又、ブラシレスモータ 300 の回転速度やブラシレスモータ 300 に流れる電流を検出して、目標設定値と比較することで、PWM信号のデューティを決定するフィードバック制御が行われている。フィードバック制御はマイコン等でデジタル的に演算することも、アナログ回路で実現することも可能であるが、アナログ回路で実現する場合は、デューティ指示信号もアナログの電圧値が用いられている。  
30

#### 【0008】

モータドライバ制御装置 100 において、三角波発振回路 101 は三角波 TRO を生成する機能を有する。PWMパルス生成回路 102 は、入力端子 105 から入力されるデューティ指示信号 AIN と三角波発振回路 101 で生成した三角波 TRO とを比較し PWMパルスを生成する機能を有する。相切替信号生成回路 103 は、ブラシレスモータ 300 の回転子の位置情報から上下 PWM動作を行う相を決定し相切替信号 HP (Hall Phase) を生成する機能を有する。スイッチング素子制御信号生成回路 104 は、PWMパルス及び相切替信号 HP からスイッチング素子 201 ~ 206 をオン/オフする制御信号 UH、UL、VH、VL、WH、WL を生成する機能を有する。  
30

#### 【0009】

図 9 は、図 8 のモータドライバ制御装置の動作を説明するための図である。図 9 を参照しながら、モータドライバ制御装置 100 の動作を、特にブラシレスモータ 300 の U 相が上下 PWM動作している場合を例に説明を行う。  
40

#### 【0010】

図 9 を参照するに、PWMパルス生成回路 102 において、デューティ指示信号 AIN と三角波 TRO とが比較され、三角波 TRO よりデューティ指示信号 AIN が大きい場合に H (ハイ)、三角波 TRO よりデューティ指示信号 AIN が小さい場合に L (ロー) である PWMパルスが生成される。スイッチング素子制御信号生成回路 104 は制御信号 UH、UL、VH、VL、WH、WL を生成するが、U 相が上下 PWM動作している場合、U 相高位側スイッチング素子 201 を制御する制御信号 UH は PWMパルスと同じ信号となり、U 相低位側スイッチング素子 204 を制御する制御信号 UL は、PWMパルスの反  
50

転信号となる。又、U相からコイルへ流れた電流を他相へ流すため、相切替信号HPに基づいてV相の低位側スイッチング素子205又はW相の低位側スイッチング素子206の何れか一方がオンとなり、他のスイッチング素子がオフとなるような制御信号VH、VL、WH、WLが出力される。

【0011】

このように、スイッチング素子制御信号生成回路104はデューティ指示信号AINに基づいて生成されたPWMパルスと相切替信号HPとから各相の高位側スイッチング素子と低位側スイッチング素子をオン/オフする制御信号UH、UL、VH、VL、WH、WLを生成し、スイッチング素子201～206の制御を行うことで、ブラシレスモータ300の複数相のコイルに直流電圧を順次通電させ、ブラシレスモータ300の回転を制御している。なお、モータの用途によっては回転方向指示、ブレーキ指示、モータが一定時間停止した場合にモータを完全に停止させる拘束保護指示等が必要になる。

10

【0012】

デッドタイムは、スイッチング素子のオン/オフ切り替え時に必要なもので、例えばPWMパルスのエッジを起点にして動作する単安定マルチバイブレータ回路が挿入される。回転方向指示、ブレーキ指示が入力された場合、各スイッチング素子への制御信号を変更することになるが、PWMパルスの途中での制御信号の変更はデッドタイムを確保できず貫通電流が発生する危険がある。このため、デッドタイムを確保するためにも制御信号に応じたスイッチング素子の切り替えは、一旦PWM信号で指示信号を同期化して、次のPWMパルスのエッジに同期して行う。又、拘束保護指示機能は一定時間をカウントするために、パルスでカウンタをインクリメントして所定のカウント値に達するかどうか判定するが、PWMパルスでカウントすれば、このために別途クロックを用意する必要はない。

20

【0013】

このように、スイッチング素子制御信号生成回路104を構成する論理回路は、PWMパルスのエッジに同期して動作している。すなわち、PWMパルスをクロックとして動作している。

【発明の概要】

【発明が解決しようとする課題】

【0014】

しかしながら、従来のモータドライバ制御装置100の構成では、PWMパルスは三角波TROよりデューティ指示信号AINが大きい状態が続く場合はデューティ100%となり、三角波TROよりデューティ指示信号AINが小さい状態が続く場合はデューティ0%となる。このような状態になると、クロックであるPWMパルスのエッジがスイッチング素子制御信号生成回路104を構成する論理回路へ供給されないため、各スイッチング素子の制御信号の生成をはじめ、ブレーキ制御、回転方向変更、拘束保護動作等ができないという問題があった。

30

【0015】

上記の点に鑑みて、論理回路に安定したクロックを供給することが可能なモータドライバ制御装置、モータ制御装置、及び画像形成装置を提供することを課題とする。

【課題を解決するための手段】

40

【0016】

本モータドライバ制御装置は、モータを駆動する複数のスイッチング素子の制御を行うモータドライバ制御装置であって、所定の周期の発振信号とパルス生成用信号とを比較することで生成された第1のパルス幅変調信号のデューティを制限し、第2のパルス幅変調信号を生成するデューティ制限手段と、前記第2のパルス幅変調信号をクロックとして動作する論理回路を含んで構成され、前記複数のスイッチング素子を制御する信号を生成するスイッチング素子制御信号生成手段と、前記所定の周期の発振信号を生成する発振信号生成手段と、を有し、前記デューティ制限手段は、第1のデューティを有する第1のパルス信号を生成する第1のパルス信号生成手段と、前記第1のデューティよりも小さい第2のデューティを有する第2のパルス信号を生成する第2のパルス信号生成手段と、前記第

50

1 のパルス信号及び前記第 2 のパルス信号を用いて、前記第 1 のパルス幅変調信号から、前記第 1 のデューティと前記第 2 のデューティとの間のデューティの信号のみを選択的に出力する選択手段と、を有し、前記発振信号生成手段は、前記第 1 のパルス信号生成手段及び前記第 2 のパルス信号生成手段を含んで構成されており、前記発振信号生成手段は、蓄電手段と、前記蓄電手段を充電する充電手段と、前記蓄電手段を放電する放電手段と、前記充電手段と前記放電手段とを切り替える切替手段と、前記切替手段に供給する切替タイミング信号を生成する切替タイミング信号生成手段と、を有し、前記第 1 のパルス信号生成手段及び前記第 2 のパルス信号生成手段は、前記切替タイミング信号生成手段の一部を含んで構成されていることを要件とする。

【0017】

又、本モータドライバ制御方法は、モータを駆動する複数のスイッチング素子の制御を行うモータドライバ制御方法であって、所定の周期の発振信号とパルス生成用信号とを比較することで生成された第 1 のパルス幅変調信号のデューティを制限し、第 2 のパルス幅変調信号を生成するデューティ制限ステップと、前記第 2 のパルス幅変調信号を論理回路のクロックとして、前記複数のスイッチング素子を制御する信号を生成するスイッチング素子制御信号生成ステップと、前記所定の周期の発振信号を生成する発振信号生成ステップと、を有し、前記デューティ制限ステップは、第 1 のデューティを有する第 1 のパルス信号を生成する第 1 のパルス信号生成ステップと、前記第 1 のデューティよりも小さい第 2 のデューティを有する第 2 のパルス信号を生成する第 2 のパルス信号生成ステップと、前記第 1 のパルス信号及び前記第 2 のパルス信号を用いて、前記第 1 のパルス幅変調信号から、前記第 1 のデューティと前記第 2 のデューティとの間のデューティの信号のみを選択的に出力する選択ステップと、を有し、前記発振信号生成ステップは、前記第 1 のパルス信号生成ステップ及び前記第 2 のパルス信号生成ステップを含んで構成されており、前記発振信号生成ステップは、蓄電手段を充電する充電ステップと、前記蓄電手段を放電する放電ステップと、前記充電ステップと前記放電ステップとを切り替える切替ステップと、前記充電ステップと前記放電ステップとを切り替えるタイミング信号を生成する切替タイミング信号生成ステップと、を有し、前記第 1 のパルス信号生成ステップ及び前記第 2 のパルス信号生成ステップは、前記切替タイミング信号生成ステップの一部を含んで構成されていることを要件とする。

【発明の効果】

【0018】

本発明によれば、論理回路に安定したクロックを供給することが可能なモータドライバ制御装置、モータ制御装置、及び画像形成装置を提供することができる。

【図面の簡単な説明】

【0019】

【図 1】第 1 の実施の形態に係るモータドライバ制御装置の概略の構成を例示する図である。

【図 2】図 1 におけるパルス選択回路の構成を例示する図である。

【図 3】第 1 の実施の形態に係るモータドライバ制御装置の動作を説明するための図である。

【図 4】第 2 の実施の形態に係るモータドライバ制御装置の概略の構成を例示する図である。

【図 5】図 4 における三角波発振回路の構成を例示する図である。

【図 6】図 5 の三角波発振回路の動作を説明するための図である。

【図 7】第 3 の実施の形態に係る画像形成装置の概略の構成を例示する図である。

【図 8】従来のモータドライバ制御装置の概略の構成を例示する図である。

【図 9】図 8 のモータドライバ制御装置の動作を説明するための図である。

【発明を実施するための形態】

【0020】

以下、図面を参照して、実施の形態の説明を行う。

10

20

30

40

50

## 【 0 0 2 1 】

## 第 1 の実施の形態

[ 第 1 の実施の形態に係るモータドライバ制御装置の構成 ]

始めに、第 1 の実施の形態に係るモータドライバ制御装置の概略の構成について説明する。図 1 は第 1 の実施の形態に係るモータドライバ制御装置の概略の構成を例示する図である。図 1 を参照するに、モータドライバ制御装置 1 0 は、三角波発振回路 1 1 と、第 1 のパルス信号生成回路 1 2 と、第 2 のパルス信号生成回路 1 3 と、P W M パルス生成回路 1 4 と、パルス選択回路 1 5 と、スイッチング素子制御信号生成回路 1 6 と、相切替信号生成回路 1 7 とを有する。ただし、三角波発振回路 1 1 と、P W M パルス生成回路 1 4 と、相切替信号生成回路 1 7 とは、モータドライバ制御装置 1 0 の外部に設けても構わない。すなわち、パルス選択回路 1 5、第 1 のパルス信号生成回路 1 2、第 2 のパルス信号生成回路 1 3、及びスイッチング素子制御信号生成回路 1 6 が、モータドライバ制御装置 1 0 の必須の構成要素である。

10

## 【 0 0 2 2 】

モータドライバ制御装置 1 0 は、P W M インバータ 2 0 を介してブラシレスモータ 3 0 と接続されている。なお、図 1 に示すモータドライバ制御装置 1 0 は、外部クロックを必要としないモータドライバ制御装置の例である。

## 【 0 0 2 3 】

P W M インバータ 2 0 は、ブラシレスモータ 3 0 を駆動する複数のスイッチング素子から構成されている。P W M インバータ 2 0 は、直列に接続された一対のスイッチング素子 2 1 及び 2 4 からなる第 1 アーム、直列に接続された一対のスイッチング素子 2 2 及び 2 5 からなる第 2 アーム、直列に接続された一対のスイッチング素子 2 3 及び 2 6 からなる第 3 アームが並列接続された構成を有する。第 1 アーム、第 2 アーム、及び第 3 アームは、ブラシレスモータ 3 0 を構成する U 相、V 相、及び W 相の三相に対応している。スイッチング素子 2 1 ~ 2 6 としては、例えば電解効果トランジスタ ( F E T ) や、絶縁ゲートバイポーラトランジスタ ( I G B T 素子 ) 等を用いることができる。

20

## 【 0 0 2 4 】

モータドライバ制御装置 1 0 は、P W M インバータ 2 0 を制御する機能を有し、第 1 ~ 第 3 アームの高位側のスイッチング素子 2 1、2 2、及び 2 3 と低位側のスイッチング素子 2 4、2 5、及び 2 6 とを所定のタイミングで交互にオン / オフさせる。これにより、ブラシレスモータ 3 0 を構成する U 相、V 相、及び W 相の三相に P W M インバータ 2 0 から駆動電力が供給される。モータドライバ制御装置 1 0 が、P W M インバータ 2 0 を構成するスイッチング素子 2 1 ~ 2 6 のオン時間・オフ時間の長さを調整することでブラシレスモータ 3 0 の回転速度が制御される。

30

## 【 0 0 2 5 】

モータドライバ制御装置 1 0 において、高位側のスイッチング素子 2 1、2 2、及び 2 3 と低位側のスイッチング素子 2 4、2 5、及び 2 6 との短絡 ( アーム短絡 ) を防止するために、そのオン / オフの切替時に、ペアであるスイッチング素子 2 1 と 2 4、スイッチング素子 2 2 と 2 5、スイッチング素子 2 3 と 2 6 が共にオフとなる所謂デッドタイムが設けられている。

40

## 【 0 0 2 6 】

又、ブラシレスモータ 3 0 の回転速度やブラシレスモータ 3 0 に流れる電流を検出して、目標設定値と比較することで、P W M 信号 ( パルス幅変調信号 ) のデューティを決定するフィードバック制御が行われている。フィードバック制御はマイコン等でデジタル的に演算することも、アナログ回路で実現することも可能であるが、アナログ回路で実現する場合は、デューティ指示信号もアナログの電圧値が用いられる。

## 【 0 0 2 7 】

なお、デューティとは、P W M 信号 ( パルス幅変調信号 ) の周期 T に対する H ( ハイ ) の時間比率をいう。すなわち、『デューティ = H ( ハイ ) の時間 / 周期 T = H ( ハイ ) の時間 / ( H ( ハイ ) の時間 + L ( ロー ) の時間 ) 』である。例えば、全て H ( ハイ ) であ

50

ればデューティ100%、全てL(ロー)であればデューティ0%、H(ハイ)の時間=L(ロー)の時間であればデューティ50%である。

【0028】

モータドライバ制御装置10において、三角波発振回路11は三角波TROを生成する機能を有する。三角波TROは、例えば5kHz~100kHz程度の周波数の発振信号である。第1のパルス信号生成回路12は、三角波TROと第1の直流電圧V1とを比較することにより第1のデューティを有するパルスDutyV1を生成する機能を有する。第1のパルス信号生成回路12は、本発明における第1のパルス信号生成手段の代表的な一例である。又、パルスDutyV1は、本発明における第1のデューティを有する第1のパルス信号の代表的な一例である。

10

【0029】

第2のパルス信号生成回路13は、三角波TROと第2の直流電圧V2とを比較することにより第2のデューティを有するパルスDutyV2を生成する機能を有する。第2のパルス信号生成回路13は、本発明における第2のパルス信号生成手段の代表的な一例である。又、パルスDutyV2は、本発明における第2のデューティを有する第2のパルス信号の代表的な一例である。なお、第2のデューティは、第1のデューティよりも小さい。又、第2の直流電圧V2は、第1の直流電圧V1よりも小さい。

【0030】

PWMパルス生成回路14は、入力端子18から入力されるデューティ指示信号AINと三角波発振回路11で生成した三角波TROとを比較し、第1のパルス幅変調信号であるPWMパルスを生成する機能を有する。デューティ指示信号AINは、本発明におけるパルス生成用信号の代表的な一例である。なお、デューティ指示信号AINは、CPU(図示せず)等により生成される信号である。

20

【0031】

パルス選択回路15は、パルスDutyV1、パルスDutyV2、及びPWMパルスのうちから一つのパルスを選択し、PWM2パルスを生成する機能を有する。より具体的には、パルス選択回路15は、第1のパルス信号であるパルスDutyV1及び第2のパルス信号であるパルスDutyV2を用いて、第1のパルス幅変調信号であるPWMパルスから、第1のデューティと第2のデューティとの間のデューティの信号のみを選択的に出力する選択手段としての機能を有する。この際、選択的に出力される信号が第2のパルス幅変調信号であるPWM2パルスである。このように、第1のパルス信号生成回路12、第2のパルス信号生成回路13、及びパルス選択回路15は、本発明におけるデューティ制限手段の代表的な一例を構成している。

30

【0032】

スイッチング素子制御信号生成回路16は、フリップフロップ等の論理回路を含んで構成されており、PWM2パルス及び相切替信号HPからスイッチング素子21~26をオン/オフする制御信号UH、UL、VH、VL、WH、WLを生成する機能や、各相の高位側スイッチング素子と低位側スイッチング素子の同時オンを防ぐためのデットタイムを付加する機能や、ブラシレスモータ30のブレーキ指示、回転方向指示、拘束保護指示等を行う機能を有する。なお、スイッチング素子制御信号生成回路16を構成する論理回路は、PWM2パルスをクロックとして動作する。相切替信号生成回路17は、ブラシレスモータ30の回転子の位置情報から上下PWM動作を行う相を決定し相切替信号HP(Hall Phase)を生成する機能を有する。

40

【0033】

図2は、図1におけるパルス選択回路の構成を例示する図である。図2を参照するに、パルス選択回路15は、アンドゲート15aと、オアゲート15bとを有する。アンドゲート15aには、第1のパルス信号生成回路12からのパルスDutyV1と、PWMパルス生成回路14からのPWMパルスとが入力されている。アンドゲート15aは、入力されるパルスDutyV1及びPWMパルスの両方がH(ハイ)の場合のみH(ハイ)であるパルスを出力する。

50

## 【 0 0 3 4 】

オアゲート 1 5 b には、第 2 のパルス信号生成回路 1 3 からのパルス  $D u t y V 2$  と、アンドゲート 1 5 a の出力パルスとが入力されている。オアゲート 1 5 b は、入力されるパルス  $D u t y V 2$  及びアンドゲート 1 5 a の出力パルスの何れか一方が H (ハイ) の場合に H (ハイ) であるパルスを出力する。オアゲート 1 5 b から出力されるパルスが P W M 2 パルスである。

## 【 0 0 3 5 】

このように、パルス選択回路 1 5 は、入力されるパルス  $D u t y V 1$ 、パルス  $D u t y V 2$ 、及び P W M パルスのうちから一つのパルスを選択し、P W M 2 パルスとして出力する回路であり、全体として論理的に同等であれば、特に図 2 の回路構成に限定されるものではない。P W M 2 パルスは、第 1 のデューティ (パルス  $D u t y V 1$  のデューティ) と第 2 のデューティ (パルス  $D u t y V 2$  のデューティ) との間のデューティとなる。以上が、第 1 の実施の形態に係るモータドライバ制御装置の概略の構成である。

10

## 【 0 0 3 6 】

[ 第 1 の実施の形態に係るモータドライバ制御装置の動作 ]

続いて、第 1 の実施の形態に係るモータドライバ制御装置の概略の動作について説明する。図 3 は、第 1 の実施の形態に係るモータドライバ制御装置の動作を説明するための図である。図 3 を参照しながら、モータドライバ制御装置 1 0 の動作を、特にブラシレスモータ 3 0 の U 相が上下 P W M 動作している場合を例に説明を行う。

## 【 0 0 3 7 】

図 3 を参照するに、P W M パルス生成回路 1 4 において、デューティ指示信号  $A I N$  と三角波  $T R O$  とが比較され、三角波  $T R O$  よりデューティ指示信号  $A I N$  が大きい場合に H (ハイ)、三角波  $T R O$  よりデューティ指示信号  $A I N$  が小さい場合に L (ロー) である P W M パルスが生成される。第 1 のパルス信号生成回路 1 2 において、三角波  $T R O$  と第 1 の直流電圧  $V 1$  とが比較され、三角波  $T R O$  より第 1 の直流電圧  $V 1$  が大きい場合に H (ハイ)、三角波  $T R O$  より第 1 の直流電圧  $V 1$  が小さい場合に L (ロー) であるパルス  $D u t y V 1$  が生成される。

20

## 【 0 0 3 8 】

第 2 のパルス信号生成回路 1 3 において、三角波  $T R O$  と第 2 の直流電圧  $V 2$  とが比較され、三角波  $T R O$  より第 2 の直流電圧  $V 2$  が大きい場合に H (ハイ)、三角波  $T R O$  より第 2 の直流電圧  $V 2$  が小さい場合に L (ロー) であるパルス  $D u t y V 2$  が生成される。

30

## 【 0 0 3 9 】

ここで、パルス  $D u t y V 1$  は最大デューティを決定するパルスであり、第 1 の直流電圧  $V 1$  を調整することで、デューティを任意の大きさに設定できる。又、パルス  $D u t y V 2$  は最小デューティを決定するパルスであり、第 2 の直流電圧  $V 2$  を調整することで、デューティを任意の大きさに設定できる。この際、パルス  $D u t y V 1$  における L (ロー) の時間及びパルス  $D u t y V 2$  における H (ハイ) の時間は、1 0 n s 以上とすることが好ましい。パルス  $D u t y V 1$  における L (ロー) の時間及びパルス  $D u t y V 2$  における H (ハイ) の時間が 1 0 n s 未満であると、スイッチング素子制御信号生成回路 1 6 の論理回路が誤動作する虞が有るからである。

40

## 【 0 0 4 0 】

換言すれば、パルス  $D u t y V 1$  における L (ロー) の時間及びパルス  $D u t y V 2$  における H (ハイ) の時間が 1 0 n s 以上になるように第 1 の直流電圧  $V 1$  及び第 2 の直流電圧  $V 2$  を調整することにより、P W M パルスに 1 0 n s 未満の信号が含まれていたとしても、P W M 2 パルスは 1 0 n s 以上となるので、スイッチング素子制御信号生成回路 1 6 の論理回路が誤動作することを防止できる。

## 【 0 0 4 1 】

パルス選択回路 1 5 において、P W M パルス生成回路 1 4 から入力される P W M パルスのデューティがパルス  $D u t y V 1$  のデューティより大きくなった場合は、パルス  $D u t$

50



y V 1 が選択され、P W M パルス生成回路 1 4 から入力される P W M パルスのデューティがパルス D u t y V 2 のデューティより小さい場合はパルス D u t y V 2 が選択され、それ以外の場合は P W M パルス生成回路 1 4 から入力される P W M パルスが選択され、P W M 2 パルスとして出力される。

【 0 0 4 2 】

U 相高位側スイッチング素子 2 1 のオン / オフ制御信号である U H は、P W M 2 パルスの立ち上がり起点としてデッドタイムが付加された地点から P W M 2 パルスの立下りまでを H (ハイ) とする信号、U 相低位側スイッチング素子 2 4 の制御信号である U L は、P W M 2 パルスの立下り起点としてデッドタイムが付加された地点から P W M 2 パルスの立ち上がりまでを H (ハイ) とする信号として生成される。P W M 2 パルスのエッジを起点にデッドタイムを確保でき、貫通電流の防止を行っている。

10

【 0 0 4 3 】

又、U 相からコイルへ流れた電流を他相へ流すため、相切替信号 H P に基づいて V 相の低位側スイッチング素子 2 5 又は W 相の低位側スイッチング素子 2 6 の何れか一方がオンとなり、他のスイッチング素子がオフとなるような制御信号 V H、V L、W H、W L が出力される。以上が、第 1 の実施の形態に係るモータドライバ制御装置の概略の動作である。

【 0 0 4 4 】

このように、第 1 の実施の形態によれば、パルス D u t y V 1 とパルス D u t y V 2 とにより P W M パルスのデューティに制限を設けた P W M 2 パルスを生成するので、P W M 2 パルスはデューティ 0 % やデューティ 1 0 0 % になることがない。その結果、スイッチング素子制御信号生成回路 1 6 において、P W M 2 パルスに同期したスイッチング素子の制御信号を安定して生成することができ、P W M パルスのデューティに関わらず安定した論理回路動作、及びスイッチング制御が可能になる。

20

【 0 0 4 5 】

又、デューティを制限した P W M 2 パルスを論理回路のクロックとして利用するため、外部からのクロックや、装置内での発振回路や分周回路を必要とせず、省スペースな回路を実現することができる。

【 0 0 4 6 】

更に、デューティを制限した P W M 2 パルスを論理回路のクロックとして利用するため、論理回路は P W M 2 パルスのエッジに同期した動作を行うことができ、モータの回転方向指示やブレーキ指示に応じてスイッチング素子への制御信号を変更する場合でも、P W M 2 パルスのエッジからデッドタイムを確保できる。又、拘束保護機能実現のために P W M 2 パルスを使えば、P W M 2 パルス以外にクロックを必要とすることもない。

30

【 0 0 4 7 】

第 2 の実施の形態

第 2 の実施の形態では、第 1 の実施の形態とは異なるモータドライバ制御装置の例について説明する。図 4 は、第 2 の実施の形態に係るモータドライバ制御装置の概略の構成を例示する図である。図 4 において、図 1 と同一構成部分には同一符号を付し、その説明を省略する場合がある。

40

【 0 0 4 8 】

図 4 を参照するに、第 2 の実施の形態に係るモータドライバ制御装置 5 0 は、三角波発振回路 1 1 が三角波発振回路 5 1 に置換され、第 1 のパルス信号生成回路 1 2 及び第 2 のパルス信号生成回路 1 3 が削除された点が第 1 の実施の形態に係るモータドライバ制御装置 1 0 と異なる。モータドライバ制御装置 5 0 における他の部分の構成は、モータドライバ制御装置 1 0 と同様である。以下、第 1 の実施の形態と共通する部分についてはその説明を省略し、第 1 の実施の形態と異なる部分を中心に説明する。

【 0 0 4 9 】

図 5 は、図 4 における三角波発振回路の構成を例示する図である。図 5 を参照するに、三角波発振回路 5 1 は、電流源 I s 1 と、電流源 I s 2 と、コンデンサ C 1 と、フリップ

50

フリップフロップ  $FF1$  と、比較回路  $COMP_H$  と、比較回路  $COMP_L$  と、反転回路  $INV1$  と、反転回路  $INV2$  と、反転回路  $INV3$  と、反転回路  $INV4$  とを有する。 $V3$  及び  $V4$  ( $V3 > V4$ ) は、予め定められた一定の直流電圧である。

【0050】

三角波発振回路  $51$  において、反転回路  $INV4$  の出力が  $H$  の場合には、充電手段である電流源  $Is1$  から蓄電手段であるコンデンサ  $C1$  に電流が流れコンデンサ  $C1$  は充電される。又、反転回路  $INV4$  の出力が  $L$  の場合には、放電手段である電流源  $Is2$  にコンデンサ  $C1$  から電流が流れコンデンサ  $C1$  は放電される。

【0051】

コンデンサ  $C1$  の充電と放電の切り替えは、フリップフロップ  $FF1$ 、比較回路  $COMP_H$ 、比較回路  $COMP_L$ 、反転回路  $INV2$  及び  $3$  により行われる。フリップフロップ  $FF1$ 、比較回路  $COMP_H$ 、比較回路  $COMP_L$ 、反転回路  $INV2$  及び  $3$  は、本発明における切替タイミング信号生成手段の代表的な一例を構成している。以下、図  $6$  を参照しながら説明する。

【0052】

図  $6$  は、図  $5$  の三角波発振回路の動作を説明するための図である。三角波発振回路  $51$  において、反転回路  $INV3$  の出力が  $D = H$  であったとする。このとき、反転回路  $INV4$  の出力は  $L$  であり、コンデンサ  $C1$  は放電中であるため、三角波  $TRO$  は右下がりの波形となっている。

【0053】

ここで、三角波  $TRO < 直流電圧 V4$  となると比較回路  $COMP_L$  の出力が  $H$  から  $L$  に切り替わるため、反転回路  $INV2$  の出力が  $A = L$  から  $A = H$  に切り替わる（比較回路  $COMP_H$  の出力は  $B = L$  のままである）。その結果、フリップフロップ  $FF1$  の出力が  $QB = L$  から  $QB = H$  に切り替わり、それにもなって反転回路  $INV3$  の出力が  $D = H$  から  $D = L$  に切り替わる。これにより、反転回路  $INV4$  の出力が  $H$  になり、充電手段である電流源  $Is1$  から蓄電手段であるコンデンサ  $C1$  に電流が流れコンデンサ  $C1$  は充電されるため、三角波  $TRO$  は右上がりの波形となる。又、充電により三角波  $TRO > 直流電圧 V4$  となると比較回路  $COMP_L$  の出力が  $L$  から  $H$  に切り替わるため、反転回路  $INV2$  の出力が  $A = H$  から  $A = L$  に切り替わる（比較回路  $COMP_H$  の出力は  $B = L$  のままである）。

【0054】

ここで、三角波  $TRO > 直流電圧 V3$  となると比較回路  $COMP_H$  の出力が  $B = L$  から  $B = H$  に切り替わる（比較回路  $COMP_L$  の出力は  $H$ 、反転回路  $INV2$  の出力は  $A = L$  のままである）。その結果、フリップフロップ  $FF1$  の出力が  $QB = H$  から  $QB = L$  に切り替わり、それにもなって反転回路  $INV3$  の出力が  $D = L$  から  $D = H$  に切り替わる。これにより、反転回路  $INV4$  の出力が  $L$  になり、放電手段である電流源  $Is2$  にコンデンサ  $C1$  から電流が流れコンデンサ  $C1$  は放電されるため、三角波  $TRO$  は右下がりの波形となる。又、放電により三角波  $TRO < 直流電圧 V3$  となると比較回路  $COMP_H$  の出力が  $B = H$  から  $B = L$  に切り替わる（比較回路  $COMP_L$  の出力は  $H$ 、反転回路  $INV2$  の出力は  $A = L$  のままである）。このような動作を繰り返すことにより、図  $6$  に示す三角波  $TRO$  が得られる。

【0055】

ところで、比較回路  $COMP_H$  の出力である  $B$  は反転回路  $INV1$  に入力され、反転回路  $INV1$  の出力である  $C$  ( $B$  の  $H$  (ハイ) /  $L$  (ロー) を反転した波形) は三角波発振回路  $51$  から外部に出力されている。ここで、図  $6$  の三角波  $TRO$  と波形  $C$  及び  $A$  との関係と、図  $3$  の三角波  $TRO$  とパルス  $DutyV1$  及びパルス  $DutyV2$  との関係を比較すると、これら是对応関係にあることがわかる。すなわち、三角波発振回路  $51$  の波形  $C$  及び  $A$  を、パルス  $DutyV1$  及びパルス  $DutyV2$  として用いることができる。なお、図  $6$  において、 $PWM2$  パルス等は示していないが、図  $3$  と全く同様である。

【0056】

10

20

30

40

50

すなわち、切替タイミング信号生成手段の一部である比較回路COMP<sub>H</sub>及び反転回路INV<sub>1</sub>は、本発明における第1のパルス信号生成手段の代表的な一例を構成している。又、切替タイミング信号生成手段の一部である比較回路COMP<sub>L</sub>及び反転回路INV<sub>2</sub>は、本発明における第2のパルス信号生成手段の代表的な一例を構成している。

【0057】

このように、第2の実施の形態によれば、第1の実施の形態と同様の効果を奏するが、更に、以下の効果を奏する。すなわち、モータドライバ制御装置50では、パルスDutyV<sub>1</sub>及びパルスDutyV<sub>2</sub>を第1のパルス信号生成回路12及び第2のパルス信号生成回路13を用いずに、三角波発振回路51において三角波TROを生成する過程で得られる2つのパルスA及びBを利用して生成している。この際、パルスDutyV<sub>1</sub>及びパルスDutyV<sub>2</sub>は、反転回路INV<sub>1</sub>を1個追加するだけでパルスA及びBから生成できるので、モータドライバ制御装置50の回路の簡素化や小型化に寄与することができる。

10

【0058】

ただし、直流電圧V<sub>3</sub>及び直流電圧V<sub>4</sub>は予め定められた定電圧であり、三角波TROの生成に用いているので、これらの値を変えることはできない。すなわち、モータドライバ制御装置50において、パルスDutyV<sub>1</sub>及びパルスDutyV<sub>2</sub>のデューティは固定であり、モータドライバ制御装置10のように第1の直流電圧V<sub>1</sub>及び第2の直流電圧を変えることによりデューティを自由に可変することはできない。

【0059】

20

第3の実施の形態

第3の実施の形態では、本発明に係るモータ制御装置を搭載した画像形成装置に関して説明する。

【0060】

[第3の実施の形態に係る画像形成装置の構成]

始めに、第3の実施の形態に係る画像形成装置の概略の構成について説明する。図7は、第3の実施の形態に係る画像形成装置の概略の構成を例示する図である。図7を参照するに、画像形成装置60は、無端状搬送体である中間転写ベルトを用いたカラー画像形成装置であり、スキャナユニット61と、感光体ドラム62aと、感光体ドラム62bと、感光体ドラム62cと、感光体ドラム62dと、定着ユニット63と、中間転写ベルト64と、二次転写ローラ65と、斥力ローラ66と、レジストローラ67と、給紙ユニット68と、給紙ローラ69と、紙搬送ローラ70と、排紙ユニット71と、中間転写スケール検出センサ72と、駆動ローラ73と、従動ローラ74と、制御部80とを有する。90は、転写紙を示している。

30

【0061】

スキャナユニット61は、原稿を読み取る機能を有する。感光体ドラム62a~62dは、レーザ光が照射されると、それぞれY(イエロー)色、C(シアン)色、M(マゼンダ)色、K(黒)色の画像を形成する機能を有する。定着ユニット63は、転写されたトナー画像を転写紙90上に定着させる機能を有する。

【0062】

40

駆動ローラ73は中間転写ベルト駆動モータ(図示せず)により回転駆動され、それに従って中間転写ベルト64が搬送される。従動ローラ74は、駆動ローラ73に従動する。中間転写ベルト64は、感光体ドラム62a~62dで形成された各色毎の画像を重ね合わせる機能を有する。二次転写ローラ65は、中間転写ベルト64上の画像を転写紙90に転写する機能を有する。

【0063】

斥力ローラ66は、二次転写ローラ65の対向部分に配置され、中間転写ベルト64と二次転写ローラ65間のニップを生成及び維持する機能を有する。レジストローラ67は、転写紙90のスキュー補正及び転写紙90の搬送等を行う機能を有する。給紙ユニット68は、転写紙90を積載しておく機能を有する。給紙ローラ69は、転写紙90を給紙

50

ユニット 68 から紙搬送ローラ 70 へ送り出す機能を有する。紙搬送ローラ 70 は、給紙ローラ 69 から送り出された転写紙 90 をレジストローラ 67 まで搬送する機能を有する。排紙ユニット 71 は、画像が転写かつ定着された転写紙 90 を排出する機能を有する。

【 0064 】

中間転写ベルト 64 上には、中間転写ベルトスケール 64a が形成されている。中間転写ベルトスケール 64a は、搬送方向に沿って一定の周期で交互に配置された反射部と非反射部とを有する目盛である。中間転写ベルト 64 近傍の、中間転写ベルトスケール 64a を読み取れる位置には、中間転写スケール検出センサ 72 が配置されている。中間転写スケール検出センサ 72 は、中間転写ベルト 64 上に形成された中間転写ベルトスケール 64a の一定の周期に対応したパルス信号を出力する機能を有する。

10

【 0065 】

制御部 80 は、画像形成装置 60 に関する様々な制御を行う機能を有する。制御部 80 は、例えば CPU、ROM、メインメモリなどを含み、制御部 80 の各種機能は、ROM 等に記録された制御プログラムがメインメモリに読み出されて CPU により実行されることによって実現される。ただし、制御部 80 の一部又は全部は、ハードウェアのみにより実現されてもよい。又、制御部 80 は、物理的に複数の装置により構成されてもよい。以上が、第 3 の実施の形態に係る画像形成装置の概略の構成である。

【 0066 】

[ 第 3 の実施の形態に係る画像形成装置の動作 ]

続いて、第 3 の実施の形態に係る画像形成装置の概略の動作について説明する。画像形成装置 60 において、スキャナユニット 61 から読み取られた画像は、制御部 80 に転送され、制御部 80 にて転写紙 90 に形成される画像のデータ（以下、画像データとする）を生成する。生成された画像データは、感光体ドラム 62a ~ 62d 上に作像され、続いて、中間転写ベルト 64 上に画像が形成される。更に、中間転写ベルト 64 上に形成された画像は、中間転写ベルト 64 と二次転写ローラ 65 との間に給紙ユニット 68 から転写紙 90 が搬送されたタイミングで、転写紙 90 上に転写される。

20

【 0067 】

この間、感光体ドラム 62a ~ 62d を駆動する感光体モータ（図示せず）、中間転写ベルト 64 を駆動する中間転写モータ（図示せず）、二次転写ローラ 65 を駆動する二次転写モータ（図示せず）は、転写紙 90 上に正常な画像が形成されるように、制御部 80 にて所定の速度に制御される。

30

【 0068 】

中間転写モータ（図示せず）としては、例えば三相のブラシレスモータ（例えばブラシレスモータ 30）を用いることができる。又、制御部 80 は、本発明に係るモータ制御装置（例えばモータドライバ制御装置 10 と PWM インバータ 20）を含んで構成されており、例えば三相のブラシレスモータである中間転写モータ（図示せず）を、第 1 の実施の形態等で説明したように制御する。

【 0069 】

転写紙 90 上に転写された画像は定着ユニット 63 を通過する。この際、転写紙 90 上に転写されたトナー画像を転写紙 90 上に固定するための定着が行われる。続いて、転写紙 90 は、排紙ユニット 71 へ排出される。以上が、第 3 の実施の形態に係る画像形成装置の概略の動作である。

40

【 0070 】

このように、第 3 の実施の形態によれば、本発明に係るモータ制御装置を搭載した画像形成装置を実現することができる。

【 0071 】

以上、好ましい実施の形態について詳説したが、上述した実施の形態に制限されることはなく、特許請求の範囲に記載された範囲を逸脱することなく、上述した実施の形態に種々の変形及び置換を加えることができる。

【 0072 】

50

例えば、第3の実施の形態に係る画像形成装置に、モータ制御装置（モータドライバ制御装置10とPWMインバータ20）に代えて、モータ制御装置（モータドライバ制御装置50とPWMインバータ20）を搭載しても構わない。

【符号の説明】

【0073】

10、50	モータドライバ制御装置	
11、51	三角波発振回路	
12	第1のパルス信号生成回路	
13	第2のパルス信号生成回路	
14	PWMパルス生成回路	10
15	パルス選択回路	
15a	アンドゲート	
15b	オアゲート	
16	スイッチング素子制御信号生成回路	
17	相切替信号生成回路	
20	PWMインバータ	
20~26	スイッチング素子	
30	ブラシレスモータ	
60	画像形成装置	
61	スキャナユニット	20
62a~62d	感光体ドラム	
63	定着ユニット	
64	中間転写ベルト	
65	二次転写ローラ	
66	斥力ローラ	
67	レジストローラ	
68	給紙ユニット	
69	給紙ローラ	
70	紙搬送ローラ	
71	排紙ユニット	30
72	中間転写スケール検出センサ	
73	駆動ローラ	
74	従動ローラ	
80	制御部	
90	転写紙	
C1	コンデンサ	
COMP <sub>H</sub> 、COMP <sub>L</sub>	比較回路	
FF1	フリップフロップ	
INV1、INV2、INV3、INV4	反転回路	
Is1、Is2	電流源	40
SW1、SW2	スイッチ	

【先行技術文献】

【特許文献】

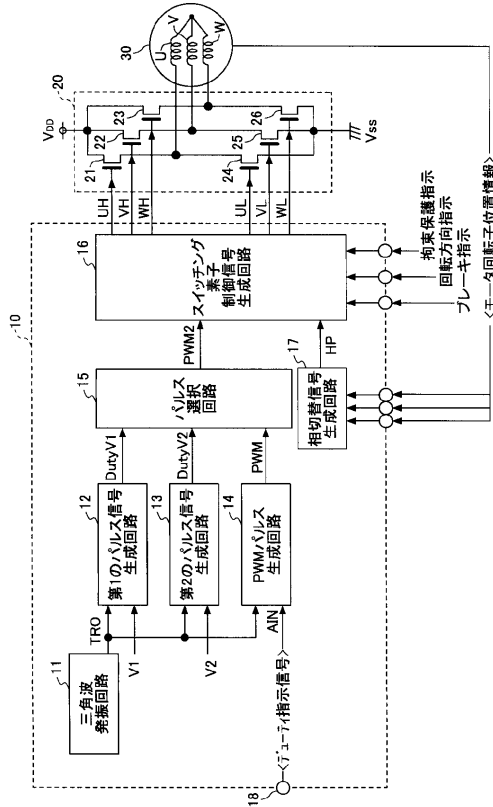
【0074】

【特許文献1】特開2008-43166号公報

【特許文献2】特開2008-109835号公報

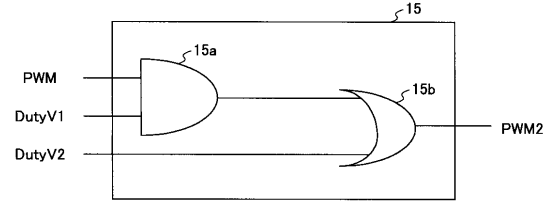
【図1】

第1の実施の形態に係るモータドライバ制御装置の概略の構成を例示する図



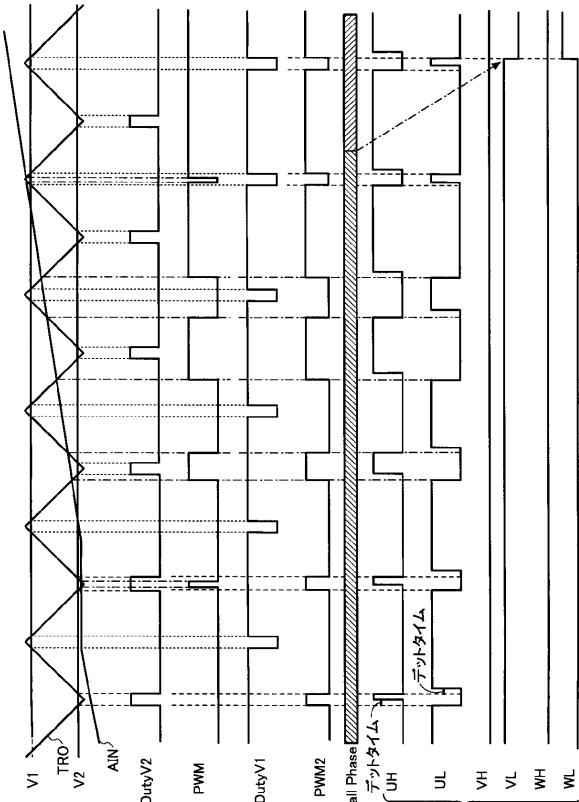
【図2】

図1におけるパルス選択回路の構成を例示する図



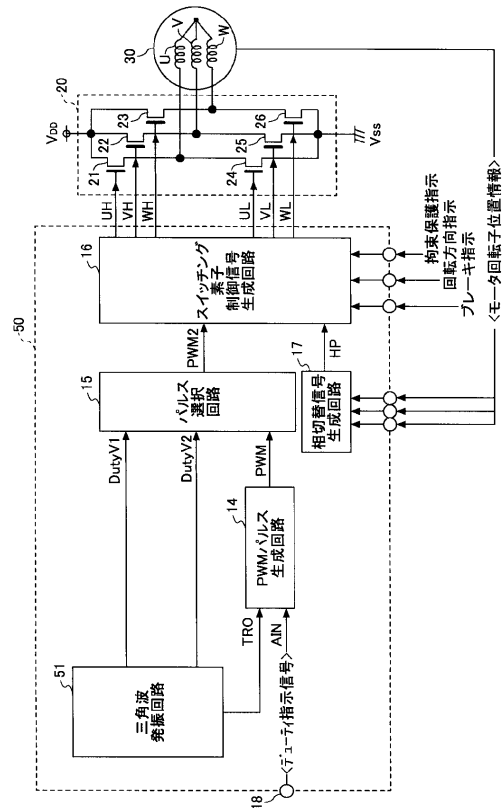
【図3】

第1の実施の形態に係るモータドライバ制御装置の動作を説明するための図



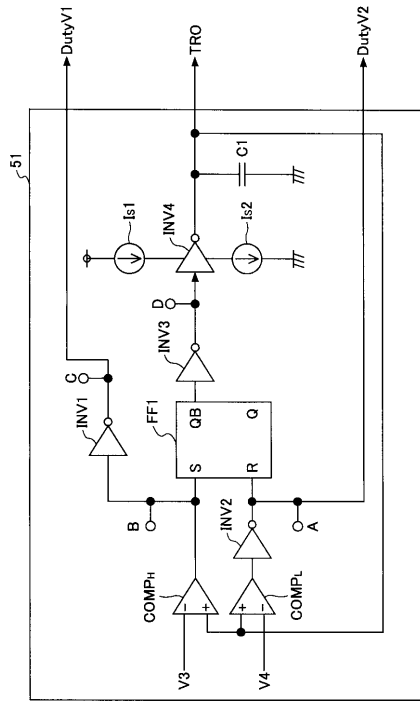
【図4】

第2の実施の形態に係るモータドライバ制御装置の概略の構成を例示する図



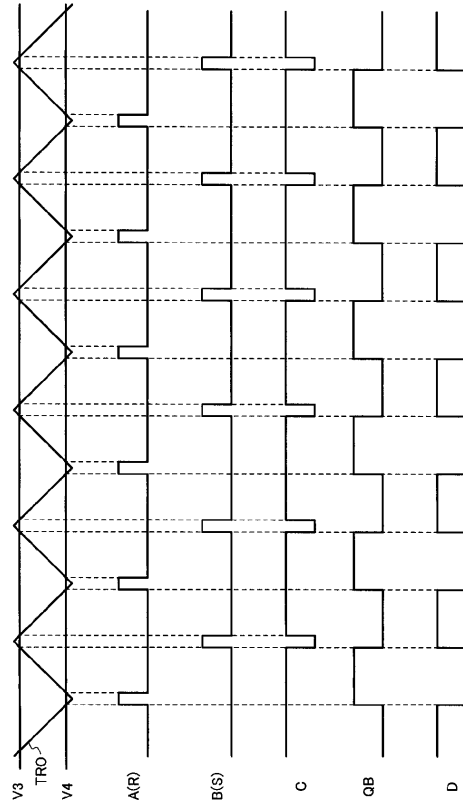
【図5】

図4における三角波発振回路の構成を例示する図



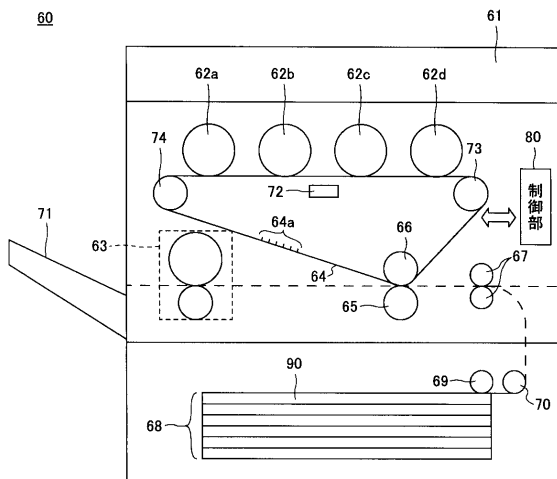
【図6】

図5の三角波発振回路の動作を説明するための図



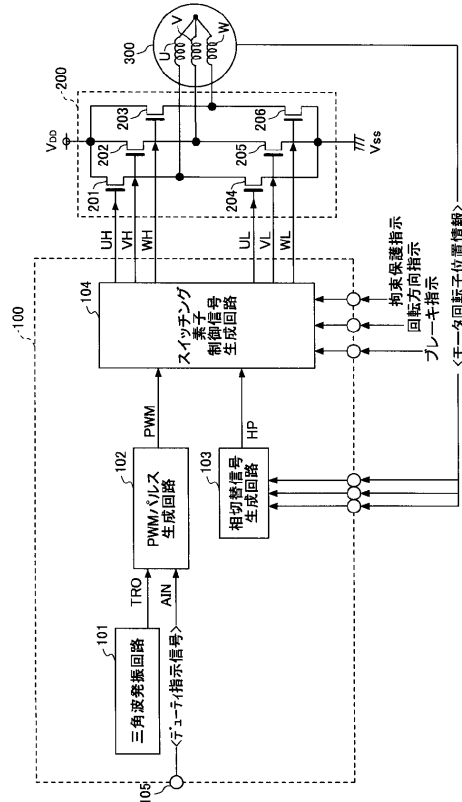
【図7】

第3の実施の形態に係る画像形成装置の概略の構成を例示する図



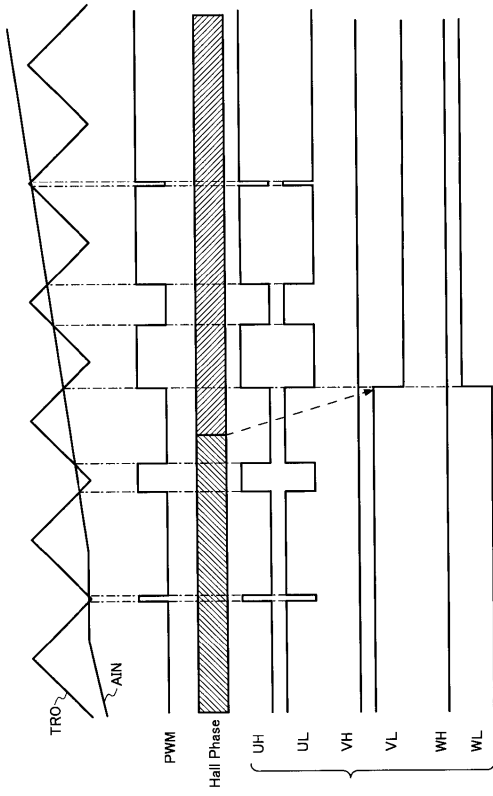
【図8】

従来のモータドライバ制御装置の概略の構成を例示する図



【 図 9 】

図8のモータドライバ制御装置の動作を説明するための図





---

フロントページの続き

- (56)参考文献 特開2007-295649(JP,A)  
特開平09-084388(JP,A)  
特開2009-009103(JP,A)  
特開2009-106084(JP,A)  
特開2002-223563(JP,A)  
特開2007-166839(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02P 6/08