

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3567107号

(P3567107)

(45) 発行日 平成16年9月22日(2004.9.22)

(24) 登録日 平成16年6月18日(2004.6.18)

(51) Int. Cl.<sup>7</sup>

F I

H02H 3/087

H02H 3/087

G05F 1/10

G05F 1/10 304M

H02H 7/00

H02H 7/00 B

請求項の数 4 (全 10 頁)

(21) 出願番号	特願平11-269446	(73) 特許権者	000006895 矢崎総業株式会社 東京都港区三田1丁目4番28号
(22) 出願日	平成11年9月22日(1999.9.22)	(74) 代理人	100075959 弁理士 小林 保
(65) 公開番号	特開2001-95139(P2001-95139A)	(74) 代理人	100074181 弁理士 大塚 明博
(43) 公開日	平成13年4月6日(2001.4.6)	(72) 発明者	馬場 晃 静岡県湖西市鷺津2464-48 矢崎部 品株式会社内
審査請求日	平成14年4月24日(2002.4.24)	(72) 発明者	杉山 和人 静岡県湖西市鷺津2464-48 矢崎部 品株式会社内

最終頁に続く

(54) 【発明の名称】 過電流時の回路遮断装置

(57) 【特許請求の範囲】

【請求項1】

半導体リレーを用いマイクロコンピュータでオン・オフ制御して負荷に電源を供給する半導体リレーシステムにおいて、

前記半導体リレーのドレン側に電流検出用抵抗を接続して負荷に流れる最大電流値を設定する第1の設定手段と、

前記第1の設定手段によって設定される電流値より低い電流値で、負荷に定常状態で供給される定格電流よりも高い電流値を設定する第2の設定手段と、

前記電流検出用抵抗の両端の電圧から電流を検出する負荷電流検出手段と、

前記電流検出用抵抗の両端の電圧を比較するコンパレータを設け、該コンパレータからの出力に基づいて、前記負荷電流検出手段によって検出した負荷電流が前記第1の設定手段によって設定された電流値を超えたときに、その設定値を基準に前記第2の設定手段によって設定された電流値より下回らない所定電流値幅で前記半導体リレーのゲート電圧を制御するゲート・ロジック回路と、

前記コンパレータからの出力に基づいて前記第1の設定手段で設定された電流値が予め設定した電流値に下がったときに前記ゲート・ロジック回路から出力される前記半導体リレーのゲート電圧を昇圧して前記負荷に供給する電流に前記所定電流値幅でヒステリシスを設けるヒステリシス手段と、

前記負荷電流検出手段によって検出した負荷電流が、前記第2の設定手段によって設定された電流値よりも高い電流値として予め設定した回数計数したときに過電流であると判定

10

20

する過電流判定手段と、  
 からなる過電流時の回路遮断装置。

【請求項 2】

上記半導体リレーは、熱遮断回路内蔵型 MOSFET である請求項 1 に記載の過電流時の回路遮断装置。

【請求項 3】

上記第 2 の設定手段によって設定される第 2 の設定値は、定格負荷電流の数倍の電流値である請求項 1 又は 2 に記載の過電流時の回路遮断装置。

【請求項 4】

上記第 2 の設定値は、上記マイクロコンピュータによって設定したものである請求項 1、2 又は 3 に記載の過電流時の回路遮断装置。 10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体リレーを用いた半導体リレーシステムに係り、特に負荷側にショート等による過電流が流れたときに、マイクロコンピュータによって確実に過電流検出を行って負荷への電流供給を遮断する過電流時の回路遮断方法及び過電流時の回路遮断装置に関する。

【0002】

【従来の技術】

一般に、車両において、車載バッテリーからの電源はパワー MOSFET 及び絶縁被膜により被われた電源線を介して車両の各部に配されている負荷に供給されている。この電源線は、常時振動しているエンジンルーム内等において車体に沿って配索されるが、このとき、車体の角部に接近して位置されていると、例えば、振動により角部と断続的な接触を繰り返すようになり、これが長期間続き電源線の被覆が車体の角部により徐々に削られて内部導線が微少ではあるが露出するようになった場合において、この電源線の露出部が車体と接触することに伴って、電源線にデッドショートやレアショートが起り、過電流が流れることになる。

近年では、自動車用半導体リレーとして、パワー MOSFET や IPS ( Intelligent Power Switch ) が使用されてきている。このような半導体リレー、IPS においてはデバイスの発熱を防ぐために、従来から図 6 に示す如くいろいろなカレントリミッタ方式が採られている。例えば、ランプスイッチ投入時にランプ負荷に大きな電流が流れる突入電流だけを考えて場合は、過電流設定値でパワー MOSFET を完全オフする PWM 方式が最適であるが、図 7 に示す如く、ランプ負荷に通電中 ( 定常電流供給中 ) に、何等かの原因 ( 例えば、地絡 ) で過電流が流れた場合には、ランプ負荷に流れる電流をゼロまで落としてしまう。このため、マイクロコンピュータを用い所定間隔で電流値をサンプリングして電流モニター値を読み、過電流状態か否かをソフト的に判断することは、図 7 の t2 のタイミングのようにサンプリング値がランプ負荷に流れる電流がゼロのときに当たってしまうことがありできなかった。 30

【0003】

また、ソフト的過電流判定値に達しない電流が継続的にランプ負荷に流れているような噛み込み短絡があったとき、図 7 の A の場合ソフト的にも過電流を判定できないのでデバイスに熱的ストレスを与えた ( 通常の FET の場合 ) 。また、図 7 の B の噛み込み短絡の場合、ソフト的な判定ができない時もデバイスに長時間熱的ストレスを与え、熱遮断回路内蔵型 MOSFET であっても寿命の更なる増大を図ることが困難となっている。 40

【0004】

【発明が解決しようとする課題】

このような従来の IPS を内蔵した過熱遮断機能や過電流保護機能は、自己保護のための機能に過ぎず、自動車に配索されるワイヤーハーネスや回路の保護は考慮されていない。このため、従来の半導体リレー、IPS においてはデバイスの発熱を防ぐために、過熱遮 50

断を行うことはできるが、過電流時に無理無く回路を遮断することができないという問題を有している。

【0005】

本発明の目的は、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、熱遮断回路内蔵型MOSFETを用いる場合に制御時のパワーロスが大きくても熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができるようにしようということにある。

【0006】

【課題を解決するための手段】

上記の目的を達成するために、請求項1に記載の過電流時の回路遮断装置は、半導体リレーを用いマイクロコンピュータでオン・オフ制御して負荷に電源を供給する半導体リレーシステムにおいて、半導体リレーのドレン側に電流検出用抵抗を接続して負荷に流れる最大電流値を設定する第1の設定手段と、第1の設定手段によって設定される電流値より低い電流値で、負荷に定常状態で供給される定格電流よりも高い電流値を設定する第2の設定手段と、電流検出用抵抗の両端の電圧から電流を検出する負荷電流検出手段と、電流検出用抵抗の両端の電圧を比較するコンパレータを設け、このコンパレータからの出力に基づいて、負荷電流検出手段によって検出した負荷電流が第1の設定手段によって設定された電流値を超えたときに、その設定値を基準に第2の設定手段によって設定された電流値より下回らない所定電流値幅で半導体リレーのゲート電圧を制御するゲート・ロジック回路と、コンパレータからの出力に基づいて第1の設定手段で設定された電流値が予め設定した電流値に下がったときにゲート・ロジック回路から出力される半導体リレーのゲート電圧を昇圧して負荷に供給する電流に所定電流値幅でヒステリシスを設けるヒステリシス手段と、負荷電流検出手段によって検出した負荷電流が、第2の設定手段によって設定された電流値よりも高い電流値として予め設定した回数計数したときに過電流であると判定する過電流判定手段とによって構成したものである。

このように構成することにより、請求項1に記載の発明によると、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、熱遮断回路内蔵型MOSFETを用いる場合に制御時のパワーロスが大きくても熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができる。

【0009】

上記の目的を達成するために、請求項2に記載の過電流時の回路遮断装置は、半導体リレーを、熱遮断回路内蔵型MOSFETで構成したものである。

このように構成することにより、請求項2に記載の発明によると、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、制御時のパワーロスが大きくても熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができる。

【0010】

上記の目的を達成するために、請求項3に記載の過電流時の回路遮断装置は、第2の設定手段によって設定される第2の設定値を、定格負荷電流の数倍の電流値に設定したものである。

このように構成することにより、請求項3に記載の発明によると、負荷側にショートによる過電流が流れたときに確実に過電流の検出を行うことができる。

【0011】

上記の目的を達成するために、請求項4に記載の過電流時の回路遮断装置は、第2の設定値を、マイクロコンピュータでソフト的に設定したものである。

このように構成することにより、請求項4に記載の発明によると、負荷側にショートによる過電流が流れたときにマイクロコンピュータのソフトで確実に過電流の検出を行うことができる。

【0012】

【発明の実施の形態】

以下、本発明に係る実施の形態について説明する。

図1には、本発明に係る過電流時の回路遮断方法、及び過電流時の回路遮断装置の一実施の形態が示されている。

【0013】

図において、車載バッテリー1からの電源電圧 $V_B$ は、負荷に供給される電流を検出する電流検出用抵抗(シャント抵抗) $R_s$ と、半導体スイッチ素子としての熱遮断回路内蔵型MOSFET2のドレインD-ソースS間とを介してストップランプやヘッドライト等々の負荷3に供給される。

この熱遮断回路内蔵型MOSFET2は、例えば、ロジックレベル(4V以上)駆動型パワーMOSFETで、熱遮断回路を内蔵しており、過熱状態のパワーMOSFET保護が可能となっており、過熱遮断方式はラッチ型で、過熱遮断回路動作後は、ゲート電圧0バイアスで復帰するものである。

10

【0014】

駆動回路4は、チャージポンプ回路5により電源電圧 $V_B$ を昇圧したチャージポンプ出力電圧 $V_P$ がコレクタに接続されるNPN型スイッチング(SW)トランジスタ $T_{r1}$ と、該SWトランジスタ $T_{r1}$ のエミッタにコレクタが接続されたNPN型スイッチング(SW)トランジスタ $T_{r2}$ とを有しており、SWトランジスタ $T_{r1}$ のエミッタとSWトランジスタ $T_{r2}$ のコレクタとの接点が熱遮断回路内蔵型MOSFET2のゲートGに接続されている。

【0015】

そして、駆動回路4は、SWトランジスタ $T_{r1}$ をオンさせると共にSWトランジスタ $T_{r2}$ をオフさせることにより、チャージポンプ出力電圧 $V_P$ を熱遮断回路内蔵型MOSFET2のゲートGに印加して、熱遮断回路内蔵型MOSFET2をオンさせる。

また、SWトランジスタ $T_{r1}$ をオフさせると共にSWトランジスタ $T_{r2}$ をオンさせることにより、熱遮断回路内蔵型MOSFET2のゲートGに対するチャージポンプ出力電圧 $V_P$ の印加を停止して、熱遮断回路内蔵型MOSFET2をオフさせる。

20

【0016】

また、車載バッテリー1と熱遮断回路内蔵型MOSFET2との間に設けられたシャント抵抗 $R_s$ は、車載バッテリー1と負荷3との間の電源線に流れる電流 $I_L$ を電圧に変換するための低抵抗で、この両端電圧を検出することにより電源線に流れる電流 $I_L$ の検出を行っている。このシャント抵抗 $R_s$ の両端は、増幅器6の(+)入力端子と(-)入力端子に接続されており、この増幅器6は、電流検出手段として働き、シャント抵抗 $R_s$ の両端電圧に応じた電圧を出力することにより電流 $I_L$ を検出している。そして、このシャント抵抗 $R_s$ は、例えば、数十mの抵抗を用い、ハード的な過電流判定値(第1の設定値)、例えば、数十Aを決定するものである。

30

【0017】

増幅器6の出力は、A/D変換器7によりデジタル変換された後、マイクロコンピュータ(マイコン)8に供給される。このマイコン8には、一端が抵抗 $R_1$ を介してアースと接続され、他端が電源電圧 $V_B$ に接続されている外付けのスイッチSWの-端が接続され、スイッチSWがオン操作されるとHレベルのオン操作信号 $S_1$ が供給される。

40

このマイコン8は、A/D変換器7が内蔵されており、予め設定されている制御プログラムに従って動作するCPU9と、このCPU9の制御プログラムを予め格納しているROM10と、CPU9の演算実行時に必要なデータを一時的に保存するRAM11とによって構成されており、マイコン8にスイッチSWのオン操作によってHレベルのオン操作信号 $S_1$ が入力されると、ゲート・ロジック回路14に対して駆動指示信号 $S_2$ を出力する機能を有している。

【0018】

一方、シャント抵抗 $R_s$ の両端には、コンパレータ12が接続されており、このコンパレータ12の出力端子に、ゲート・ロジック回路14が接続されている。そして、このゲート・ロジック回路14は、駆動回路4に接続されている。また、コンパレータ12の(+

50

) 入力端子には、ヒステリシス回路 13 が接続されている。

コンパレータ 12 は、シャント抵抗  $R_s$  の両端の電圧に応じてヒステリシス回路 13 によって所定電圧値のヒステリシスを持たせてゲート・ロジック回路 14 に所定電圧を出力する。コンパレータ 12 は、ゲート・ロジック回路 14 に駆動回路 4 から熱遮断回路内蔵型 MOSFET 2 のゲート G に印加しているゲート電圧をオフする出力を行う。これによってシャント抵抗  $R_s$  に流れる電流は低下する。ヒステリシス回路 13 は、シャント抵抗  $R_s$  に流れる電流が当初流れた電流から所定量のヒステリシスをもって再度ゲート・ロジック回路 14 に駆動回路 4 から熱遮断回路内蔵型 MOSFET 2 のゲート G にゲート電圧を印加するようにコンパレータ 12 からオン信号を出力させる。この電流制御は、マイコン 8 からゲート・ロジック回路 14 に対して出力される駆動指示信号 S2 がオフになるまで続く。このようにヒステリシス回路 13 は、実質的にコンパレータ 12 のオン・オフの閾値を決定している。

10

#### 【0019】

このように構成される過電流時の回路遮断装置の動作について説明する。

まず、電源投入時は、図 2 に示す如く、マイコン 8 からゲート・ロジック回路 14 に電圧  $V_{in}$  が印加されると、この電圧は、ゲート・ロジック回路 14 を介して駆動回路 4 を通って熱遮断回路内蔵型 MOSFET 2 のゲート G に印加される。すると、熱遮断回路内蔵型 MOSFET 2 のゲート G - ソース S 間の電圧  $V_{GS}$  は、図 2 に示す如く徐々に昇圧していく。図中 a は、 $V_{in}$  がオン後、熱遮断回路内蔵型 MOSFET 2 が  $V_{GS}(th)$  が第 2 の設定電圧に達するまでの期間で、b は、活性領域から飽和領域に移る期間で、熱遮断回路内蔵型 MOSFET 2 は完全にオン状態になる。また、図中 c は、 $V_{GS}(th)$  より負荷に流れる電流  $I_D$  (図 1 の  $I_L$ ) が流れ始める期間で、d1 は、電流  $I_D$  がコンパレータ 12 の  $off$  スレッシュホールドを通過することによって  $V_{in}$  がオフとなる期間、d2 は、熱遮断回路内蔵型 MOSFET 2 のゲート G - ソース S 間電圧  $V_{GS}$  が低下しピーク電流を維持するためのゲート G - ソース S 間電圧  $V_{GS}$  まで低下したところで負荷に流れる電流  $I_D$  が下降に転じる期間である。さらに、図中 e は、負荷に流れる電流  $I_D$  が  $on$  スレッシュホールドを通過後、 $V_{in}$  がオンとなる期間、f は、 $off$  スレッシュホールドを通過後、 $V_{in}$  がオフとなり、ゲート G - ソース S 間電圧  $V_{GS}$  が下降に転じる期間で、g は、ピーク電流を維持するためのゲート G - ソース S 間電圧  $V_{GS}(on)$  まで低下したところで負荷に流れる電流  $I_D$  が下降する期間を示している。

20

30

#### 【0020】

また、マイコン 8 は、常時所定時間毎に、A/D 変換器 7 によりデジタル変換された増幅器 6 の出力をサンプリングし、このサンプリングした負荷に流れる電流  $I_L$  が第 2 の設定値 (所定電流値) を越えているか比較し、この負荷に流れる電流  $I_L$  が第 2 の設定値を越えた状態を連続して設定回数 (例えば、数回) カウントしたときに過電流を検出する。この過電流を検出すると、マイコン 8 は、ゲート・ロジック回路 14 への駆動指示信号 S2 の出力を停止する。

このマイコン 8 からのゲート・ロジック回路 14 への駆動指示信号 S2 がオフすると、熱遮断回路内蔵型 MOSFET 2 のゲート G へのチャージポンプ出力電圧  $V_P$  の印加を停止するようになっている。

40

#### 【0021】

実際の地絡時における定電流制御波形が図 3 に示されている。

また、図 4 には、定電流制御における熱遮断回路内蔵型 MOSFET 2 の過熱遮断時間が示されている。

図中、 $\square$  は遮断温度 200 の熱遮断回路内蔵型 MOSFET を、 $\triangle$  は 165 の遮断温度の熱遮断回路内蔵型 MOSFET の定電流制御における過熱遮断時間が示されている。図 4 で、常温において、30 ~ 70 msec で過熱遮断が入るのが分かる。この特性図は、故意に遮断温度 200 の熱遮断回路内蔵型 MOSFET と遮断温度 165 の熱遮断回路内蔵型 MOSFET を発熱させて、負荷側への電流をカットすることによって求めたもので、この負荷側への電流をカットによってワイヤーハーネスの温度上昇を抑えること

50

に貢献していることが分かる。

#### 【0022】

また、図5には、実際に熱遮断回路内蔵型MOSFETを使用した時の定電流制御について、電流モニターと共にその状態が示されている。

図5において、ハード的な過電流判定値は、数十Aであり、地絡の場合は約数十 $\mu$ secの周期で電流制限を行っている。また、ソフト的な過電流判定値を定格負荷(21W×2灯のランプ)電流の倍に設定し、コンパレータ12のヒステリシスを設定してある。このようにソフト的な過電流判定値を定格負荷電流の倍に設定した場合、コンパレータ12のヒステリシスを設定すると、電流の落ち込みは下限値になるので、マイコン8で電流モニター(電流値のサンプリング)を行う(マイコン8で設定している過電流判定値と比較することによって過電流状態を読み込むことができる。この場合のマイコン8でのデータサンプリングは、例えば、数msの回数読み込みで過電流状態とみなす。

10

#### 【0023】

チャタリングショートの場合、ショート状態で負荷がオフからオンに変わったときは、負荷オン後、所定時間経過後から電流検出を行う。この電流検出中、1秒間に数十回以上過電流を検出した場合は、過電流として判定して、マイコン8は、ゲート・ロジック回路14への駆動指示信号S2の出力を停止する。

#### 【0024】

なお、何等かの事態で過電流状態の検出を、もし、マイコン8で認識できなくなった場合は、熱遮断回路内蔵型MOSFET2自体が有している過熱遮断機能の働きによって、過熱遮断を行うので、負荷側のハーネスの温度上昇を抑えることができる。

20

このように本実施の形態は、負荷側のショートによる過電流に対し、負荷側への供給電流について定電流制御(第1の設定値)を行うことによって電流値をマイクロコンピュータでの過電流判定値(第2の設定値)以下に落とすことなく、十分な過電流判断(第2の設定値と検出電流値の比較)を可能にし、制御時のパワーロスが大きい場合は、熱遮断回路内蔵型MOSFETの過熱遮断機能によってFET自体をオフさせ、負荷側に電流を流さないようにしている。

#### 【0025】

##### 【発明の効果】

本発明は、以上説明したように構成されているので、以下に記載されるような効果を奏する。

30

#### 【0026】

請求項1に記載の発明によれば、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、熱遮断回路内蔵型MOSFETを用いる場合に制御時のパワーロスが大きくても熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができる。

#### 【0029】

請求項2に記載の発明によれば、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、制御時のパワーロスが大きくても熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができる。

40

#### 【0030】

請求項3に記載の発明によれば、負荷側にショートによる過電流が流れたときに確実に過電流の検出を行うことができる。

#### 【0031】

請求項4に記載の発明によれば、負荷側にショートによる過電流が流れたときにマイクロコンピュータのソフトで確実に過電流の検出を行うことができる。

#### 【図面の簡単な説明】

【図1】本発明に係る過電流時の回路遮断方法及び過電流時の回路遮断装置の一実施の形態を示す回路図である。

【図2】図1に図示の熱遮断回路内蔵型MOSFETの動作を説明するためのタイムチャ

50

ートである。

【図3】実際の地絡時における定電流制御波形を示す図である。

【図4】定電流制御における熱遮断回路内蔵型MOSFETの過熱遮断時間を示す図である。

【図5】熱遮断回路内蔵型MOSFETを使用した時の定電流制御についての電流モニターの状態を示す図である。

【図6】従来のカレントリミッタ方式の特性を示す図である。

【図7】従来のPWM方式による過電流制御を説明するための過熱遮断特性図である。

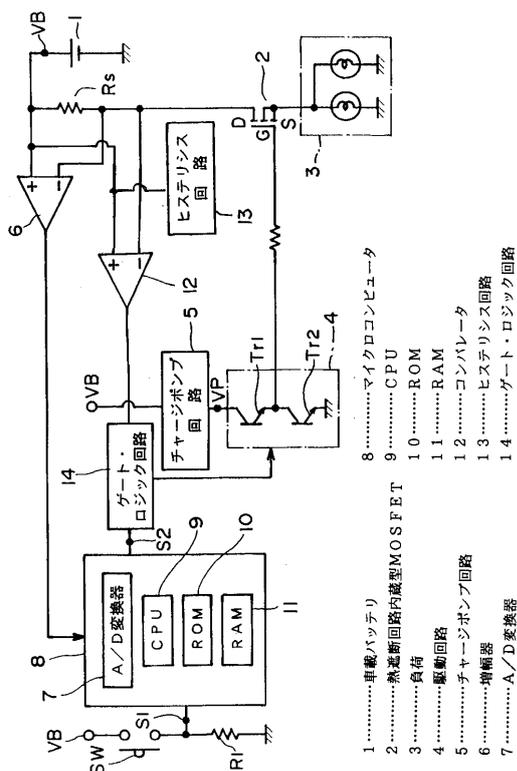
【符号の説明】

- 1 ..... 車載バッテリー
- 2 ..... 熱遮断回路内蔵型MOSFET
- 3 ..... 負荷
- 4 ..... 駆動回路
- 5 ..... チャージポンプ回路
- 6 ..... 増幅器
- 7 ..... A/D変換器
- 8 ..... マイクロコンピュータ
- 9 ..... CPU
- 10 ..... ROM
- 11 ..... RAM
- 12 ..... コンパレータ
- 13 ..... ヒステリシス回路
- 14 ..... ゲート・ロジック回路

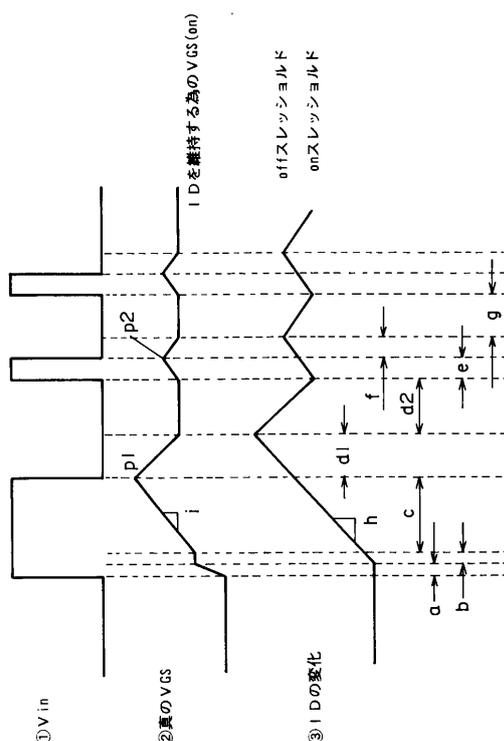
10

20

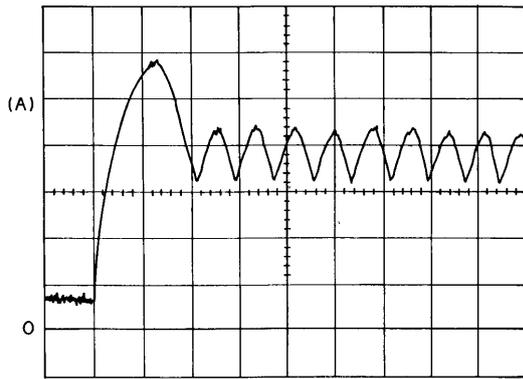
【図1】



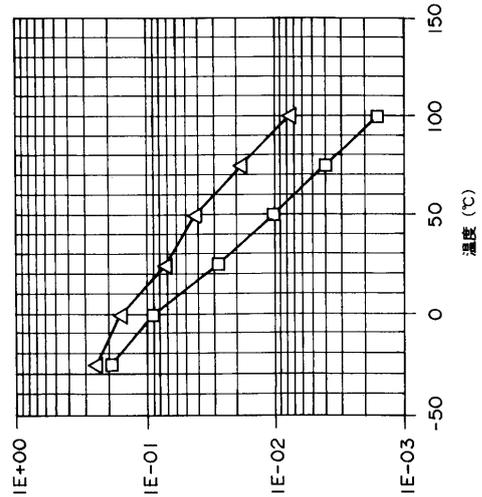
【図2】



【 図 3 】

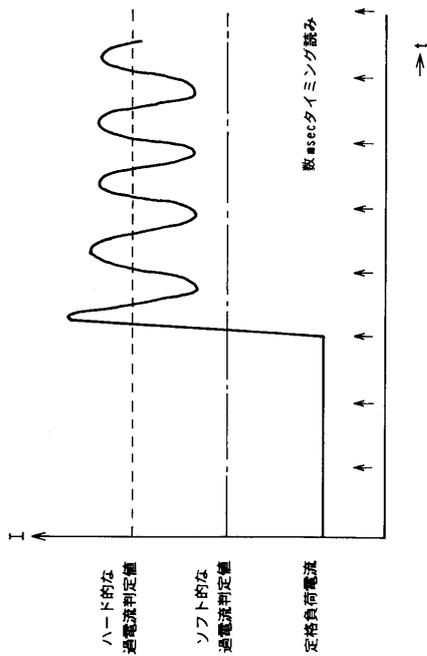


【 図 4 】



(5) 図4の縦軸の目盛

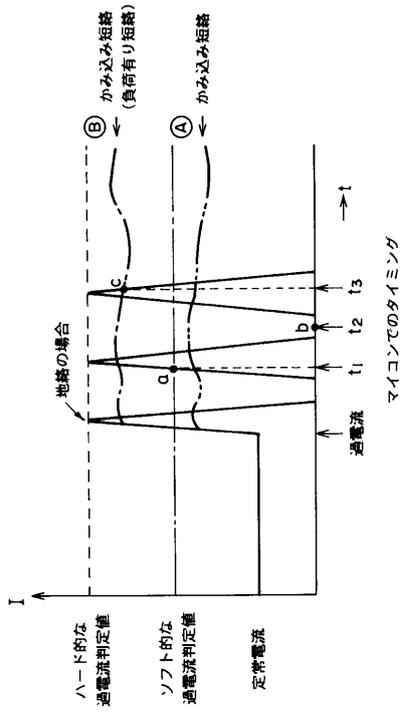
【 図 5 】



【 図 6 】

方式	定電流	シャット ダウン	パルス幅 一定	PWM
方法	一定電流	出力をOFF	ON/OFF 時間一定	ON/OFF コントロール
ランプ 駆動出力 電流電源				
ランプ 駆動能力	○	×	×	○
負荷短絡 強度	×	○	○	○

【 図 7 】



---

フロントページの続き

(72)発明者 峰 義彦  
愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

審査官 西山 昇

(56)参考文献 特開平04-096618(JP,A)  
特開平04-117126(JP,A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)  
H02H 3/08 - 3/093  
H02H 7/00  
H02H 7/10 - 7/20