

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6151541号  
(P6151541)

(45) 発行日 平成29年6月21日(2017.6.21)

(24) 登録日 平成29年6月2日(2017.6.2)

(51) Int. Cl.		F I	
B 8 1 B	3/00	(2006.01)	B 8 1 B 3/00
B 8 1 C	1/00	(2006.01)	B 8 1 C 1/00
H 0 4 R	19/04	(2006.01)	H 0 4 R 19/04
H 0 4 R	31/00	(2006.01)	H 0 4 R 31/00 C

請求項の数 2 (全 6 頁)

(21) 出願番号	特願2013-54857 (P2013-54857)	(73) 特許権者	000191238
(22) 出願日	平成25年3月18日 (2013.3.18)		新日本無線株式会社
(65) 公開番号	特開2014-180702 (P2014-180702A)		東京都中央区日本橋横山町3番10号
(43) 公開日	平成26年9月29日 (2014.9.29)	(72) 発明者	白井 孝英
審査請求日	平成27年12月14日 (2015.12.14)		埼玉県ふじみ野市福岡二丁目1番1号 新 日本無線株式会社川越製作所内
		審査官	豊島 唯

最終頁に続く

(54) 【発明の名称】 MEMS素子およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

バックチャンバーを備えた基板と、該基板上にエアーギャップを形成して配置された固定電極と可動電極とを備えたMEMS素子において、

前記固定電極は、貫通孔を備え、

前記固定電極上に、少なくとも前記貫通孔の側壁部から連続して前記エアーギャップ方向であって、前記貫通孔の中心部方向に突出した突起部を構成する絶縁膜が積層形成されていることを特徴とするMEMS素子。

【請求項2】

基板上に可動電極膜を形成し、該可動電極膜上に犠牲層を形成し、該犠牲層上に固定電極膜を形成した後、前記犠牲層を除去することにより、前記可動電極膜と前記固定電極膜との間にエアーギャップを形成する工程を含むMEMS素子の製造方法において、

前記犠牲層上に貫通孔を備えた固定電極膜を形成する工程と、

前記貫通孔内に露出する前記犠牲層の一部をエッチングし、段差部を形成する工程と、  
少なくとも前記固定電極膜および前記段差部を被覆するように絶縁膜を形成する工程と、

前記貫通孔の側壁部から連続して前記段差部内に前記絶縁膜が残るように前記段差部の底面部分の前記絶縁膜をエッチング除去する工程と、

前記犠牲層をエッチング除去し、前記可動電極膜と前記固定電極膜との間にエアーギャップを形成するとともに、前記貫通孔の側壁から前記エアーギャップ方向であって、前記

10

20

貫通孔の中心部方向に突出する前記絶縁膜からなる突起部を形成する工程と、

前記基板の一部をエッチング除去してバックチャンバーを形成する工程とを含むことを特徴とするMEMS素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、MEMS素子およびその製造方法に関し、特にマイクロフォン、各種センサ、スイッチ等として用いられる容量型のMEMS素子およびその製造方法に関する。

【背景技術】

【0002】

従来、半導体プロセスを用いたMEMS (Micro Electro Mechanical Systems) 素子では、半導体基板上に固定電極と、この固定電極に中空構造（エアギャップ）を介して対向するように可動電極とを備えた構造の容量型MEMS素子が広く知られている。このような構造のMEMS素子は、犠牲層と呼ばれる中間膜を介して固定電極と可動電極を形成した後、犠牲層をエッチング除去することによって、中空構造を形成している。

【0003】

一般的に、犠牲層を除去する方法は、犠牲層を選択エッチングする溶液を用いたウエットエッチング法か、ガスを用いたドライエッチング法が用いられる。これらの方法の内、安価なMEMS素子を形成するためには、製造コストの安いウエットエッチング法を採用するのが好ましい。

【0004】

しかしウエットエッチング法では、犠牲層のエッチングの際に、固定電極と可動電極が固着してしまうという問題が発生することが知られている。そこでこの問題を解決するため、固定電極と可動電極とが対向する面に、小さな突起を形成する方法が採用されている。図3は、この種の突起を形成する製造方法の説明図である。まず図3(a)に示すように、半導体基板1上に犠牲層2を堆積させる。次に、フォトレジスト3を突起を形成する部分を開口するようにパターニングし、フォトレジスト3をエッチングマスクとして使用して犠牲層2の一部をエッチング除去し、段差部4を形成する(図3b)。フォトレジスト3を除去した後、犠牲層2上に可動電極5を形成する。この可動電極は、図3(c)に示すように、先に形成した段差部4内を充填するように形成される。また可動電極5には、複数の貫通穴5bが形成されているため、この貫通穴5bを通して、犠牲層2をエッチング除去する。

【0005】

このように形成することにより、半導体基板1上の犠牲層2からなるスペーサ部2aに支持され、半導体基板1とエアギャップGを介して、突起部5aを備えた可動電極を形成することができる。なお図3では、固定電極やバックチャンバーの図示は省略している。このような突起部の形成方法は、例えば特許文献1に開示されている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特許3500780号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

ところで、固定電極と可動電極が固着しないように形成する突起は、仮に両者が触れた場合でも容易に離れるようにするため、その先端面の接触面積を小さくすることが好ましい。このため従来は、露光装置の解像限界を超えたフォトリソグラフィ技術を用い、図3(b)に示すようにフォトレジスト2の開口幅を狭くし、エッチング条件を制御することで、段差部4の形状が開口部の開口幅に比べて底部の開口幅が狭くなるように形成し、先端の尖った突起5aを形成していた。

10

20

30

40

50

## 【0008】

しかしながら、このような解像限界を超えたフォトリソグラフィ技術を用いる方法では、フォトレジスト3の開口寸法がばらついたり、その結果段差4の深さがばらついてしまうという問題があった。

## 【0009】

本発明は、上記問題点を解消するため、通常の半導体装置の製造方法によって、突起部を安定して作製することができるMEMS素子およびその製造方法を提供することを目的とする。

## 【課題を解決するための手段】

## 【0010】

上記目的を達成するため、本願請求項1に係る発明は、バックチャンバーを備えた基板と、該基板上にエアーギャップを形成して配置された固定電極と可動電極とを備えたMEMS素子において、前記固定電極は、貫通孔を備え、前記固定電極上に、少なくとも前記貫通孔の側壁部から連続して前記エアーギャップ方向であって、前記貫通孔の中心部方向に突出した突起部を構成する絶縁膜が積層形成されていることを特徴とする。

## 【0011】

また本願請求項2に係る発明は、基板上に可動電極膜を形成し、該可動電極膜上に犠牲層を形成し、該犠牲層上に固定電極膜を形成した後、前記犠牲層を除去することにより、前記可動電極膜と前記固定電極膜との間にエアーギャップを形成する工程を含むMEMS素子の製造方法において、前記犠牲層上に貫通孔を備えた固定電極膜を形成する工程と、前記貫通孔内に露出する前記犠牲層の一部をエッチングし、段差部を形成する工程と、少なくとも前記固定電極膜および前記段差部を被覆するように絶縁膜を形成する工程と、前記貫通孔の側壁部から連続して前記段差部内に前記絶縁膜が残るように前記段差部の底面部分の前記絶縁膜をエッチング除去する工程と、前記犠牲層をエッチング除去し、前記可動電極膜と前記固定電極膜との間にエアーギャップを形成するとともに、前記貫通孔の側壁から前記エアーギャップ方向であって、前記貫通孔の中心部方向に突出する前記絶縁膜からなる突起部を形成する工程と、前記基板の一部をエッチング除去してバックチャンバーを形成する工程とを含むことを特徴とする。

## 【発明の効果】

## 【0012】

本発明のMEMS素子は、エアーギャップ方向に突出する突起部を備えるため、犠牲層をウェットエッチング法により形成した場合であっても、電極の固着を効果的に防止することができる。

## 【0013】

また本発明のMEMS素子の製造方法によれば、通常の半導体装置の製造工程のみで、固着を防止する突起部を安定して形成することができ、MEMS素子の製造において歩留まりが向上し、製造コストの低いMEMS素子の提供が可能となる。

## 【図面の簡単な説明】

## 【0014】

【図1】本発明のMEMS素子の製造工程の説明図である。

【図2】本発明のMEMS素子の製造工程の説明図である。

【図3】従来のMEMS素子の突起を形成する製造方法の説明図である。

## 【発明を実施するための形態】

## 【0015】

本発明に係るMEMS素子およびその製造方法は、固定電極の貫通孔内に露出する犠牲層をオーバーエッチングして段差部を形成し、この段差部に絶縁膜を充填した後、段差部の中央部分の絶縁膜をエッチング除去することによって、接触面積の小さい突起を形成する。以下、容量型MEMS素子の一例として、小型マイクロフォン用トランスデューサーの製造工程に従い、本発明の実施例を説明する。

## 【実施例 1】

## 【0016】

まず、結晶方位(100)面の厚さ420 $\mu\text{m}$ のシリコン基板10上に、厚さ1 $\mu\text{m}$ 程度の熱酸化膜11を形成し、熱酸化膜11上に、厚さ0.4 $\mu\text{m}$ の導電性ポリシリコンからなる可動電極膜12を積層形成する(図1a)。更に可動電極膜12上に、厚さ2.0~4.0 $\mu\text{m}$ 程度のUSG(Undoped Silicate Glass)膜からなる犠牲層13を積層形成する。犠牲層13上に、厚さ0.1~1.0 $\mu\text{m}$ 程度の導電性ポリシリコンから固定電極膜14を積層形成する(図1b)。

## 【0017】

固定電極膜14を通常の写真リソグラフィにより貫通孔15を備えた所定の形状にパターニングする。その後、固定電極膜14に形成した貫通孔15部分を露出するようにフォトレジストをパターニングし、固定電極膜14をエッチングマスクとして使用して、貫通孔15内に露出する犠牲層13の表面をエッチングし、段差部16を形成する。このエッチングは、例えば $\text{CF}_4$ 、 $\text{CHF}_3$ 、Arの混合ガスをエッチングガスとして使用し、圧力267Pa、印加電力500Wの条件でドライエッチングを行い、エッチング深さが0.25 $\mu\text{m}$ 程度となるように制御する(図1c)。

## 【0018】

その後、絶縁膜として厚さ0.2 $\mu\text{m}$ の窒化膜17を全面に形成する(図2e)。窒化膜17は、固定電極膜14上の他に、犠牲層13上に形成された段差部16表面にも堆積することになる。この窒化膜17は、後述するように段差部16の底部の一部をエッチング除去するため、必要な強度が得られる範囲で薄く形成するのが好ましい。

## 【0019】

次に突起部を形成するため、少なくとも固定電極膜14の貫通孔15の側壁部から段差部16内につながる窒化膜17が残るようにエッチングする。具体的には、段差部16の底部を露出するように図示しないフォトレジストをパターニングし、このフォトレジストをエッチングマスクとして使用し、窒化膜17をエッチングする(図2f)。

## 【0020】

以下、一般的な容量型MEMS素子の製造工程に従い、可動電極膜12、固定電極膜14にそれぞれ接続する配線部18a、18bを形成するため、厚さ1.2 $\mu\text{m}$ のAlCu膜を形成し、所望のパターンを形成する。その後、シリコン基板10の裏面側から可動電極膜12が露出するまでシリコン基板10および熱酸化膜11の一部を除去し、バックチャンパー19を形成する。さらに固定電極膜14に形成された貫通孔15を介して犠牲層13の一部を除去し、可動電極膜12と固定電極膜14の間にエアギャップ20が形成される(図2g)。

## 【0021】

以上のように形成されたMEMS素子は、図2(g)に示すように、可動電極膜14の貫通孔15からエアギャップ20方向に突出するように、窒化膜17で形成された突起部21が形成される。このような突起部21を備えることで、本発明によるMEMS素子は可動電極膜12と固定電極膜14が固着するのを防止することができる構造となる。

## 【0022】

本発明の製造方法は、通常の半導体装置の製造方法のみで形成することができ、安価なMEMS素子を提供することができる。

## 【符号の説明】

## 【0023】

10：シリコン基板、11：熱酸化膜、12：可動電極膜、13：犠牲層、14：固定電極膜、15：貫通孔、16：段差部、17：窒化膜、18：配線部、19：バックチャンパー、20：エアギャップ、21：突起部

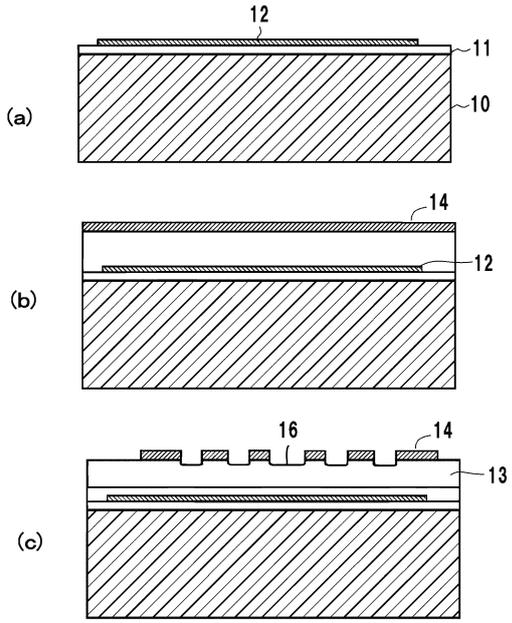
10

20

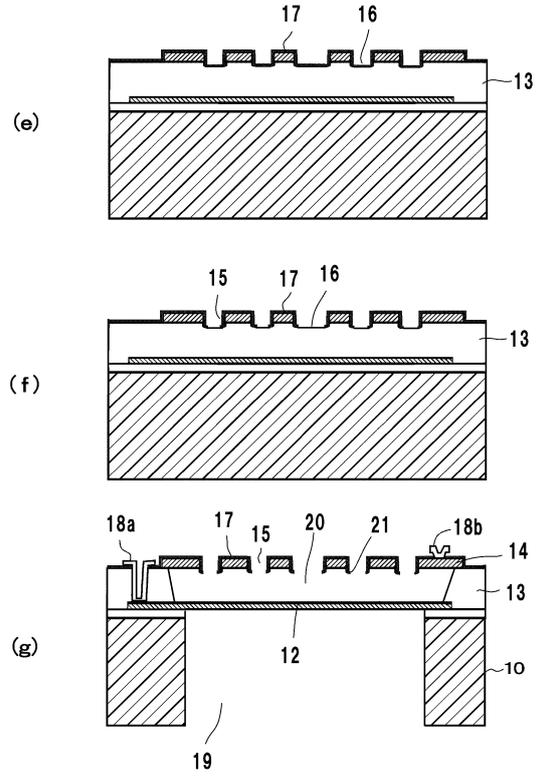
30

40

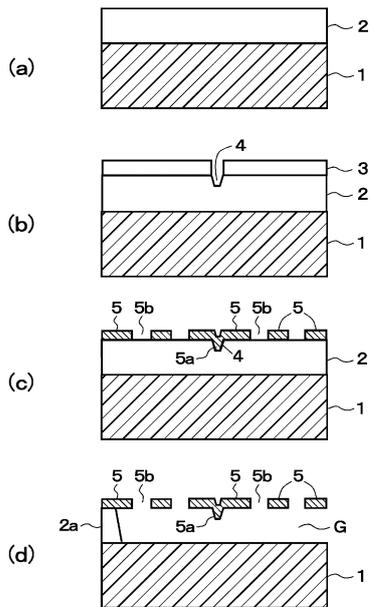
【 図 1 】



【 図 2 】



【 図 3 】



---

フロントページの続き

- (56)参考文献 米国特許第06538798(US, B2)  
特開2011-234227(JP, A)  
国際公開第2009/104389(WO, A1)  
特表平08-506857(JP, A)

(58)調査した分野(Int.Cl., DB名)

B81B	1/00	-	7/04
B81C	1/00	-	99/00
H04R	19/04		