

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3576526号

(P3576526)

(45) 発行日 平成16年10月13日(2004.10.13)

(24) 登録日 平成16年7月16日(2004.7.16)

(51) Int. Cl.⁷

H02M 3/155

F I

H02M 3/155

H

H02M 3/155

S

請求項の数 9 (全 9 頁)

(21) 出願番号	特願2001-351036 (P2001-351036)	(73) 特許権者	000116024
(22) 出願日	平成13年11月16日(2001.11.16)		ローム株式会社
(65) 公開番号	特開2002-223562 (P2002-223562A)		京都府京都市右京区西院溝崎町2 1 番地
(43) 公開日	平成14年8月9日(2002.8.9)	(74) 代理人	100079555
審査請求日	平成14年10月7日(2002.10.7)		弁理士 梶山 侑是
(31) 優先権主張番号	特願2000-354251 (P2000-354251)	(74) 代理人	100079957
(32) 優先日	平成12年11月21日(2000.11.21)		弁理士 山本 富士男
(33) 優先権主張国	日本国(JP)	(72) 発明者	梅本 清貴
			京都市右京区西院溝崎町2 1 番地 ローム株式会社内
		審査官	川端 修

最終頁に続く

(54) 【発明の名称】 DC/DCコンバータ

(57) 【特許請求の範囲】

【請求項1】

所定の電源電圧の直流電源から電力を受け、出力電圧が目標電圧より低いときに所定のパルス幅のパルスでトランジスタをスイッチングし前記出力電圧が前記目標電圧を超えているときにスイッチングを停止することにより前記出力電圧が前記目標電圧になるように制御するDC/DCコンバータにおいて、

前記電源電圧と前記目標電圧との比に応じてデューティ比が決定されるパルスを発生する可変デューティパルス発生回路と、

前記パルスを受けてONしたときにこのパルスを前記トランジスタのスイッチングパルスとして出力するスイッチ回路と、

前記出力電圧が前記目標電圧より低いときに前記スイッチ回路をONさせる制御回路とを備えることを特徴とするDC/DCコンバータ。

【請求項2】

前記可変デューティパルス発生回路は、前記電源電圧に応じた第1の電流値を受け、さらに前記目標電圧に応じた第2の電流値と所定の定電流値とを受けて前記第2の電流値と所定の定電流値とをかけて前記第1の電流値で割った値を出力電流値として発生する乗除算回路と、前記出力電流値を電圧値に変換する電流/電圧変換回路と、この電流/電圧変換回路の出力電圧値と三角波の電圧値を比較して前記パルスを発生するコンパレータと有する請求項1記載のDC/DCコンバータ。

【請求項3】

10

20

前記直流電源は、電池あるいはACを直流にする電源のいずれかであり、前記電流/電圧変換回路を第1の電流/電圧変換回路としてこの第1の電流/電圧変換回路は所定のバイアスラインと前記コンパレータの一方の入力との間に接続された抵抗であり、さらに、前記電源電圧を前記第1の電流値に変換する第2の電圧/電流変換回路と、前記目標電圧の電圧値を前記第2の電流値に変換する第3の電圧/電流変換回路とを有する請求項2記載のDC/DCコンバータ。

【請求項4】

さらに外部からデータが設定されてこのデータを変換して前記目標電圧を発生するD/A変換回路と前記三角波を発生する三角波発生回路とを有する請求項3記載のDC/DCコンバータ。

10

【請求項5】

前記直流電源の電力供給ラインは、前記電池と前記ACを直流にする電源とが切換え接続されるラインである請求項4記載のDC/DCコンバータ。

【請求項6】

さらに前記コンパレータを第1として第2のコンパレータを有し、前記第2のコンパレータは、前記D/A変換回路の変換電圧と前記出力電圧とを受けてこれら電圧を比較して前記スイッチ回路をONする信号を発生する請求項4記載のDC/DCコンバータ。

【請求項7】

さらに前記コンパレータを第1として第2のコンパレータを有し、前記第2のコンパレータは、前記D/A変換回路の変換電圧と前記出力電圧とを受けてこれら電圧を比較して前記出力電圧が前記目標電圧 V_o を越えたときに前記スイッチ回路をOFFする信号を発生する請求項4記載のDC/DCコンバータ。

20

【請求項8】

前記トランジスタは、前記直流電源の電源ラインと前記接地間に設けられ、さらに所定の定電流値を発生する定電流源と、ドライバとを備え、前記ドライバは、前記第1のコンパレータからのパルスを実記スイッチ回路を介して受けて前記トランジスタをスイッチングする請求項6記載のDC/DCコンバータ。

【請求項9】

さらに平滑回路を有し、前記第2のコンパレータは、前記出力電圧に換えて前記出力電圧に従う所定の検出電圧を受け、前記トランジスタの出力は、前記平滑回路を介して前記出力電圧を持つ電力として出力端子から出力される請求項8記載のDC/DCコンバータ。

30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、DC/DCコンバータに関し、詳しくは、電池電源の電圧とACをDCに整流する電源あるいはACアダプター（以下これらをAC電源という）の電圧とを選択的に受けてこれらの入力電源で駆動されるようなスイッチングレギュレータによるDC/DCコンバータにおいて、入力電圧のダイナミックレンジを広く採れ、かつ、電源電圧が変動しても追従性よく電圧安定化ができるようなDC/DCコンバータに関する。

【0002】

40

【従来の技術】

従来、携帯型のオーディオ機器やパーソナルコンピュータ、PHS、携帯用電話機、PDA等の携帯型電子機器などには、効率よく電力変換して所定の電源電圧を得るためにスイッチングレギュレータを用いたDC/DCコンバータが利用されている。

図2は、この種のスイッチングレギュレータ（DC/DCコンバータ）の一例である。

10は、スイッチングレギュレータであって、11は、その誤差増幅器（Err）、12は、基準電圧発生回路、13は、PWMパルス発生回路、14は、ドライバである。15は、スイッチング回路であって、PチャネルのMOSFETトランジスタQとショットキーダイオードDの直列回路が電源ライン+Vcc（入力側直流電源の電圧）とグランドGNDとの間に設けられている。

50

16は、その出力端子であって、この出力端子16には電力用のコンデンサCがグラウンドGNDとの間に設けられ、トランジスタQとショットキーダイオードDの接続点とこの出力端子16との間にはコイルLが接続されている。ここで、コイルLとしては、例えば、10 μ H程度のものが使用され、コンデンサCとしては、例えば、150 μ F前後のものが使用される。この出力端子16には、さらに出力電圧検出用の抵抗分圧回路17がグラウンドGNDとの間に設けられていて、抵抗分圧回路17により検出された電圧Vsが誤差増幅器11にフィードバックされる。この検出電圧Vsは、誤差増幅器11において基準電圧発生回路12の比較基準電圧Vrefと比較され、比較結果に応じた誤差電圧Ve(誤差検出信号)がPWMパルス発生回路13に入力される。

【0003】

出力電圧検出用の抵抗分圧回路17は、抵抗R1と抵抗R2の直列回路と、これに並列にスピードアップ回路(起動から動作状態に入るまでの時間を短縮する回路)とが設けられている。スピードアップ回路は、ゲイン設定用のCR時定数回路17aとからなる。誤差増幅器(Err)11は、コンデンサC1と抵抗R3の直列回路と、この直列回路に並列に設けられたコンデンサC2とからなる位相補正回路18を有し、この回路が出力と一方の入力との間に帰還回路として設けられていて、これによりPWM駆動ゲインが高くなったときに回路の発振を防止している。

【0004】

PWMパルス発生回路13は、その三角波発生回路13bの波形をコンパレータ13aにおいて誤差電圧(比較結果に応じた電圧)Veと比較して、三角波を誤差電圧VeでドライブしてPWMパルスを生成する。このPWMパルスは次にドライバ14に加えられる。ドライバ14は、そのパルス幅に応じてトランジスタQをON/OFFして降圧した電圧(昇圧型のときにはフライバックパルスによる昇圧電圧)を出力端子16に発生させる。なお、ショットキーダイオードDは、トランジスタQがOFFしたときにコイルLから流れた電流をコイルLに転流されるフライホイールダイオードである。これにより、スイッチングレギュレータ10では、抵抗分圧回路17により分圧された電圧が比較基準電圧Vrefに一致するようにトランジスタQがON/OFF制御されて出力端子16に発生する出力電圧が目標となる一定電圧Voになるように制御されて出力電圧が安定化される。

なお、電力供給源として電源ライン+Vccに接続されている入力側の電源電圧(Vin=電源電圧Vcc)は、通常、点線で示すように電池が利用されるが、携帯型のノート型パーソナルコンピュータなどにあつては、電源切替回路により電池電源とAC電源とが切換えられ、これらの電源が選択的に利用される。

【0005】

【発明が解決しようとする課題】

しかし、このようなPWM制御回路にあつては入力電源電圧Vinの範囲が制限され、そのダイナミックレンジは比較的狭い。それは、入力電源電圧が低下したときに、出力電圧を安定化するには、例えば、出力トランジスタのON期間が80%以上設定されるようなPWM制御となり、誤差電圧Veの変化に対してパルス幅の変化する範囲が抑制されて頭打ちとなるからであり、それにより電源電圧低下時の出力電圧の変動に対して十分な制御ができなくなるからである。逆に、携帯型のノート型パーソナルコンピュータなどにあつては、電池電源とAC電源との切替が行われ、通常、AC電源の方が入力電源電圧が高い電圧となる。このようなAC電源の場合には、電源電圧の変動が電池の場合より大きく、より広い範囲でのレギュレーションを確保することが必要になる。そして、電源電圧が高くなった場合に前記とは逆に三角波の頂点に近いところでPWM制御されることになる。そこで、前記の場合と同様に出力電圧の変動に対して十分に制御ができなくなる。そのため、安定な出力電圧を得るためには、入力電源電圧Vinに対してデューティ比が30%~70%程度のところでPWM制御をすることが好ましい。

【0006】

入力電源電圧Vinに対して、多少のダイナミックレンジを確保できる制御方式として電

10

20

30

40

50

流比較でPWM制御を行う電流モードPWM制御がある。この方式は、スイッチングのトランジスタQに直列に検出抵抗が挿入されるために、電力損失が多くなり、電流比較回路等がさらに必要になって、コスト高でかつ電力変換効率が低下する欠点がある。

一方、携帯型のノート型パーソナルコンピュータなどにおいては、待機時やスリープモードなどにおいて、出力電源電圧を低下させる。また、液晶表示装置を高輝度に設定した場合には、逆に高い電圧を発生させる要請もある。このような場合には、入力電源電圧のダイナミックレンジはさらに広く採ることが必要になるが、前記の電流モードPWM制御を含めて、前記のような従来の回路では対応しきれない問題がある。

この発明の目的は、このような従来技術の問題点を解決するものであって、入力電圧のダイナミックレンジを広く採れ、かつ、電源電圧が変動しても追従性よく安定化できるDC/DCコンバータを提供することにある。

10

【0007】

【課題を解決するための手段】

このような目的を達成するためのこの発明のDC/DCコンバータの特徴は、所定の電源電圧の電力を受け、出力電圧が目標電圧より低いときに所定のパルス幅のパルスでトランジスタをスイッチングし出力電圧が目標電圧を超えているときにスイッチングを停止することにより出力電圧が目標電圧になるように制御するDC/DCコンバータにおいて、電源電圧と目標電圧との比に応じてデューティ比が決定されるパルスが発生する可変デューティパルス発生回路と、前記のパルスを受けてONしたときにこのパルスをトランジスタのスイッチングパルスとして出力するスイッチ回路と、出力電圧が目標電圧より低いときにスイッチ回路をONさせる制御回路とを備えるものである。

20

【0008】

【発明の実施の形態】

さて、通常、PWM制御のスイッチングレギュレータによる降圧型のDC/DCコンバータにおいては、安定化する目標電圧と入力電源電圧との関係は、簡易的に入力電源電圧/目標電圧の比で決定されるデューティ比のパルスがスイッチング駆動の中心となる。そこで、前記の構成のように、入力電源電圧と出力目標電圧との比に応じたパルスが発生させてトランジスタをスイッチング駆動する。このとき、入力電源電圧 V_{in} があらかじめ定められた規定電圧の状態にあるときの電圧安定化制御状態で中心値付近のデューティ比、例えば、50%前後になるように設定する。そして、このデューティ比のパルスを発生させ、スイッチングトランジスタをPWM制御をすることなく、スイッチング制御とスイッチング停止で出力電圧を安定化させる。

30

【0009】

ここでは、PWM制御は、可変デューティパルス発生回路により入力電源電圧 V_{in} の値の変動に対応して行われ、出力電圧の安定化制御には使用されない。入力電源電圧 V_{in} が規定電圧から上昇し、あるいは下降したときには、その電圧に応じて可変デューティパルス発生回路によりPWM制御をして上昇したときにはデューティ比を小さくし、下降したときにはデューティ比を大きくする。これにより、デューティ比の制御範囲は、例えば、50%前後を中心として変化させることが可能になり、これによりダイナミックレンジを大きく採ることができる。さらに、このような制御によれば、例えば、入力電源電圧が大きく変化してデューティ比が前記の50%前後からたとえ25%に変化するような入力電源電圧が外部から与えられても、あるいは、逆に75%に変化するような入力電源電圧となったとしても、それぞれのデューティ比を中心としてスイッチング制御とスイッチング停止で安定化制御が行われて、出力電圧が安定化される。これにより、例えば、ノート型パーソナルコンピュータのように、電池からAC電源に切換えられても出力電圧の安定化制御が十分にできる。

40

【0010】

この発明では、入力電源電圧と出力目標電圧とに差があってもそれに対応するデューティ比のパルスが発生するので、広い範囲で入力電圧に応じたデューティ比のパルスを発生させてスイッチングトランジスタを駆動することができる。しかも、入力電源電圧に対応し

50

てパルスのデューティ比が変化するので、入力電圧低下に対しても追従性のよい制御ができ、PWM制御を行わないので、この場合のデューティ比の変動範囲も小さく抑えられる。

その結果、入力電圧のダイナミックレンジを広く採れ、かつ、電源電圧が変動しても追従性よく安定化できるDC/DCコンバータを容易に実現することができる。

【0011】

【実施例】

図1は、この発明のDC/DCコンバータを適用した一実施例のブロック図である。なお、図2と同一の構成要素は同一の符号で示し、その説明を割愛する。図1のDC/DCコンバータ1においては、図2のDC/DCコンバータ10の誤差増幅器11、PWMパルス発生回路13に換えて、出力電圧制御回路2と、電源ライン+Vccの電圧Vcc(=入力電源電圧Vin)と目標電圧(=出力電圧Vo)の比、すなわち、Vo/Vccに応じてデューティ比が決定される電源電圧依存の可変デューティパルス発生回路3とを有している。また、基準電圧発生回路12に換えて基準電圧(これが目標電圧に対応する)が外部からデジタル値の設定信号により設定できる基準電圧可変のD/Aコンバータ(D/A)4が設けられている。なお、デジタル値の設定信号は、マイクロコンピュータ(図示せず)等のコントローラから与えられる。

10

【0012】

出力電圧制御回路2は、コンパレータ21とスイッチ回路22とで構成され、可変デューティパルス発生回路3の出力パルスをスイッチ回路22を介してドライバ14に出力する。

20

コンパレータ21は、D/Aコンバータ4が出力する変換電圧(=目標電圧Vo)と出力端子16の出力電圧と比較して目標電圧Voより出力電圧が低いときに、スイッチ回路21をONに維持する。そこで、スイッチ回路22がONのときに可変デューティパルス発生回路3の、Vo/Vccに応じたデューティ比のパルスでスイッチング回路15のトランジスタQがスイッチング駆動される。

出力端子16の出力電圧がD/Aコンバータ4の変換電圧より高いときには、スイッチ回路21は、OFF(停止)となり、トランジスタQのスイッチングは行われぬ。

その結果として、出力端子16の出力電圧がD/Aコンバータ4の変換電圧(=目標電圧Vo)に対応した電圧に安定化される。

30

そこで、以下では、出力端子16の出力電圧=目標電圧Voとして説明する。

【0013】

可変デューティパルス発生回路3は、乗除算回路31と、電流吐出しの定電流回路32、抵抗R、コンパレータ33、三角波発生回路34、D/A4の変換電圧値を電流値に変換する電圧/電流変換回路35、そして入力電源電圧Vin(=Vcc)をそれに対応する電流値に変換する電圧/電流変換回路36とから構成され、コンパレータ33の出力にVo/Vccに応じたデューティ比のパルスを発生する。

乗除算回路31は、通常、IC化されたペアトランジスタ複数個で構成されるIC化演算回路である。D/Aコンバータ4は、変換対象となる電圧値を電圧/電流変換回路35に送出し、電圧/電流変換回路35は、この電圧値を受けてその電圧値に対応する定電流値I1に変換する。乗除算回路31は、この変換した定電流値I1を入力端子31aに受ける。乗除算回路31の入力端子31bには定電流回路32から電流値I2の吐出し定電流を受取る。乗除算回路31の入力端子31cは、電圧/電流変換回路36の出力に接続され、電圧/電流変換回路36から電源電圧Vcc(=入力電源電圧Vin)に応じた電流値I3を受取る。電圧/電流変換回路36は、電源ライン+Vccに接続され、電源電圧Vccを電流値I3に変換して乗除算回路31の入力端子31cに送出する。乗除算回路31の入力端子31dは、電流シンクの出力端子となっていて、抵抗Rを介してバイアスラインVbに接続されている。さらに、コンパレータ33の(+)入力に接続されている。

40

【0014】

50

バイアスラインV_bの電圧V_bは、三角波発生回路34の三角波の振幅の上限電圧値に対応している。このバイアスラインV_bから抵抗Rを介して入力端子31dに流込む電流値をI₄とすると、乗除算回路31は、電流値I₄が $I_4 = I_1 \cdot I_2 / I_3$ になる演算を行う。これにより、コンパレータ33の入力電圧は、 $I_4 \cdot R$ で与えられる。ただし、Rは、抵抗Rの抵抗値とする。

ここで、定電流値I₁は、D/A4が出力する変換電圧値に対応していて、出力電圧V_oは、出力電圧制御回路2のコンパレータ21の比較動作により変換電圧値に一致するように制御されるので、定電流値I₁は、出力電圧V_oに対応する。一方、三角波発生回路34との比較により得られるパルスのデューティは、電流値I₄により決定される。この電流値I₄は、電流値I₁と電流値I₃の比で決定される。その結果として可変デューティパルス発生回路3の出力パルスのデューティ比は、V_o/V_{cc}に対応して決定される。

10

【0015】

さて、入力電源電圧V_{in}が点線で図示するように電池17であり、あらかじめ定められた規定電圧（電池初期状態の正規の電圧）の状態にあるときには電圧安定化制御状態で中心値付近のデューティ比、例えば、50%前後になるように設定しておく。このデューティ比は、電圧V_oと電圧V_{cc}(=V_{in})が決まっても電流値I₁あるいは抵抗Rの抵抗値との関係で選択的に設定できる。そして、設定された50%前後のデューティ比のパルスをコンパレータ33により発生させる。コンパレータ21によりスイッチ回路21をON/OFF制御することによりスイッチングトランジスタQをPWM制御をすることなく、このデューティ比のパルスによりスイッチング制御とスイッチング停止で出力端子16に出力される出力電圧V_oを安定化させる。

20

そして、電池17のラインに点線で示すACを整流した直流電源18が接続されて切換回路19により直流電源18に切り替わったとする。入力電源電圧V_{in}が大きく変化してデューティ比が前記の50%前後からたとえ40%に変化するような入力電源電圧V_{in}が外部の直流電源18から与えられても、あるいは、それが逆に65%に変化するような入力電源電圧V_{in}となったとしても、それぞれのデューティ比40%あるいは65%に対応してこれらを中心としてコンパレータ21によりスイッチ回路21をON/OFF制御することによりスイッチングトランジスタQに対するスイッチング制御とスイッチング停止制御とが行われて出力端子16に出力される出力電圧V_oが安定化される。

【0016】

これにより選択される電源ライン+V_{cc}の電圧V_{cc}(=V_{in})と外部から設定される出力電圧V_o(=目標電圧)に対応して適正なデューティ比のパルスでスイッチングトランジスタを駆動することができる。

30

なお、前記したように、バイアスラインV_bの電圧V_bが三角波発生回路34の三角波の振幅の上限電圧値に対応しているので、入力電源電圧V_{cc}(=V_{in})が大きく、これに対して出力端子16の出力電圧が特に小さいときには、乗除算回路31の出力電流値は、電流値I₄が実質的にゼロになり、コンパレータ33の入力電圧が三角波の振幅の上限電圧値になって、コンパレータ33の出力パルスは発生しなくなる。逆に、入力電源電圧V_{in}が小さく、これに対して出力端子16の出力電圧が特に大きく、入力電源電圧V_{in}に近づいているときには、乗除算回路31の出力電流値は、I₄に大きな電流が流れて、三角波の下限の電圧に近くなり、デューティ比は、実質的に90%以上になる。

40

【0017】

通常の仕様では、電圧V_{cc}が大きいときには、出力電圧V_oが大きくなり、電圧V_{cc}が小さいときには、出力電圧V_oも小さいものが選択されるので、抵抗値Rの値を適正に選択しておけば、それによるコンパレータ33の比較入力電圧が三角波の振幅の中央付近の電圧を中心として変動するだけであり、選択された電源電圧V_{cc}が多少変動しても、駆動パルスのデューティ比は大きく変化せず、かつ、効率のよいところでの駆動となる。

しかも、電流値を受けて演算をする乗除算回路31を設けているので、演算結果の電流値は、大きなダイナミックレンジを採ることができる。さらに、電圧V_{cc}(=V_{in})の変動に応じてデューティ比が所定の比率で変化するので、電圧変動に対する追従性もよく

50

なる。その結果、電源電圧が低下しても安定な出力電圧を確保できる。

【0018】

以上説明してきたが、実施例では、出力電圧制御回路2のコンパレータ21は、出力電圧 V_o とD/A変換電圧とを直接比較している。しかし、出力電圧 V_o に換えて、図2の従来技術の抵抗 R_1 と抵抗 R_2 の直列回路のように、出力電圧 V_o を抵抗分圧回路を介して所定の比率の検出電圧を得て、この検出電圧の所定の比率と同じ比率のD/A変換電圧(目標電圧=出力電圧)と比較するようにしてもよいことはもちろんである。

なお、この場合、D/A変換電圧が出力電圧 V_o に対して一定の比率分となるので、乗除算回路の演算が問題となる。しかし、これは、コンパレータ33の入力端子に接続された電流/電圧変換の抵抗 R の値あるいは乗除算回路31の演算値を前記の所定の比率に対応して変更すればよい。

10

【0019】

実施例では、乗除算回路にD/Aコンバータ4の目標電圧値を電流値に変換して入力しているが、これに換えてD/Aコンバータ4の出力電圧値から電流値 I_1 を発生させて直接乗除算回路に入力してもよい。同様に、電源ライン+ V_{cc} と乗除算回路との間も直接接続して電流値 I_3 を直接乗除算回路に入力するようにしてもよい。さらに、乗除算回路により V_o/V_{cc} に応じた電流値を発生させているが、これは、乗除算回路に限定されるものではなく、 V_o/V_{cc} に応じた電圧値を発生する回路であってもよい。

さらに、実施例におけるコンパレータ21は、出力端子16の出力電圧が目標電圧 V_o を越えたときにスイッチ回路21をOFFする制御をするものであってもよい。

20

【0020】

【発明の効果】

以上説明してきたように、この発明にあっては、入力電源電圧と出力目標電圧とに差があってもそれに対応するデューティ比のパルスが発生するので、広い範囲で入力電圧に応じたデューティ比のパルスを発生させてスイッチングトランジスタを駆動することができる。しかも、入力電源電圧に対応してパルスのデューティ比が変化するので、電圧低下に対しても追従性のよい制御ができ、PWM制御を行わないので、この場合のデューティ比の変動範囲も小さく抑えられる。

その結果、入力電圧のダイナミックレンジを広く採れ、かつ、電源電圧が変動しても追従性よく安定化できるDC/DCコンバータを容易に実現することができる。

30

【図面の簡単な説明】

【図1】図1は、この発明のDC/DCコンバータを適用した一実施例のブロック図である。

【図2】図2は、従来のスイッチングレギュレータを用いる降圧型DC/DCコンバータの一例を示すブロック図である。

【符号の説明】

1...DC/DCコンバータ、10...スイッチングレギュレータ、

2...出力電圧制御回路、3...基準電圧発生回路、

4...D/Aコンバータ、

11...誤差増幅器、12...基準電圧発生回路、

13...PWMパルス発生回路、14...ドライバ、

15...スイッチング回路、16...出力端子、

21...コンパレータ、22...スイッチ回路、

31...乗除算回路、32...電流吐出しの定電流回路、

33...コンパレータ、34...三角波発生回路、

D...ショットキーダイオード、

Q...MOSFETトランジスタ、

C...コンデンサ、R...抵抗。

40

フロントページの続き

- (56)参考文献 特開2001-211638(JP,A)
特開2000-308335(JP,A)
特開2000-245150(JP,A)
特開平07-312861(JP,A)

- (58)調査した分野(Int.Cl.⁷, DB名)
H02M 3/155