



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 102 34 165 B4 2008.01.03**

(12)

Patentschrift

(21) Aktenzeichen: **102 34 165.6**
 (22) Anmeldetag: **26.07.2002**
 (43) Offenlegungstag: **12.02.2004**
 (45) Veröffentlichungstag
 der Patenterteilung: **03.01.2008**

(51) Int Cl.⁸: **H01L 21/762 (2006.01)**

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 2 Patentkostengesetz).

(73) Patentinhaber:
**Advanced Micro Devices, Inc., Sunnyvale, Calif.,
 US**

(74) Vertreter:
**Grünecker, Kinkeldey, Stockmair &
 Schwanhäusser, 80538 München**

(72) Erfinder:
**Wieczorek, Karsten, 01109 Dresden, DE; Kruegel,
 Stephan, 01468 Reichenberg, DE; Raab, Michael,
 01445 Radebeul, DE**

(56) Für die Beurteilung der Patentfähigkeit in Betracht
 gezogene Druckschriften:
US 53 32 683 A
US 51 16 779 A
EP 06 35 884 A1
EP 06 31 306 A1
JP 05-0 95 045 A
JP 01-0 99 230 A

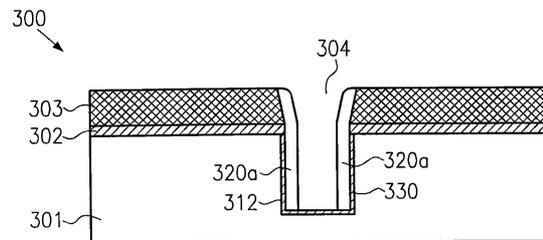
(54) Bezeichnung: **Verfahren zum Füllen eines Grabens, der in einem Substrat gebildet ist, mit einem isolierenden Material**

(57) Hauptanspruch: Verfahren zum Füllen eines Grabens (204), der in einem Substrat (201) gebildet ist, wobei das Verfahren umfasst:

Bereitstellen des Substrats (201), das mindestens eine über dem Substrat (201) gebildete nichtoxidierbare Schicht aufweist, wobei der Graben (204) in der zumindest einen Schicht und teilweise in dem Substrat (201) gebildet ist; konformes Abscheiden einer Abstandsschicht (220), die oxidierbares Material aufweist, auf dem Substrat (201) und in dem Graben (204);

Abscheiden eines dielektrischen Materials (206) über der Abstandsschicht (220), die oxidierbares Material aufweist; und

Ausführen eines Oxidationsprozesses in einer oxidierenden Umgebung nach dem Abscheiden des dielektrischen Materials (206).



Beschreibung

GEBIET DER VORLIEGENDEN ERFINDUNG

[0001] Die vorliegende Erfindung betrifft das Gebiet der Herstellung integrierter Schaltungen und betrifft insbesondere das Füllen von Öffnungen, etwa von Gräben, mit einem isolierenden Material, um damit beispielsweise Flachgrabenisoliationsstrukturen zu bilden, die in technisch fortgeschrittenen integrierten Schaltungen erforderlich sind.

BESCHREIBUNG DES STANDS DER TECHNIK

[0002] Moderne integrierte Schaltungen beinhalten eine riesige Anzahl von Schaltungselementen, etwa von Widerständen, Kondensatoren, Transistoren und dergleichen. Typischerweise werden diese Schaltungselemente auf und in einer Halbleiterschicht, etwa einer Siliziumschicht, gebildet, wobei es für gewöhnlich notwendig ist, benachbarte Halbleitergebiete, in denen die einzelnen Schaltungselemente gebildet werden, elektrisch voneinander zu isolieren. Ein anschauliches Beispiel in dieser Hinsicht ist ein Feldeffekttransistor, dessen aktives Gebiet, – d.h. die stark dotierten Drain- und Sourcegebiete mit einem leicht invers dotierten dazwischen angeordneten Kanalgebiet, – durch eine Isolationsstruktur definiert ist, die in dem Halbleitermaterial gebildet ist.

[0003] Da die kritischen bzw. bestimmenden Strukturgrößen der Schaltungselemente, etwa die Gatelänge von Feldeffekttransistoren, ständig abnehmen, werden die Fläche, die von den Isolationsstrukturen umschlossen wird, sowie die Isolationsstrukturen selbst ebenso verkleinert. Von den diversen Verfahren zur Herstellung der Isolationsstrukturen hat sich die sogenannten Flachgrabenisoliations-(STI) Technik als das zuverlässigste Verfahren erwiesen und ist die am häufigsten angewendete Technik zur Herstellung von Isolationsstrukturen für technisch weit entwickelte integrierte Schaltungen.

[0004] Entsprechend der STI-Technologie werden einzelne Schaltungselemente voneinander durch flache Gräben isoliert, die in das Halbleitermaterial, d.h. in ein Halbleitersubstrat, wenn Volumenhalbleiterelemente betrachtet werden, oder in eine Halbleiterschicht, die auf einem isolierenden Substrat ausgebildet ist, – wie im Fall von beispielsweise SOI-(Silizium auf Halbleiter) Substraten – in dem die Schaltungselemente herzustellen sind. Die Gräben werden anschließend mit einem dielektrischen Material, etwa einem Oxid, aufgefüllt, um die erforderliche elektrische Isolierung benachbarter Schaltungselemente bereitzustellen. Obwohl sich diese Technologie als sehr zuverlässig für die Abmessungen von Gräben in der Größenordnung von Mikrometer erwiesen hat, können Probleme hinsichtlich der Zuverlässigkeit, etwa erhöhte Leckströme und dergleichen, für Ele-

mente auftreten, die durch Entwurfsregeln im Sub-Mikrometerbereich definiert sind, wie dies im Folgenden detaillierter erläutert wird.

[0005] Mit Bezug zu den [Fig. 1a-Fig. 1f](#) wird nun ein typischer konventioneller Prozessablauf zur Herstellung einer Flachgrabenisolation beschrieben.

[0006] In [Fig. 1a](#) umfasst eine Halbleiterstruktur **100** ein Substrat **101**, das eine Halbleiterschicht aufweisen kann, oder das ein Halbleitersubstrat sein kann, etwa ein Siliziumsubstrat, in und auf welchem Schaltungselemente, etwa Feldeffekttransistoren und dergleichen, herzustellen sind. Ferner ist eine Siliziumdioxidschicht **102** auf dem Substrat **101**, gefolgt von einer Siliziumnitridschicht **103** gebildet.

[0007] Typischerweise wird die Siliziumdioxidschicht **102** durch thermisches Oxidieren des Substrats **101** hergestellt und anschließend wird die Siliziumnitridschicht **103** beispielsweise durch chemische Dampfabcheidung (CVD), etwa Niederdruck-CVD (LPCVD), abgeschieden. Daraufhin wird eine Schicht aus Fotolack (nicht gezeigt) auf der Halbleiterstruktur **100** aufgetragen und mittels hoch entwickelter Fotolithographie- und Ätzverfahren entsprechend den Entwurferfordernissen strukturiert. In dem hierin beschriebenen Beispiel kann die zu bildende Grabenisolation so gestaltet sein, dass diese eine Breite in der Größenordnung von 0,25 µm oder weniger aufweist und die Fotolackschicht wird entsprechend strukturiert, um als eine Ätzmaske für einen anschließend ausgeführten anisotropen Ätzschritt zu dienen.

[0008] [Fig. 1b](#) zeigt schematisch die Halbleiterstruktur **100**, wobei ein Graben **104** in der Siliziumnitridschicht **103**, der Siliziumdioxidschicht **102** und teilweise in dem Substrat **101** gebildet ist. Typischerweise wird der Graben **104** mit einer Tiefe von ungefähr 400-500 nm für die oben spezifizierte Breite geätzt. Ferner ist vorzugsweise der anisotrope Ätzschritt zum Ätzen der Siliziumnitridschicht **103** so angelegt, um einen sich verjüngenden Seitenwandbereich **105** zu erzeugen, der das Füllvermögen eines nachfolgenden Abscheideschritts fördert.

[0009] [Fig. 1c](#) zeigt schematisch die Halbleiterstruktur **100** während einer anfänglichen Phase eines Abscheideschritts, um den Graben **104** mit Siliziumdioxid zu füllen. In [Fig. 1c](#) ist bereits eine sehr dünne Siliziumdioxidschicht **106** auf der Siliziumnitridschicht **103** und in dem Graben **104** gebildet. Zum Abscheiden der Siliziumdioxidschicht **106** in den Graben **104** mit Abmessungen von 0,25 µm und weniger müssen hoch entwickelte Abscheideverfahren angewendet werden, um ein hohes Maß an Ausgefülltheit in dem Graben **104** zu erreichen. Vorzugsweise werden subatmosphärische CVD-Abscheideverfahren zum Füllen von Gräben mit einer Breite von 0,25 µm angewendet, und es können fortschrittliche CVD-Abschei-

deverfahren mit Unterstützung eines dichten Plasmas für eine Grabenbreite mit weniger als 0,25 µm angewendet werden. Obwohl diese Abscheideverfahren es ermöglichen, dass auftreffende Teilchen **107** in einer äußerst konformen Weise in dem Graben **104** abgeschieden werden, erhalten trotz der geringfügigen Verjüngung die obere Seitenwandbereich **105** eine dickere Siliziumdioxidschicht während des Verlaufs des Abscheidens, da die Anzahl der eintreffenden Teilchen **107** an Eckenbereichen **108** größer als die Anzahl an Teilchen **107**, die auf zentralen Seitenwandbereichen **112** des Grabens **104** auftreffen, ist.

[0010] [Fig. 1d](#) zeigt diese Situation, wenn sich die Dicke der Siliziumdioxidschicht **106** während des Abscheidens so vergrößert hat, dass der Graben **104** nahezu an den Eckenbereichen **108** geschlossen ist, wodurch eine weitere Abscheidung von Siliziumdioxid in dem Graben **104** im Wesentlichen verhindert wird.

[0011] [Fig. 1e](#) zeigt schematisch die Halbleiterstruktur **100** nach Abschluss des Abscheideschritts, wobei ein Hohlraum **109** in dem Graben **104** gebildet ist. Da der Hohlraum **109** äußerst unerwünscht für die weitere Bearbeitung der Halbleiterstruktur **100** ist, werden große Anstrengungen unternommen, um zumindest die Größe des Hohlraums **109** zu reduzieren. Dazu wird die Halbleiterstruktur **100** in einer oxidierenden Umgebung auf eine Temperatur von ungefähr 900°C aufgeheizt, um einerseits die Siliziumdioxidschicht **106** zu verdichten und um andererseits weiterhin Silizium an der Grenzflächen zwischen dem Graben **104** und dem Substrat **101** zu oxidieren, wie dies durch die Schicht **110** angedeutet ist. Während dieser Wärmebehandlung diffundiert Sauerstoff in die Siliziumdioxidschicht **106** und somit in den Graben **104** und führt zu einer weiteren Oxidation des Substrats **101**. Beim Oxidieren des Substrats **101** wird eine mechanische Spannung auf die abgeschiedene Siliziumdioxidschicht **106** in dem Graben **104** ausgeübt, da das benachbart zu dem abgeschiedenen Siliziumdioxid **106** neu gewachsene Siliziumdioxid ein größeres Volumen einnimmt, als das von dem Oxidationsvorgang konsumierte Silizium.

[0012] In [Fig. 1e](#) ist der zusätzliche oxidierte Bereich durch **110** und die erzeugte mechanische Spannung ist durch die Pfeile **111** gekennzeichnet.

[0013] [Fig. 1f](#) zeigt schematisch die Halbleiterstruktur **100** nach Beendigung des thermischen Oxidationsvorganges, wobei der Hohlraum **109** im unteren Bereich des Grabens **104** durch komprimieren des Siliziumdioxids **106** entfernt wird, so dass ein deutlich kleinerer Hohlraum **109a** in der Nähe des oberen Bereichs des Grabens **104** erzeugt wird. Wie aus [Fig. 1f](#) deutlich wird, wird im Wesentlichen keine mechanische Spannung an den oberen Seitenwandbereichen

105 der nichtoxidierbaren Siliziumdioxidschicht **102** und der Siliziumnitridschicht **103** erzeugt.

[0014] [Fig. 1g](#) zeigt die Halbleiterstruktur **100** schematisch nach dem Einebnen des Substrats **101** durch chemisch mechanisches Polieren (CMP), um das überschüssige Siliziumdioxid **106** und teilweise die Siliziumnitridschicht **103** zu entfernen, wobei der reduzierte Hohlraum **109a** geöffnet wird, um eine rillenartige Vertiefung zu bilden, der der Einfachheit ebenso mit dem Bezugszeichen **109a** bezeichnet wird. Der CMP-Vorgang zum Entfernen des Überschussoxids **106** und zum Einebnen des Substrats **101** ist ein entscheidender Schritt, der eine gewissenhafte Kontrolle der verbleibenden Siliziumnitridschicht **103** erfordert, da ein zu starkes Polieren der Siliziumnitridschicht **103** zu einer Beschädigung des darunter liegenden Siliziums des Substrats **101** führen kann, das das aktive Gebiet zur Herstellung von Schaltungselementen, etwa von Feldeffekttransistoren, darstellt, wodurch die Qualität dieser Elemente beeinträchtigt wird. Ein zu geringes Polieren der überschüssigen Siliziumdioxidschicht **106** und der darunter liegenden Siliziumnitridschicht **103** kann andererseits deutlich einen nachfolgenden technisch anspruchsvollen Fotolithographieschritt beeinflussen, der zur Herstellung von Gateelektroden von Feldeffekttransistoren erforderlich ist. Daher wäre ein Vermeiden einer Öffnung des reduzierten Hohlraums **109a** während des CMP oder ein im Wesentlichen Entfernen des reduzierten Hohlraums **109a** durch verstärktes Polieren nur äußerst schwierig zu erreichen, ohne für nachfolgende Prozessschritte ein erhöhtes Risiko zu erzeugen.

[0015] [Fig. 1h](#) zeigt schematisch die Halbleiterstruktur **100** nach dem Entfernen der Siliziumnitridschicht **103** und der Siliziumdioxidschicht **102**. Typischerweise werden diese Schichten durch gut bekannte Ätzverfahren entfernt, während das Siliziumdioxid **106** in dem Graben **104** ebenfalls teilweise entfernt wird, wie dies durch **113** angedeutet ist, und die Größe der Vertiefung **109a** nimmt weiter zu. Des Weiteren kann die Größe der Vertiefung **109a** durch nachfolgende Prozessschritte, etwa durch Reinigungsprozesse vor dem Bilden einer Gateisolationschicht für Feldeffekttransistoren, die auf dem Substrat **101** zu bilden sind, noch weiter zunehmen.

[0016] Die Vertiefung **109a** kann eine Quelle für eine reduzierte Zuverlässigkeit von Schaltungselementen, etwa von Feldeffekttransistoren, darstellen, da beispielsweise Gateelektrodenmaterial, das häufig als Polysilizium vorgesehen wird, nicht in ausreichender Weise aus der Vertiefung **109a** während der Strukturierung der Gateelektrode der Feldeffekttransistoren entfernt wird. Somit kann ein erhöhter Leckstrom oder möglicherweise ein Kurzschluss zwischen nicht in Verbindung stehenden Gateelektroden auftreten, wodurch die Produktionsausbeute deutlich

beeinträchtigt wird.

[0017] JP 1099230 A offenbart ein Verfahren zum Bilden von Isolationsstrukturen, gemäß dem an den Seitenwänden eines Grabens Polysiliziumelemente gebildet werden. Die Polysiliziumelemente werden thermisch oxidiert, um dadurch den Graben mit Siliziumoxid zu füllen.

[0018] JP 5095045 A offenbart die Herstellung von Halbleiterbauteilen, wobei ein Oxidfilm in einem Graben abgeschieden wird und anschließend die noch verbleibende Vertiefung mit Siliziumnitrid gefüllt wird.

[0019] EP 0 635 884 A1 offenbart ein Verfahren zur Herstellung eines Grabens in der Halbleiterschicht und der Isolationsschicht eines SOI-Substrates. Dabei wird eine erste Siliziumschicht in dem Graben abgeschieden, die anschließend isotrop geätzt wird. Die dabei gebildeten Siliziumspacer werden oxidiert. Anschließend wird eine zweite Siliziumschicht abgeschieden, um den Graben zu füllen.

[0020] EP 0 631 306 A1 offenbart ein ähnliches Verfahren wie EP 0 635 884 A1, wobei jedoch der Graben nur in der Halbleiterschicht des SOI-Substrates gebildet wird.

[0021] US 5 332 683 A offenbart ein Verfahren zum Herstellen von Halbleiterbauteilen, die durch Gräben isolierte Elemente aufweisen. Die Gräben werden durch thermisches Oxidieren und anschließendes Abscheiden von Silizium gefüllt.

[0022] US 5 116 779 A offenbart einen Prozess zum Bilden von Isolationsstrukturen in Halbleiterbauteilen. Dabei werden Siliziumspacer in einem Graben gebildet, die anschließend oxidiert werden. Nachfolgend wird der Graben mit polykristallinem Silizium gefüllt.

[0023] Da die zuvor erläuterten Probleme eine ernstzunehmende Schwierigkeit für die Halbleitertechnologien, etwa die CMOS-Technologie darstellen, insbesondere im Bereich von Entwurfsregeln von 0,25 μm , ist es die Aufgabe der vorliegenden Erfindung eine Prozesstechnologie, die das Auffüllen von Öffnungen, etwa von Gräben, durch Abscheiden eines dielektrischen Materials zulässt, ohne im Wesentlichen Hohlräume zu erzeugen.

ÜBERBLICK ÜBER DIE ERFINDUNG

[0024] Im Allgemeinen richtet sich die vorliegende Erfindung an ein Verfahren, das es ermöglicht, Öffnungen oder vertiefte Bereiche, etwa für Isolationsstrukturen verwendete Gräben, mit einem dielektrischen Material zu füllen, wobei das Ausbilden von Hohlräumen im Wesentlichen vermeidbar ist, indem eine mechanische Spannung auf das abgeschiedene dielektrische Material im Wesentlichen entlang der

gesamten Tiefe des vertieften Bereichs ausgeübt wird. Dies wird erreicht, indem eine Schicht aus oxidierbarem Material in dem vertieften Bereich abgeschieden wird, wobei die inneren Seitenwände des vertieften Bereichs vor dem Füllen mit dem dielektrischen Material bedeckt werden. In einem anschließenden Oxidationsprozess wird das oxidierbare Material oxidiert und übt eine mechanische Spannung auf das dielektrische Material im Wesentlichen entlang der gesamten Tiefe des vertieften Bereichs aus, unabhängig davon, ob ursprünglich Seitenwandbereiche des vertieften Bereichs nicht oxidierbare Gebiete aufweisen.

[0025] Die Aufgabe der vorliegenden Erfindung wird durch das Verfahren gemäß dem Anspruch 1 gelöst.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0026] Weitere Ausführungsformen der vorliegenden Erfindung gehen aus der folgenden detaillierten Beschreibung deutlicher hervor, wenn diese mit Bezug zu den begleitenden Zeichnungen studiert wird; es zeigen:

[0027] [Fig. 1a-Fig. 1h](#) schematisch Querschnittsansichten eines typischen konventionellen Prozessablaufs zur Herstellung von Flachgrabenisolationen, wie sie in technisch hoch entwickelten integrierten Schaltungen verwendet werden;

[0028] [Fig. 2a-Fig. 2d](#) schematisch Querschnittsansichten einer Prozessabfolge zum Füllen eines Grabens mit einem dielektrischen Material gemäß einer anschaulichen Ausführung der vorliegenden Erfindung; und

[0029] [Fig. 3a-Fig. 3h](#) schematisch Querschnittsansichten eines Prozessablaufs gemäß einer anschaulichen Ausführungsform der vorliegenden Erfindung zum Bilden einer flachen Grabenisolationsstruktur, die in technisch hoch entwickelten Halbleiter-elementen verwendbar ist.

DETAILLIERTE BESCHREIBUNG

[0030] Mit Bezug zu den [Fig. 2a-Fig. 2d](#) werden einige anschaulichen Ausführungsformen der vorliegenden Erfindung nunmehr beschrieben, wobei eine Öffnung oder ein vertiefter Bereich, beispielsweise in Form eines Grabens, im Wesentlichen vollständig mit einem dielektrischen Material selbst für laterale Abmessungen des vertieften Bereichs in der Größenordnung von 0,25 μm bis 0,13 μm oder sogar darunter mit einer Tiefe bis zu einigen hundert Nanometer zu füllen ist.

[0031] In [Fig. 2a](#) umfasst eine Struktur **200**, beispielsweise eine Halbleiterstruktur, ein Substrat **201**, das ein Halbleitersubstrat, ein isolierendes Substrat,

ein Substrat mit einer oder mehreren darauf gebildeten Materialschichten, etwa Halbleiterschichten, dielektrischen Schichten und dergleichen darstellen kann. Im Folgenden soll das Substrat **201** ein Material beschreiben, in der eine äußerst isolierende im Wesentlichen hohlraumfreie Isolationsstruktur zu bilden ist, wobei das Substrat **201** zumindest teilweise ein im Wesentlichen nichtoxidierbares Material aufweisen kann. Eine Öffnung oder ein vertiefter Bereich, etwa ein Graben **204**, ist in dem Substrat **201** gebildet und ist mit einem dielektrischen Material zu füllen. Die seitlichen Abmessungen des Grabens **204** können in der Größenordnung von 0,25 µm und darunter sein und die Tiefe kann im Bereich von einigen hundert Nanometern liegen. Der Graben **204** kann entsprechend gut bekannter technisch fortschrittlicher Fotolithographie- und Ätzverfahren gebildet werden und eine Beschreibung davon ist hierin weggelassen.

[0032] [Fig. 2b](#) zeigt schematisch die Struktur **200** mit einer Abstandsschicht **220**, die ein oxidierbares Material, etwa ein Halbleitermaterial, beispielsweise Silizium, Germanium und dergleichen aufweist. Eine Dicke der Abstandsschicht **220** kann im Bereich von einigen Nanometern bis einige zehn Nanometer liegen, abhängig von den seitlichen Abmessungen des Grabens **204**. Die Dicke der Abstandsschicht **220** kann so gewählt werden, dass ein Anstieg des Volumens durch Oxidieren der Abstandsschicht **220** ausreichend ist, Hohlräume, die an nichtoxidierbaren Seitenwandbereichen des Grabens **204** gebildet werden, deutlich zu kompensieren. In einigen Ausführungsformen, in denen das Substrat **201** ein oxidierbares Material aufweisen kann, kann eine dünne nichtoxidierbare Beschichtung (nicht gezeigt) vor dem Abscheiden der Abstandsschicht **220** gebildet werden, um eine Oxidation des Substrats **201** bei der weiteren Bearbeitung zu vermeiden. Wie zuvor mit Bezug zu den [Fig. 1a-Fig. 1h](#) erläutert ist, kann die Abstandsschicht **220**, die beispielsweise Silizium aufweist, durch fortschrittliche Abscheidungsverfahren, etwa Niederatmosphärendruck-CVD oder CVD mit Unterstützung durch hochdichtes Plasma abgeschieden werden, die eine im Wesentlichen konforme Abscheidung der Abstandsschicht **220** mit einer Dicke von ungefähr einigen zehn Nanometern ermöglichen.

[0033] [Fig. 2c](#) zeigt schematisch die Struktur **200** mit einer darauf ausgebildeten dielektrischen Schicht **206**, wobei der Graben **204** mit der dielektrischen Schicht **206** gefüllt ist, wobei ein Hohlraum **209** aus den zuvor mit Bezug zu den [Fig. 1a-Fig. 1h](#) erläuterten Gründen gebildet wird. Die dielektrische Schicht **206** kann ein Oxid aufweisen, etwa Siliziumdioxid oder ein anderes geeignetes dielektrisches Material, solange eine ausreichende Diffusion von Sauerstoff in die darunter liegende Abstandsschicht **220** während des nachfolgenden Oxidationsprozesses sichergestellt ist, wie dies durch **221** gekennzeichnet ist.

[0034] Die dielektrische Schicht kann durch ein beliebiges geeignetes Abscheidungsverfahren, etwa CVD bei subatmosphärischem Druck, Niederdruck-CVD, plasmaverstärktes CVD, CVD mit Unterstützung durch hoch dichtes Plasma und dergleichen abgeschieden werden. Anschließend wird die Halbleiterstruktur **200** einer oxidierenden Umgebung ausgesetzt, wobei Sauerstoff in die Abstandsschicht **220** diffundiert und zusätzliches Oxid bildet, dessen Volumen das Volumen des aufgebrauchten Materials der Abstandsschicht **220** übersteigt, so dass eine mechanische Spannung, die durch **211** bezeichnet ist, auf das dielektrische Material **206**, das den Hohlraum **209** umgibt, ausgeübt wird. Anders als bei einem konventionellen Abscheidungsverfahren, wie es beispielsweise mit Bezug zu den [Fig. 1a-Fig. 1h](#) beschrieben ist, wird die mechanische Spannung im Wesentlichen entlang der gesamten Tiefe des Grabens **204** ausgeübt, da die oxidierbare Abstandsschicht **220** die gesamte Seitenwand des Grabens **204** bedeckt. Daher wird unabhängig davon, ob der Graben **204** nicht oxidierbare Seitenwandbereiche, – beispielsweise wenn das Substrat **201** aus einem Schichtstapel, in dem der Graben **204** gebildet ist, aufgebaut ist, – eine mechanische Spannung auf den Hohlraum **209** entlang der gesamten Tiefe ausgeübt.

[0035] [Fig. 2d](#) zeigt die Halbleiterstruktur **200** nach Abschluss des Oxidationsvorganges, wobei der Hohlraum **209** im Wesentlichen vollständig gefüllt ist. Es sind typische Abscheideränder **221** in dem Graben **204** gezeigt, die jedoch nicht wesentlich nachteilig die Weiterbearbeitung der Halbleiterstruktur **200** beeinflussen. In einer Ausführungsform wird der Oxidationsprozess für eine Zeitdauer ausgeführt, die ausreicht, um die Abstandsschicht **220** im Wesentlichen vollständig zu oxidieren, so dass der Graben **204** zuverlässig vollständig mit dielektrischem Material, d.h. dem Oxid der Abstandsschicht **220** und dem dielektrischen Material **206**, gefüllt ist.

[0036] In anderen Ausführungsformen kann die Struktur, wie sie in [Fig. 2b](#) gezeigt ist, anisotrop geätzt werden, um die Abstandsschicht **220** teilweise oder möglicherweise im Wesentlichen vollständig von dem Oberflächenbereich des Substrats **201** und der Unterseite des Grabens **204** vor dem Abscheiden der dielektrischen Schicht **206** zu entfernen. Somit bleiben die Seitenwände des Grabens **204** mit der dielektrischen Schicht **206** bedeckt, wie dies detaillierter mit Bezug zu den [Fig. 3a-Fig. 3h](#) erläutert wird. Im Wesentlichen vollständiges Entfernen die Abstandsschicht **220** von der Unterseite des Grabens **204** hat den Vorteil, dass selbst eine unvollständige Oxidation der Abstandsschicht **220**, die dann nur an den Seitenwänden des Grabens **204** vorgesehen ist, keine leitende Verbindung innerhalb des Grabens **204** durch ein nichtoxidiertes Material der Abstandsschicht **220** bildet.

[0037] Die Halbleiterstruktur **200**, wie sie in [Fig. 2d](#) gezeigt ist, kann dann weiterverarbeitet werden, beispielsweise durch Einebnen der Struktur mittels CMP, wobei im Wesentlichen keine Vertiefung oder Rille auf dem gefüllten Graben **204** gebildet ist.

[0038] Mit Bezug zu den [Fig. 3a-Fig. 3h](#) werden nun weitere anschauliche Ausführungsformen der vorliegenden Erfindung beschrieben, wobei auf eine STI-Struktur ähnlich zu jener, die im einleitenden Teil der Anmeldung beschrieben ist, Bezug genommen wird.

[0039] [Fig. 3a](#) zeigt eine Halbleiterstruktur **300** mit einem Substrat **301** mit einer darauf gebildeten ersten Isolierschicht **302** und einer zweiten Isolierschicht **303**, die Siliziumdioxid bzw. Siliziumnitrid aufweisen. Hinsichtlich der für das Substrat **301**, die erste und zweite Isolierschicht **302**, **303** verwendeten Materialien gelten die gleichen Kriterien, wie sie bereits mit Bezug zu den [Fig. 1a-Fig. 1h](#) dargelegt sind.

[0040] [Fig. 3b](#) zeigt die Halbleiterstruktur **300** nach der Bildung eines Grabens **304** in der ersten und der zweiten Isolierschicht **302**, **303** und dem Substrat **301**. Das Bilden des Grabens **304** kann ähnliche Prozessschritte beinhalten, wie sie bereits mit Bezug zu den [Fig. 1a](#) und [Fig. 1b](#) beschrieben sind, und eine entsprechende Beschreibung wird hiermit weggelassen.

[0041] [Fig. 3c](#) zeigt die Halbleiterstruktur **300** nach Abschluss eines thermischen Wachstumsvorganges gemäß einer anschaulichen Ausführungsform, um eine dünne Oxidschicht **330** zu bilden, die als eine Ätzstoppschicht in nachfolgenden Prozessschritten dienen kann.

[0042] [Fig. 3d](#) zeigt die Halbleiterstruktur **300** nach Abscheidung einer Abstandsschicht **320**, die ein oxidierbares Material, etwa Silizium, Germanium oder ein anderes Material, das mit der weiteren Bearbeitung von integrierten Schaltungen kompatibel ist und ein isolierendes Oxid bildet, aufweist. Da eine Dicke der Abstandsschicht **320** im Bereich von einigen Nanometern bis einige zehn Nanometer liegt, kann die Abstandsschicht **320** im Wesentlichen konform abgeschieden werden, so dass innere Seitenwandbereiche **312** des Grabens **304** vollständig bedeckt sind. Anschließend kann die Halbleiterstruktur **300** einem anisotropen Ätzvorgang unterzogen werden, um die Abstandsschicht **320** von Oberflächenbereichen **313** der zweiten Isolierschicht **303** und von der Unterseite **315** des Grabens **304** zu entfernen. Während dieses anisotropen Ätzvorganges kann die dünne Oxidschicht **330** als eine Ätzstoppschicht dienen, um ein ungewünschtes Ätzen des Substrats **301** an der Unterseite **315** des Grabens **304** zu verhindern. Wie bereits mit Bezug zu den [Fig. 2a-Fig. 2d](#) dargestellt ist, kann es in anderen Ausführungsformen vorteilhaft

sein, das Bilden der Oxidschicht **330** wegzulassen und die Abstandsschicht **320** nur teilweise zu entfernen oder das anisotrope Ätzen vollständig wegzulassen, um die Abstandsschicht **320** im Wesentlichen intakt zu lassen.

[0043] Nach Abschluss des anisotropen Ätzvorganges wird die Abstandsschicht **320** teilweise entfernt und es werden Seitenwandabstandselemente **320a** an den Seitenwänden **312** des Grabens **304** gebildet.

[0044] [Fig. 3f](#) zeigt die Halbleiterstruktur **300** mit einer Schicht aus dielektrischem Material **306**, das auf dem Substrat **301** abgeschieden und teilweise in den Graben **304** eingefüllt ist, wodurch ein Hohlraum **309** erzeugt wird. Das dielektrische Material **306** kann ein beliebiges geeignetes Material, etwa Siliziumdioxid sein, das die Diffusion von Sauerstoff zur Förderung der Oxidation der Seitenwandabstandselemente **320a** zulässt. Hinsichtlich des Abscheideverfahrens zur Bereitstellung der dielektrischen Schicht **306** gelten die gleichen Kriterien, wie sie zuvor mit Bezug zu den [Fig. 1a-Fig. 1h](#) und den [Fig. 2a-Fig. 2d](#) angeführt wurden. Es ist wichtig anzumerken, dass im Gegensatz zum konventionellen Prozessablauf, die gesamten Seitenwandbereiche **312** des Grabens **304** einschließlich der nichtoxidierbaren sich verjüngenden Bereiche **305** und der der ersten Isolierschicht **302** entsprechende Seitenwandbereich **305a** von den oxidierbaren Seitenwandabstandselementen **320a** bedeckt sind. Bei Einbringen der Halbleiterstruktur **300** in eine oxidierende Umgebung werden die Seitenwandabstandselemente **320a** oxidiert und eine mechanische Spannung wird auf das dielektrische Material **306** in dem Graben **304** entlang der gesamten Tiefe des Grabens **304** ausgeübt, so dass der Hohlraum **309** im Wesentlichen vollständig geschlossen wird.

[0045] [Fig. 3g](#) zeigt die resultierende Struktur nach Abschluss des Oxidationsvorganges.

[0046] [Fig. 3h](#) zeigt schematisch die Halbleiterstruktur **300** nach Ausführen eines CMP-Prozesses, um überschüssiges Material der dielektrischen Schicht **306** und der zweiten Isolierschicht **303** zu entfernen, wobei die Oberfläche des Substrats **301** eingeebnet wird. Im Gegensatz zu einem bekannten Prozessablauf ermöglicht es die vorliegende Erfindung, dass ein Oberflächenbereich des gefüllten Grabens **304** erhalten wird, wobei im Wesentlichen keine Vertiefungen oder Rillen auf der Isolationsstruktur gebildet sind. Die erste und die zweite Isolierschicht **302**, **303** können dann entfernt werden, wie dies in der konventionellen Bearbeitung beschrieben ist.

[0047] Es sollte betont werden, dass die zuvor beschriebenen Ausführungsformen besonders vorteilhaft bei der Herstellung von STI-Isolationsstrukturen

in Silizium-basierten Halbleiterelementen sind. Die Prinzipien der vorliegenden Erfindung sind aber ebenso auf einen beliebigen Grabenfüllprozess anwendbar, in dem die zuverlässige Abscheidung eines dielektrischen Materials in eine Öffnung, beispielsweise einen Graben oder ein Kontaktloch, von dielektrischem Material erforderlich ist, wobei die Größe und die Abmessung der Öffnung zu einer Bildung eines Hohlraums während des Füllvorgangs führen, selbst wenn technisch weit entwickelte Abscheidungsverfahren angewendet werden. Das Bereitstellen einer oxidierbaren Abstandsschicht mit einer Dicke, die gut beherrschbar in einer äußerst konformen Weise entlang der gesamten Tiefe der Öffnung mittels gegenwärtig gut bekannter Abscheidungsverfahren abscheidbar ist, ermöglicht in einem nachfolgenden Oxidationsschritt das Entfernen eines Hohlraums, der während der Abscheidung des dielektrischen Volumenmaterials erzeugt worden ist. Das Bereitstellen einer relativ dünnen oxidierbaren Abstandsschicht anstelle des Versuchs, die Öffnung mit der Abstandsschicht vollständig zu füllen, kann erreicht werden, ohne dass die Prozesszeit unnötig verlängert wird, da das Oxidieren der dünnen Abstandsschicht oder von Seitenwandabstandselementen innerhalb vernünftiger Oxidationszeiten erreichbar ist.

[0048] Ferner ermöglicht es das Verfahren der vorliegenden Erfindung, dass die Isolationsstruktur innerhalb eines weiten Bereichs an Abmessungen skalierbar ist, beispielsweise von mehreren µm bis 0,15 µm und sogar darunter, wobei gut entwickelte Abscheidungsverfahren angewendet werden. Durch geeignetes Auswählen oxidierbarer Materialien, der Dicke der Abstandsschicht und der Art des Abscheidungsverfahrens hinsichtlich der Breite und der Tiefe der aufzufüllenden Öffnung können die hierin beschriebenen Ausführungsformen in einfacher Weise auf spezielle Prozessanforderungen angepasst werden, ohne dass unnötige Änderungen bereits bestehender Prozessabläufe erforderlich sind. Ferner kann das Miniaturisieren von künftigen Bauteilgenerationen mittels gut entwickelter Abscheiderezepte erreicht werden.

Patentansprüche

1. Verfahren zum Füllen eines Grabens (**204**), der in einem Substrat (**201**) gebildet ist, wobei das Verfahren umfasst:
Bereitstellen des Substrats (**201**), das mindestens eine über dem Substrat (**201**) gebildete nichtoxidierbare Schicht aufweist, wobei der Graben (**204**) in der zumindest einen Schicht und teilweise in dem Substrat (**201**) gebildet ist;
konformes Abscheiden einer Abstandsschicht (**220**), die oxidierbares Material aufweist, auf dem Substrat (**201**) und in dem Graben (**204**);
Abscheiden eines dielektrischen Materials (**206**) über der Abstandsschicht (**220**), die oxidierbares Material aufweist; und

Ausführen eines Oxidationsprozesses in einer oxidierenden Umgebung nach dem Abscheiden des dielektrischen Materials (**206**).

2. Verfahren nach Anspruch 1, wobei die Abstandsschicht (**220**) im Wesentlichen vollständig oxidiert wird.

3. Verfahren nach Anspruch 1, das ferner umfasst: anisotropes Ätzen der Abstandsschicht (**220**) vor dem Abscheiden des dielektrischen Materials (**206**).

4. Verfahren nach Anspruch 3, das ferner das Bilden einer Ätzstoppschicht vor dem Abscheiden der Abstandsschicht (**220**) umfasst.

5. Verfahren nach Anspruch 1, wobei Ausführen des Oxidationsvorganges mindestens einen Teil der Abstandsschicht (**220**) in Siliziumdioxid umwandelt.

6. Verfahren nach Anspruch 4, wobei die Abstandsschicht (**220**) anisotrop geätzt wird, um Seitenwandabstandselemente in dem Graben (**204**) zu bilden.

7. Verfahren nach Anspruch 1, wobei die nichtoxidierbare Schicht eine nichtoxidierbare Isolierschicht ist.

8. Verfahren nach Anspruch 1, wobei der Graben (**204**) mindestens eine laterale Abmessung von 0,25 µm oder darunter aufweist.

9. Verfahren nach Anspruch 1, wobei eine Tiefe des Grabens (**204**) im Bereich von ungefähr 200-700 nm liegt.

10. Verfahren nach Anspruch 1, wobei das Substrat (**201**) eine Halbleiterschicht und eine nichtoxidierbare Isolierschicht, die auf der Halbleiterschicht gebildet ist, aufweist, wobei der Graben (**204**) in der Isolierschicht und zumindest teilweise in der Halbleiterschicht gebildet wird.

11. Verfahren nach Anspruch 10, wobei die Halbleiterschicht Silizium und/oder Germanium aufweist.

12. Verfahren nach Anspruch 10, wobei die Isolierschicht Siliziumnitrid aufweist.

13. Verfahren nach Anspruch 1, wobei das dielektrische Material (**206**) ein Oxid eines halbleitenden Materials ist.

14. Verfahren nach Anspruch 1, wobei:
konformes Abscheiden einer Abstandsschicht (**220**, **320**)
Bilden von Abstandselementen (**320a**) an Seitenwänden des Grabens (**304**), wobei die Abstandselemente (**320a**) ein oxidierbares Material aufweisen,

umfasst;

Abscheiden eines dielektrischen Materials (**206**, **306**) über der Abstandsschicht (**220**, **320**) Abscheiden eines dielektrischen Materials (**306**) über dem Substrat (**301**) nach dem Bilden der Abstandselemente (**320a**) umfasst; und

Ausführen eines Oxidationsprozesses in einer oxidierenden Umgebung Einbringen des Substrats (**301**) in eine oxidierende Umgebung nach dem Abscheiden des dielektrischen Materials (**306**) umfasst.

15. Verfahren nach Anspruch 14, wobei Bilden der Abstandselemente (**320a**) umfasst: Abscheiden einer Abstandsschicht (**320**) auf das Substrat (**301**) und in den Graben (**304**) und anisotropes Ätzen der Abstandsschicht (**320**), um die Abstandsschicht (**320**) an der Unterseite des Grabens (**304**) zu entfernen.

16. Verfahren nach Anspruch 15, das ferner Bilden einer Ätzstoppschicht (**330**) vor dem Abscheiden der Abstandsschicht (**320**) umfasst.

17. Verfahren nach Anspruch 16, wobei die Ätzstoppschicht (**330**) durch Oxidieren des Substrats (**301**) gebildet wird, um eine Oxidschicht innerhalb des Grabens (**304**) zu bilden.

18. Verfahren nach Anspruch 14, wobei das Substrat (**301**) einen Isolierschichtstapel (**302**, **303**) umfasst, der auf einer Halbleiterschicht gebildet ist, wobei der Graben (**304**) in dem Isolierschichtstapel (**302**, **303**) und zumindest teilweise in der Halbleiterschicht gebildet wird.

19. Verfahren nach Anspruch 18, wobei der Isolierschichtstapel (**302**, **303**) eine Siliziumnitridschicht (**303**) und eine Siliziumoxidschicht (**302**) umfasst.

20. Verfahren nach Anspruch 15, wobei eine Dicke der Abstandsschicht (**320**) im Bereich von ungefähr 5-100 nm liegt.

21. Verfahren nach Anspruch 14, wobei das Substrat (**301**) eine Schicht aus halbleitendem Material und eine Schicht aus dielektrischem Material, die darauf gebildet ist, aufweist, wobei:

das Bilden von Abstandselementen (**320a**) an Seitenwänden des Grabens (**304**) Bilden von Seitenwandabstandselementen (**320a**) aus einem halbleitenden Material in dem Graben (**304**) umfasst, wobei die Seitenwandabstandselemente (**320a**) nicht oxidierbare Seitenwandbereiche (**305**, **305a**) des Grabens (**304**) bedecken; und
das Abscheiden eines dielektrischen Materials (**306**) über dem Substrat (**301**) Füllen des Grabens (**304**) mit einem dielektrischen Material (**306**) umfasst.

22. Verfahren nach Anspruch 21, wobei Bilden der Seitenwandabstandselemente (**320a**) in dem

Graben (**304**) konformes Abscheiden einer zweiten Schicht aus einem halbleitenden Material auf dem Substrat (**301**) umfasst.

23. Verfahren nach Anspruch 22, das ferner umfasst: anisotropes Ätzen der zweiten Schicht (**320**) aus halbleitendem Material, um Material der zweiten halbleitenden Schicht (**320**) von Bereichen des Substrats (**301**) außerhalb des Grabens (**304**) und von einer Unterseite des Grabens (**304**) zu entfernen.

24. Verfahren nach Anspruch 23, wobei Füllen des Grabens (**304**) mit einem dielektrischen Material Abscheiden einer zweiten Schicht eines dielektrischen Material auf dem Substrat (**301**) umfasst.

25. Verfahren nach Anspruch 24, das ferner umfasst: Bilden einer Oxidschicht innerhalb des Grabens (**304**) vor dem konformen Abscheiden der zweiten Schicht (**320**) aus halbleitendem Material.

26. Verfahren nach Anspruch 25, wobei Oxidieren der Abstandselemente (**320a**) umfasst: Ausüben eines thermischen Oxidationsprozess bei einer Temperatur im Bereich von ungefähr 600°C-1100°C mit dem Substrat.

27. Verfahren nach Anspruch 22, wobei die zweite Schicht (**320**) aus halbleitendem Material abgeschieden wird durch subatmosphärische chemische Dampfabcheidung oder eine chemische Dampfabcheidung mit Unterstützung eines äußerst dichten Plasmas.

28. Verfahren nach Anspruch 24, wobei die zweite Schicht aus dielektrischem Material abgeschieden wird durch eine subatmosphärische chemische Dampfabcheidung oder durch eine chemische Dampfabcheidung mit Unterstützung eines äußerst dichten Plasmas.

29. Verfahren nach Anspruch 23, wobei die Schicht aus halbleitendem Material und die zweite Schicht (**320**) aus halbleitendem Material Silizium aufweisen.

30. Verfahren nach Anspruch 24, wobei die Schicht aus dielektrischem Material und die zweite Schicht aus dielektrischem Material Siliziumdioxid aufweisen.

31. Verfahren nach Anspruch 1, zur Herstellung einer Isolationsstruktur in einem Substrat (**201**) mit einer Halbleiterschicht und einem dielektrischen Schichtstapel, der auf der Halbleiterschicht gebildet ist, wobei das Verfahren ferner umfasst: Bilden eines Grabens (**204**) in dem Substrat (**201**), wobei der Graben (**204**) sich in einer Tiefenrichtung durch den dielektrischen Schichtstapel erstreckt.

32. Verfahren nach Anspruch 31, das ferner umfasst: anisotropes Ätzen der Abstandsschicht (**220**) vor dem Abscheiden des dielektrischen Materials, um Seitenwandabstandselemente an Seitenwänden des Grabens (**204**) zu bilden.

33. Verfahren nach Anspruch 32, das ferner das Bilden einer Ätzstoppschicht vor dem Abscheiden der Abstandsschicht (**220**) umfasst.

34. Verfahren nach Anspruch 31, wobei eine laterale Abmessung des Grabens (**204**) 0,25 µm oder weniger beträgt.

35. Verfahren nach Anspruch 31, wobei das dielektrische Material (**206**) ein Halbleiteroxid ist.

36. Verfahren nach Anspruch 31, wobei die Abstandsschicht (**220**) Silizium oder Germanium aufweist.

37. Verfahren nach Anspruch 31, wobei eine Dicke der Abstandsschicht (**220**) im Bereich von ungefähr 5-100 nm liegt.

38. Verfahren nach Anspruch 14, zum Herstellen von Flachgrabenisoliationsstrukturen in einem Substrat (**301**) aus halbleitendem Material während eines Herstellungsprozesses zur Fertigung integrierter Schaltungen, wobei das Verfahren ferner umfasst: Bilden einer ersten Schicht aus dielektrischem Material auf dem Substrat (**301**) aus halbleitendem Material; und selektives Ätzen der ersten Schicht aus dielektrischem Material und des Substrats (**301**) aus halbleitendem Material, um Gräben (**304**) zu bilden, die tiefer als die Dicke der Schicht aus dielektrischem Material sind, wobei die Gräben (**304**) Seitenwände (**312**) aufweisen; und wobei: das Bilden von Abstandselementen (**320a**) an Seitenwänden des Grabens (**304**) Bilden von Seitenwandabstandselementen (**320a**) in den Gräben (**304**) umfasst, die ein halbleitendes Material aufweisen, wobei die Abstandselemente (**320a**) die inneren Seitenwände (**312**) der Gräben (**304**) bedecken; das Abscheiden eines dielektrischen Materials (**306**) über dem Substrat (**301**) Füllen der Gräben (**304**) mit einem dielektrischen Material (**306**) umfasst; und das Einbringen des Substrats (**301**) in eine oxidierende Umgebung Oxidieren der Abstandselemente (**320a**) entlang der gesamten Tiefe der Gräbenseitenwände (**312**) umfasst.

39. Verfahren nach Anspruch 38, wobei das Bilden von Seitenwandabstandselementen (**320a**) in den Gräben (**304**) umfasst: konformes Abscheiden einer zweiten Schicht (**320**) aus halbleitendem Material auf der ersten Schicht aus halbleitendem Material bis zu einer Dicke, die eine vollständige Seitenwandbedeckung innerhalb der Gräben (**304**) ermöglicht.

40. Verfahren nach Anspruch 39, das ferner umfasst: anisotropes Ätzen der zweiten Schicht (**320**) aus halbleitendem Material, um das halbleitende Material von den Bereichen der ersten Schicht aus halbleitendem Material außerhalb der Gräben (**304**) und von der Unterseite der Gräben (**304**) zu entfernen.

41. Verfahren nach Anspruch 40, wobei das Füllen der Gräben (**304**) mit einem dielektrischen Material Abscheiden einer dritten Schicht aus dielektrischem Material auf der ersten Schicht aus dielektrischem Material umfasst.

42. Verfahren nach Anspruch 39, das ferner umfasst: thermisches Wachsen einer Zwischenschicht (**330**) aus dielektrischem Material innerhalb der Gräben (**304**) vor dem konformen Abscheiden der zweiten Schicht (**320**) aus halbleitendem Material.

43. Verfahren nach Anspruch 38, wobei Oxidieren der Abstandselemente (**320a**) bei einer Temperatur im Bereich von ungefähr 600°C-1100°C ausgeführt wird.

44. Verfahren nach Anspruch 38, wobei die zweite Schicht (**320**) aus halbleitendem Material durch eine subatmosphärische chemische Dampfabscheidung abgeschieden wird.

45. Verfahren nach Anspruch 44, wobei die dritte Schicht aus dielektrischem Material gemäß einer subatmosphärischen CVD oder einer CVD unter Unterstützung eines äußerst dichten Plasmas abgeschieden wird.

46. Verfahren nach Anspruch 39, wobei das halbleitende Material des Substrats (**301**) und der zweiten Schicht (**320**) Silizium aufweisen.

47. Verfahren nach Anspruch 39, wobei das dielektrische Material der dritten Schicht Siliziumdioxid aufweist.

Es folgen 7 Blatt Zeichnungen

Anhängende Zeichnungen

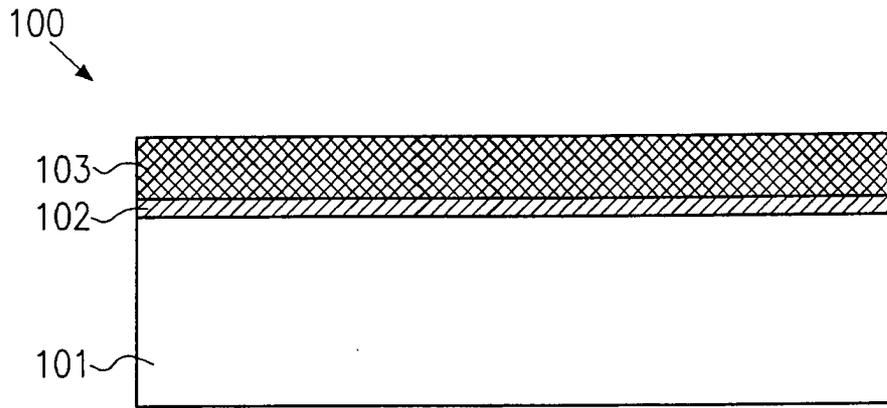


FIG.1a

(Stand der Technik)

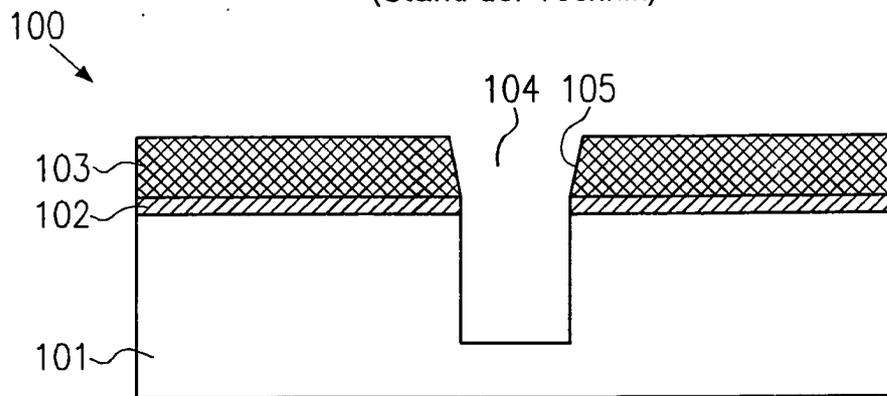


FIG.1b

(Stand der Technik)

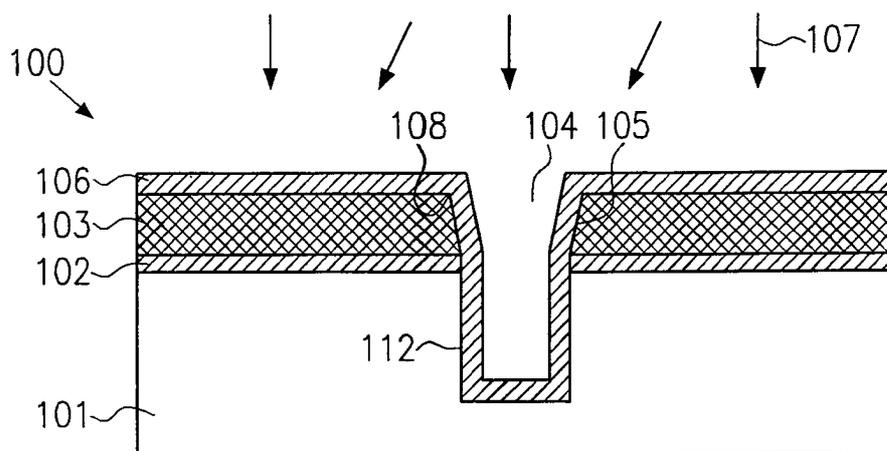


FIG.1c

(Stand der Technik)

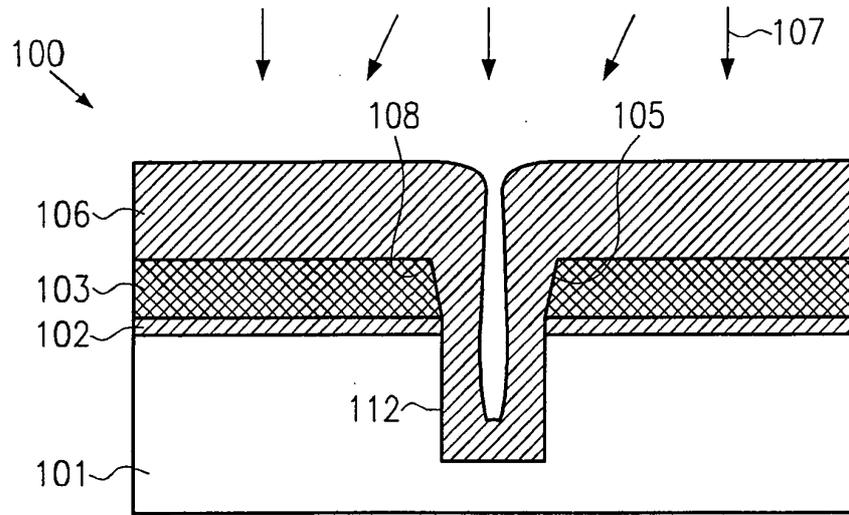


FIG.1d

(Stand der Technik)

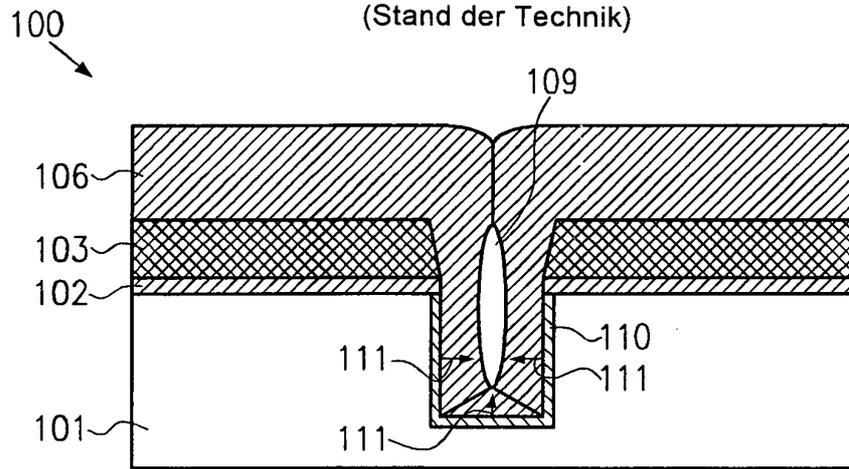


FIG.1e

(Stand der Technik)

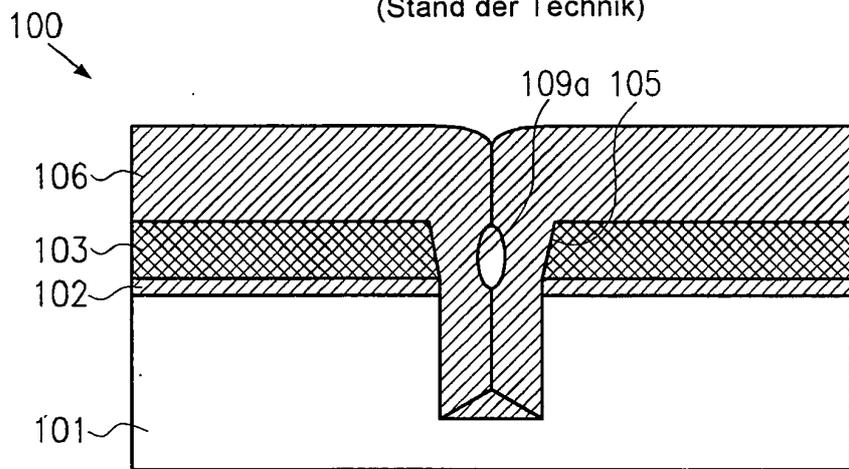


FIG.1f

(Stand der Technik)

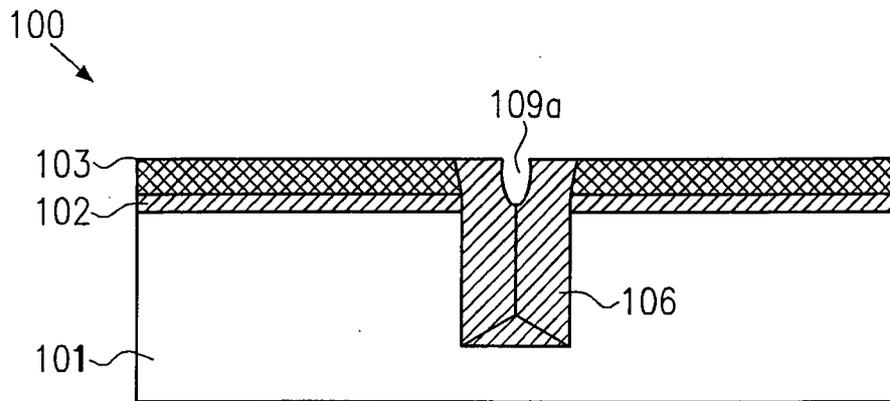


FIG.1g

(Stand der Technik)

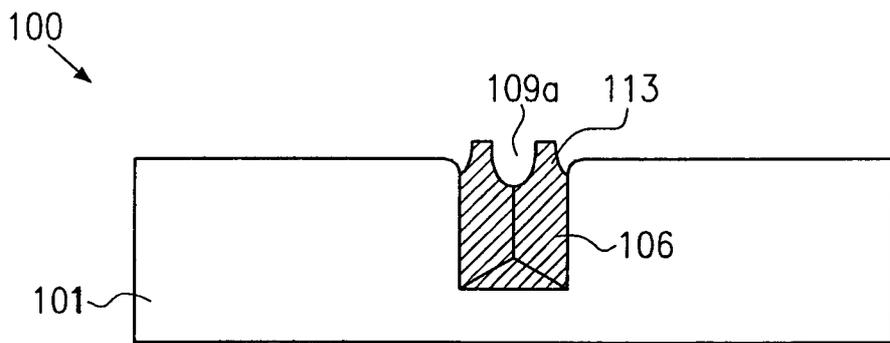


FIG.1h

(Stand der Technik)

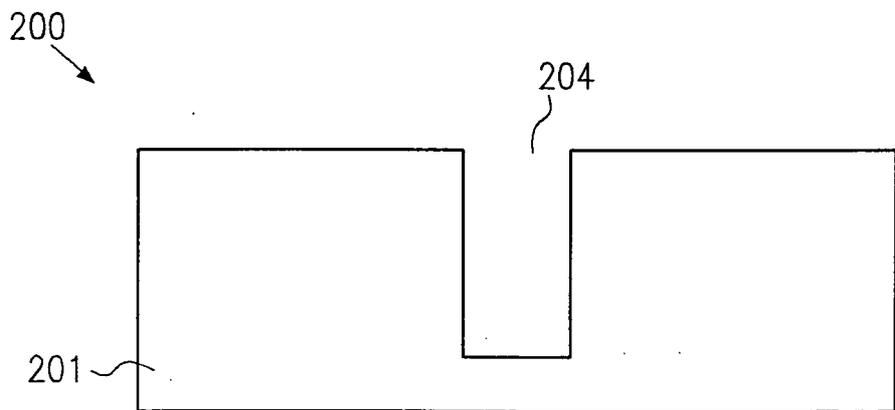


FIG.2a

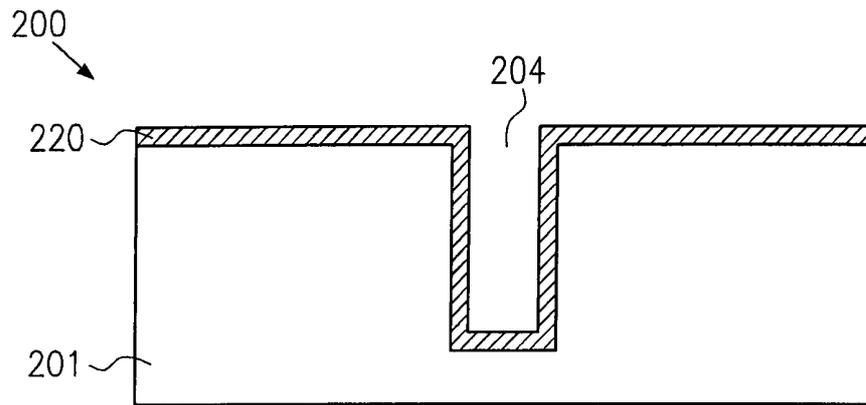


FIG.2b

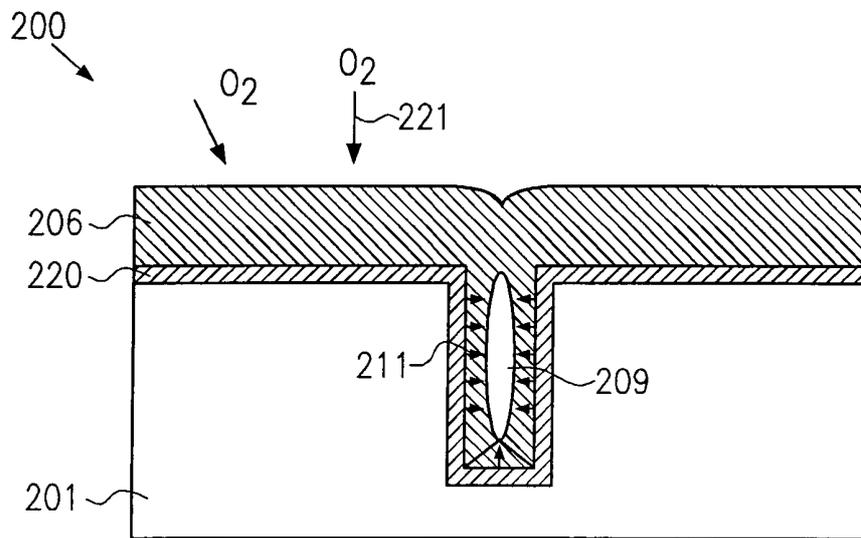


FIG.2c

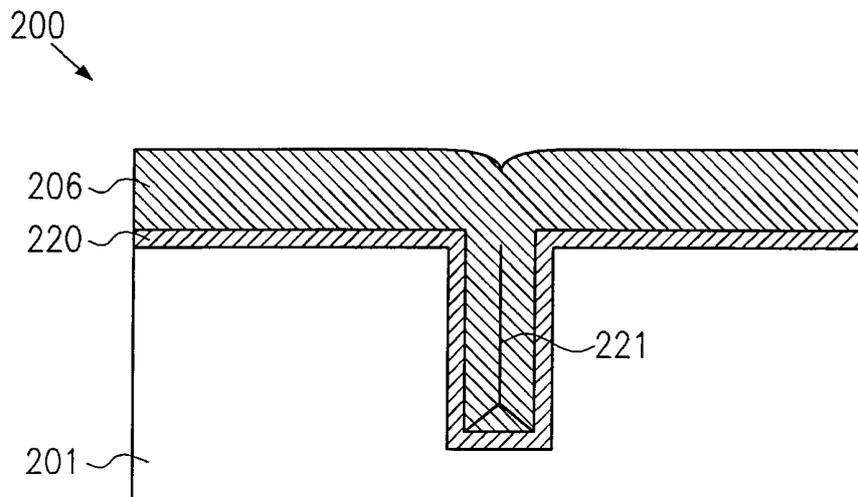


FIG.2d

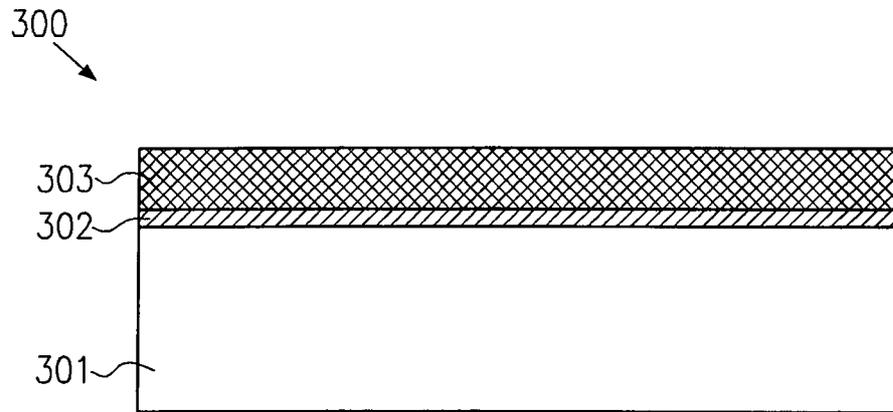


FIG.3a

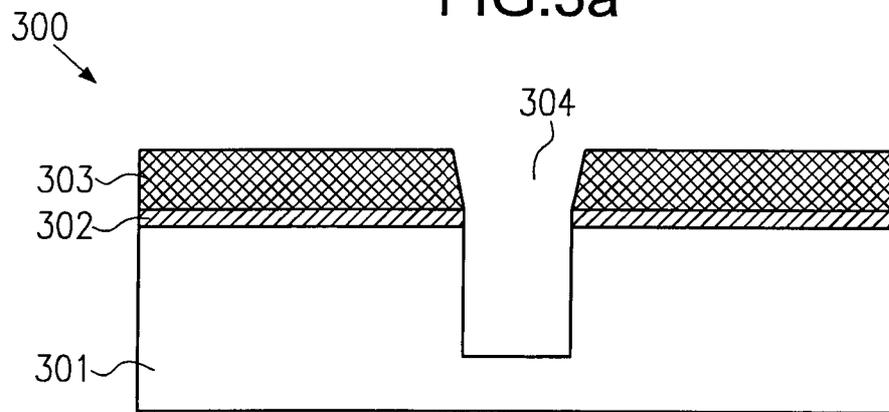


FIG.3b

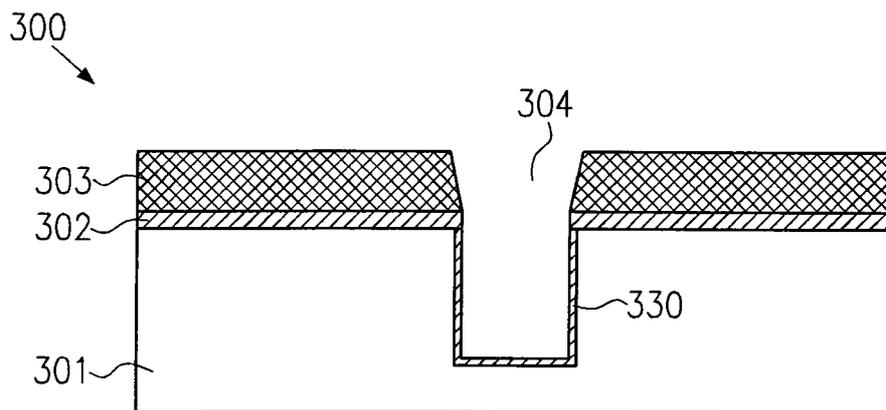


FIG.3c

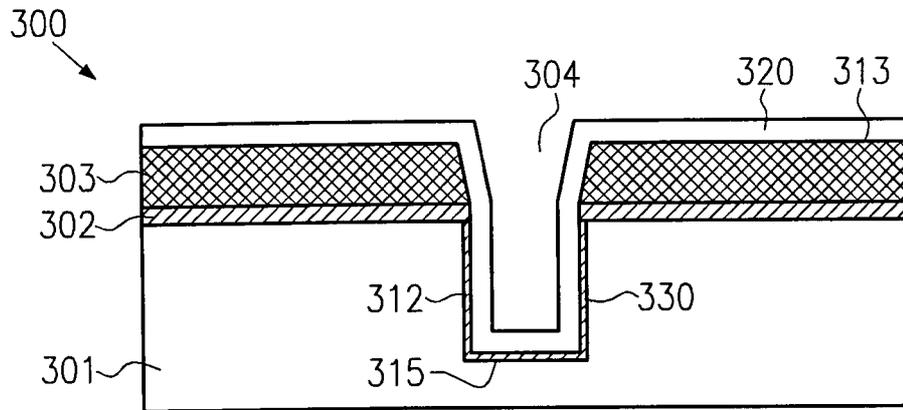


FIG.3d

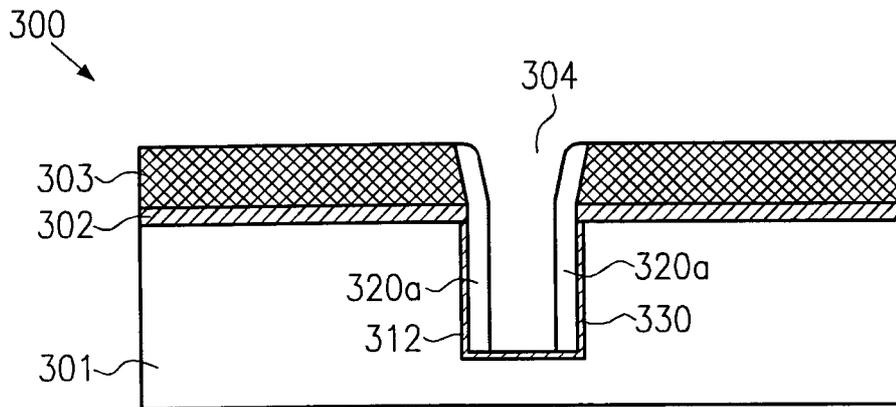


FIG.3e

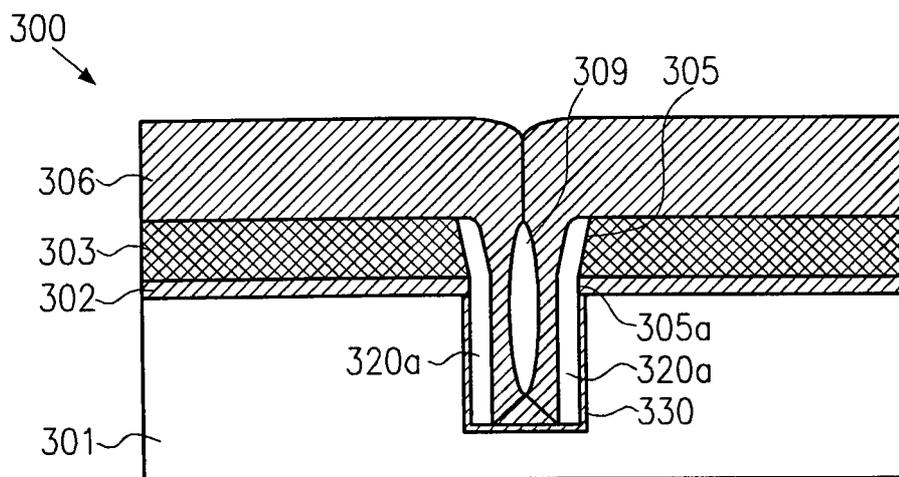


FIG.3f

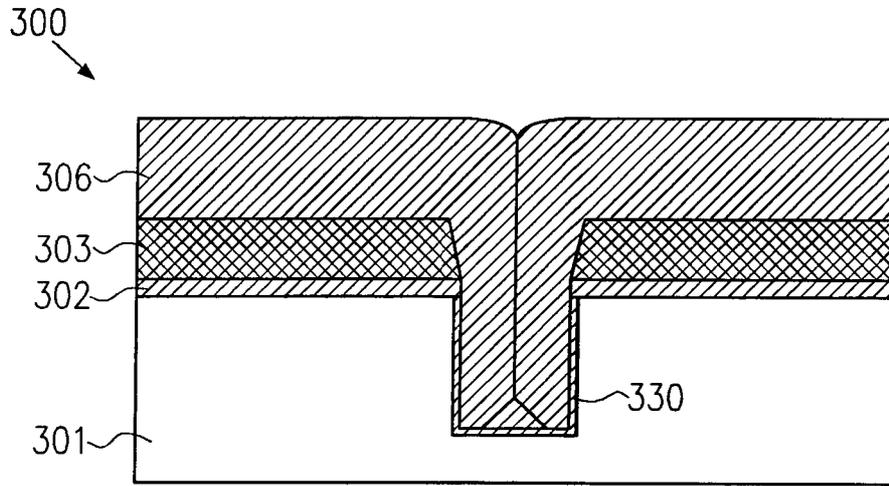


FIG.3g

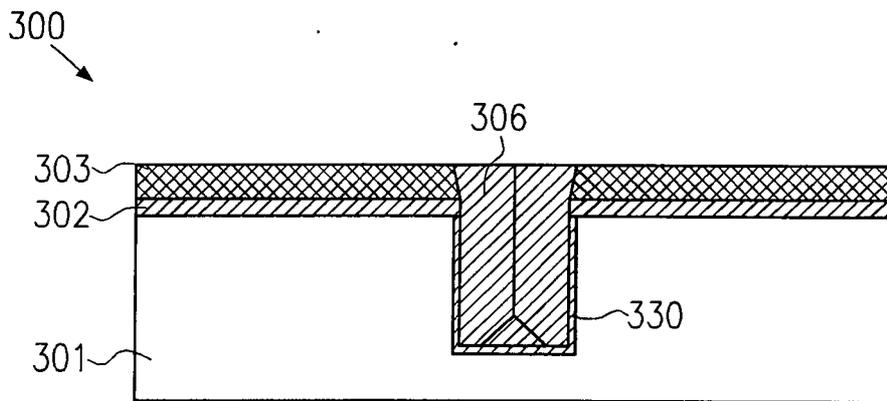


FIG.3h