

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4881211号
(P4881211)

(45) 発行日 平成24年2月22日(2012.2.22)

(24) 登録日 平成23年12月9日(2011.12.9)

(51) Int.Cl.		F I		
HO 1 L	23/12	(2006.01)	HO 1 L	23/12 F
HO 5 K	3/34	(2006.01)	HO 1 L	23/12 5 O 1 B
			HO 1 L	23/12 N
			HO 5 K	3/34 5 O 1 D

請求項の数 9 (全 27 頁)

(21) 出願番号	特願2007-105965 (P2007-105965)	(73) 特許権者	000190688 新光電気工業株式会社
(22) 出願日	平成19年4月13日(2007.4.13)		長野県長野市小島田町80番地
(65) 公開番号	特開2008-263125 (P2008-263125A)	(74) 代理人	100070150 弁理士 伊東 忠彦
(43) 公開日	平成20年10月30日(2008.10.30)	(72) 発明者	小林 和弘 長野県長野市小島田町80番地 新光電気工業株式会社内
審査請求日	平成22年2月8日(2010.2.8)	(72) 発明者	中村 順一 長野県長野市小島田町80番地 新光電気工業株式会社内
		(72) 発明者	金子 健太郎 長野県長野市小島田町80番地 新光電気工業株式会社内

最終頁に続く

(54) 【発明の名称】 配線基板の製造方法及び半導体装置の製造方法及び配線基板

(57) 【特許請求の範囲】

【請求項1】

支持基板上に第1絶縁層を形成する第1工程と、
前記第1絶縁層に前記支持基板を露出させる第1開口を形成する第2工程と、
金属からなる前記支持基板を給電層とする電解めっきにより、前記第1絶縁層に設けられた前記第1開口内に電極パッドの円柱部を析出させ、さらに電解めっきを継続して前記円柱部より上方に析出され前記第1絶縁層の上面よりも上方に盛り上がった膨出部と、前記膨出部の外周から前記第1開口の周辺方向に突出する突出部とを形成する第3工程と、
前記電極パッドが設けられた前記第1絶縁層上に第2絶縁層を形成する第4工程と、
前記第2絶縁層に前記電極パッドの前記膨出部を露出させるための第2開口を形成する第5工程と、
前記第2開口及び前記第2絶縁層上に前記電極パッドの前記膨出部と電氣的に接続される配線層を形成する第6工程と、
前記支持基板を除去して前記電極パッドの前記円柱部及び前記第1の絶縁層を露出させる第7工程と、
を有することを特徴とする配線基板の製造方法。

【請求項2】

支持基板上にレジストを形成する第1工程と、
前記レジストに前記支持基板を露出させる第1開口を形成する第2工程と、
金属からなる前記支持基板を給電層とする電解めっきにより、前記レジストに設けられ

10

20

た前記第 1 開口内に電極パッドの円柱部を析出させ、さらに電解めっきを継続して前記円柱部より上方に析出され前記レジストの上面よりも上方に盛り上がった膨出部と、前記膨出部の外周から前記第 1 開口の周辺方向に突出する突出部とを形成する第 3 工程と、

前記レジストを剥離する第 4 工程と、

前記電極パッドの表面を覆うように絶縁層を形成する第 5 工程と、

前記絶縁層に前記電極パッドの前記膨出部を露出させるための第 2 開口を形成する第 6 工程と、

前記第 2 開口及び前記絶縁層の表面に前記電極パッドの前記膨出部と電氣的に接続される配線層を形成する第 7 工程と、

前記支持基板を除去して前記電極パッドの前記円柱部及び前記絶縁層を露出させる第 8 工程と、

を有することを特徴とする配線基板の製造方法。

【請求項 3】

前記第 1 絶縁層の前記第 1 開口に粗化处理を施す工程を有することを特徴とする請求項 1 に記載の配線基板の製造方法。

【請求項 4】

前記レジストを剥離した後、前記電極パッドの表面に粗化处理を施す工程を有することを特徴とする請求項 2 に記載の配線基板の製造方法。

【請求項 5】

前記第 3 工程は、前記支持基板と同種の金属よりなる一の金属層を前記支持基板に積層し、さらに前記支持基板と異なる金属よりなる他の金属層を前記一の金属層と前記円柱部との間に積層する工程を含み、

前記第 7 工程は、前記支持基板を除去し、さらに前記電極パッドの前記円柱部に積層された前記他の金属層の露出面が凹部を形成するように前記一の前記金属層を選択的に除去する工程を含むことを特徴とする請求項 1 に記載の配線基板の製造方法。

【請求項 6】

前記第 3 工程は、前記支持基板と同種の金属よりなる一の金属層を前記支持基板に積層し、さらに前記支持基板と異なる金属よりなる他の金属層を前記一の金属層と前記円柱部との間に積層する工程を含み、

前記第 8 工程は、前記支持基板を除去し、さらに前記電極パッドの前記円柱部に積層された前記他の金属層の露出面が凹部を形成するように前記一の前記金属層を選択的に除去する工程を含むことを特徴とする請求項 2 に記載の配線基板の製造方法。

【請求項 7】

前記請求項 1 乃至請求項 6 の何れか 1 項に記載された配線基板の製造方法を用いた半導体装置の製造方法であって、

前記電極パッドにはんだバンプを介して半導体チップを実装する工程を有することを特徴とする半導体装置の製造方法。

【請求項 8】

電極パッドと、

前記電極パッドの表面を覆うように積層される 1 層の絶縁層と、

を有する配線基板において、

前記電極パッドは、前記絶縁層の開口内に形成された円柱部と、前記円柱部より上方に盛り上がるように形成された膨出部と、前記膨出部の外周から前記開口の周辺方向に突出する突出部とを有し、

前記円柱部、前記膨出部、前記突出部は、同一金属により一体的に形成されており、

前記絶縁層は、少なくとも前記円柱部の側面と、前記突出部の表面とを覆っていることを特徴とする配線基板。

【請求項 9】

前記電極パッドの他面側露出面は、前記絶縁層の表面より凹んだ位置に形成され、前記絶縁層の表面に凹部を形成していることを特徴とする請求項 8 に記載の配線基板。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は配線基板の製造方法及び半導体装置の製造方法及び配線基板に係り、特に多層基板の電極パッド形成部分における信頼性を高めるよう構成された配線基板の製造方法及び半導体装置の製造方法及び配線基板に関する。

【背景技術】

【0002】

例えば、ベアチップと基板との接続、或いはパッケージ基板とマザーボードとの接続に用いられるBGA(Ball Grid Array)のボール形成方法の一つとして、基板上に複数の電極を形成し、その後電極に連通する孔を有するソルダレジストを形成し、各孔の開口にはんだボールを搭載させた状態で加熱処理(リフロー)によってはんだボールを溶融させて孔内の電極に接合すると共に、ソルダレジストの表面にはんだバンプを突出形成させる製造方法が知られている。

10

【0003】

一方、ベアチップの小型化及び高集積化に伴ってベアチップを多層基板に実装するパッケージの開発も進められている(例えば、特許文献1参照)。

【0004】

図1に従来の配線基板の構造の一例を示す。図1に示す基板構造では、電極パッド10の外周が第1絶縁層12により覆われ、電極パッド10の上面が第2絶縁層13により覆われるように積層されており、電極パッド10の上面中央から上方に延在するビア14が第2絶縁層13を貫通して上部の配線部16に接続されている。電極パッド10は、Au層17とNi層18とが積層された構造であり、Au層17の表面が第1絶縁層12から露出され、Ni層18にビア14が接続されるように設けられている。

20

【0005】

さらに、電極パッド10には、はんだバンプを介して半導体チップが実装される場合と、はんだボールやピン等が接合される場合がある。このように多層構造の配線基板においては、電極パッド10がベアチップ搭載用パッド、または外部接続用パッドとして用いられる。

【特許文献1】特許3635219号(特開2000-323613号公報)

30

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、図1に示される配線基板においては、電極パッド10の外周が比較的平滑であるので、第1絶縁層12との密着性が弱く、リフロー処理により加熱されると、第1絶縁層12と電極パッド10との熱膨張差によって熱応力が加えられて電極パッド10の外周に接する境界部分でデラミネーションが生じ、第1絶縁層12の一部が欠落するおそれがあった。

【0007】

さらに、リフロー処理による加熱によって電極パッド10の角部(B部)の外周に接する第1絶縁層12の一部が欠落した場合、電極パッド10の角部(A部)から第2絶縁層13に向けてクラック20が発生するという問題があった。

40

さらに、クラック20が拡大された場合には、第2絶縁層13に積層された配線部16を切断してしまうおそれがあった。

【0008】

そこで、本発明は上記事情に鑑み、上記課題を解決した配線基板の製造方法及び半導体装置の製造方法及び配線基板を提供することを目的とする。

【課題を解決するための手段】

【0009】

上記課題を解決するため、本発明は以下のような手段を有する。

50

【 0 0 1 0 】

(1) 本発明は、支持基板上に第 1 絶縁層を形成する第 1 工程と、前記第 1 絶縁層に前記支持基板を露出させる第 1 開口を形成する第 2 工程と、金属からなる前記支持基板を給電層とする電解めっきにより、前記第 1 絶縁層に設けられた前記第 1 開口内に電極パッドの円柱部を析出させ、さらに電解めっきを継続して前記円柱部より上方に析出され前記第 1 絶縁層の上面よりも上方に盛り上がった膨出部と、前記膨出部の外周から前記第 1 開口の周辺方向に突出する突出部とを形成する第 3 工程と、前記電極パッドが設けられた前記第 1 絶縁層上に第 2 絶縁層を形成する第 4 工程と、前記第 2 絶縁層に前記電極パッドの前記膨出部を露出させるための第 2 開口を形成する第 5 工程と、前記第 2 開口及び前記第 2 絶縁層上に前記電極パッドの前記膨出部と電氣的に接続される配線層を形成する第 6 工程と、前記支持基板を除去して前記電極パッドの前記円柱部及び前記第 1 の絶縁層を露出させる第 7 工程と、を有することにより上記課題を解決するものである。

10

(2) 本発明は、支持基板上にレジストを形成する第 1 工程と、前記レジストに前記支持基板を露出させる第 1 開口を形成する第 2 工程と、金属からなる前記支持基板を給電層とする電解めっきにより、前記レジストに設けられた前記第 1 開口内に電極パッドの円柱部を析出させ、さらに電解めっきを継続して前記円柱部より上方に析出され前記レジストの上面よりも上方に盛り上がった膨出部と、前記膨出部の外周から前記第 1 開口の周辺方向に突出する突出部とを形成する第 3 工程と、前記レジストを剥離する第 4 工程と、前記電極パッドの表面を覆うように絶縁層を形成する第 5 工程と、前記絶縁層に前記電極パッドの前記膨出部を露出させるための第 2 開口を形成する第 6 工程と、前記第 2 開口及び前記絶縁層の表面に前記電極パッドの前記膨出部と電氣的に接続される配線層を形成する第 7 工程と、前記支持基板を除去して前記電極パッドの前記円柱部及び前記絶縁層を露出させる第 8 工程と、を有することにより、上記課題を解決するものである。

20

(3) 本発明は、前記第 1 絶縁層の前記第 1 開口に粗化处理を施す工程を有することにより、上記課題を解決するものである。

(4) 本発明は、前記レジストを剥離した後、前記電極パッドの表面に粗化处理を施す工程を有することにより、上記課題を解決するものである。

(5) 本発明は、前記 (1) に記載の半導体装置の製造方法であって、前記第 3 工程は、前記支持基板と同種の金属よりなる一の金属層を前記支持基板に積層し、さらに前記支持基板と異なる金属よりなる他の金属層を前記一の金属層と前記円柱部との間に積層する工程を含み、前記第 7 工程は、前記支持基板を除去し、さらに前記電極パッドの前記円柱部に積層された前記他の金属層の露出面が凹部を形成するように前記一の前記金属層を選択的に除去する工程を含むことにより、上記課題を解決するものである。

30

(6) 本発明は、前記 (2) に記載の半導体装置の製造方法であって、前記第 3 工程は、前記支持基板と同種の金属よりなる一の金属層を前記支持基板に積層し、さらに前記支持基板と異なる金属よりなる他の金属層を前記一の金属層と前記円柱部との間に積層する工程を含み、前記第 8 工程は、前記支持基板を除去し、さらに前記電極パッドの前記円柱部に積層された前記他の金属層の露出面が凹部を形成するように前記一の前記金属層を選択的に除去する工程を含むことにより、上記課題を解決するものである。

(7) 本発明は、前記 (1) 乃至 (6) の何れか 1 項に記載された配線基板の製造方法を用いた半導体装置の製造方法であって、前記電極パッドにはんだバンプを介して半導体チップを実装する工程を有することにより、上記課題を解決するものである。

40

(8) 本発明は、電極パッドと、前記電極パッドの表面を覆うように積層される 1 層の絶縁層と、を有する配線基板において、前記電極パッドは、前記絶縁層の開口内に形成された円柱部と、前記円柱部より上方に盛り上がるように形成された膨出部と、前記膨出部の外周から前記開口の周辺方向に突出する突出部とを有し、前記円柱部、前記膨出部、前記突出部は、同一金属により一体的に形成されてあり、前記絶縁層は、少なくとも前記円柱部の側面と、前記突出部の表面とを覆っていることにより、上記課題を解決するものである。

(9) 本発明は、前記電極パッドの他面側露出面は、前記絶縁層の表面より凹んだ位置

50

に形成され、前記絶縁層の表面に凹部を形成することにより、上記課題を解決するものである。

【発明の効果】

【0011】

本発明によれば、金属からなる支持基板を給電層とする電解めっきにより、第1絶縁層またはレジストに設けられた開口内に電極パッドの円柱部を析出させ、さらに電解めっきを継続して円柱部より上方に析出され第1絶縁層またはレジストの上面よりも上方に盛り上がった膨出部と、膨出部の外周から第1開口の周辺方向に突出する突出部とを形成することにより、電極パッドの外周角部から絶縁層に発生するクラックの進行を阻止し、クラックによる配線層の断線を防止できる。

10

【発明を実施するための最良の形態】

【0012】

以下、図面を参照して本発明を実施するための最良の形態について説明する。

【実施例1】

【0013】

図2は本発明による配線基板の実施例1が適用された半導体装置を示す縦断面図である。図2に示されるように、半導体装置100は、例えば、半導体チップ110を配線基板120にフリップチップ実装してなる構成である。配線基板120は、複数の配線層と複数の絶縁層とが積層された多層構造であり、本実施例においては、各配線層を有する第1層122、第2層124、第3層126、第4層128の各絶縁層が上下方向に積層された構成になっている。また、第1層122は、第1電極パッド130に第1絶縁層121と第2絶縁層123とを積層した構成になっている。各絶縁層は、例えば、エポキシ樹脂やポリイミド樹脂等の絶縁性樹脂からなる。

20

【0014】

尚、はんだ接続が行なわれる第1絶縁層121及び第4層128の絶縁層は、ソルダレジスト(アクリル樹脂やエポキシ樹脂等からなる)としての絶縁性樹脂により形成しても良い。また、半導体装置100において、半導体チップ110と配線基板120との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【0015】

最上段の第1層122は、半導体チップ110の端子がフリップチップ接続される第1電極パッド130、ビア134が形成されている。また、第1層122の下側に積層された第2層124は、ビア134に導通される配線層140、ビア142が形成されている。また、第2層124の下側に積層された第3層126は、ビア142に導通される配線層150、ビア152を有する。また、第3層126の下側に積層された第4層128は、ビア152に導通される第2電極パッド160を有する。

30

【0016】

また、第1層122は、第1電極パッド130の外周を囲むように第1絶縁層121が形成され、第1絶縁層122と第2絶縁層123との間に第1電極パッド130の一面側外周より半径方向(周辺方向)に突出する突出部132が形成されている。この突出部132は、側方からみると第1電極パッド130の外周より直角に曲げられたL字状に形成されており、このL字状部分によって第1絶縁層121におけるクラックの進行を阻止することができる。また、第1電極パッド130の他面側は、第1絶縁層121より露出される露出面であり、はんだパンプ180が接続される。

40

【0017】

第1電極パッド130は、はんだとの接合性が良好なAu層170、Ni層172、Cu層174が積層される三層構造になっている。従って、第1電極パッド130の他面側には、Au層170の表面が露出されている。

【0018】

上記突出部132は、後述するようにCu層174により形成されており、Cu層174を電解めっきする工程で第1電極パッド130と一体的に形成される。また、配線基板

50

120の上面側(半導体チップ実装側)には、Au層170が露出されており、このAu層170には半導体チップ110のはんだバンプ180が接続される。

【0019】

半導体チップ110の端子は、はんだバンプ180を介してAu層170にはんだ付けされることで、第1電極パッド130に導通される。はんだバンプ180は、はんだボールを第1電極パッド130に搭載し、リフロー(加熱処理)して形成される。

【0020】

第1絶縁層121と第2絶縁層123との境界面には、第1電極パッド130の一面側外周より半径方向(周辺方向)に突出する突出部132が全周に形成されている。この突出部132は、第1電極パッド130の外径より大径に形成されている。本実施例においては、例えば、第1電極パッド130のビア径が70 μ m~100 μ m程度、厚さが5 μ m程度とすると、突出部132は、第1絶縁層121にオーバーラップする範囲が2 μ m~10 μ m(好適には5 μ m)程度、厚さが2 μ m~10 μ m(好適には5 μ m)程度となるように形成される。

10

【0021】

第1電極パッド130の一面側外周より突出部132を半径方向に突出させることにより、例えば、リフロー処理による熱応力の進行方向が突出部132によって遮断され、第1絶縁層121と第2絶縁層123との境界面に沿う方向で吸収されるため、第1電極パッド130の外周を覆う第1絶縁層121の一部でデラミネーションが生じて欠落しても第2絶縁層123にクラックが発生することを防止できる。

20

【0022】

尚、第1電極パッド130としては、Au層170が配線基板120の表面に露出するようにAu層170、Ni層172のみを積層する構成としても良い。また、第1電極パッド130は、Au層170、Ni層172の代わりに、Au/Pd/Ni、Sn/Ni、Sn-Ag(スズと銀の合金)、Snも使用可能である。また、上記の金属のみで第1電極パッド130を形成しても良い。また、各金属は上記した金属に限らず使用可能であり、上記各金属の組み合わせは、上記組み合わせに限らないのは勿論である。

ここで、半導体装置100に用いられる配線基板120の製造方法について図3A~図3Nを参照して説明する。図3A~図3Nは実施例1の配線基板120の製造方法(その1~その14)を説明するための図である。尚、図3A~図3Nにおいては、第1電極パッド130が配線基板120の下面側となるフェイスダウンの向き(前述した図2に示す積層構造と上下方向に逆の向き)で各層を積層する。

30

【0023】

図3Aにおいて、まず、所定の厚さを有する平板状のCu板やCu箔からなる支持基板200を用意する。そして、支持基板200の上面にめっきレジストとしてエポキシ樹脂やポリイミド樹脂等の樹脂フィルムをラミネートし、第1絶縁層121を形成する。

【0024】

図3Bにおいて、第1絶縁層121に対して支持基板200の一部を露出するように第1電極パッド形成用の開口220を形成する。この開口220の内径は、第1電極パッド130の外径に相当する。尚、第1絶縁層121が熱硬化性樹脂の場合はレーザー光によって開口220を形成し、第1絶縁層121が感光性樹脂の場合はフォトリソグラフィによって開口220を形成する。

40

【0025】

図3Cにおいて、粗化処理を施して第1絶縁層121の表面及び開口220の内壁を粗面化する。尚、粗化処理によって得られる表面粗さは、例えば、Ra=0.25 μ m~0.75 μ m程度とすることが好ましい。

【0026】

図3Dにおいて、支持基板200を給電層として電解めっきを行なって開口220内の支持基板200上にAuを析出させてAu層170を形成し、さらにAu層170の表面にNiを析出させてNi層172を積層する。

50

【 0 0 2 7 】

図 3 E において、さらに、支持基板 2 0 0 を給電層として電解 C u めっきを行なって開口 2 2 0 内の N i 層 1 7 2 上に C u を析出させて C u 層 1 7 4 を積層する。これにより、A u 層 1 7 0、N i 層 1 7 2、C u 層 1 7 4 による 3 層構造の第 1 電極パッド 1 3 0 が形成される。

【 0 0 2 8 】

C u 層 1 7 4 は、電解 C u めっきにより開口 2 2 0 内に積層された円柱部 1 7 4 a と、C u の成長により第 1 絶縁層 1 2 1 の上面よりも上方に盛り上がった膨出部 1 7 4 b と、膨出部 1 7 4 b より半径方向（周辺方向）にはみ出して第 1 絶縁層 1 2 1 の上面に形成される鏝部 1 7 4 c（突出部 1 3 2 を形成する）とを有する。円柱部 1 7 4 a 及び鏝部 1 7 4 c は、第 1 絶縁層 1 2 1 の表面及び開口 2 2 0 の内壁が粗化处理されることで密着性が高められ、熱応力によるデラミネーションの発生を抑制することが可能になる。

10

【 0 0 2 9 】

C u 層 1 7 4 における、膨出部 1 7 4 b の高さ及び鏝部 1 7 4 c の水平方向への突出長さは、電解 C u めっき時間によって任意の寸法に設定することが可能である。また、膨出部 1 7 4 b の上面は、C u の析出具合によって様々な形状となるので、平面であったり、曲面または凹凸を有する波状面となる場合もあるが、本実施例では、説明の便宜上曲面形状で表してある。

【 0 0 3 0 】

図 3 F において、第 1 絶縁層 1 2 1 の表面及び電極パッド 1 3 0 の表面にエポキシ樹脂やポリイミド樹脂等の樹脂フィルムをラミネートし、第 2 絶縁層 1 2 3 を形成する。

20

【 0 0 3 1 】

図 3 G において、第 1 電極パッド 1 3 0 の表面の一部（C u 層 1 7 4 の膨出部 1 7 4 b）が露出するように、例えば、第 2 絶縁層 1 2 3 にレーザー光を照射してビアホール 2 6 0 を形成する。

【 0 0 3 2 】

図 3 H において、第 2 絶縁層 1 2 3 の表面及びビアホール 2 6 0 の内面及びビアホール 2 6 0 により露出される C u 層 1 7 4 の上面に、無電解銅めっきによりシード層 2 8 2 を形成する。尚、シード層 2 8 2 の形成方法としては、他の薄膜形成法（スパッタ法や C V D 法等）を用いても良いし、あるいは C u 以外の導電性金属を形成するようにしても良い。次いで、第 2 絶縁層 1 2 3 の表面（上面）にめっきレジストとしてドライフィルムレジスト 2 7 0 をラミネートする。そして、ドライフィルムレジスト 2 7 0 に対してパターンング（露光、現像）を施してシード層 2 8 2 の一部を露出する配線パターン形成用開口 2 8 0 を形成する。尚、ドライフィルムレジスト 2 7 0 の代わりに液状レジストを塗布しても良い。

30

【 0 0 3 3 】

図 3 I において、シード層 2 8 2 の給電により電解 C u めっきを行なってビアホール 2 6 0、配線パターン形成用開口 2 8 0 内のシード層 2 8 2 上に C u を析出させてビア 1 3 4 及び配線パターン層 1 4 0 を形成する。

【 0 0 3 4 】

図 3 J において、ドライフィルムレジスト 2 7 0 及び配線パターン層 1 4 0 下方以外のシード層 2 8 2 を第 2 絶縁層 1 2 3 から除去する。これにより、第 2 絶縁層 1 2 3 上には配線パターン層 1 4 0 が残される。尚、図 3 J 以降では、シード層 2 8 2 の図示を省略してある。

40

【 0 0 3 5 】

図 3 K において、第 2 絶縁層 1 2 3 及び配線パターン層 1 4 0 の表面に粗化处理を施した後、エポキシ樹脂を主成分としたフィルム状の所謂ビルトアップ樹脂 2 8 4（要求される硬度または柔軟性に応じてフィラーの含有率を適宜変更しても良い）をラミネートして第 2 層 1 2 4 の絶縁層を形成する。そして、配線パターン層 1 4 0 の表面の一部が露出するように、例えば、レーザー光を照射してビアホール 2 9 0 を形成する。

50

【0036】

続いて、上記図3G～図3Kの工程を繰り返すことにより、第2層124のビア142及び第3層126の配線パターン層150を形成する。また、絶縁層、配線層を4層以上に積層する場合には、その分上記図3G～図3Kの工程を繰り返せば良い。

【0037】

図3Lにおいて、第3層126の絶縁層の表面(上面)にCu等の無電解めっきによりシード層314を形成し、次いで、めっきレジストとしてドライフィルムレジスト300をラミネートする。尚、ドライフィルムレジスト270の代わりに液状レジストを塗布しても良い。また、シード層314の形成方法としては、無電解Cuめっき以外の薄膜形成法を用いても良いし、Cu以外の導電性金属で形成しても良い。

10

【0038】

そして、ドライフィルムレジスト300に対してパターンニング(露光、現像)を施してシード層314の一部を露出するように第2電極パッド形成用の開口310を形成する。次いで、シード層314への給電により電解Cuめっきを行なってビアホール312、開口310内にCuを析出させてビア152及び第2電極パッド160を形成する。

【0039】

図3Mにおいて、ドライフィルムレジスト300及び第2電極パッド160下方以外のシード層314を除去する。尚、図3M以降の工程では、第2電極パッド160下方に介在するシード層314がCu同士で一体化されるため、シード層314を省略してある。

【0040】

20

次いで、第3層126の絶縁層の表面(上面)にソルダレジスト320を塗布して第4層128の絶縁層を形成した後、第2電極パッド160の一部が露出されるように開口330を形成する。

【0041】

図3Nにおいて、支持基板200をウェットエッチングにより除去して配線基板120を得る。尚、支持基板200としては、2枚の支持基板200を上下方向に貼り合わせたものを用い、その上面側及び下面側の両面に配線基板120を積層することも可能である。その場合は、2枚の支持基板200を2分割してからウェットエッチングにより支持基板200を除去する。

【0042】

30

この後は、図2に示されるように、配線基板120の第1電極パッド130にはんだボールを搭載し、リフローすることにより、半導体チップ110は、各端子がはんだバンプ180を介して電極パッド130に接続されて、配線基板120に実装される。尚、半導体チップ110を配線基板120に実装する工程は、適宜選択される工程であり、例えば、顧客からの要望に応じて半導体チップ110を配線基板120に実装する場合と、配線基板120が納品された取引先において、半導体チップ110を配線基板120に実装する場合がある。

【0043】

また、上記はんだバンプ180の代わりに半導体チップ110がワイヤボンディングにより配線基板120に実装されても良い。また、上記はんだバンプ180の代わりに半導体チップ110がピンをはんだ付けして配線基板120に実装されても良い。

40

【0044】

また、はんだバンプ180形成のためリフローの際に熱応力が発生した場合には、突出部132が第1電極パッド130の一面側外周より半径方向(周辺方向)にはみ出すように形成されているため、熱応力の進行方向が突出部132によって遮断され、第1絶縁層121と第2絶縁層123との境界面の沿う方向で吸収される。そのため、実施例1の配線基板120では、第2絶縁層123におけるクラック発生を防止できる。

【0045】

図4は実施例1の変形例を示す図である。図4に示されるように、この変形例では配線基板120が上記実施例1の場合と上下方向が逆向きに用いられる。すなわち、第2電極

50

パッド160には、はんだバンプ180を介して半導体チップ110が実装され、第1電極パッド130には、はんだボールをリフローしてはんだバンプ340を形成する。

【0046】

半導体チップ110は、上記図2及び図4に示されるように、配線基板120の第1電極パッド130または第2電極パッド160のどちらに実装しても良い。

【0047】

尚、この変形例では、第2電極パッド160にAu層とNi層とが積層されためっき層(Au層が表面に露出するように積層する)を設けても良い。また、Au層170、Ni層172の代わりに、Au/Pd/Ni、Sn/Ni、Sn-Ag(スズと銀の合金)、Snも使用可能である。また、上記の金属のみで第1電極パッド130を形成しても良い。また、各金属は上記した金属に限らず使用可能であり、上記各金属の組み合わせは、上記組み合わせに限らないのは勿論である。

さらに、この変形例の場合、前述した図3Mの工程で、半導体チップ110を配線基板120に搭載し、その後、支持基板200除去することにより、半導体装置を完成するようにしても良い。

【0048】

また、この変形例においても、半導体チップ110と配線基板120との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【0049】

また、上記はんだバンプ180の代わりに半導体チップ110がワイヤボンディングにより配線基板120に実装されても良い。また、上記はんだバンプ180の代わりに半導体チップ110がピンをはんだ付けして配線基板120に実装されても良い。

【実施例2】

【0050】

図5は配線基板の実施例2が適用された半導体装置を示す縦断面図である。尚、図5において、上記実施例1と同一部分には、同一符号を付してその説明を省略する。

【0051】

図5に示されるように、実施例2の半導体装置400に用いられる配線基板420は、第1電極パッド130の表面(Au層170側の端面)が第1絶縁層121の表面よりも凹んだ電極開口(凹部)430を形成している。そのため、はんだバンプ180は、はんだボールを電極開口430に挿入した状態でリフロー(加熱処理)し、Au層170側に形成される。尚、この実施例2の半導体装置400において、半導体チップ110と配線基板420との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【0052】

ここで、半導体装置400に用いられる配線基板420の製造方法について図6A~図6Oを参照して説明する。図6A~図6Oは実施例2の配線基板420の製造方法(その1~その15)を説明するための図である。尚、図6A~図6Oにおいては、第1電極パッド130が配線基板420の下面側となるフェイスダウンの向き(前述した図5に示す積層構造と上下方向に逆の向き)で各層を積層する。

【0053】

図6A~図6Cに示す工程は、前述した実施例1の図3A~図3Cと同様であり、図6Aにおいて、所定の厚さを有する平板状のCu板やCu箔からなる支持基板200を用い、支持基板200の上面にエポキシ樹脂やポリイミド樹脂等の樹脂フィルムをラミネートし、第1絶縁層121を形成する。

【0054】

図6Bにおいて、第1絶縁層121に対して支持基板200の一部を露出(レーザー光またはフォトリソグラフィによる)するように第1電極パッド形成用の開口220を形成する。この開口220の内径は、第1電極パッド130の外径に相当する。

【0055】

図6Cにおいて、粗化処理を施して第1絶縁層121の表面及び開口220の内壁を粗

10

20

30

40

50

面化する。尚、粗化処理によって得られる表面粗さは、例えば、 $Ra = 0.25 \mu m \sim 0.75 \mu m$ 程度とすることが好ましい。

【0056】

図6Dにおいて、開口220内に対して支持基板200を給電層として電解Cuめっきを行なって開口220内の支持基板200上にCuを析出させてCu層440を形成する。

【0057】

図6Eにおいて、支持基板200を給電層として電解めっきを行なって開口220内のCu層440上にAuを析出させてAu層170を形成し、さらにAu層170の表面にNiを析出させてNi層172を積層する。

10

【0058】

図6Fにおいて、さらに、支持基板200を給電層として電解めっきを行なって第1電極パッド形成用開口220内のNi層172上にCuを析出させてCu層174を積層する。Cu層174は、電解Cuめっきにより開口220内に積層された円柱部174aと、Cuの成長により第1絶縁層121の上面よりも上方に盛り上がった膨出部174bと、膨出部174bより半径方向(周辺方向)にはみ出して第1絶縁層121の上面に形成される鍔部174c(突出部132を形成する)とを有する。

【0059】

Cu層174における、膨出部174bの高さ及び鍔部174cの水平方向への突出長さは、電解Cuめっき時間によって任意の寸法に設定することが可能である。

20

【0060】

図6G～図6Nに示す各工程は、各絶縁層と各配線層を積層する工程であり、前述した実施例1の図3F～図3Mに示す各工程と同様な処理を行なうため、ここでは、その説明を省略する。

【0061】

図6Oにおいて、支持基板200をウェットエッチングにより除去し、さらにCu層440も除去して配線基板420を得る。実施例2の配線基板420は、Cu層440が除去されることにより下面側(チップ実装側)に第1絶縁層121の表面より凹んだ電極開口430が形成される。

【0062】

30

尚、支持基板200としては、2枚の支持基板200を上下方向に貼り合わせたものを用い、その上面側及び下面側の両面に配線基板420を積層することも可能である。その場合は、2枚の支持基板200を2分割してからウェットエッチングにより支持基板200を除去する。

【0063】

この後は、図5に示されるように、電極開口430のAu層170にはんだボールを搭載し、リフローすることにより、半導体チップ110は、各端子がはんだバンプ180を介して第1電極パッド130に接続されて、配線基板420に実装される。尚、半導体チップ110を配線基板420に実装する工程は、適宜選択される工程であり、例えば、顧客からの要望に応じて半導体チップ110を配線基板420に実装する場合と、配線基板420が納品された取引先において、半導体チップ110を配線基板420に実装する場合がある。

40

【0064】

このように、実施例2の配線基板420は、下面側(チップ実装側)に第1絶縁層121の表面より凹んだ電極開口430が形成されるため、半導体チップ110を実装する際には、はんだバンプ180が、電極開口430にリフロー(加熱処理)されて第1電極パッド130のAu層170側に接合される。そのため、はんだバンプ180は、第1電極パッド130に確実に接合されると共に、電極開口430の周縁部により半径方向の接合強度も強化される。

【0065】

50

また、上記はんだバンプ 1 8 0 の代わりに半導体チップ 1 1 0 がワイヤボンディングにより配線基板 4 2 0 に実装されても良い。また、上記はんだバンプ 1 8 0 の代わりに半導体チップ 1 1 0 がピンをはんだ付けして配線基板 4 2 0 に実装されても良い。

【 0 0 6 6 】

また、実施例 2 においても、はんだバンプ 1 8 0 形成のためリフローの際に熱応力が発生した場合には、第 1 電極パッド 1 3 0 の外周より突出する突出部 1 3 2 が全周で半径方向（周辺方向）にはみ出すように形成されているため、熱応力の進行方向が突出部 1 3 2 によって遮断され、第 1 絶縁層 1 2 1 と第 2 絶縁層 1 2 3 との境界面の沿う方向で吸収される。そのため、実施例 2 の配線基板 4 2 0 では、実施例 1 と同様に、第 2 絶縁層 1 2 3 におけるクラック発生を防止できる。

10

【 0 0 6 7 】

図 7 は実施例 2 の変形例を示す図である。図 7 に示されるように、この変形例では配線基板 4 2 0 が上記実施例 2 の場合と上下方向が逆向きに用いられる。すなわち、第 2 電極パッド 1 6 0 には、はんだバンプ 1 8 0 を介して半導体チップ 1 1 0 が実装され、第 1 電極パッド 1 3 0 には、はんだボールをリフローしてはんだバンプ 3 4 0 を形成する。この場合、はんだバンプ 3 4 0 は、電極開口 4 3 0 の周縁部により半径方向の接合強度が強化される。

【 0 0 6 8 】

半導体チップ 1 1 0 は、上記図 5 及び図 7 に示されるように、配線基板 4 2 0 の第 1 電極パッド 1 3 0 または第 2 電極パッド 1 6 0 のどちらにも実装しても良い。

20

【 0 0 6 9 】

尚、この変形例では、第 2 電極パッド 1 6 0 に Au 層と Ni 層とが積層されためっき層（Au 層が表面に露出するように積層する）を設けても良い。また、Au 層 1 7 0、Ni 層 1 7 2 の代わりに、Au / Pd / Ni, Sn / Ni, Sn - Ag（スズと銀の合金）、Sn も使用可能である。また、上記の金属のみで第 1 電極パッド 1 3 0 を形成しても良い。また、各金属は上記した金属に限らず使用可能であり、上記各金属の組み合わせは、上記組み合わせに限らないのは勿論である。

さらに、この変形例の場合、前述した図 6 N の工程で、半導体チップ 1 1 0 を配線基板 4 2 0 に搭載し、その後、支持基板 2 0 0 除去することにより、半導体装置を完成するようにしても良い。

30

【 0 0 7 0 】

また、この変形例においても、半導体チップ 1 1 0 と配線基板 4 2 0 との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【 0 0 7 1 】

また、上記はんだバンプ 1 8 0 の代わりに半導体チップ 1 1 0 がワイヤボンディングにより配線基板 4 2 0 に実装されても良い。また、上記はんだバンプ 1 8 0 の代わりに半導体チップ 1 1 0 がピンをはんだ付けして配線基板 4 2 0 に実装されても良い。

【 実施例 3 】

【 0 0 7 2 】

図 8 は配線基板の実施例 3 が適用された半導体装置を示す縦断面図である。尚、図 8 において、上記実施例 1 と同一部分には、同一符号を付してその説明を省略する。

40

【 0 0 7 3 】

図 8 に示されるように、実施例 3 の半導体装置 5 0 0 に用いられる配線基板 5 2 0 は、第 1 層 1 2 2 の絶縁層が 1 層によって形成されている。尚、この実施例 2 の半導体装置 4 0 0 において、半導体チップ 1 1 0 と配線基板 5 2 0 との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【 0 0 7 4 】

ここで、半導体装置 5 0 0 に用いられる配線基板 5 2 0 の製造方法について図 9 A ~ 図 9 O を参照して説明する。図 9 A ~ 図 9 O は実施例 3 の配線基板 5 2 0 の製造方法（その 1 ~ その 1 5 ）を説明するための図である。尚、図 9 A ~ 図 9 O においては、第 1 電極パ

50

ッド130が配線基板520の下面側となるフェイスダウンの向き（前述した図5に示す積層構造と上下方向に逆の向き）で各層を積層する。

【0075】

図9Aにおいて、所定の厚さを有する平板状のCu板やCu箔からなる支持基板200を用意し、支持基板200の上面にめっきレジストとしてエポキシ樹脂やポリイミド樹脂等の樹脂フィルム（レジスト）210をラミネートする。

【0076】

図9Bにおいて、樹脂フィルム210に対して支持基板200の一部を露出（フォトリソグラフィによる）する開口220を形成する。この開口220の内径は、第1電極パッド130の外径に相当する。

【0077】

図9Cにおいて、支持基板200を給電層として電解めっきを行なって開口220内の支持基板200上にAuを析出させてAu層170を形成し、さらにAu層170の表面にNiを析出させてNi層172を積層する。

【0078】

図9Dにおいて、さらに、支持基板200を給電層として電解めっきを行なって開口220内のNi層172上にCuを析出させてCu層174を積層して第1電極パッド130を形成する。Cu層174は、電解Cuめっきにより開口220内に積層された円柱部174aと、Cuの成長により樹脂フィルム210の上面よりも上方に盛り上がった膨出部174bと、膨出部174bより半径方向（周辺方向）にはみ出して樹脂フィルム210の上面（開口220の上端周縁部）に形成される鍔部174cとを有する。鍔部174cは、円柱部174aの上端外周より大径であり、突出部132を形成する。

尚、Cu層174における、膨出部174bの高さ及び鍔部174cの水平方向への突出長さは、電解Cuめっき時間によって任意の寸法に設定することが可能である。

【0079】

図9Eにおいて、支持基板200から樹脂フィルム210を剥離することにより、支持基板200上には第1電極パッド130が残される。

【0080】

図9Fにおいて、支持基板200及び電極パッド130の表面に粗化処理を施して支持基板200及び電極パッド130の表面を粗面化する。尚、粗化処理によって得られる表面粗さは、例えば、 $Ra = 0.25 \mu m \sim 0.75 \mu m$ 程度とすることが好ましい。

【0081】

図9Gにおいて、粗化処理された支持基板200及び電極パッド130の表面にエポキシ樹脂やポリイミド樹脂等の樹脂フィルム230をラミネートし、第1層122の絶縁層を形成する。尚、樹脂フィルム230は、支持基板200及び電極パッド130の表面に真空ラミネーション法や真空式ホットプレスを用いてラミネートされる。そのため、樹脂フィルム230は、真空により支持基板200及び第1電極パッド130の上面及び外周面に圧着されるため、第1電極パッド130の突出部132の下側にも隙間なく密着した状態にラミネートされ、ポイドの発生が防止される。しかも、支持基板200及び電極パッド130の表面が粗面化されているので、樹脂フィルム230は、電極パッド130に対する密着性が高められ、熱応力によるデラミネーションの発生が抑制される。

【0082】

図9Hにおいて、第1電極パッド130の表面の一部（Cu層174の膨出部174b）が露出するように、例えば、第1層122の絶縁層（樹脂フィルム230）にレーザー光を照射してピアホール260を形成する。

【0083】

図9Iにおいて、第1層122の絶縁層の表面及びピアホール260の内面及びピアホール260により露出されるCu層174の上面に、無電解銅めっきによりシード層282を形成する。尚、シード層282の形成方法としては、他の薄膜形成法（スパッタ法やCVD法等）を用いても良いし、あるいはCu以外の導電性金属を形成するようにしても

10

20

30

40

50

良い。次いで、シード層 282 の表面(上面)にめっきレジストとしてドライフィルムレジスト 270 をラミネートする。そして、ドライフィルムレジスト 270 に対してパターンニング(露光、現像)を施してシード層 282 の一部を露出する配線パターン形成用の開口 280 を形成する。尚、ドライフィルムレジスト 270 の代わりに液状レジストを塗布しても良い。

【0084】

図 9 J において、シード層 282 への給電により電解 Cu めっきを行なってビアホール 260、開口 280 内のシード層 282 上に Cu を析出させてビア 134 及び配線パターン層 140 を形成する。

【0085】

図 9 K において、ドライフィルムレジスト 270 及び配線パターン層 140 下方以外のシード層 282 を除去する。これにより、第 1 層 122 の絶縁層上には配線パターン層 140 が残される。尚、図 9 K 以降では、シード層 282 の図示を省略してある。

【0086】

図 9 L において、第 1 層 122 の絶縁層及び配線パターン層 140 の表面に粗化处理を施した後、エポキシ樹脂を主成分としたフィルム状の所謂ビルトアップ樹脂 284 (要求される硬度または柔軟性に応じてフィラーの含有率を適宜変更しても良い)をラミネートして第 2 層 124 の絶縁層を形成する。そして、配線パターン層 140 の表面の一部が露出するように、例えば、レーザー光を照射してビアホール 290 を形成する。

【0087】

続いて、上記図 9 H ~ 図 9 L の工程を繰り返すことにより、第 2 層 124 のビア 142 及び第 3 層 126 の配線パターン層 150 を形成する。また、絶縁層、配線層を 4 層以上に積層する場合には、その分上記図 9 H ~ 図 9 L の工程を繰り返せば良い。

【0088】

図 9 M において、第 3 層 126 の絶縁層の表面(上面)に Cu 等の無電解めっきによりシード層 314 を形成し、次いで、めっきレジストとしてドライフィルムレジスト 300 をラミネートする。尚、ドライフィルムレジスト 270 の代わりに液状レジストを塗布しても良い。また、シード層 314 の形成方法としては、無電解 Cu めっき以外の薄膜形成法を用いても良いし、Cu 以外の導電性金属で形成しても良い。

【0089】

そして、ドライフィルムレジスト 300 に対してパターンニング(露光、現像)を施してシード層 314 の一部を露出するように第 2 電極パッド形成用の開口 310 を形成する。次いで、シード層 314 への給電により電解 Cu めっきを行なってビアホール 312、開口 310 内に Cu を析出させてビア 152 及び第 2 電極パッド 160 を形成する。

【0090】

図 9 N において、ドライフィルムレジスト 300 及び第 2 電極パッド 160 下方以外のシード層 314 を除去する。尚、図 9 N 以降の工程では、第 2 電極パッド 160 下方に介在するシード層 314 が Cu 同士で一体化されるため、シード層 314 を省略してある。

【0091】

次いで、第 3 層 126 の絶縁層の表面(上面)にソルダレジスト 320 をラミネートして第 4 層 128 の絶縁層を形成した後、第 2 電極パッド 160 の一部が露出されるように開口 330 を形成する。

【0092】

図 9 O において、支持基板 200 をウェットエッチングにより除去して配線基板 520 を得る。尚、支持基板 200 としては、2 枚の支持基板 200 を上下方向に貼り合わせたものを用い、その上面側及び下面側の両面に配線基板 520 を積層することも可能である。その場合は、2 枚の支持基板 200 を 2 分割してからウェットエッチングにより支持基板 200 を除去する。

【0093】

この後は、図 8 に示されるように、配線基板 520 の第 1 電極パッド 130 にはんだボ

10

20

30

40

50

ールを搭載し、リフローすることにより、半導体チップ110は、各端子がはんだバンプ180を介して電極パッド130に接続されて、配線基板520に実装される。尚、半導体チップ110を配線基板520に実装する工程は、適宜選択される工程であり、例えば、顧客からの要望に応じて半導体チップ110を配線基板520に実装する場合と、配線基板520が納品された取引先において、半導体チップ110を配線基板520に実装する場合がある。

【0094】

また、実施例3においても、はんだバンプ180形成のためリフローの際に熱応力が発生した場合には、突出部132が第1電極パッド130の一面側外周より半径方向（周辺方向）にはみ出すように形成されているため、熱応力の進行方向が突出部132によって遮断され、第1層122の絶縁層におけるクラック発生を防止できる。

10

【0095】

また、上記はんだバンプ180の代わりに半導体チップ110がワイヤボンディングにより配線基板520に実装されても良い。また、上記はんだバンプ180の代わりに半導体チップ110がピンをはんだ付けして配線基板520に実装されても良い。

【0096】

図10は実施例3の変形例を示す図である。図10に示されるように、この変形例では配線基板520が上記実施例3の場合と上下方向が逆向きに用いられる。すなわち、第2電極パッド160には、はんだバンプ180を介して半導体チップ110が実装され、第1電極パッド130には、はんだボールをリフローしてはんだバンプ340を形成する。

20

【0097】

半導体チップ110は、上記図8及び図10に示されるように、配線基板120の第1電極パッド130または第2電極パッド160のどちらに実装しても良い。

【0098】

尚、この変形例では、第2電極パッド160にAu層とNi層とが積層されたためっき層（Au層が表面に露出するように積層する）を設けても良い。また、Au層170、Ni層172の代わりに、Au/Pd/Ni、Sn/Ni、Sn-Ag（スズと銀の合金）、Snも使用可能である。また、上記の金属のみで第1電極パッド130を形成しても良い。また、各金属は上記した金属に限らず使用可能であり、上記各金属の組み合わせは、上記組み合わせに限らないのは勿論である。

30

さらに、この変形例の場合、前述した図9Nの工程で、半導体チップ110を配線基板120に搭載し、その後、支持基板200除去することにより、半導体装置を完成するようにしても良い。

【0099】

また、この変形例においても、半導体チップ110と配線基板520との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【0100】

また、上記はんだバンプ180の代わりに半導体チップ110がワイヤボンディングにより配線基板520に実装されても良い。また、上記はんだバンプ180の代わりに半導体チップ110がピンをはんだ付けして配線基板520に実装されても良い。

40

【実施例4】

【0101】

図11は配線基板の実施例4が適用された半導体装置を示す縦断面図である。尚、図11において、上記各実施例と同一部分には、同一符号を付してその説明を省略する。

【0102】

図11に示されるように、実施例4の半導体装置600に用いられる配線基板620は、第1電極パッド130の露出面（Au層170側の端面）が第1層122の表面よりも凹んだ電極開口（凹部）430を形成している。そのため、はんだバンプ180は、はんだボールを電極開口430に挿入した状態でリフロー（加熱処理）し、Au層170側に形成される。尚、この実施例4の半導体装置600において、半導体チップ110と配線基板

50

620との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【0103】

ここで、半導体装置400に用いられる配線基板620の製造方法は、前述した実施例3の図9A～図9Oの工程と同様であるが、図9Cの工程で支持基板200にCu層を積層し、このCu層を図9Oの工程で支持基板200と共に除去する点が異なる。

【0104】

従って、実施例4では、図9Cの工程において、開口220内に対して支持基板200を給電層として電解Cuめっきを行なって開口220内の支持基板200上にCuを析出させてCu層440(図6D参照)を形成する。次いで、支持基板200を給電層として電解めっきを行なって開口220内のCu層440上にAuを析出させてAu層170を形成し、さらにAu層170の表面にNiを析出させてNi層172を積層する。さらに、支持基板200を給電層として電解めっきを行なって第1電極パッド形成用開口220内のNi層172上にCuを析出させてCu層174を積層する。

10

【0105】

また、図9Oの工程において、支持基板200をウェットエッチングにより除去し、さらにCu層440も除去して配線基板420を得る。配線基板620は、Cu層440が除去されることにより下面側(チップ実装側)に第1層122の表面より凹んだ電極開口430(図6O参照)が形成される。

【0106】

尚、実施例4においても、支持基板200としては、2枚の支持基板200を上下方向に貼り合わせたものを用い、その上面側及び下面側の両面に配線基板620を積層することも可能である。その場合は、2枚の支持基板200を2分割してからウェットエッチングにより支持基板200を除去する。

20

【0107】

この後は、図11に示されるように、電極開口430のAu層170にはんだボールを搭載し、リフローすることにより、半導体チップ110は、各端子がはんだバンプ180を介して第1電極パッド130に接続されて、配線基板620に実装される。尚、半導体チップ110を配線基板620に実装する工程は、適宜選択される工程であり、例えば、顧客からの要望に応じて半導体チップ110を配線基板620に実装する場合と、配線基板620が納品された取引先において、半導体チップ110を配線基板620に実装する

30

【0108】

このように、実施例4の配線基板620は、下面側(チップ実装側)に第1層122の表面より凹んだ電極開口430が形成されるため、半導体チップ110を実装する際には、はんだバンプ180が、電極開口430にリフロー(加熱処理)されて第1電極パッド130のAu層170側に接合される。そのため、はんだバンプ180は、第1電極パッド130に確実に接合されると共に、電極開口430の周縁部により半径方向の接合強度も強化される。

【0109】

また、実施例4においても、はんだバンプ180形成のためリフローの際に熱応力が発生した場合には、第1電極パッド130の一面側外周より突出する突出部132が全周で半径方向(周辺方向)にはみ出すように形成されているため、熱応力の進行方向が突出部132によって遮断され、第1層122の絶縁層におけるクラック発生を防止できる。

40

【0110】

また、上記はんだバンプ180の代わりに半導体チップ110がワイヤボンディングにより配線基板120に実装されても良い。また、上記はんだバンプ180の代わりに半導体チップ110がピンをはんだ付けして配線基板120に実装されても良い。

【0111】

図12は実施例4の変形例を示す図である。図12に示されるように、この変形例では配線基板620が上記実施例4の場合と上下方向が逆向きに用いられる。すなわち、第2

50

電極パッド160には、はんだバンプ180を介して半導体チップ110が実装され、第1電極パッド130には、はんだボールをリフローしてはんだバンプ340を形成する。この場合、はんだバンプ340は、第1層122の表面より凹んだ電極開口(凹部)430が形成されるため、電極開口430の周縁部により半径方向の接合強度が強化される。

【0112】

半導体チップ110は、上記図11及び図12に示されるように、配線基板620の第1電極パッド130または第2電極パッド160のどちらに実装しても良い。

【0113】

尚、この変形例では、第2電極パッド160にAu層とNi層とが積層されためっき層(Au層が表面に露出するように積層する)を設けても良い。また、Au層170、Ni層172の代わりに、Au/Pd/Ni、Sn/Ni、Sn-Ag(スズと銀の合金)、Snも使用可能である。また、上記の金属のみで第1電極パッド130を形成しても良い。また、各金属は上記した金属に限らず使用可能であり、上記各金属の組み合わせは、上記組み合わせに限らないのは勿論である。

さらに、この変形例の場合、前述した支持基板200除去する前の工程で、半導体チップ110を配線基板620に搭載し、その後、支持基板200除去することにより、半導体装置を完成するようにしても良い。

【0114】

また、この変形例においても、半導体チップ110と配線基板620との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【0115】

また、上記はんだバンプ180の代わりに半導体チップ110がワイヤボンディングにより配線基板120に実装されても良い。また、上記はんだバンプ180の代わりに半導体チップ110がピンをはんだ付けして配線基板120に実装されても良い。

【産業上の利用可能性】

【0116】

本発明の電極パッドは、半導体チップ搭載用の電極パッドだけでなく、BGA(Ball Grid Array)、PGA(Pin Grid Array)、LGA(Land Grid Array)のような外部接続用の電極パッドにも適用できるのは勿論である。

また、本発明は、上記はんだバンプ180を形成する構成の半導体装置に限らず、基板に電子部品が搭載された構成、あるいは基板に配線パターンが形成された構成でも良いので、例えば、はんだバンプを介して基板上に接合されるフリップチップ、あるいははんだバンプを介して回路基板を接合させる多層基板やインターポーザにも適用することができるのは勿論である。

【図面の簡単な説明】

【0117】

【図1】従来の配線基板の構造の一例を示す図である。

【図2】本発明による配線基板の実施例1が適用された半導体装置を示す縦断面図である。

【図3A】実施例1の配線基板の製造方法(その1)を説明するための図である。

【図3B】実施例1の配線基板の製造方法(その2)を説明するための図である。

【図3C】実施例1の配線基板の製造方法(その3)を説明するための図である。

【図3D】実施例1の配線基板の製造方法(その4)を説明するための図である。

【図3E】実施例1の配線基板の製造方法(その5)を説明するための図である。

【図3F】実施例1の配線基板の製造方法(その6)を説明するための図である。

【図3G】実施例1の配線基板の製造方法(その7)を説明するための図である。

【図3H】実施例1の配線基板の製造方法(その8)を説明するための図である。

【図3I】実施例1の配線基板の製造方法(その9)を説明するための図である。

【図3J】実施例1の配線基板の製造方法(その10)を説明するための図である。

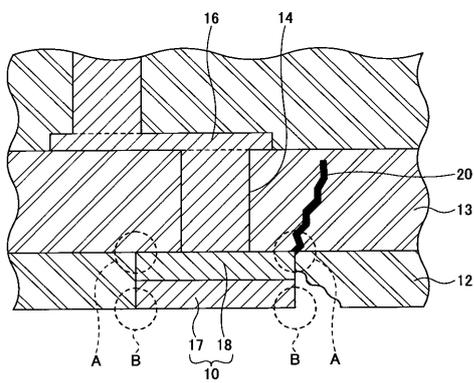
【図3K】実施例1の配線基板の製造方法(その11)を説明するための図である。

- 【図 3 L】実施例 1 の配線基板の製造方法（その 1 2）を説明するための図である。
- 【図 3 M】実施例 1 の配線基板の製造方法（その 1 3）を説明するための図である。
- 【図 3 N】実施例 1 の配線基板の製造方法（その 1 4）を説明するための図である。
- 【図 4】実施例 1 の変形例を示す図である。
- 【図 5】配線基板の実施例 2 が適用された半導体装置を示す縦断面図である。
- 【図 6 A】実施例 2 の配線基板の製造方法（その 1）を説明するための図である。
- 【図 6 B】実施例 2 の配線基板の製造方法（その 2）を説明するための図である。
- 【図 6 C】実施例 2 の配線基板の製造方法（その 3）を説明するための図である。
- 【図 6 D】実施例 2 の配線基板の製造方法（その 4）を説明するための図である。
- 【図 6 E】実施例 2 の配線基板の製造方法（その 5）を説明するための図である。 10
- 【図 6 F】実施例 2 の配線基板の製造方法（その 6）を説明するための図である。
- 【図 6 G】実施例 2 の配線基板の製造方法（その 7）を説明するための図である。
- 【図 6 H】実施例 2 の配線基板の製造方法（その 8）を説明するための図である。
- 【図 6 I】実施例 2 の配線基板の製造方法（その 9）を説明するための図である。
- 【図 6 J】実施例 2 の配線基板の製造方法（その 1 0）を説明するための図である。
- 【図 6 K】実施例 2 の配線基板の製造方法（その 1 1）を説明するための図である。
- 【図 6 L】実施例 2 の配線基板の製造方法（その 1 2）を説明するための図である。
- 【図 6 M】実施例 2 の配線基板の製造方法（その 1 3）を説明するための図である。
- 【図 6 N】実施例 2 の配線基板の製造方法（その 1 4）を説明するための図である。
- 【図 6 O】実施例 2 の配線基板の製造方法（その 1 5）を説明するための図である。 20
- 【図 7】実施例 2 の変形例を示す図である。
- 【図 8】配線基板の実施例 3 が適用された半導体装置を示す縦断面図である。
- 【図 9 A】実施例 3 の配線基板の製造方法（その 1）を説明するための図である。
- 【図 9 B】実施例 3 の配線基板の製造方法（その 2）を説明するための図である。
- 【図 9 C】実施例 3 の配線基板の製造方法（その 3）を説明するための図である。
- 【図 9 D】実施例 3 の配線基板の製造方法（その 4）を説明するための図である。
- 【図 9 E】実施例 3 の配線基板の製造方法（その 5）を説明するための図である。
- 【図 9 F】実施例 3 の配線基板の製造方法（その 6）を説明するための図である。
- 【図 9 G】実施例 3 の配線基板の製造方法（その 7）を説明するための図である。
- 【図 9 H】実施例 3 の配線基板の製造方法（その 8）を説明するための図である。 30
- 【図 9 I】実施例 3 の配線基板の製造方法（その 9）を説明するための図である。
- 【図 9 J】実施例 3 の配線基板の製造方法（その 1 0）を説明するための図である。
- 【図 9 K】実施例 3 の配線基板の製造方法（その 1 1）を説明するための図である。
- 【図 9 L】実施例 3 の配線基板の製造方法（その 1 2）を説明するための図である。
- 【図 9 M】実施例 3 の配線基板の製造方法（その 1 3）を説明するための図である。
- 【図 9 N】実施例 3 の配線基板の製造方法（その 1 4）を説明するための図である。
- 【図 9 O】実施例 3 の配線基板の製造方法（その 1 5）を説明するための図である。
- 【図 1 0】実施例 3 の変形例を示す図である。
- 【図 1 1】配線基板の実施例 4 が適用された半導体装置を示す縦断面図である。
- 【図 1 2】実施例 4 の変形例を示す図である。 40
- 【符号の説明】
- 【 0 1 1 8】
- 1 0 0 , 4 0 0 , 5 0 0 , 6 0 0 半導体装置
- 1 1 0 半導体チップ
- 1 2 0 , 4 2 0 , 5 2 0 , 6 2 0 配線基板
- 1 2 1 第 1 絶縁層
- 1 2 2 第 1 層
- 1 2 3 第 2 絶縁層
- 1 2 4 第 2 層
- 1 2 6 第 3 層 50

- 1 2 8 第 4 層
- 1 3 0 第 1 電極パッド
- 1 3 2 突出部
- 1 3 4 , 1 4 2 , 1 5 2 ピア
- 1 4 0 , 1 5 0 配線パターン層
- 1 6 0 第 2 電極パッド
- 1 7 0 Au層
- 1 7 2 Ni層
- 1 7 4 Cu層
- 1 7 4 a 円柱部
- 1 7 4 b 膨出部
- 1 7 4 c 鍍部
- 1 8 0 はんだバンプ
- 2 0 0 支持基板
- 2 2 0 , 3 1 0 開口
- 3 4 0 電極開口

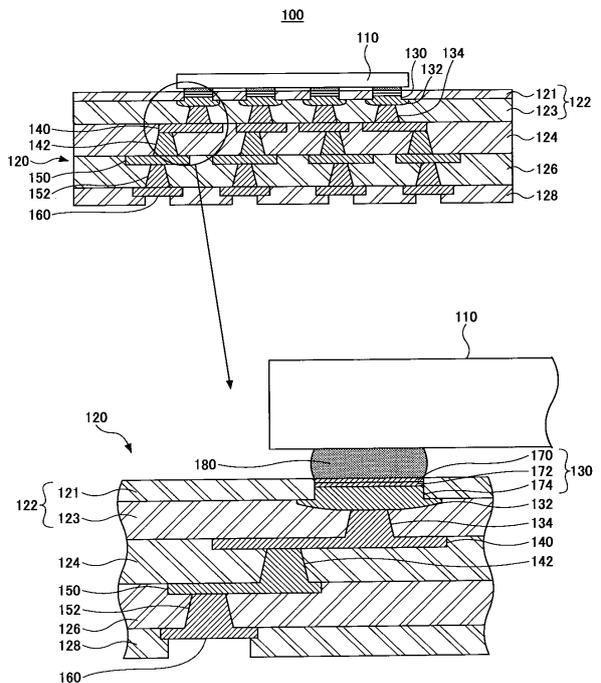
【図 1】

従来の配線基板の構造の一例を示す図



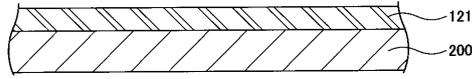
【図 2】

本発明による配線基板の実施例1が適用された半導体装置を示す縦断面図



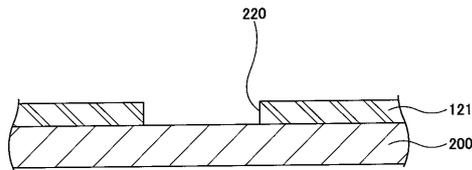
【図3A】

実施例1の配線基板の製造方法(その1)を説明するための図



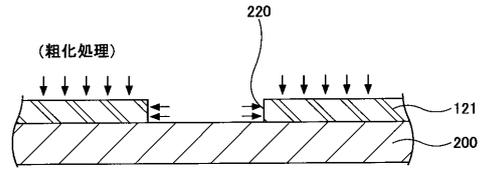
【図3B】

実施例1の配線基板の製造方法(その2)を説明するための図



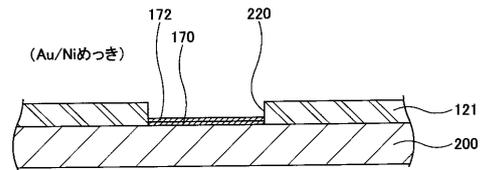
【図3C】

実施例1の配線基板の製造方法(その3)を説明するための図



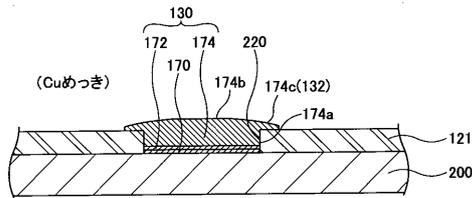
【図3D】

実施例1の配線基板の製造方法(その4)を説明するための図



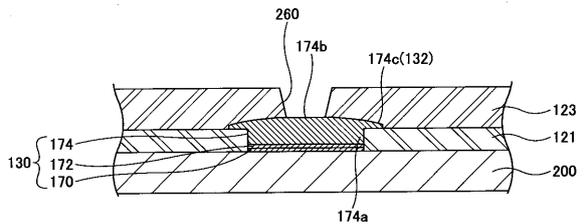
【図3E】

実施例1の配線基板の製造方法(その5)を説明するための図



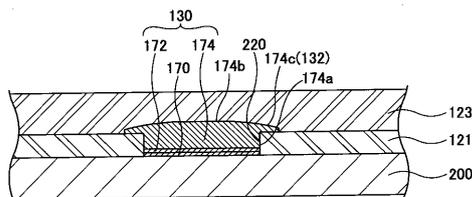
【図3G】

実施例1の配線基板の製造方法(その7)を説明するための図



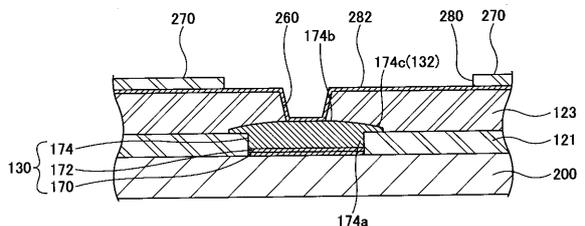
【図3F】

実施例1の配線基板の製造方法(その6)を説明するための図



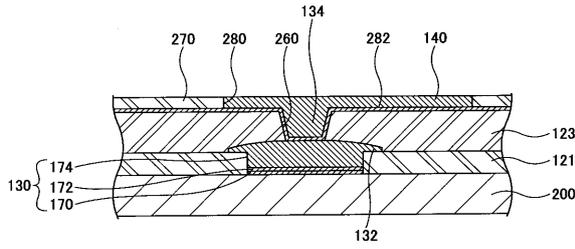
【図3H】

実施例1の配線基板の製造方法(その8)を説明するための図



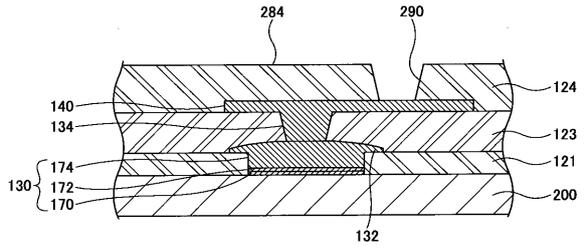
【図 3 I】

実施例1の配線基板の製造方法(その9)を説明するための図



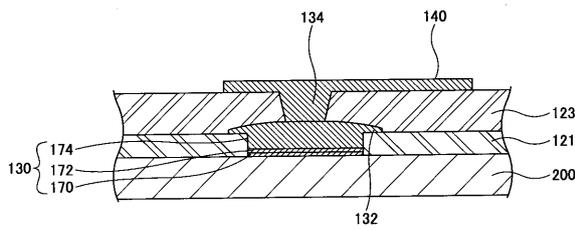
【図 3 K】

実施例1の配線基板の製造方法(その11)を説明するための図



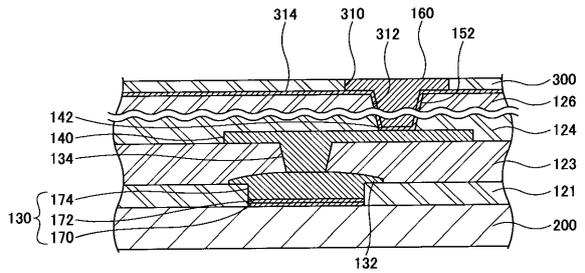
【図 3 J】

実施例1の配線基板の製造方法(その10)を説明するための図



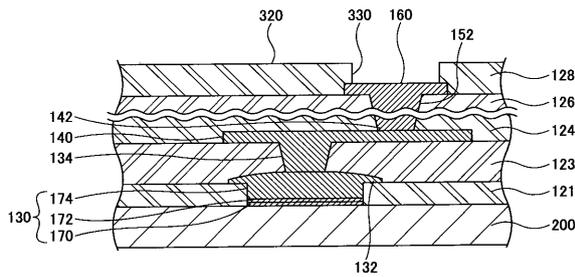
【図 3 L】

実施例1の配線基板の製造方法(その12)を説明するための図



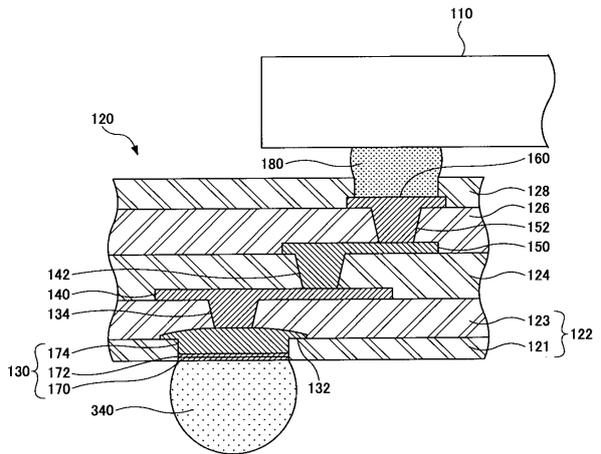
【図 3 M】

実施例1の配線基板の製造方法(その13)を説明するための図



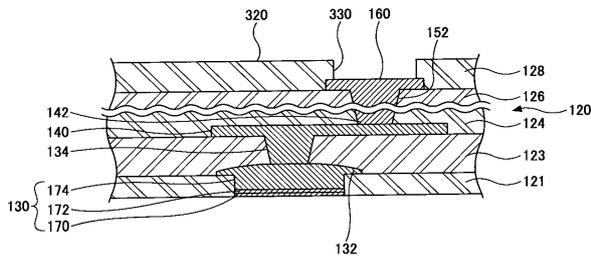
【図 4】

実施例1の変形例を示す図



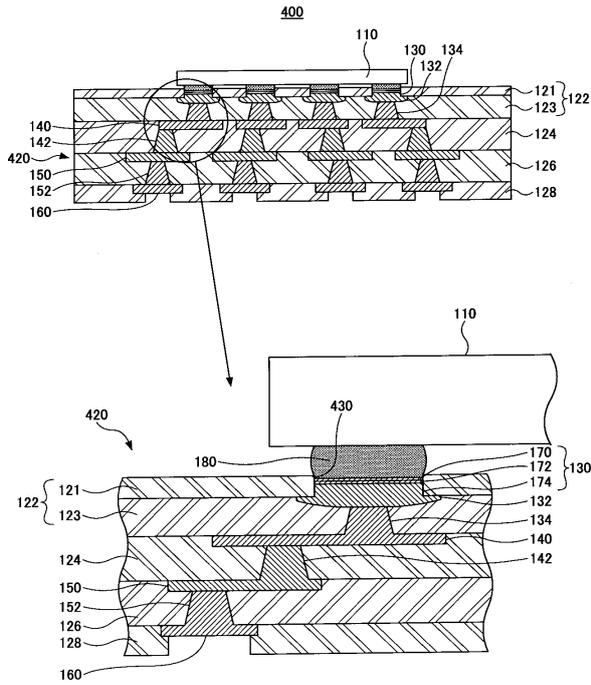
【図 3 N】

実施例1の配線基板の製造方法(その14)を説明するための図



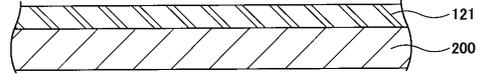
【図5】

配線基板の実施例2が適用された半導体装置を示す縦断面図



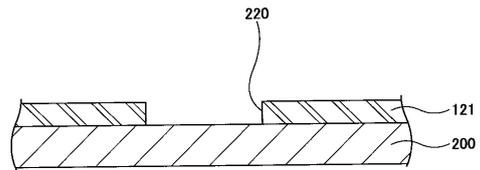
【図6A】

実施例2の配線基板の製造方法(その1)を説明するための図



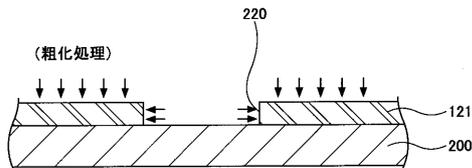
【図6B】

実施例2の配線基板の製造方法(その2)を説明するための図



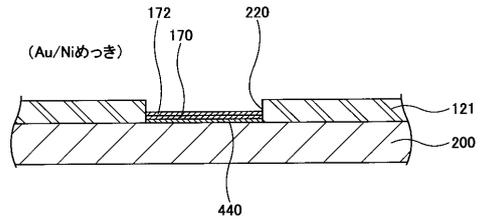
【図6C】

実施例2の配線基板の製造方法(その3)を説明するための図



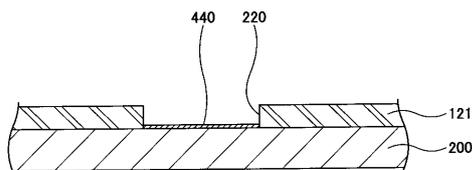
【図6E】

実施例2の配線基板の製造方法(その5)を説明するための図



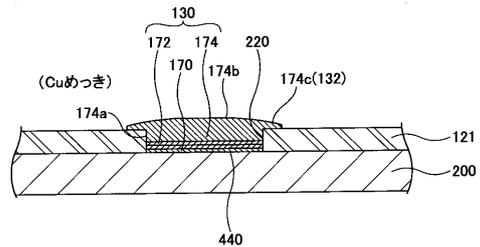
【図6D】

実施例2の配線基板の製造方法(その4)を説明するための図



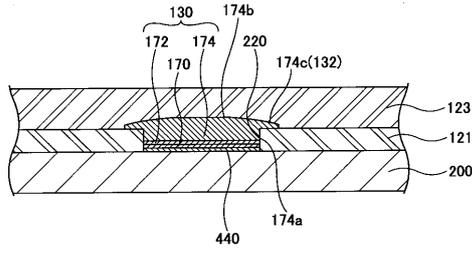
【図6F】

実施例2の配線基板の製造方法(その6)を説明するための図



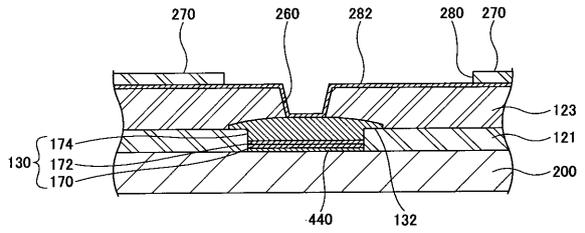
【図 6 G】

実施例2の配線基板の製造方法(その7)を説明するための図



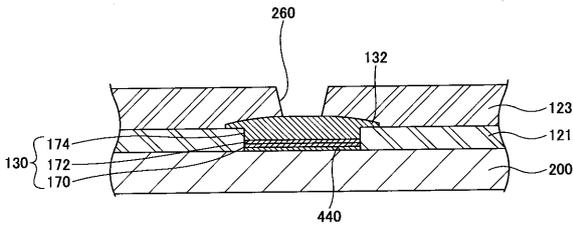
【図 6 I】

実施例2の配線基板の製造方法(その9)を説明するための図



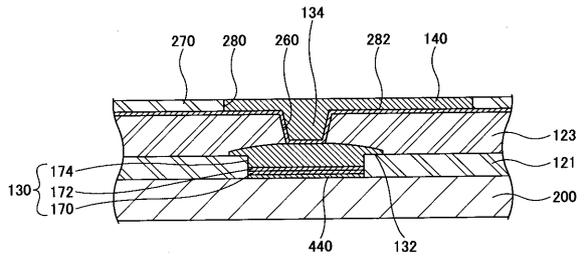
【図 6 H】

実施例2の配線基板の製造方法(その8)を説明するための図



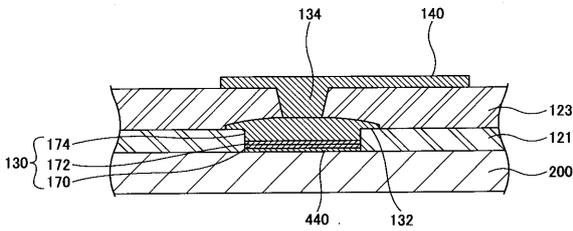
【図 6 J】

実施例2の配線基板の製造方法(その10)を説明するための図



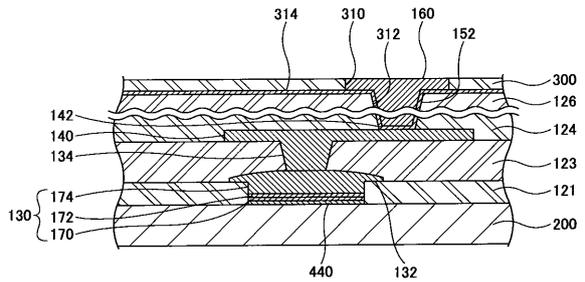
【図 6 K】

実施例2の配線基板の製造方法(その11)を説明するための図



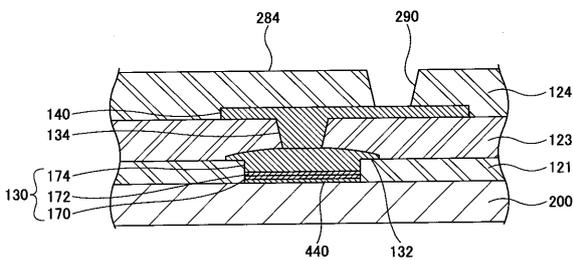
【図 6 M】

実施例2の配線基板の製造方法(その13)を説明するための図



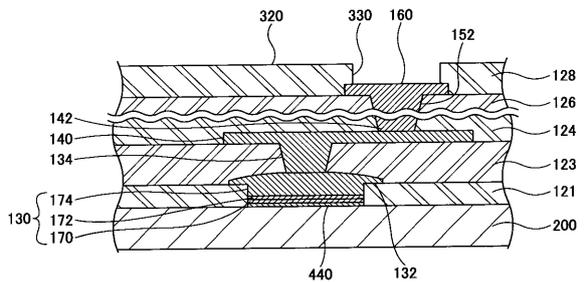
【図 6 L】

実施例2の配線基板の製造方法(その12)を説明するための図



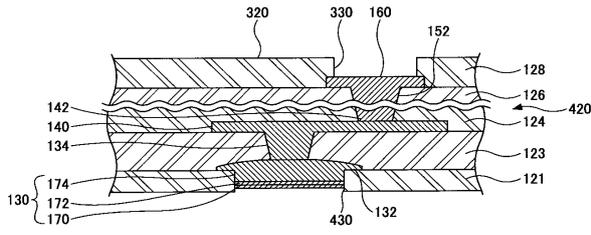
【図 6 N】

実施例2の配線基板の製造方法(その14)を説明するための図



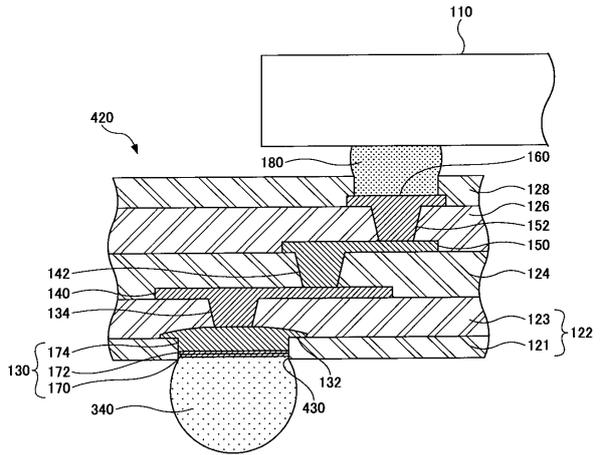
【図60】

実施例2の配線基板の製造方法(その15)を説明するための図



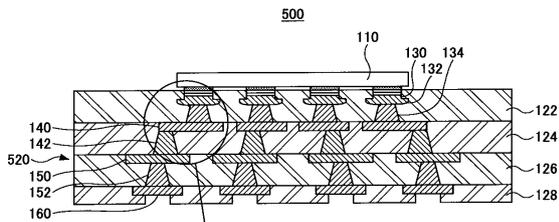
【図7】

実施例2の変形例を示す図



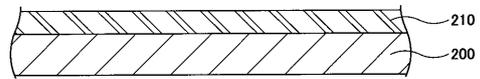
【図8】

配線基板の実施例3が適用された半導体装置を示す縦断面図



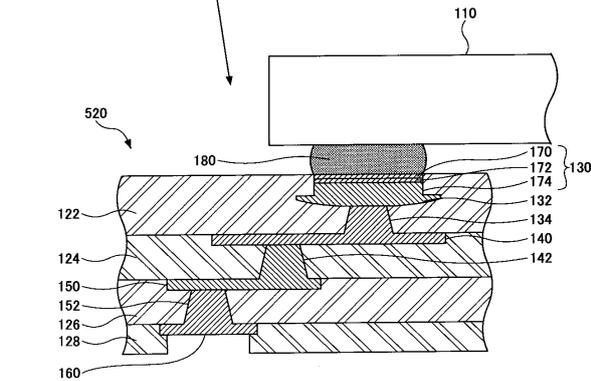
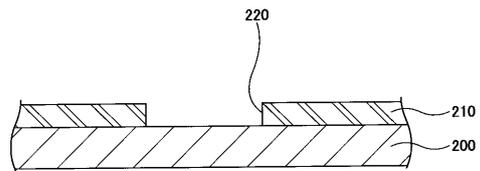
【図9A】

実施例3の配線基板の製造方法(その1)を説明するための図



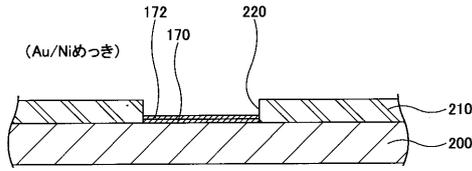
【図9B】

実施例3の配線基板の製造方法(その2)を説明するための図



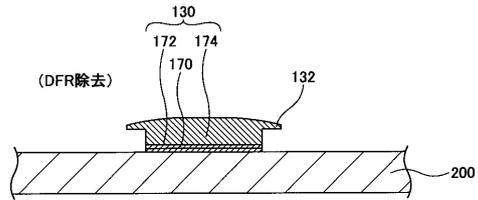
【図9C】

実施例3の配線基板の製造方法(その3)を説明するための図



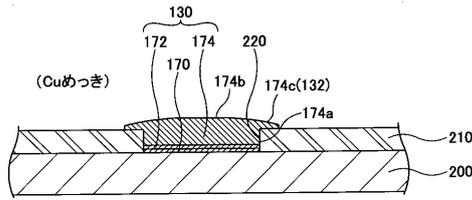
【図9E】

実施例3の配線基板の製造方法(その5)を説明するための図



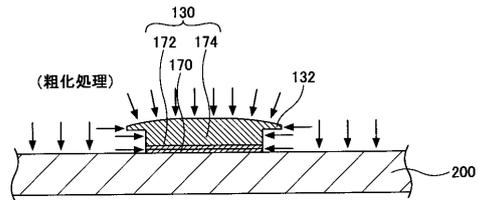
【図9D】

実施例3の配線基板の製造方法(その4)を説明するための図



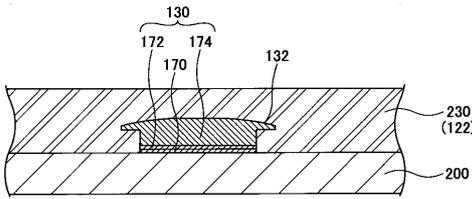
【図9F】

実施例3の配線基板の製造方法(その6)を説明するための図



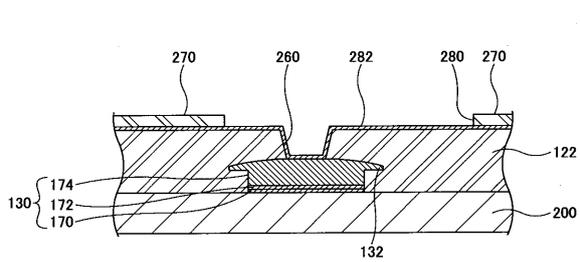
【図9G】

実施例3の配線基板の製造方法(その7)を説明するための図



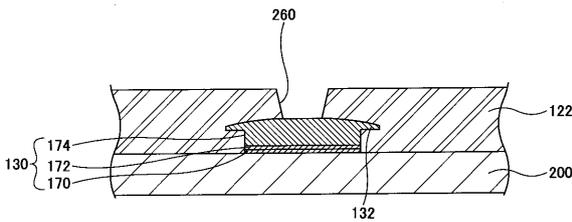
【図9I】

実施例3の配線基板の製造方法(その9)を説明するための図



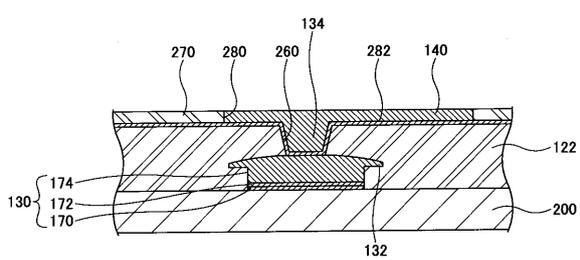
【図9H】

実施例3の配線基板の製造方法(その8)を説明するための図



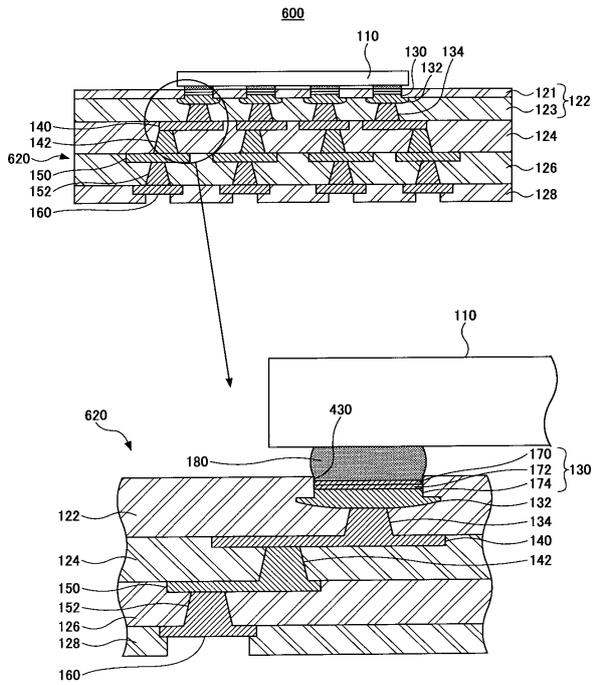
【図9J】

実施例3の配線基板の製造方法(その10)を説明するための図



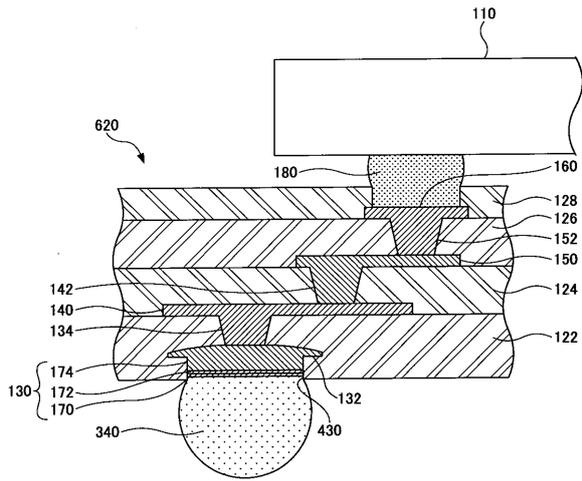
【図 1 1】

配線基板の実施例4が適用された半導体装置を示す縦断面図



【図 1 2】

実施例4の変形例を示す図



フロントページの続き

審査官 宮崎 園子

- (56)参考文献 特開2007-012715(JP,A)
特開2005-116909(JP,A)
特開平09-298252(JP,A)
特開2005-244108(JP,A)
特開2002-110717(JP,A)
特開2006-049804(JP,A)
特開2004-063907(JP,A)
特開2006-073777(JP,A)
特開平10-125819(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H01L 23/12