



(12) 发明专利申请

(10) 申请公布号 CN 104299906 A

(43) 申请公布日 2015. 01. 21

(21) 申请号 201310305389. 6

(22) 申请日 2013. 07. 19

(71) 申请人 桂林斯壮微电子有限责任公司
地址 541004 广西壮族自治区桂林市国家高新区信息产业园 D-8 号

(72) 发明人 李勇昌 彭顺刚 邹锋 王常毅

(74) 专利代理机构 桂林市持衡专利商标事务所
有限公司 45107

代理人 陈跃琳

(51) Int. Cl.

H01L 21/336(2006. 01)

H01L 29/78(2006. 01)

H01L 29/06(2006. 01)

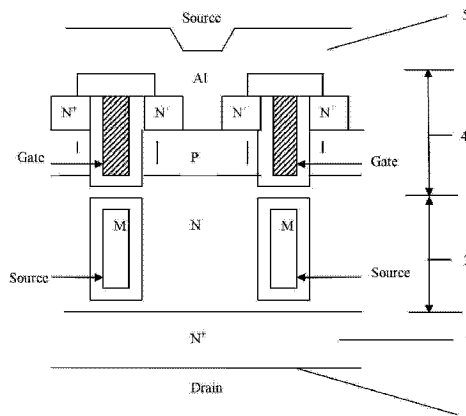
权利要求书2页 说明书4页 附图14页

(54) 发明名称

一种掩埋式势垒分压场效应管及其生产方法

(57) 摘要

本发明公开一种掩埋式势垒分压场效应管及其生产方法,其在外延层上根据耐压的需要确定向下挖槽的深度,提前掩埋分压势垒,并以与栅极相似的网格结构连接到源极,分两层制作高压功率场效应器件,当源极(Source)和漏极(Drain)有电压(不导通)时,掩埋的势垒之间形成耗尽层(在两者之间形成空乏区),起到耐压的作用。同时,上述结构中掩埋分压势垒和上面的沟槽的栅极(Gate)形成耗尽层(在两者之间形成空乏区),可以大幅消除 Gate 和 Drain 之间的电容,可以大幅减少 Gate 开关时的充电时间(Qg 可以大幅降低),从而提高了 MOS 管的开关速度。



1. 一种掩埋式势垒分压场效应管的生产方法,其特征是包括如下步骤:

(1) 在 N⁺ 衬底(2) 上生长 N 型外延层;

(2) 在生长的 N 型外延层内蚀刻网格状的掩埋沟槽,并在生长的 N 型外延层的上表面和掩埋沟槽内生长二氧化硅氧化层(3-3);

(3) 在生长有二氧化硅氧化层(3-3) 的掩埋沟槽中沉积金属或多晶硅作为良导体(3-2),并从本功率场效应管的边缘将该良导体(3-2) 连接到源极;

(4) 用硼磷硅玻璃填平沉积有良导体(3-2) 的掩埋沟槽,腐蚀二氧化硅氧化层(3-3),由此在 N⁺ 衬底(2) 上方第一 N 型外延层内形成了掩埋层(3);

(5) 在掩埋层(3) 上再次生长 N 型外延层;

(6) 在再次生长的 N 型外延层内蚀刻网格状的栅极沟槽,并在再次生长的 N 型外延层的上表面和栅极沟槽内生长栅氧化层(4-2);

(7) 在生长有栅氧化层(4-2) 的栅极沟槽中沉积多晶硅栅极(4-3);

(8) 将硼离子注入到栅极四周再次生长的 N 型外延层上表面,并将硼离子扩散推结形成体区(4-4);

(9) 在体区(4-4) 的表面光刻源区(4-5) 图形,并将硼离子注入到栅极四周的体区(4-4) 上表面,并扩散推结形成源区(4-5);

(10) 在全部上表面即栅极、源区(4-5) 和体区(4-4) 的上表面沉积硼磷硅玻璃,由此在掩埋层(3) 上形成工作层(4);

(11) 在工作层(4) 的硼磷硅玻璃上光刻并腐蚀出接触孔(5-1),并通过蒸发或溅射金属铝的方法反刻出本功率场效应管的栅极和源极的焊区(5);

(12) 减薄 N⁺ 衬底(2),并在减薄的 N⁺ 衬底(2) 下表面背金形成功率场效应管的漏极。

2. 根据权利要求 1 所述一种掩埋式势垒分压场效应管的生产方法,其特征是,所述步骤(9) 的源区(4-5) 图形为回字形。

3. 根据权利要求 1 所述一种掩埋式势垒分压场效应管的生产方法,其特征是,所述步骤(11) 的接触孔呈矩阵式分布。

4. 根据权利要求 1 所述掩埋式势垒分压场效应管的生产方法所制作的一种掩埋式势垒分压场效应管,其特征是:主要由背金层(1)、N⁺ 衬底(2)、掩埋层(3)、工作层(4) 和焊区(5) 组成;掩埋层(3) 设置在 N⁺ 衬底(2) 的上方;第二 N 型外延层(4-1) 位于掩埋层(3) 的上方,焊区(5) 设置在第二 N 型外延层(4-1) 的上方;背金层(1) 涂覆在 N⁺ 衬底(2) 的下表面;

掩埋层(3) 由第一 N 型外延层(3-1)、良导体(3-2)、二氧化硅氧化层(3-3) 和掩埋层保护玻璃(3-4) 构成;网格状的良导体(3-2) 全部内嵌在第一 N 型外延层(3-1) 中,且网格状的良导体(3-2) 在第一 N 型外延层(3-1) 中呈战壕状矩阵式分布;每个良导体(3-2) 的侧面和底面覆有二氧化硅氧化层(3-3)、顶面覆有掩埋层保护玻璃(3-4);

工作层(4) 由第二 N 型外延层(4-1)、多晶硅栅极(4-3)、栅氧化层(4-2)、体区(4-4)、源区(4-5) 和栅极保护玻璃(4-6) 构成;网格状的多晶硅栅极(4-3) 的底部嵌入第二 N 型外延层(4-1) 中,多晶硅栅极(4-3) 的侧面和底面覆有栅氧化层(4-2),多晶硅栅极(4-3) 的顶部覆有栅极保护玻璃(4-6);体区(4-4) 设置在第二 N 型外延层(4-1) 的上、多晶硅栅极(4-3) 的四周;每个体区(4-4) 的上部设有源区(4-5);

焊区(5)包括栅极和源极的焊区;栅极焊区和源极焊区设在栅极保护玻璃(4-6)上部,并通过开设在焊区下部的栅极和源极的接触孔(5-1)连接到多晶硅栅极(4-3)和源区(4-5)。

5. 根据权利要求要求 4 所述的一种掩埋式势垒分压场效应管,其特征在于:所述多晶硅栅极(4-3)的底部嵌入第二 N 型外延层(4-1)的上部。

6. 根据权利要求要求 4 所述的一种掩埋式势垒分压场效应管,其特征在于:每个多晶硅栅极(4-3)的正下方对应一个良导体(3-2)。

7. 根据权利要求要求 4 所述的一种掩埋式势垒分压场效应管,其特征在于:所述源区(4-5)呈回字形。

8. 根据权利要求要求 4 所述的一种掩埋式势垒分压场效应管,其特征在于:所述源极接触孔(5-1)在栅极保护玻璃(4-6)上呈矩阵式分布,并通过源极焊区(5)引出。

9. 根据权利要求要求 4 所述的一种掩埋式势垒分压场效应管,其特征在于:所述多晶硅栅极(4-3)以网格的形式连在一起,并通过栅极接触孔(5-1)从栅极焊区(5)引出。

一种掩埋式势垒分压场效应管及其生产方法

技术领域

[0001] 本发明涉及半导体技术领域,具体涉及一种掩埋式势垒分压场效应管及其生产方法。

背景技术

[0002] 功率场效应管(MOS)管在反压较高时,由外延层承担反压,外延层的电阻率较大,厚度较厚,导致外延层电阻占整体导通电阻的比例最大,因此,改善外延层电阻的效果最明显。目前,比较流行的方法是采用类似超级结(Super Junction)的三维(3D)结构,如图1所示。类似Super Junction的3D结构能够从两个方面减小外延层电阻:一方面,将承担反压的空间电荷区从单一的垂直方向改变为垂直与水平两个方向,以缩小外延层的厚度;另一方面,在保证MOS管截止时空间电荷区多数载流子能耗尽的情况下,尽量提高外延层载流子浓度,则MOS管导通时外延层的电阻率就尽量小了。这样在耐压不变的情况下外延层电阻或整体导通电阻就变小了,功率MOS管工作时发热就少了。然而,目前Super Junction和3D结构大多都采用的是单层式成型方法,由于生产技术工艺难度较大,因此只掌握在国外品牌厂家和国内少数代工企业手里。

发明内容

[0003] 本发明所要解决的技术问题是提供一种掩埋式势垒分压场效应管及其生产方法,其能够在达到超级结的三维结构相同作用的同时,降低了工艺难度。

[0004] 为解决上述问题,本发明是通过以下技术方案实现的:

[0005] 一种掩埋式势垒分压场效应管的生产方法,包括如下步骤:

[0006] (1)在N⁺衬底上生长N型外延层;

[0007] (2)在生长的N型外延层内蚀刻网格状的掩埋沟槽,并在生长的N型外延层的上表面和掩埋沟槽内生长二氧化硅氧化层;

[0008] (3)在生长有二氧化硅氧化层的掩埋沟槽中沉积金属或多晶硅作为良导体,并从本功率场效应管的边缘将该良导体连接到源极;

[0009] (4)用硼磷硅玻璃BPSG填平沉积有良导体的掩埋沟槽,腐蚀二氧化硅氧化层,由此在N⁺衬底上方第一N型外延层内形成了掩埋层;

[0010] (5)在掩埋层上再次生长N型外延层;

[0011] (6)在再次生长的N型外延层内蚀刻网格状的栅极沟槽,并在再次生长的N型外延层的上表面和栅极沟槽内生长栅氧化层;

[0012] (7)在生长有栅氧化层的栅极沟槽中沉积多晶硅栅极;

[0013] (8)将硼离子注入到栅极四周再次生长的N型外延层上表面,并将硼离子扩散推结形成体区P BODY;

[0014] (9)在体区的表面光刻源区图形,并将硼离子注入到栅极四周的体区上表面,并扩散推结形成源区;

[0015] (10) 在全部上表面即栅极、源区和体区的上表面沉积硼磷硅玻璃 BPSG, 由此在掩埋层上形成工作层;

[0016] (11) 在工作层的硼磷硅玻璃 BPSG 上光刻并腐蚀出接触孔, 并通过蒸发或溅射金属铝的方法反刻出本功率场效应管的栅极和源极的焊区 Pad;

[0017] (12) 减薄 N+ 衬底, 并在减薄的 N+ 衬底下表面背金形成功率场效应管的漏极。

[0018] 上述方案中, 所述步骤(9) 的源区图形为回字形。

[0019] 上述方案中, 所述步骤(11) 的接触孔呈矩阵式分布。

[0020] 根据上述方法制备的一种掩埋式势垒分压场效应管, 主要由背金层、N+ 衬底、掩埋层、工作层和焊区组成; 掩埋层设置在 N+ 衬底的上方; 第二 N 型外延层位于掩埋层的上方, 焊区设置在第二 N 型外延层的上方; 背金层涂覆在 N+ 衬底的下表面;

[0021] 掩埋层由第一 N 型外延层、良导体、二氧化硅氧化层和掩埋层保护玻璃构成; 网格状的良导体全部内嵌在第一 N 型外延层中, 且网格状的良导体在第一 N 型外延层中呈战壕状矩阵式分布; 每个良导体的侧面和底面覆有二氧化硅氧化层、顶面覆有掩埋层保护玻璃;

[0022] 工作层由第二 N 型外延层、多晶硅栅极、栅氧化层、体区、源区和栅极保护玻璃构成; 网格状的多晶硅栅极的底部嵌入第二 N 型外延层中, 多晶硅栅极的侧面和底面覆有栅氧化层, 多晶硅栅极的顶部覆有栅极保护玻璃; 体区设置在第二 N 型外延层的上、多晶硅栅极的四周; 每个体区的上部设有源区;

[0023] 焊区包括栅极和源极的焊区; 栅极焊区和源极焊区设在栅极保护玻璃上部, 并通过开设在焊区下部的栅极和源极的接触孔连接到多晶硅栅极和源区。

[0024] 上述方案中, 所述多晶硅栅极的底部嵌入第二 N 型外延层的上部。

[0025] 上述方案中, 每个多晶硅栅极的正下方对应一个良导体。

[0026] 上述方案中, 所述源区呈回字形。

[0027] 上述方案中, 所述源极接触孔在栅极保护玻璃上呈矩阵式分布, 并通过源极焊区引出。

[0028] 上述方案中, 所述多晶硅栅极以网格的形式连在一起, 并越过终止区后通过栅极接触孔从栅极焊区引出。

[0029] 与现有技术相比, 本发明在外延层上根据耐压的需要确定向下挖槽的深度, 提前掩埋分压势垒, 并以与栅极相似的网格结构连接到源极, 分两层制作高压功率场效应器件, 当源极(Source) 和漏极(Drain) 有电压(不导通) 时, 掩埋的势垒之间形成耗尽层(在两者之间形成空乏区), 起到耐压的作用。同时, 上述结构中掩埋分压势垒和上面的沟槽的栅极(Gate) 形成耗尽层(在两者之间形成空乏区), 可以大幅消除 Gate 和 Drain 之间的电容, 可以大幅减少 Gate 开关时的充电时间(Qg 可以大幅降低), 从而提高了 MOS 管的开关速度。

附图说明

[0030] 图 1 为典型功率场效应管的剖视元胞结构图;

[0031] 图 2 为本发明掩埋式势垒分压功率场效应管的剖视元胞结构图;

[0032] 图 3-22 为本发明掩埋式势垒分压功率场效应管的生产方法各步骤对应的剖视元胞结构图及光刻版图。

[0033] 图中标号:1、背金层; 2、N+衬底; 3、掩埋层; 3-1、第一N型外延层; 3-2、良导体; 3-3、二氧化硅氧化层; 3-4、掩埋保护玻璃; 4、工作层; 4-1、第二N型外延层; 4-2、栅氧化层; 4-3、多晶硅栅极; 4-4、体区; 4-5源区; 4-6、栅极保护玻璃; 5、焊区; 5-1、接触孔。

具体实施方式

[0034] 一种掩埋式势垒分压场效应管的生产方法,包括如下步骤:

[0035] 1、在N+衬底2上生长N型外延层;参见图3;

[0036] 2、在MOS管栅极下方挖网格状槽,并在槽壁生长二氧化硅氧化层3-3;即

[0037] 2.1、在生长的N型外延层内蚀刻网格状的掩埋沟槽,其中光刻掩埋沟槽的版图图形如图4所示,光刻腐蚀后的结构如图5所示;

[0038] 2.2、在生长的N型外延层的上表面和掩埋沟槽的底面和侧壁上生长二氧化硅氧化层3-3;参见图6;

[0039] 3、在生长有二氧化硅氧化层3-3的掩埋沟槽中沉积金属或多晶硅作为良导体3-2,并从功率场效应管的边缘将该良导体3-2连接到源极;参见图7;

[0040] 4、用硼磷硅玻璃填平沉积有良导体3-2的掩埋沟槽,腐蚀二氧化硅氧化层3-3,由此在N+衬底2上方第一N型外延层内形成了掩埋层3;参见图8;

[0041] 5、在掩埋层3上再次生长N型外延层;参见图9;

[0042] 6、挖栅极沟槽,并在沟槽内生长栅氧化层4-2,沉积多晶硅栅极4-3Gate;即

[0043] 6.1、在再次生长的N型外延层内蚀刻网格状的栅极沟槽,其中光刻栅极沟槽的版图图形如图10所示,光刻腐蚀后的结构如图11所示;

[0044] 6.2、在再次生长的N型外延层的上表面和栅极沟槽的侧壁和底部生长栅氧化层4-2;参见图12;

[0045] 7、在生长有栅氧化层4-2的栅极沟槽中沉积多晶硅栅极4-3;参见图13;

[0046] 8、注入和推进MOS管体区P4-4;即

[0047] 8.1、将硼离子注入到栅极四周再次生长的N型外延层上表面,参见图14;

[0048] 8.2、并将硼离子扩散推结形成体区P BODY4-4;参见图15;

[0049] 9、以光刻的方法定位并注入和推进源区4-5N+;即

[0050] 9.1、在体区4-4的表面光刻源区4-5图形;该源区4-5版图图形如图16所示,为回字形;

[0051] 9.2、将硼离子注入到栅极四周的体区4-4上表面;参见图17;

[0052] 9.3、扩散推结形成源区N+4-5;参见图18;

[0053] 10、在全部上表面沉积硼磷硅玻璃,保护栅极;参见图19;

[0054] 11、蒸发或溅射金属铝反刻栅极Gate和源极Source接触孔;即

[0055] 11.1、在工作层4的上方光刻接触孔;其光刻图形如图20所示,接触孔5-1呈矩阵式分布;

[0056] 11.2、通过蒸发或溅射金属铝的方法反刻出功率场效应管的栅极和源极的焊区5;参见图21;

[0057] 12、减薄N+衬底2,并在减薄的N+衬底2下表面背金形成功率场效应管的漏极,参

见图 22。

[0058] 根据上述生产方法所制作的一种掩埋式势垒分压场效应管,如图 2 所示,主要由背金层 1、N+ 衬底 2、掩埋层 3、工作层 4 和焊区 5 组成。掩埋层 3 设置在 N+ 衬底 2 的上方。第二 N 型外延层 4-1 位于掩埋层 3 的上方,焊区 5 设置在第二 N 型外延层 4-1 的上方。背金层 1 涂覆在 N+ 衬底 2 的下表面。

[0059] 掩埋层 3 由第一 N 型外延层 3-1、良导体 3-2、二氧化硅氧化层 3-3 和掩埋层保护玻璃 3-4 构成。网格状的良导体 3-2 全部内嵌在第一 N 型外延层 3-1 中,且网格状的良导体 3-2 在第一 N 型外延层 3-1 中呈战壕状矩阵式分布。每个良导体 3-2 的侧面和底面覆有二氧化硅氧化层 3-3、顶面覆有掩埋层保护玻璃 3-4。

[0060] 工作层 4 由第二 N 型外延层 4-1、多晶硅栅极 4-3、栅氧化层 4-2、体区 4-4、源区 4-5 和栅极保护玻璃 4-6 构成。网格状的多晶硅栅极 4-3 的底部嵌入第二 N 型外延层 4-1 中。在本发明中,多晶硅栅极 4-3 的底部嵌入第二 N 型外延层 4-1 的上部。多晶硅栅极 4-3 的侧面和底面覆有栅氧化层 4-2,顶部覆有栅极保护玻璃 4-6。体区 4-4 设置在第二 N 型外延层 4-1 的上方、多晶硅栅极 4-3 的四周。每个体区 4-4 的上部设有源区 4-5,在本发明中,源区 4-5 呈回字形。所述多晶硅栅极 4-3 和良导体 3-2 的形状相同,在分布上多晶硅栅极 4-3 和良导体 3-2 的虽然均呈矩阵分布,但其在垂直方向上,无需严格按照一对一正对分布的方式。但在本发明优选实施例中,每个多晶硅栅极 4-3 和良导体 3-2 的正下方均对应一个良导体 3-2,即在垂直方向上,多晶硅栅极 4-3 和良导体 3-2 采用一对一正对分布方式。

[0061] 焊区 5 包括栅极和源极的焊区,栅极焊区和源极焊区在焊区 5 内即栅极保护玻璃 4-6 上,并通过开设在焊区下部的栅极和源极的接触孔 5-1 连接到多晶硅栅极 4-3 和源区 4-5。所述源极接触孔 5-1 在栅极保护玻璃 4-6 上呈矩阵式分布,并通过源极焊区 5 引出。所述多晶硅栅极 4-3 以网格的形式连在一起,并越过终止区后通过栅极接触孔 5-1 从栅极焊区 5 引出。

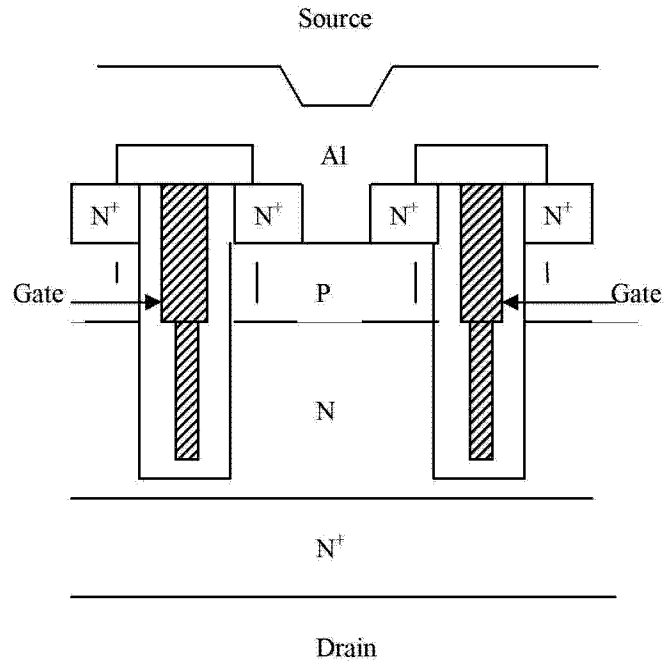


图 1

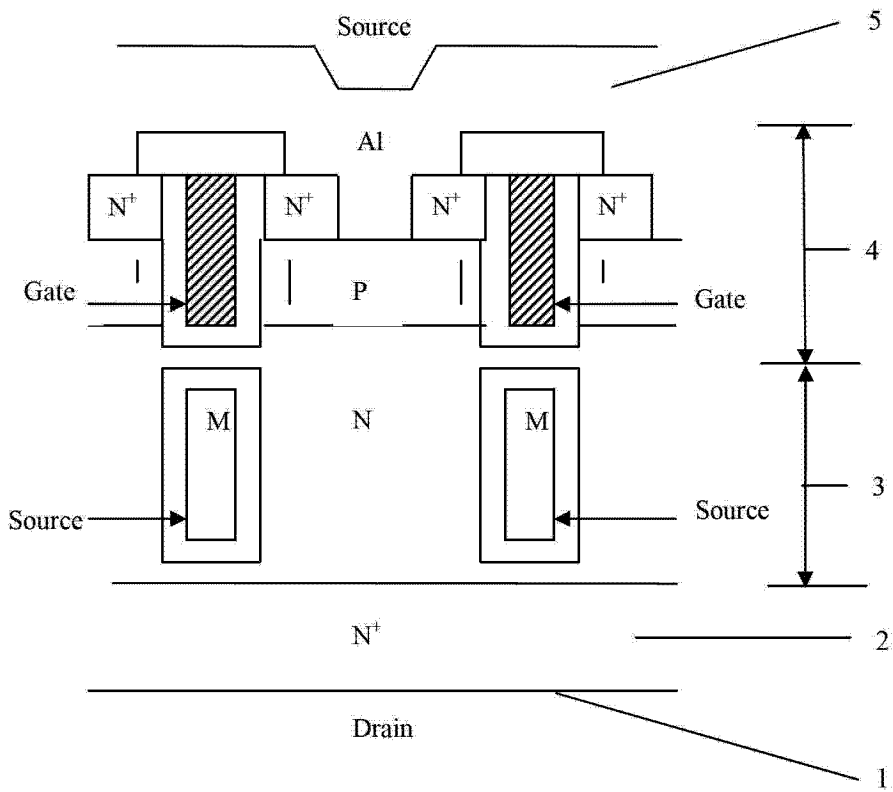


图 2

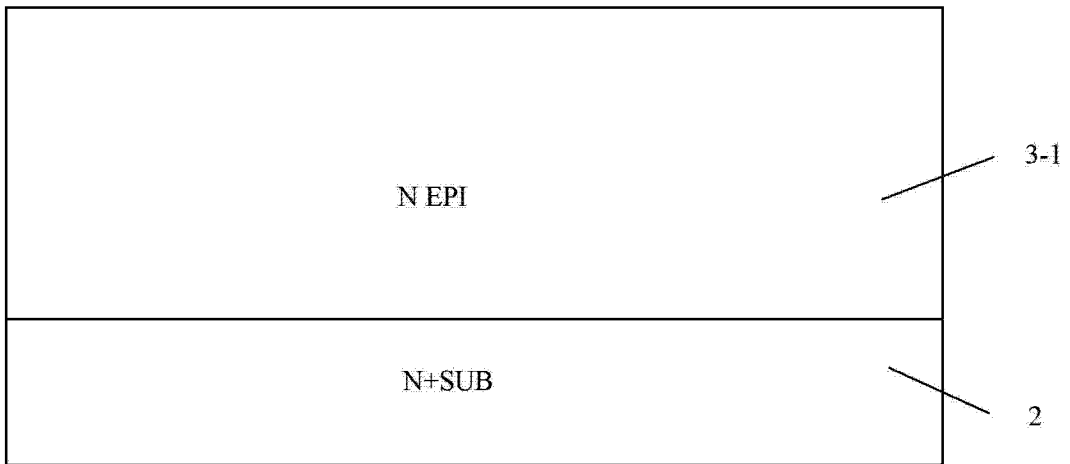


图 3

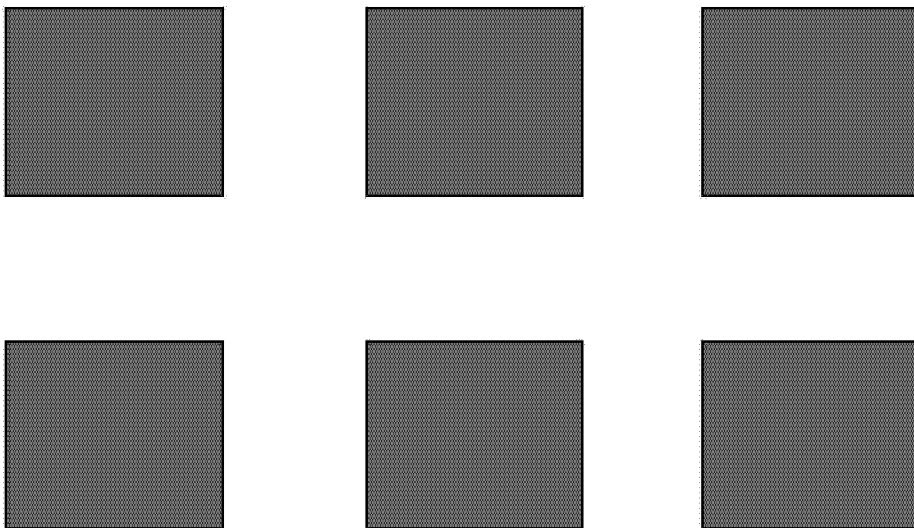


图 4

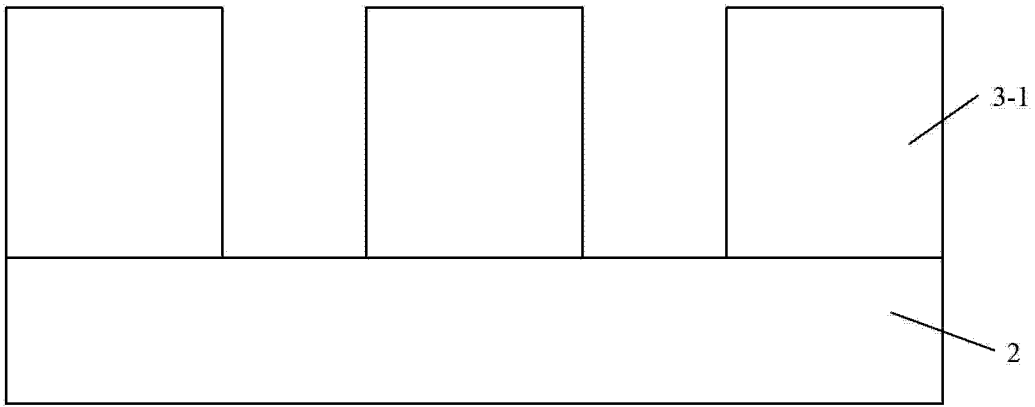


图 5

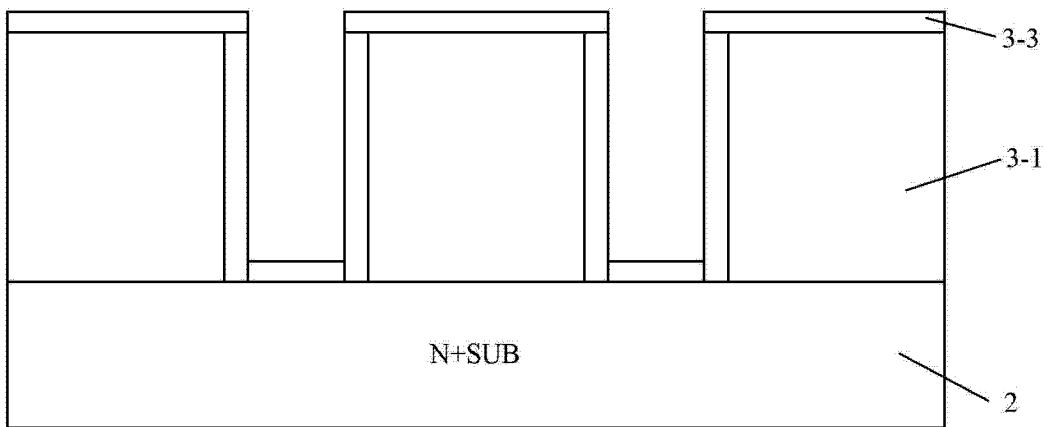


图 6

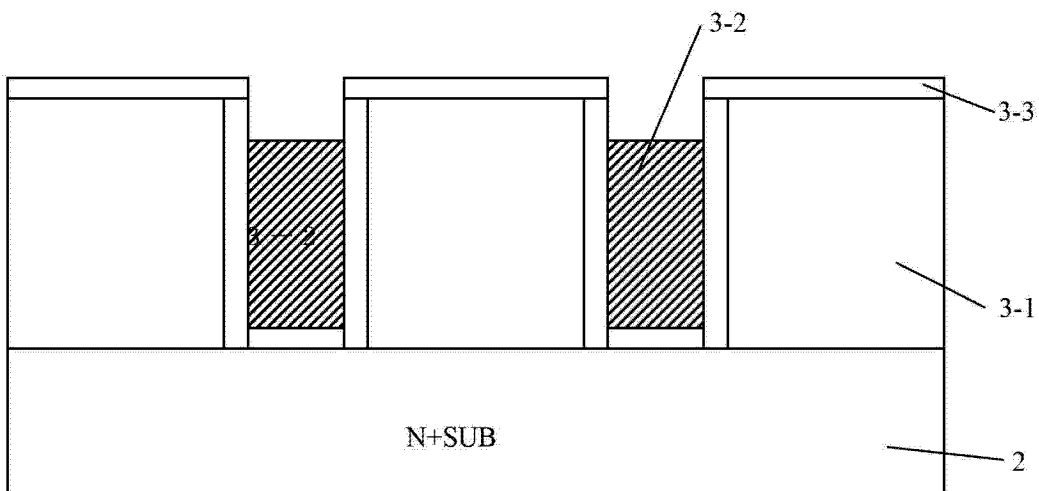


图 7

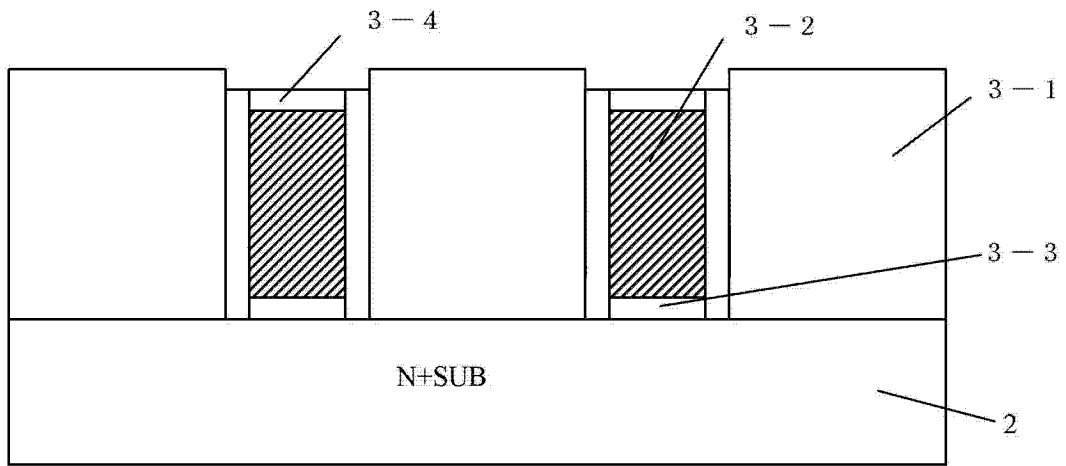


图 8

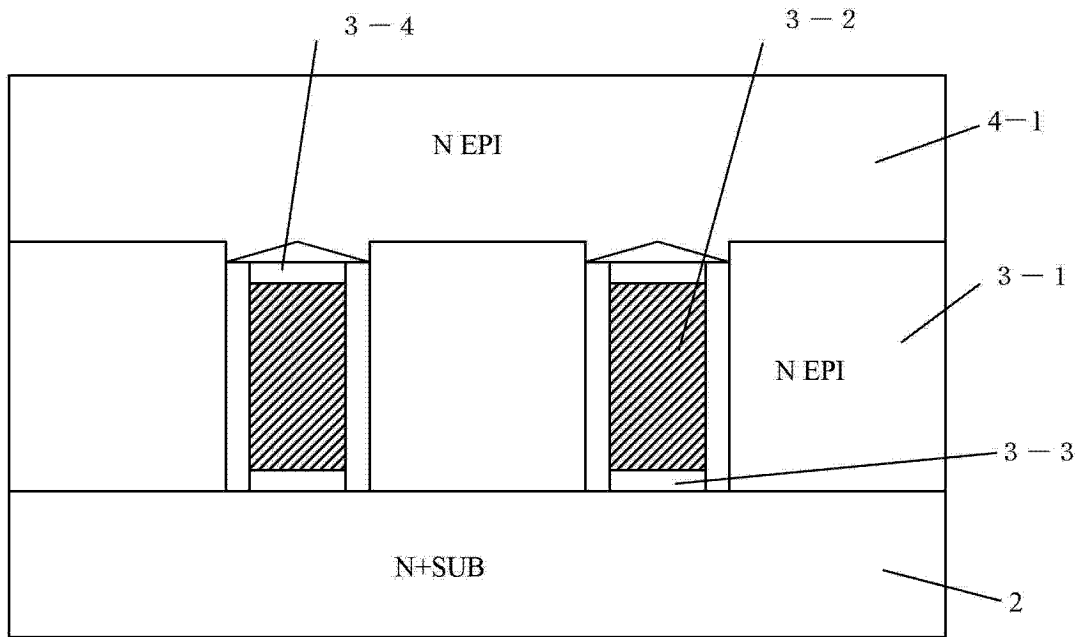


图 9

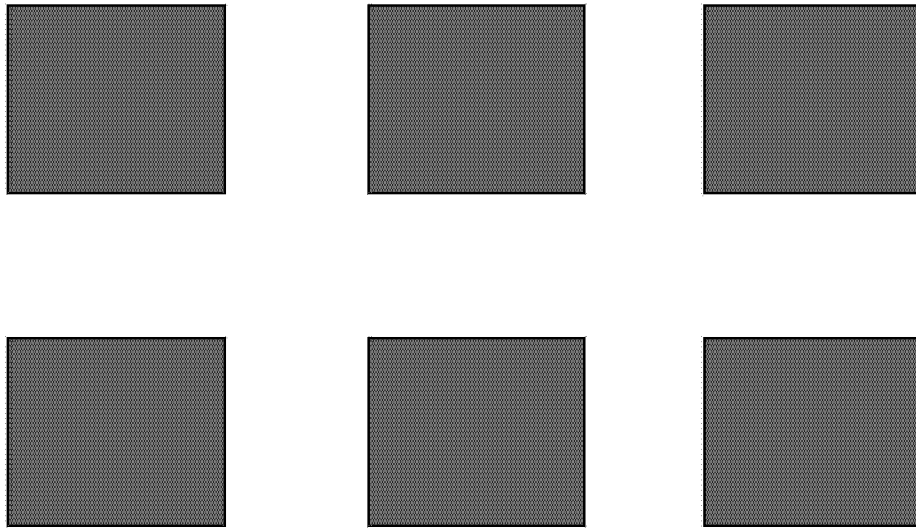


图 10

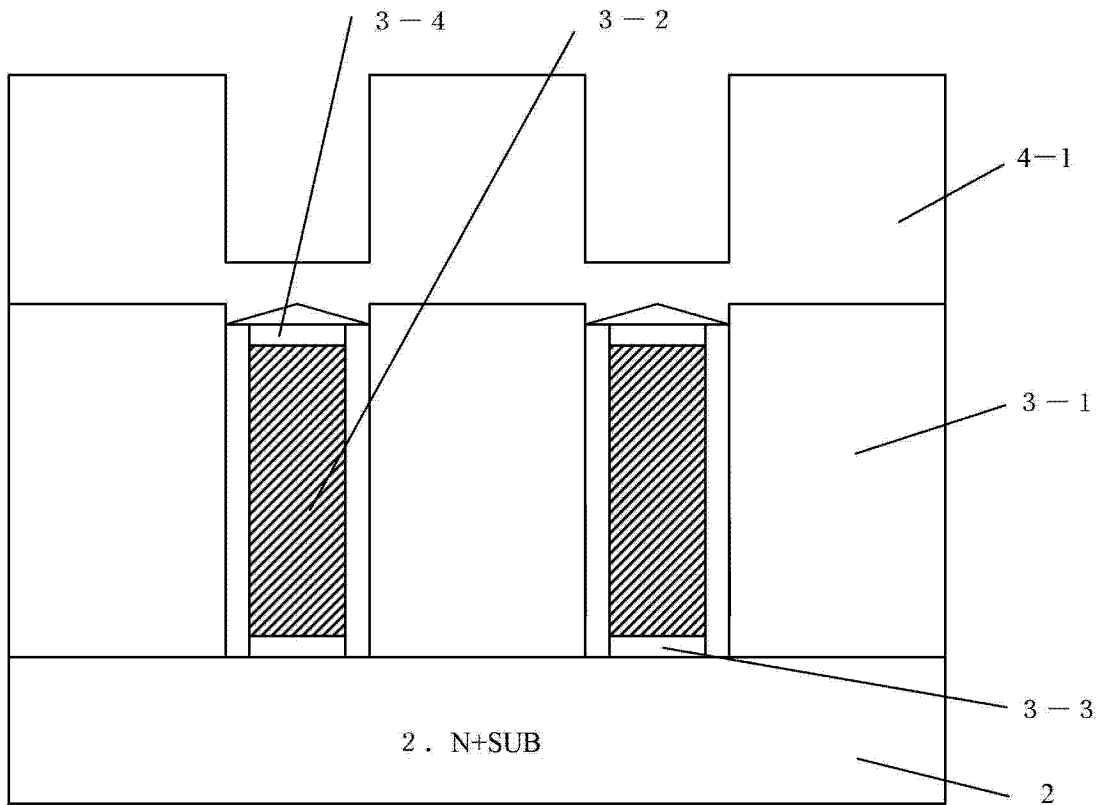


图 11

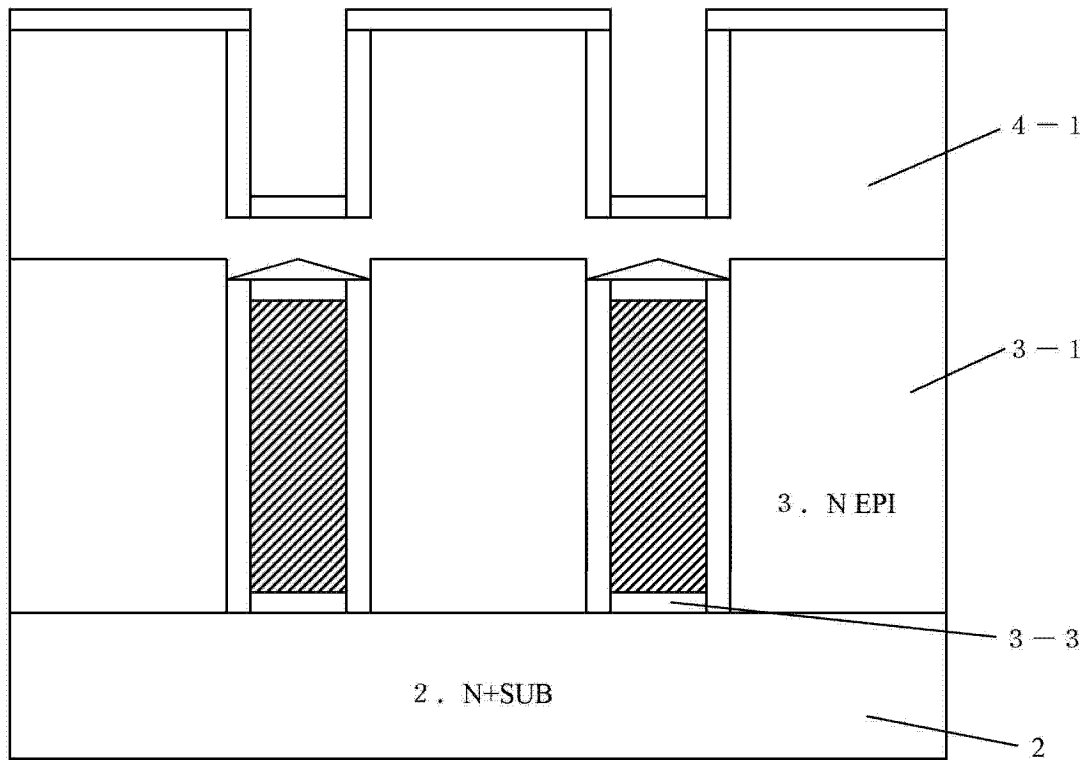


图 12

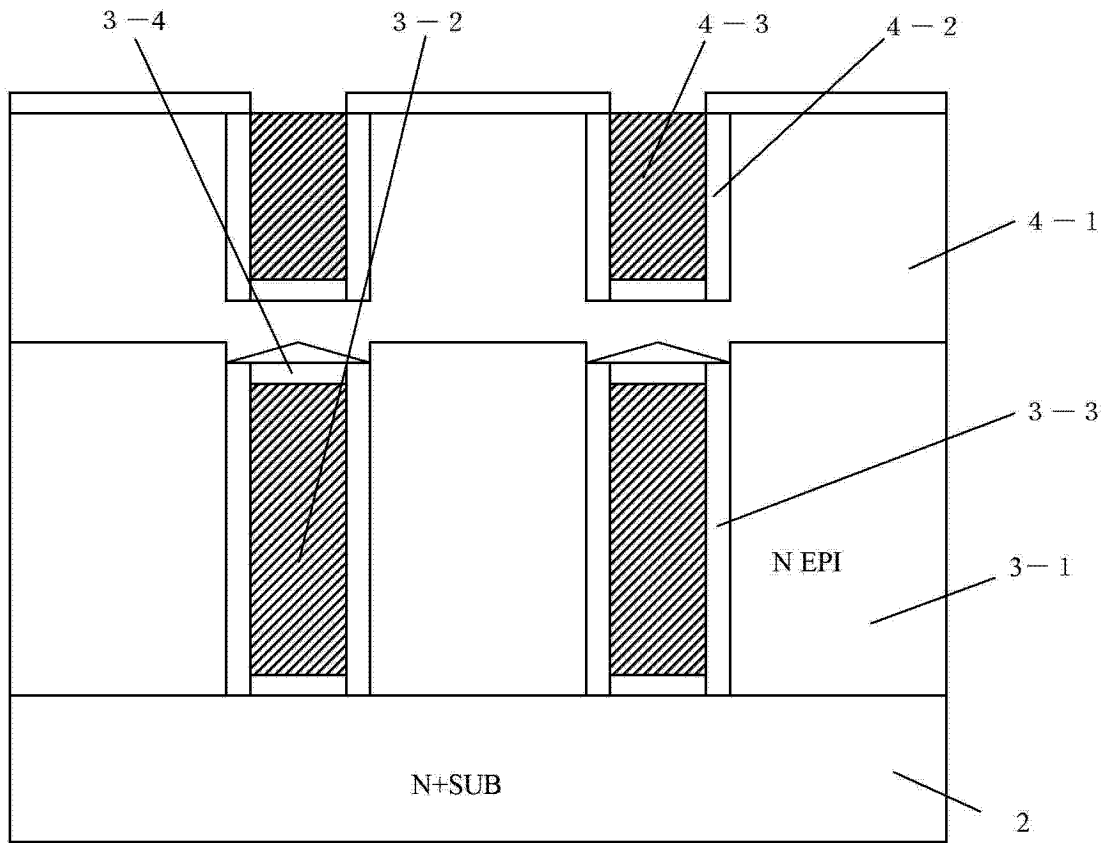


图 13

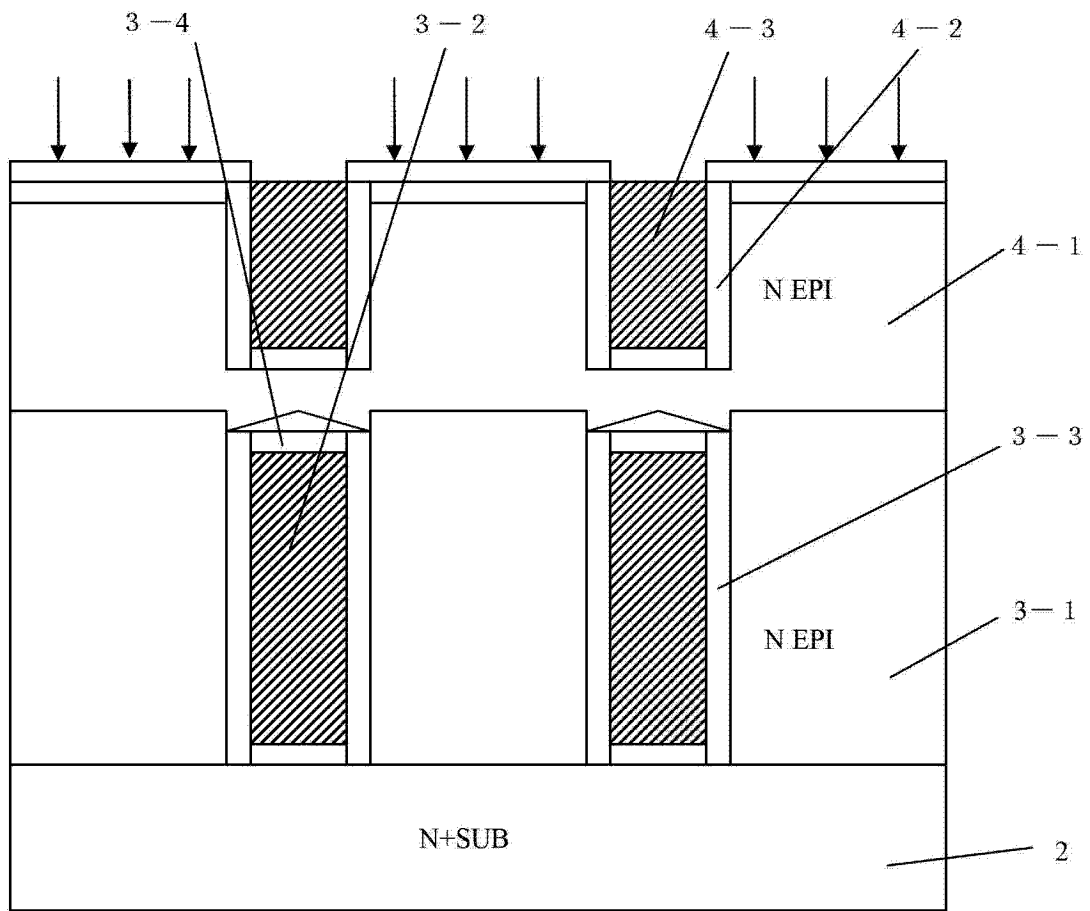


图 14

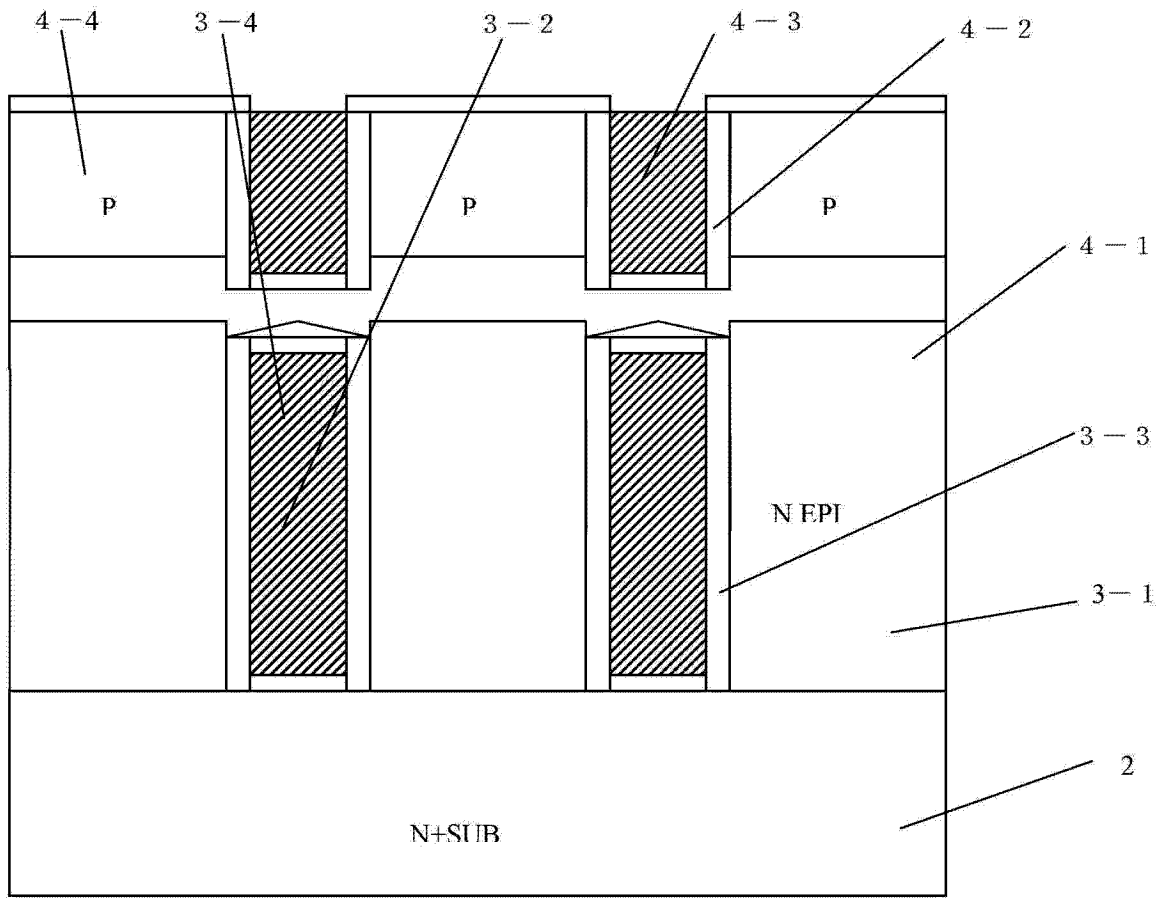


图 15

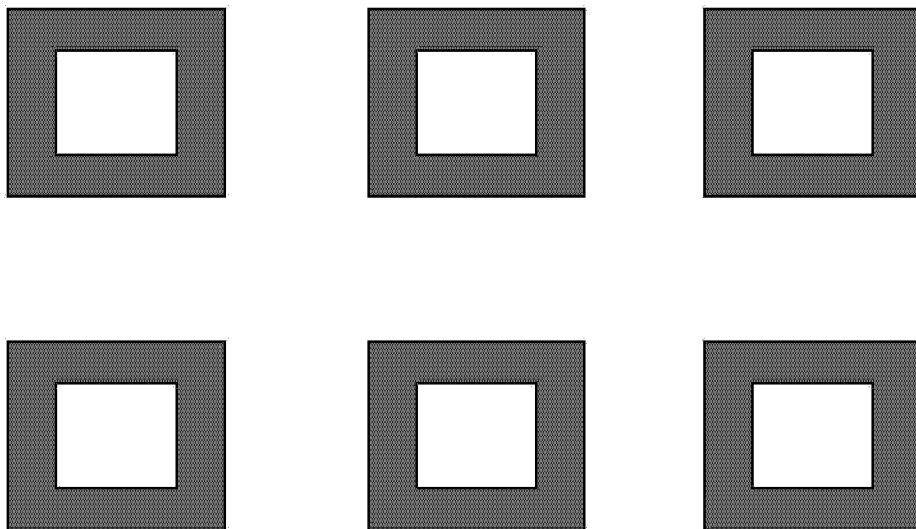


图 16

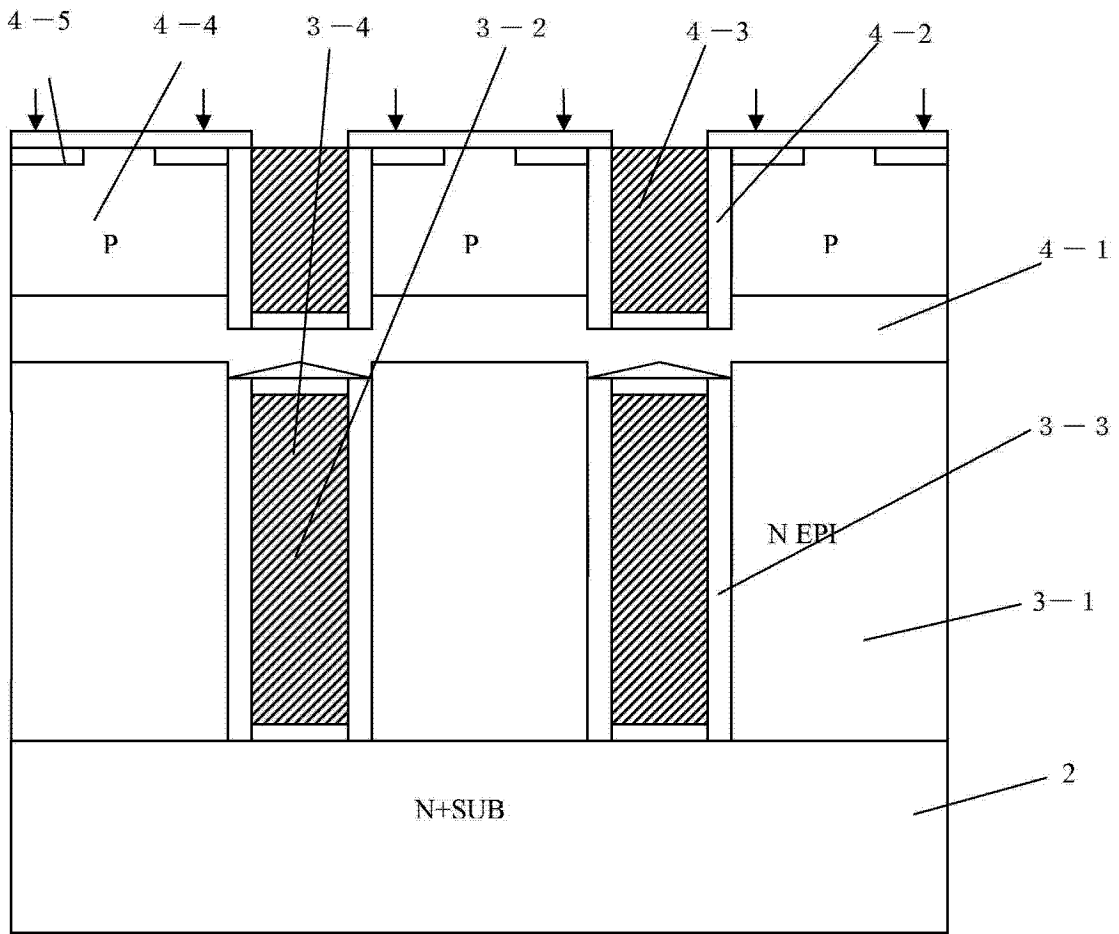


图 17

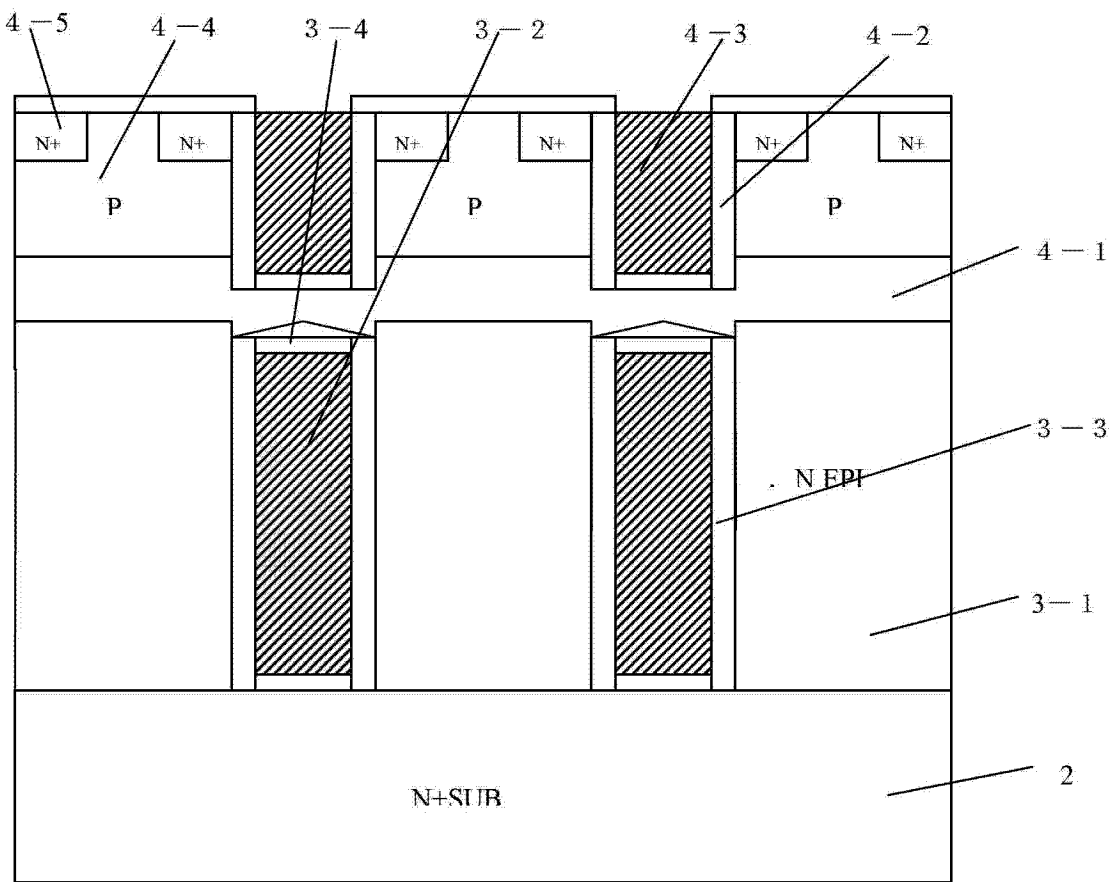


图 18

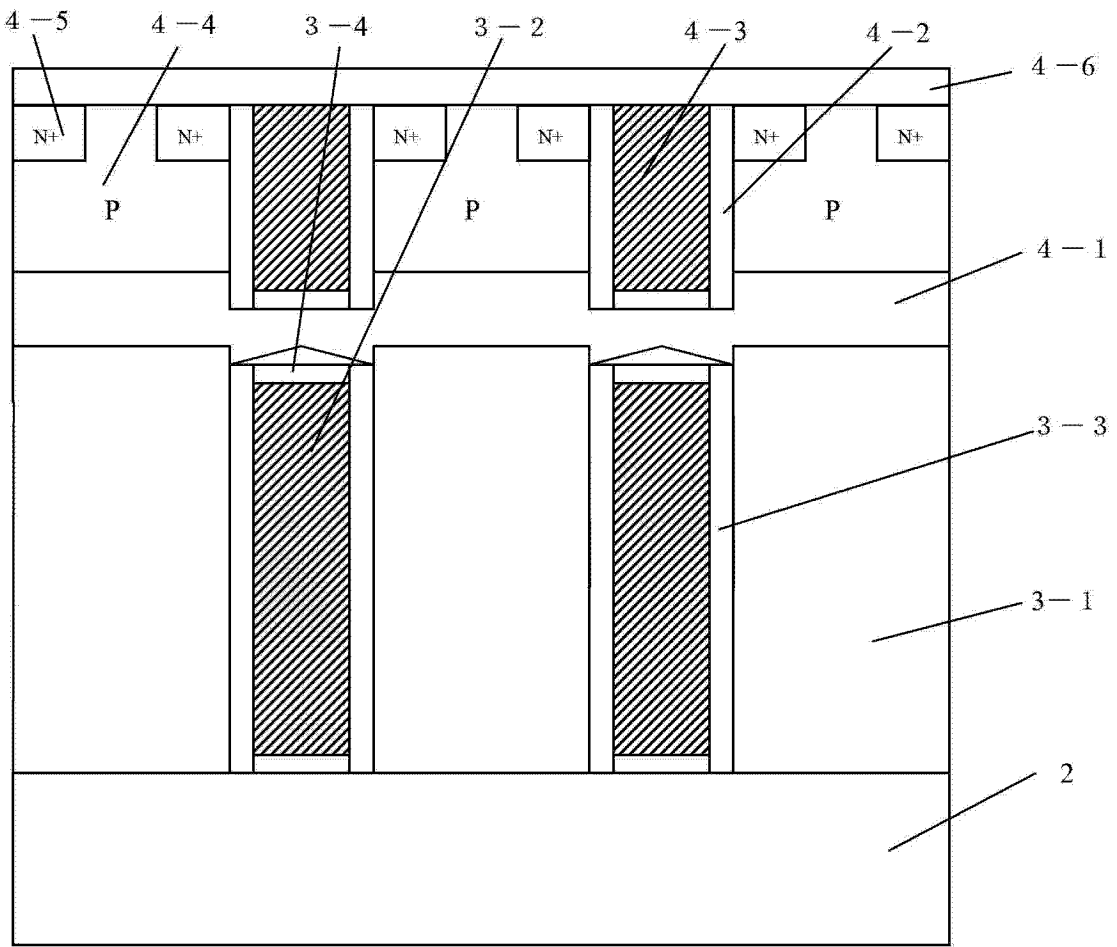


图 19

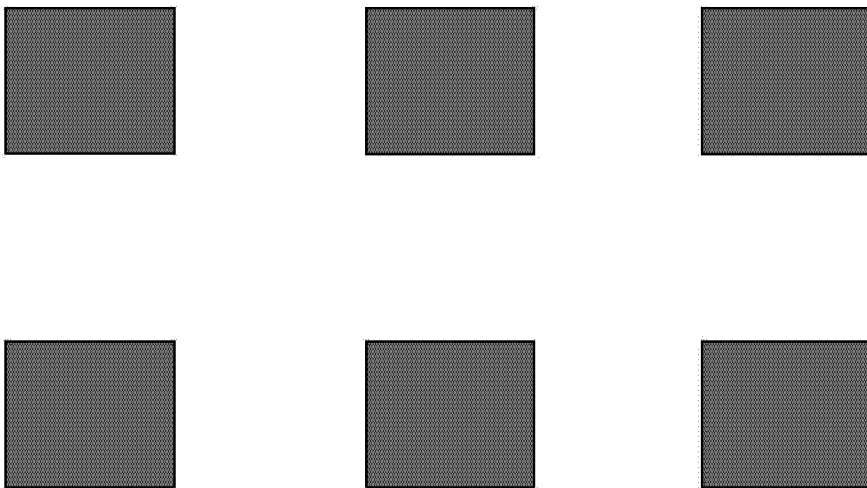


图 20

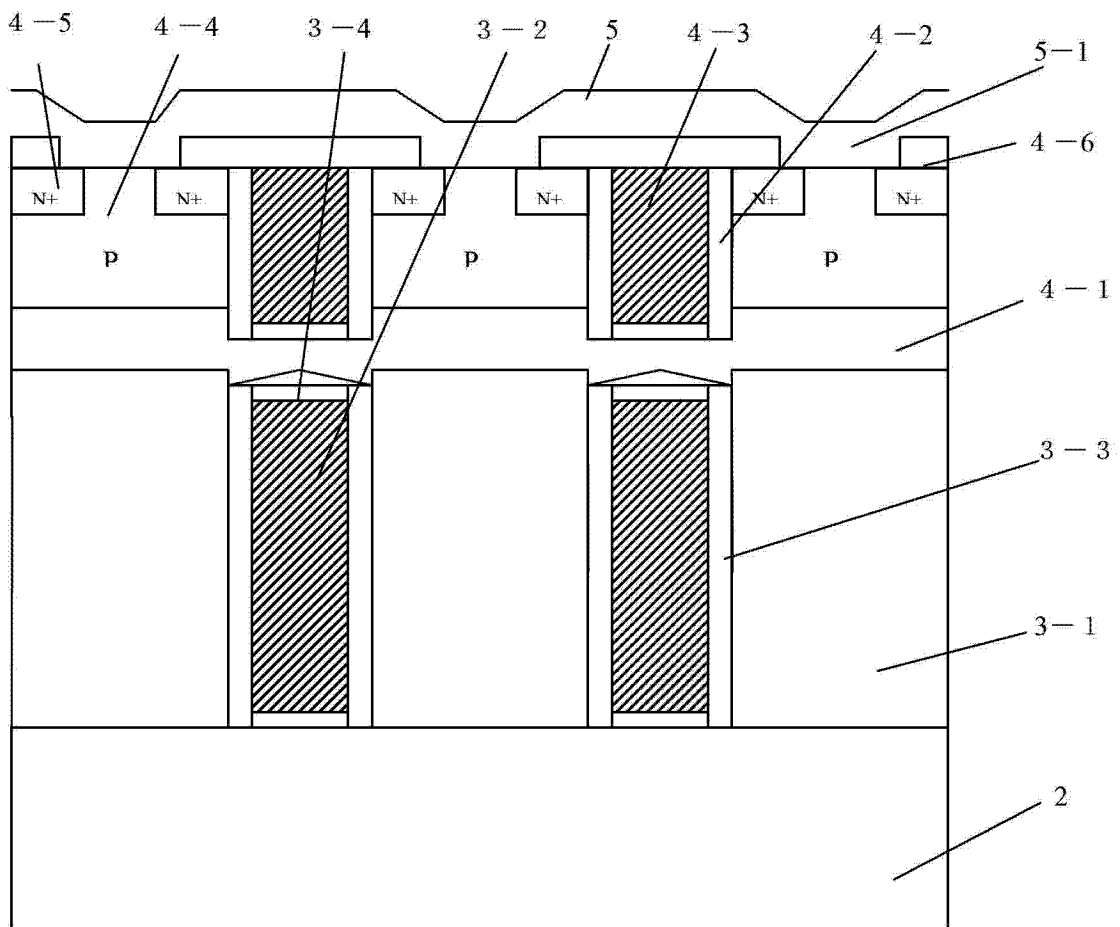


图 21

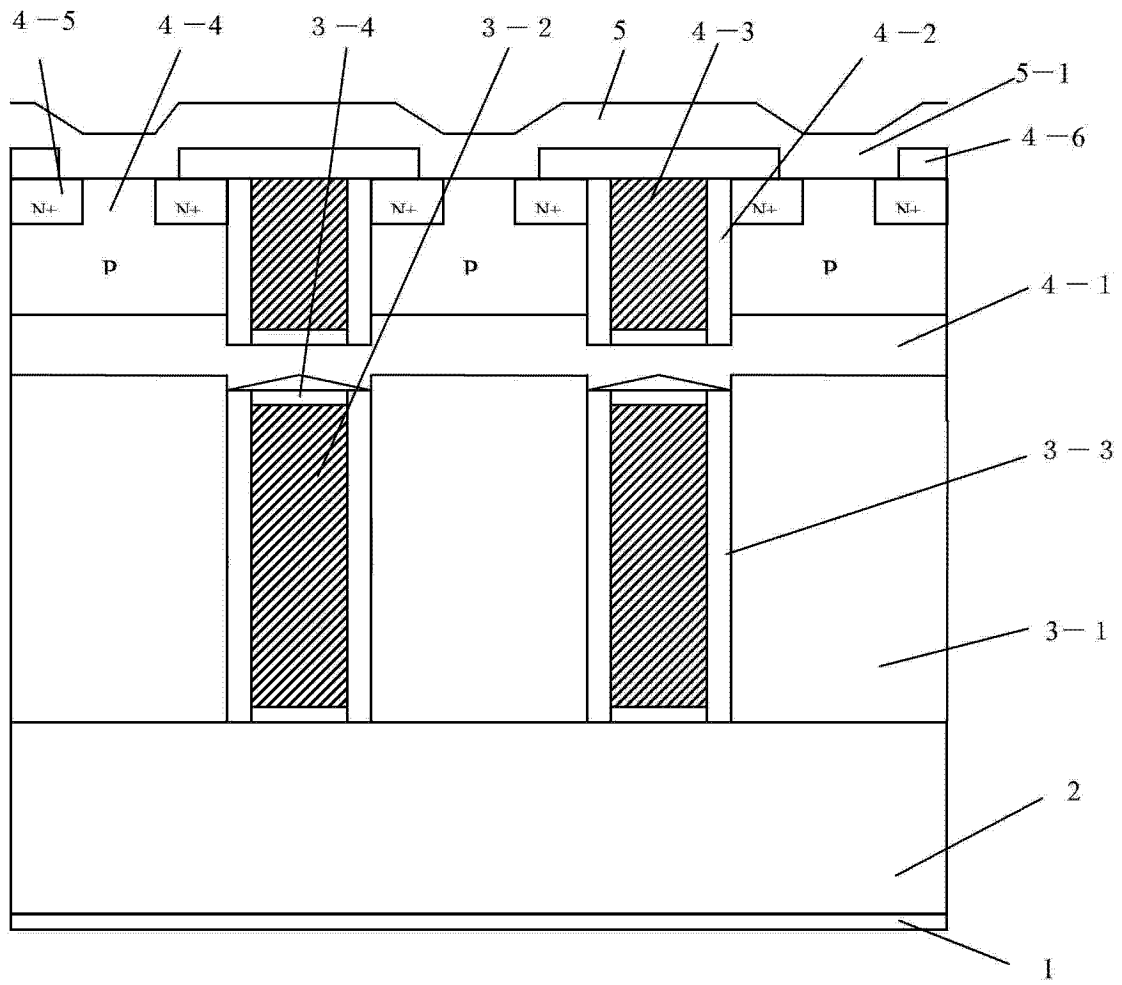


图 22