

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H01L 21/306

(11) 공개번호 특2001-0045256
(43) 공개일자 2001년06월05일

(21) 출원번호	10-1999-0048483
(22) 출원일자	1999년11월04일
(71) 출원인	주식회사 하이닉스반도체 박종섭
(72) 발명자	경기 이천시 부발읍 아미리 산136-1 이재현
(74) 대리인	충청북도청주시상당구우암동321-3 양순석

심사청구 : 없음

(54) 식각 프로파일 개선방법

요약

본 발명은 식각 프로파일 개선방법에 관한 것으로서, 특히, α -실리콘과 TiW로 이루어진 앤티-퓨즈부를 건식식각으로 개방할 때 종래 기술의 식각제인 BCl_3 와 SF_6 의 혼합기체에 N_2 를 첨가하여 식각부위 측면에 폴리머를 증착시키므로서 TiW측면의 식각량을 보상하여 전체적인 식각면의 프로파일을 개선하도록 한 반도체장치의 앤티-퓨즈부 식각방법에 관한 것이다. 본 발명에 따른 식각 프로파일 개선방법은 기판의 소정 부위에 형성된 배선을 노출시키는 홀이 형성된 절연층상에 홀을 소정 두께로 덮으며 절연층상의 일부까지 연장된 적층구조의 앤티-퓨즈부를 형성하는 단계와, 홀에 대응하는 앤티퓨즈부의 소정 부위를 노출시키는 식각마스크를 앤티퓨즈부와 절연층상에 형성하는 단계와, 식각마스크로 보호되지 않는 부위의 앤티퓨즈부를 질소를 첨가한 식각제로 제거하여 홀을 통한 배선의 표면을 노출시키는 단계와, 식각마스크를 제거하는 단계를 포함하여 이루어진다.

대표도

도3b

색인어

식각 프로파일 개선방법

명세서

도면의 간단한 설명

도 1은 반도체장치의 앤티-퓨즈부(anti-fuse) 단면도

도 2a와 도 2b는 각각 종래 기술에 따라 식각된 앤티퓨즈부의 단면도와 레이아웃

도 3a와 도 3b는 각각 본 발명에 따라 식각된 앤티퓨즈부의 단면도와 레이아웃

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 식각 프로파일 개선방법에 관한 것으로서, 특히, α -실리콘과 TiW로 이루어진 앤티-퓨즈부를 건식식각으로 개방할 때 종래 기술의 식각제인 BCl_3 와 SF_6 의 혼합기체에 N_2 를 첨가하여 식각부위 측면에 폴리머를 증착시키므로서 TiW측면의 식각량을 보상하여 전체적인 식각면의 프로파일을 개선하도록 한 반도체장치의 앤티-퓨즈부 식각방법에 관한 것이다.

앤티-퓨즈부는 반도체기판상에 각종 소자들로 구성된 회로의 소정 부분을 개방시켜 필요한 회로를 구성한다. 따라서, 필요에 따라 소정부위의 앤티-퓨즈부를 건식식각으로 식각하여 제거한다.

종래 기술에서는 TiW와 α -실리콘의 적층구조를 갖는 소정 부위의 앤티-퓨즈부를 제거하기 위하여 식각제로 SF_6 를 사용하고 식각부위의 프로파일(profile)을 개선하기 위하여 BCl_3 를 사용한다.

도 1은 반도체장치의 앤티-퓨즈부(anti-fuse) 단면도이다.

도 1을 참조하면, 각종 소자들과 절연층이 형성된 반도체 기판인 실리콘기판(10)상에 소자들을 전기적으

로 연결하는 알루미늄으로 이루어진 배선층(11)이 형성 되어 있다.

배선층(11)을 포함하는 기판(10)상에 배선절연층(intermetal dielectric, 32)이 소정 두께로 형성되어 있다.

배선절연층(12)의 소정 부분이 제거되어 배선층(11)의 일부 표면을 노출시키는 비어 홀(via hole)이 형성 되어 있다.

비어홀에 의하여 노출된 배선층(11) 표면과 비어홀 내부 측면 및 배선절연층(12)의 일부 표면 까지 연장된 부위에 α -실리콘층(13)이 패터닝되어 있으며, 그 위에는 TiW층(14)이 형성되어 있다.

α -실리콘층(13)과 TiW층(14)은 적층구조를 이루며 앤티-퓨즈부를 형성한다.

도 2a와 도 2b는 각각 종래 기술에 따라 식각된 앤티퓨즈부의 단면도와 레이아웃이다.

도 2a와 도 2b를 참조하면, 도 1에 따라 형성된 앤티-퓨즈부와 유사한 구조에 대하여 건식식각을 실시하여 배선층(21)의 소정부위를 노출시킨다.

이때, 앤티-퓨즈부는 상층에 TiW층(24)이 위치하고 그 하부에 α -실리콘층(23)이 위치한 구조로 패터닝되어 있다.

이러한 앤티퓨즈부의 비어홀 저면에 위치한 배선층(21) 상부를 노출시키는 포토레지스트패턴(도시안함)을 배선절연층(22) 상에 형성한 다음, 포토레지스트패턴을 식각마스크로 이용하는 건식식각을 앤티-퓨즈부에 실시하여 비어홀에 의하여 노출되는 배선층(21)의 전부를 노출시킨다.

이때, 식각제로는 BF_3 와 SF_6 를 같이 사용하며, 유량은 각각 40, 25 sccm으로 하고 공정압력은 저압으로 약 10-13mT로 유지하며 약 40W의 파워로 소정 시간(약 70초) 실시한다. SF_6 는 식각제이고 BF_3 는 식각 프로파일 개선제로 사용된다.

식각 후 포토레지스트패턴을 제거한 기판의 단면도가 도시되어 있다.

식각된 앤티-퓨즈부의 단면은 앤티-퓨즈부의 상부구조인 TiW층(24)의 단면 프로파일(R)이 불규칙한 형태를 갖게 된다.

따라서, 상술한 종래 기술에 따른 식각방법은 TiW층 식각시 측면 부위에 폴리머의 증착이 용이하게 일어나지 않으므로 사이드 에치되어 평면 전자주사현미경으로 관찰할 때 TiW층의 측면 프로파일이 매우 불량하게 되어 소자의 신뢰성을 저하시키는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 α -실리콘과 TiW로 이루어진 앤티-퓨즈부를 건식식각으로 개방할 때 종래 기술의 식각제인 BCl_3 와 SF_6 의 혼합기체에 N_2 를 첨가하여 식각부위 측면에 폴리머를 증착시키므로써 TiW측면의 식각량을 보상하여 전체적인 식각면의 프로파일을 개선하도록 한 반도체장치의 앤티-퓨즈부 식각방법을 제공하는데 있다.

상기 목적을 달성하기 위한 본 발명에 따른 식각 프로파일 개선방법은 기판의 소정 부위에 형성된 배선을 노출시키는 홀이 형성된 절연층상에 홀을 소정 두께로 덮으며 절연층상의 일부까지 연장된 적층구조의 앤티-퓨즈부를 형성하는 단계와, 홀에 대응하는 앤티퓨즈부의 소정 부위를 노출시키는 식각마스크를 앤티퓨즈부와 절연층상에 형성하는 단계와, 식각마스크로 보호되지 않는 부위의 앤티퓨즈부를 질소를 첨가한 식각제로 제거하여 홀을 통한 배선의 표면을 노출시키는 단계와, 식각마스크를 제거하는 단계를 포함하여 이루어진다.

발명의 구성 및 작용

본 발명은 금속과 비정질실리콘으로 이루어진 앤티-퓨즈부 개방시 식각제에 질소를 첨가하여 식각공정을 진행하므로써 식각부위 측면에 폴리머가 증착되는 성질을 이용하여 식각부위의 프로파일을 개선한다.

이하, 첨부한 도면을 참조하여 본 발명을 상세히 설명한다.

도 3a와 도 3b는 각각 본 발명에 따라 식각된 앤티퓨즈부의 단면도와 레이아웃이고, 특히, 도 3b는 이러한 구조를 전자주사현미경(SEM)으로 촬영한 레이아웃의 모식도이다.

도 3a와 도 3b를 참조하면, 각종 소자들과 절연층이 형성된 반도체 기판인 실리콘기판(30)상에 소자들을 전기적으로 연결하는 알루미늄으로 이루어진 배선층(31)이 형성 되어 있고, 배선층(31)을 포함하는 기판(30)상에 배선절연층(intermetal dielectric, 32)이 소정 두께로 형성되어 있다.

배선절연층(32)의 소정 부분이 제거되어 배선층(31)의 일부 표면을 노출시키는 비어 홀(via hole)이 형성되어 있다.

비어홀에 의하여 노출된 배선층(31) 표면과 비어홀 내부 측면 및 배선절연층(32)의 일부 표면 까지 연장된 부위에 α -실리콘층(33)/TiW층(34)이 패터닝되어 앤티-퓨즈부가 형성되고, 이러한 앤티-퓨즈부 개방을 위한 건식식각을 실시한 모습이 도시되어 있다.

도 1에 도시된 구조와 같은 앤티-퓨즈부에 대하여 건식식각을 실시하여 배선층(31)의 소정부위를 노출시킨다.

이때, 앤티-퓨즈부는 상층에 TiW층(34)이 위치하고 그 하부에 α -실리콘층(33)이 위치한 구조로 패터닝되어 있다.

이러한 앤티퓨즈부의 비어홀 저면에 위치한 배선층(31) 상부에 대응하는 TiW층을 노출시키는 포토레지스트패턴(도시안함)을 앤티-퓨즈부를 포함하는 배선절연층(32) 상에 형성한 다음, 포토레지스트패턴을 식각 마스크로 이용하는 건식식각을 앤티-퓨즈부에 실시하여 비어홀에 의하여 노출되는 배선층(31)의 전부를 노출시킨다. 따라서, 배선층(31)과 앤티-퓨즈부는 서로 전기적으로 절단된다.

이때, 식각제로는 BF_3 와 SF_6 그리고 N_2 를 같이 사용하며, 유량은 각각 40, 25, 10 sccm으로 하고 공정압력은 저압으로 약 10-13mT로 유지하며 약 40W의 파워로 소정 시간(약 70초) 실시한다. SF_6 는 식각제이고 BF_3 는 식각 프로파일 개선제이며, N_2 역시 식각 프로파일 개선제로 사용된다.

식각 후 포토레지스트패턴을 제거한 기판의 단면도가 도시되어 있다.

식각된 결과 앤티-퓨즈부의 상부구조인 TiW층(34)의 단면 프로파일(S)이 매끈한 형태를 갖게 된다. 이는, TiW층이 식각될 때 첨가된 질소에 의하여 식각측면에 폴리머가 증착되기 때문이다. 앤티-퓨즈부 식각시 질소의 양은 5-20 sccm으로 하지만, 만약 질소량이 너무 과도하면 식각장비에도 폴리머가 증착되어 이물질(particles) 등의 배기가 곤란해진다.

발명의 효과

따라서, 본 발명은 식각가스를 SF_6 와 BF_3 및 N_2 를 사용하므로 식각 부위의 단면 프로필을 개선하여 소자의 신뢰성을 높이는 장점이 있다.

(57) 청구의 범위

청구항 1

기판의 소정 부위에 형성된 배선을 노출시키는 홀이 형성된 절연층상에 상기 홀을 소정 두께로 덮으며 상기 절연층상의 일부까지 연장된 적층구조의 앤티-퓨즈부를 형성하는 단계와,

상기 홀에 대응하는 앤티퓨즈부의 소정 부위를 노출시키는 식각마스크를 상기 앤티퓨즈부와 상기 절연층상에 형성하는 단계와,

상기 식각마스크로 보호되지 않는 부위의 상기 앤티퓨즈부를 질소를 첨가한 식각제로 제거하여 상기 홀을 통한 상기 배선의 표면을 노출시키는 단계와,

상기 식각마스크를 제거하는 단계로 이루어진 식각 프로파일 개선방법.

청구항 2

청구항 1에 있어서, 상기 앤티퓨즈부는 TiW와 비정질실리콘으로 형성된 것이 특징인 식각 프로파일 개선방법.

청구항 3

청구항 1에 있어서, 상기 식각제는 SF_6 와 BF_3 기체를 사용하는 것이 특징인 식각 프로파일 개선방법.

청구항 4

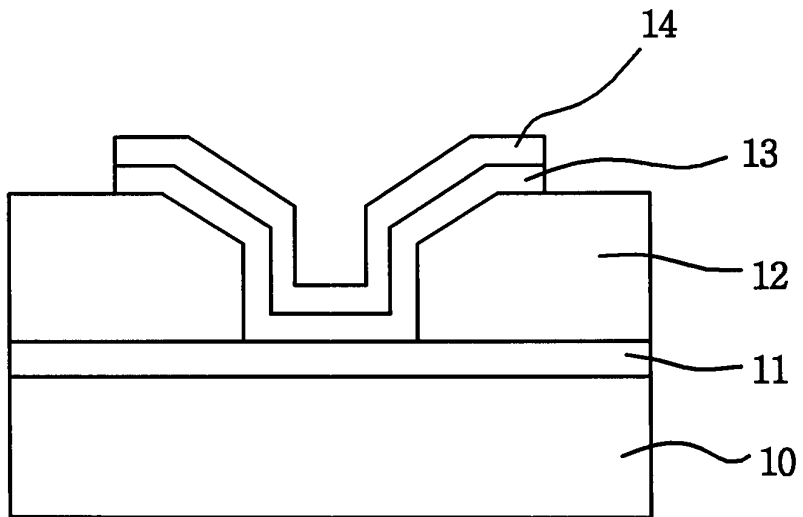
청구항 1에 있어서, 상기 질소를 첨가한 식각제는 SF_6 와 BF_3 그리고 N_2 의 유량비를 40:25:10으로 하여 저압으로 사용하는 것이 특징인 식각 프로파일 개선방법.

청구항 5

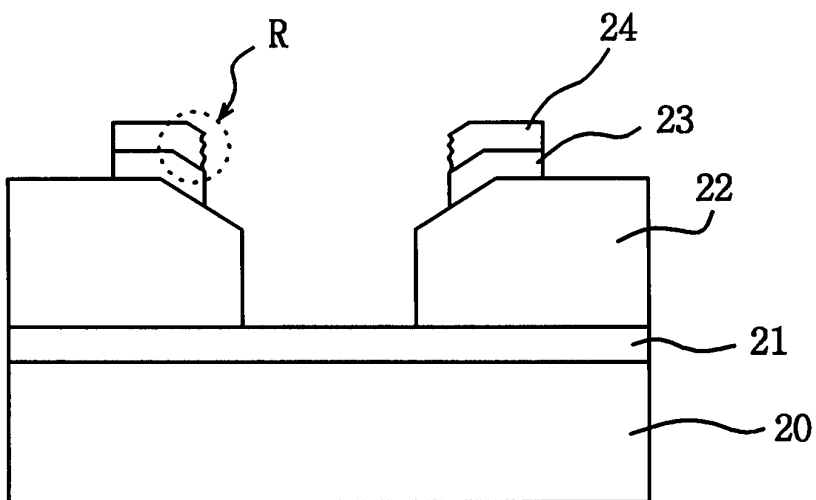
청구항 1에 있어서, 상기 식각마스크는 상기 홀의 저면을 완전히 노출시 있도록 형성하는 것이 특징인 식각 프로파일 개선방법.

도면

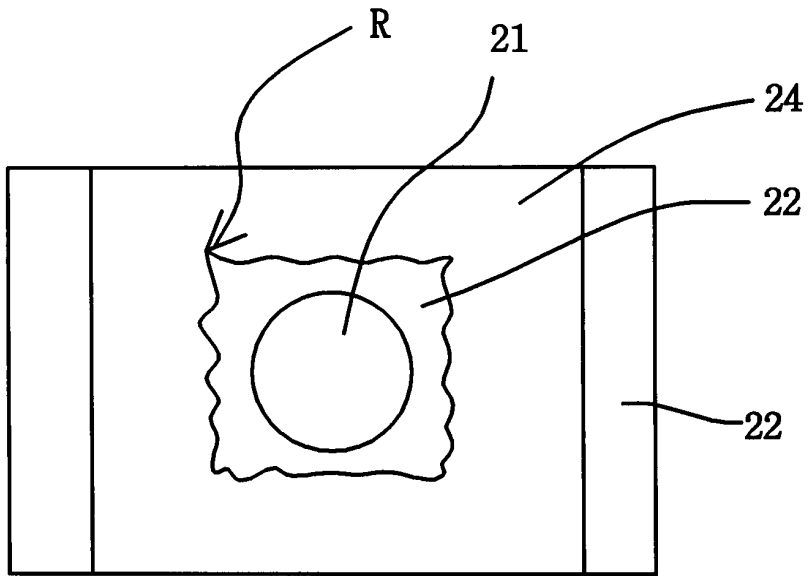
도면1



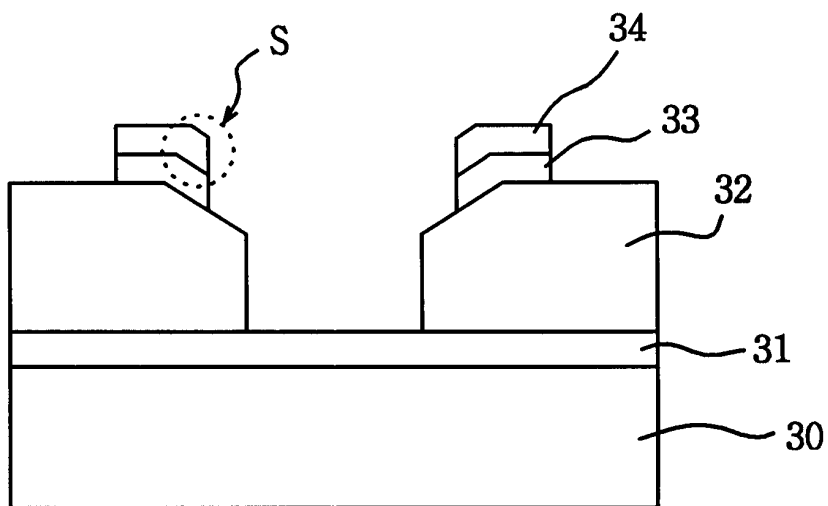
도면2a



도면2b



도면3a



도면3b

