



(12)发明专利

(10)授权公告号 CN 107328808 B

(45)授权公告日 2020.03.13

(21)申请号 201710521188.8

G01N 27/00(2006.01)

(22)申请日 2017.06.30

审查员 林德伟

(65)同一申请的已公布的文献号

申请公布号 CN 107328808 A

(43)申请公布日 2017.11.07

(73)专利权人 西安工业大学

地址 710032 陕西省西安市未央区学府中路2号

(72)发明人 张进 刘卫国 惠迎雪 周顺

陈智利 秦文罡

(74)专利代理机构 西安新思维专利商标事务所

有限公司 61114

代理人 黄秦芳

(51)Int.Cl.

G01N 25/20(2006.01)

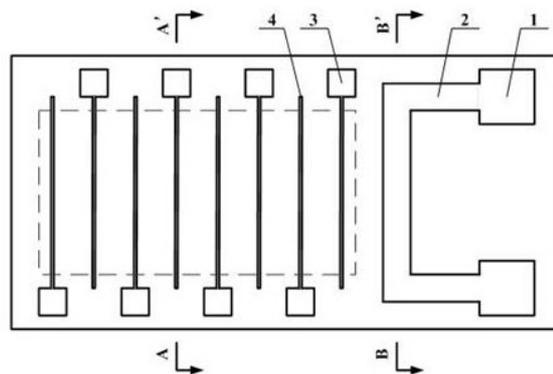
权利要求书1页 说明书4页 附图2页

(54)发明名称

用于测试半导体薄膜塞贝克系数的基片及制备和测试方法

(57)摘要

本发明属于半导体材料测量设备领域,具体涉及一种用于测试半导体薄膜塞贝克系数的基片及制备和测试方法。其在抛光基底上沉积图形化的绝缘层,之后在图形化区域内填充热电阻电极、热电阻、测试电极及引线,电极和引线图形根据Seebeck系数测试要求设计,当测试半导体薄膜Seebeck系数时,被测薄膜沉积在有效区域内,覆盖在引线之上,在两个热电阻电极上连接一大电流电源,热电阻温度由电源电流大小控制,待热电阻温度恒定,探测测温点之间温度差,并采集各个测试电极间的电位差,从而获得材料的Seebeck系数。采用本发明测试Seebeck系数时,既不会由于高温而导致引线失效,也不会使探针与被测薄膜直接接触造成样品损坏,从而推进薄膜Seebeck系数测试设备的商业化应用。



1. 一种用于测试半导体薄膜塞贝克系数的基片,包括抛光基底(6),所述的抛光基底(6)上设置有绝缘层(5),其特征在于:所述的绝缘层(5)内填充热电阻电极(1)、热电阻(2)、测试电极(3)和引线(4),所述的热电阻电极(1)分布于热电阻(2)的两端,引线(4)平行设置有若干条,每条引线(4)的一端设置有测试电极(3),测试电极(3)从引线(4)的中间引出,测试电极(3)间隔设置于引线(4)上;

所述的抛光基底(6)为矩形,长度:5-50mm,宽度:2.5-25mm,厚度不超过2mm;采用抛光的硅片、玻璃、石英和陶瓷材料;

所述的绝缘层(5)的厚度为1-2 $\mu\text{m}$ ;采用无机绝缘材料或者有机绝缘材料;所述的无机绝缘材料为氧化硅或者氧化铝;有机绝缘材料为聚四氟乙烯;

所述的热电阻电极(1)、测试电极(3)和引线(4)厚度均为500nm-1 $\mu\text{m}$ ,且上表面与绝缘层(5)上表面持平;采用导电性好且耐酸碱腐蚀的金属,耐酸碱腐蚀的金属为金、钛、铂金;

所述的热电阻(2)宽度:0.25-2.5mm,厚度500nm-1 $\mu\text{m}$ ,且上表面与绝缘层上表面持平;采用合金、纯金属或非金属;合金为镍铬、铁镍;纯金属为钨、钨、钽;非金属为石墨、碳化硅;

所述的热电阻电极(1)为圆形、任意正多边形,图形直径或对角线长度尺寸:0.5-5mm,两个热电阻电极的中心距为1.5-15mm;

所述的测试电极(3)为圆形、任意正多边形,图形直径或对角线长度尺寸:0.25-2.5mm,引线(4)长度:1.5-15mm,线宽:0.1-1mm,相邻引线间距:0.5-5mm。

2. 一种根据权利要求1所述的用于测试半导体薄膜塞贝克系数的基片的测试方法,其特征在于:所述的测试方法为:将被测半导体放置于引线(4)上,在两个热电阻电极(1)上连接一大电流电源,热电阻(2)温度由电源电流大小控制,待热电阻(2)温度恒定,探测测温点之间温度差,并采集各个测试电极(3)间的电位差,从而获得被测半导体的Seebeck系数;

所述的被测半导体为薄膜。

3. 根据权利要求1所述的一种用于测试半导体薄膜塞贝克系数的基片的制备方法,其特征在于:所述的制备方法为:绝缘层(5)采用热蒸发或磁控溅射沉积于抛光基底(6)上;再将光刻胶旋涂于绝缘层(5)之上,旋涂速率为1000-5000转/分,旋涂时间为30-60秒,并在80-100 $^{\circ}\text{C}$ 下烘烤10-30分钟;根据所设计的电极以及引线图形,采用掩膜版在紫外光下对图形区域的光刻胶进行曝光处理,曝光时间10-15秒,再将曝光后的样片浸入显影液中10-15秒,去除图形区域内曝光部分的光刻胶,之后将样片置于100-130 $^{\circ}\text{C}$ 下进行坚膜处理;采用等离子体或化学湿法刻蚀对坚膜后的样片进行处理,通过对刻蚀速率的控制,将图形区域内的绝缘层刻蚀到设计深度;之后采用热蒸发或磁控溅射将金属层沉积到图形区域内,形成热电阻电极(1)、热电阻(2)、测试电极(3)和引线(4),通过对沉积速率的控制,使金属层表面与绝缘膜层上表面基本持平;最后将样品浸入有机溶剂中去除剩余的光刻胶,并将表面抛光,使热电阻电极(1)、热电阻(2)、测试电极(3)、引线(4)和绝缘膜层的表面保持在同一平面,完成基片的制备。

## 用于测试半导体薄膜塞贝克系数的基片及制备和测试方法

### 技术领域

[0001] 本发明属于半导体材料测量设备领域,具体涉及一种用于测试半导体薄膜塞贝克系数的基片及制备和测试方法。

### 背景技术

[0002] 塞贝克(Seebeck)效应,又称作第一热电效应,它是指由两种不同的导体或半导体材料构成的回路中,由于两结点处存在温度差异而产生电动势的现象。这种电动势称为温差电动势,在环路中流过的电流称为温差电流,温差电动势与温差的比值称为Seebeck系数。

[0003] Seebeck系数是半导体热电材料最为重要的性能参数之一,精确测量半导体热电材料的Seebeck系数,对深入研究和开发新型半导体热电材料器件具有重要的理论意义和应用价值。

[0004] 目前商业化的Seebeck系数测试仪绝大多数是针对块体热电材料设计的,适用于测试薄膜热电材料Seebeck系数的设备极少。主要原因在于薄膜样品较薄,制样困难,电极与材料的连接方式对测试结果的准确性有显著影响。根据文献报道,薄膜Seebeck系数测试过程中电极与材料连接的方式一般分为两种:一种是采用导电银浆粘合;另一种是采用夹具夹持(发明专利申请号:200810153534.2公开号:CN101413908A)。然而,采用导电银浆作为电极的样品,由于银浆耐受温度有限,在高温下会使电极失效,导致测试结果不准确;而采用夹持式电极,夹具与材料形成点接触,一方面易造成待测样品的损坏,另一方面触点位置的不同会导致测量重复性较差。

### 发明内容

[0005] 本发明的目的是提供一种用于测试半导体薄膜塞贝克系数的基片及其测试方法,其采用此基片制备的样品,在测试Seebeck系数时既不会由于高温而导致引线失效,也不会使探针与被测薄膜直接接触造成样品损坏,从根源上解决上述问题,从而推进薄膜Seebeck系数测试设备的商业化应用。

[0006] 为解决现有技术存在的问题,本发明的技术方案是:一种用于测试半导体薄膜塞贝克系数的基片,包括抛光基底,所述的抛光基底上设置有绝缘层,其特征在于:所述的绝缘层内填充热电阻电极、热电阻、测试电极和引线,所述的热电阻电极分布于热电阻的两端,引线平行设置有若干条,每条引线的一端设置有测试电极,测试电极从引线的中间引出,测试电极间隔设置于引线上。

[0007] 所述的抛光基底为矩形,长度:5-50mm,宽度:2.5-25mm,厚度不超过2mm;采用抛光的硅片、玻璃、石英和陶瓷等材料。

[0008] 所述的绝缘层的厚度为1-2 $\mu\text{m}$ ;采用无机绝缘材料或者有机绝缘材料;所述的无机绝缘材料为氧化硅或者氧化铝;有机绝缘材料为聚四氟乙烯。

[0009] 所述的热电阻电极、测试电极和引线厚度均为500nm-1 $\mu\text{m}$ ,且上表面与绝缘层上表

面持平;采用导电性好且耐酸碱腐蚀的金属,耐酸碱腐蚀的金属为金、钛、铂金。

[0010] 所述的热电阻宽度:0.25-2.5mm,厚度500nm-1 $\mu$ m,且上表面与绝缘层上表面持平;采用合金、纯金属或非金属;合金为镍铬、铁镍;纯金属为钼、钨、钽;非金属为石墨、碳化硅。

[0011] 所述的热电阻电极为圆形、任意正多边形,图形直径或对角线长度尺寸:0.5-5mm,两个热电阻电极的中心距为1.5-15mm。

[0012] 所述的测试电极为圆形、任意正多边形,图形直径或对角线长度尺寸:0.25-2.5mm,引线长度:1.5-15mm,线宽:0.1-1mm,相邻引线间距:0.5-5mm。

[0013] 所述的一种用于测试半导体薄膜塞贝克系数的测试方法为:将被测半导体放置于引线上,在两个热电阻电极上连接一大电流电源,热电阻温度由电源电流大小控制,待热电阻温度恒定,探测测温点之间温度差,并采集各个测试电极间的电位差,从而获得被测半导体的Seebeck系数。

[0014] 所述的被测半导体为薄膜。

[0015] 所述的一种用于测试半导体薄膜塞贝克系数的基片的制备方法为:绝缘膜层采用热蒸发或磁控溅射沉积于基底上;再将光刻胶旋涂于绝缘膜层之上,旋涂速率为1000-5000转/分,旋涂时间为30-60秒,并在80-100 $^{\circ}$ C下烘烤10-30分钟;根据所设计的电极以及引线图形,采用掩膜版在紫外光下对图形区域的光刻胶进行曝光处理,曝光时间10-15秒,再将曝光后的样片浸入显影液中10-15秒,去除图形区域内曝光部分的光刻胶,之后将样片置于100-130 $^{\circ}$ C下进行坚膜处理;采用等离子体或化学湿法刻蚀对坚膜后的样片进行处理,通过对刻蚀速率的控制,将图形区域内的绝缘层刻蚀到设计深度;之后采用热蒸发或磁控溅射将金属层沉积到图形区域内,形成热电阻电极、热电阻、测试电极和引线,通过对沉积速率的控制,使金属层表面与绝缘膜层上表面基本持平;最后将样品浸入有机溶剂中去除剩余的光刻胶,并将表面抛光,使热电阻电极、热电阻、测试电极、引线和绝缘膜层的表面保持在同一平面,完成基片的制备。

[0016] 与现有技术相比,本发明的优点如下:

[0017] 1、可实现半导体薄膜Seebeck系数的无损测试;

[0018] 2、基片集成了加热单元,温度可有电流大小控制;

[0019] 3、采用导电性好且耐酸碱腐蚀的金属电极和引线可实现基片的重复使用。

## 附图说明

[0020] 图1为半导体薄膜Seebeck系数测试基片结构示意图;

[0021] 图2为图1的A-A剖视图;

[0022] 图3为图1的B-B剖视图;

[0023] 图4为半导体薄膜Seebeck系数测试原理图;

[0024] 图5为半导体薄膜Seebeck系数测试基片的制备工艺流程图。

[0025] 标记说明:1—热电阻电极,2—热电阻,3—测试电极,4—引线,5—绝缘层,6—基底。

## 具体实施方式

[0026] 为了使本发明的目的、技术方案及优点更加清楚明白,以下结合附图及实施例,对

本发明进行进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0027] 参加图1—图3:一种用于测试半导体薄膜塞贝克系数的基片,包括抛光基底6,所述的抛光基底6上设置有绝缘层5,所述的绝缘层5内填充热电阻电极1、热电阻2、测试电极3和引线4,所述的热电阻电极1分布于热电阻2的两端,引线4平行设置有若干条,每条引线4的一端设置有测试电极3,测试电极3从引线4的中间引出,测试电极3间隔设置于引线4上。

[0028] 所述的抛光基底6为矩形,长度:5-50mm,宽度:2.5-25mm,厚度不超过2mm;采用抛光的硅片、玻璃、石英和陶瓷等材料。

[0029] 所述的绝缘层5的厚度为1-2 $\mu\text{m}$ ;采用无机绝缘材料或者有机绝缘材料;所述的无机绝缘材料为氧化硅或者氧化铝;有机绝缘材料为聚四氟乙烯。

[0030] 所述的热电阻电极1、测试电极3和引线4厚度均为500nm-1 $\mu\text{m}$ ,且上表面与绝缘层5上表面持平;采用导电性好且耐酸碱腐蚀的金属,耐酸碱腐蚀的金属为金、钛、铂金。

[0031] 所述的热电阻2宽度:0.25-2.5mm,厚度500nm-1 $\mu\text{m}$ ,且上表面与绝缘层上表面持平;采用合金、纯金属或非金属;合金为镍铬、铁镍;纯金属为钼、钨、钽;非金属为石墨、碳化硅。

[0032] 所述的热电阻电极1为圆形、任意正多边形,图形直径或对角线长度尺寸:0.5-5mm,两个热电阻电极的中心距为1.5-15mm。

[0033] 所述的测试电极3为圆形、任意正多边形,图形直径或对角线长度尺寸:0.25-2.5mm,引线4长度:1.5-15mm,线宽:0.1-1mm,相邻引线间距:0.5-5mm。

[0034] 参见图4:一种用于测试半导体薄膜塞贝克系数的测试方法为:将被测半导体放置于引线4上,在两个热电阻电极1上连接一大电流电源,热电阻2温度由电源电流大小控制,待热电阻2温度恒定,探测测温点之间温度差,并采集各个测试电极3间的电位差,从而获得被测半导体的Seebeck系数。

[0035] 所述的被测半导体为薄膜。

[0036] 实施例:采用抛光硅片作为基底,基底长度:20mm,宽度:10mm,厚度0.2mm;绝缘膜层采用氧化硅,沉积厚度1 $\mu\text{m}$ ;热电阻电极、测试电极和引线采用金属钛,厚度500nm;热电阻采用金属钼,宽度1mm,厚度500nm;热电阻电极为正方形,边长2mm,两个热电阻电极的中心距为7mm;测试电极为正方形,边长1mm,引线长度7mm,线宽0.1mm,相邻引线间距1.5mm。

[0037] 一种用于测试半导体薄膜塞贝克系数的基片的制备方法为(参见图5):绝缘膜层5采用热蒸发或磁控溅射沉积于基底6上;再将光刻胶旋涂于绝缘膜层5之上,旋涂速率为1000-5000转/分,旋涂时间为30-60秒,并在80-100 $^{\circ}\text{C}$ 下烘烤10-30分钟;根据所设计的电极以及引线图形,采用掩模版在紫外光下对图形区域的光刻胶进行曝光处理,曝光时间10-15秒,再将曝光后的样片浸入显影液中10-15秒,去除图形区域内曝光部分的光刻胶,之后将样片置于100-130 $^{\circ}\text{C}$ 下进行坚膜处理;采用等离子体或化学湿法刻蚀对坚膜后的样片进行处理,通过对刻蚀速率的控制,将图形区域内的绝缘层刻蚀到设计深度;之后采用热蒸发或磁控溅射将金属层沉积到图形区域内,形成热电阻电极1、热电阻2、测试电极3和引线4,通过对沉积速率的控制,使金属层表面与绝缘膜层上表面基本持平;最后将样品浸入有机溶剂中去除剩余的光刻胶,并将表面抛光,使热电阻电极1、热电阻2、测试电极3、引线4和绝缘膜层的表面保持在同一平面,完成基片的制备。

[0038] 以上所述,仅为本发明的较佳实施例而已,并非用于限定本发明的保护范围。

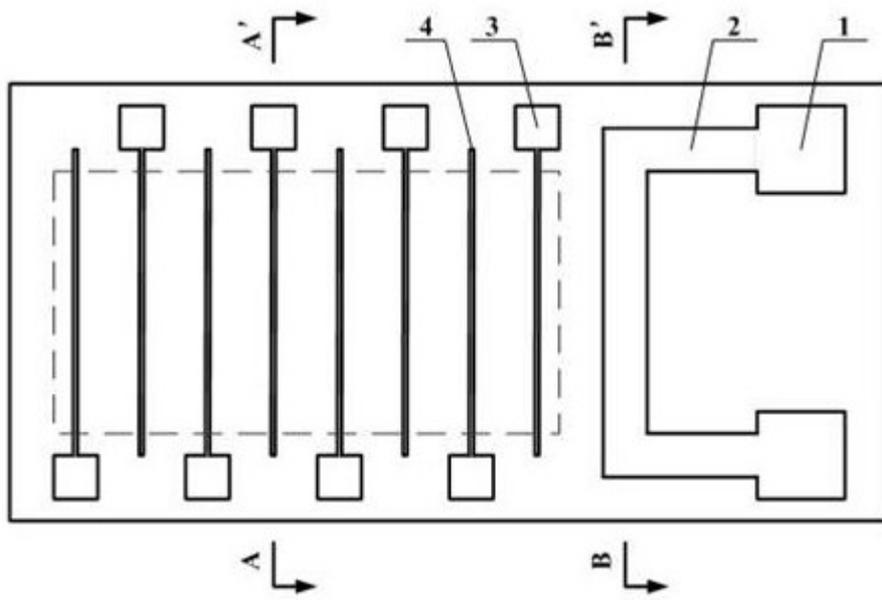


图1

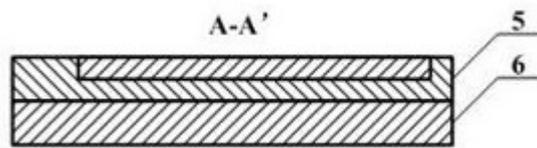


图2

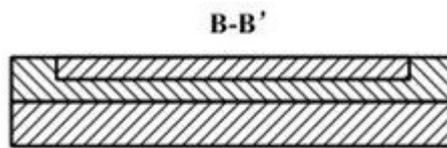


图3

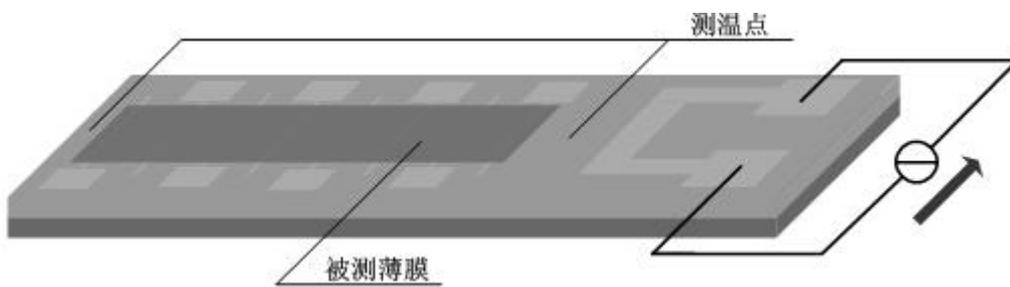


图4

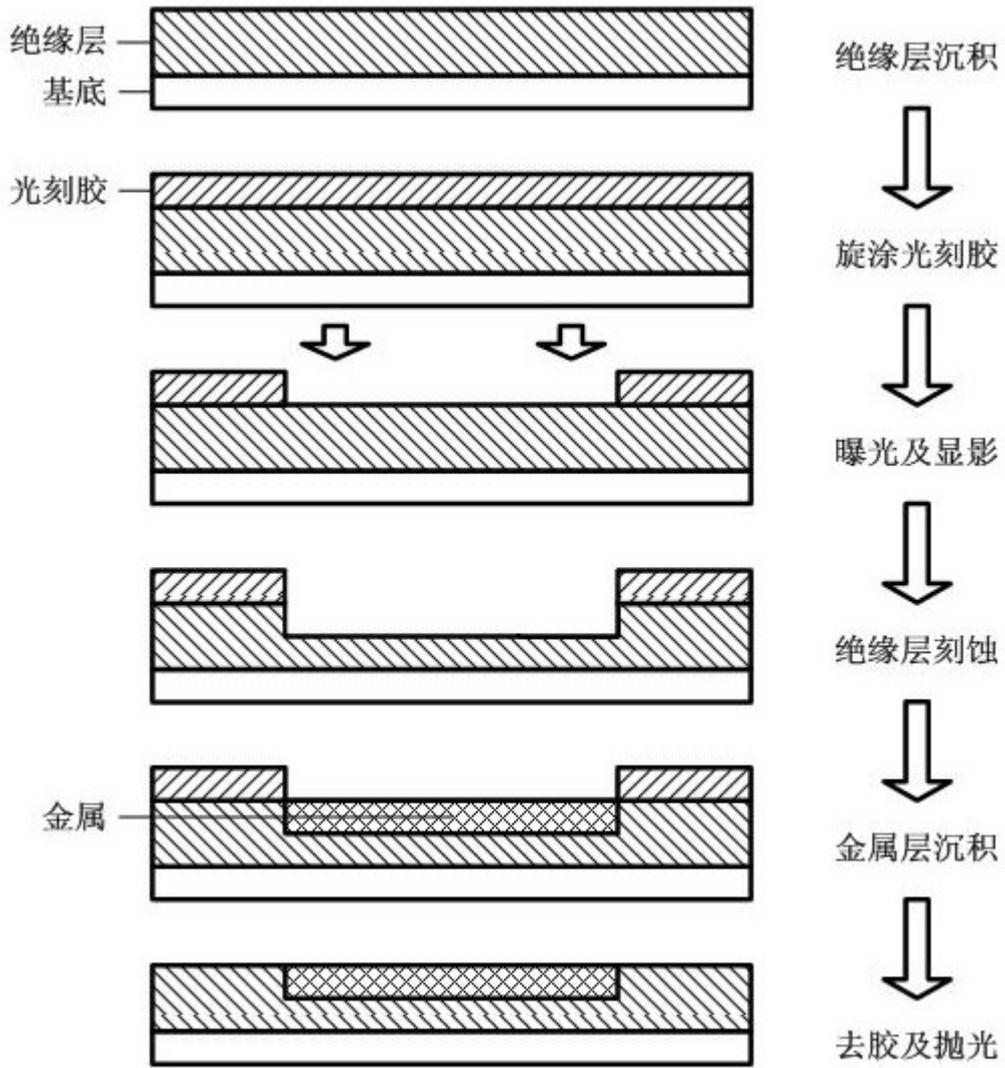


图5