



ФЕДЕРАЛЬНАЯ СЛУЖБА  
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

(12) **ФОРМУЛА ИЗОБРЕТЕНИЯ К ПАТЕНТУ РОССИЙСКОЙ ФЕДЕРАЦИИ**

(21)(22) Заявка: 2016118211, 10.05.2016

(24) Дата начала отсчета срока действия патента:  
10.05.2016Дата регистрации:  
06.07.2017

Приоритет(ы):

(22) Дата подачи заявки: 10.05.2016

(45) Опубликовано: 06.07.2017 Бюл. № 19

Адрес для переписки:

390005, г. Рязань, ул. Гагарина, 59/1, ФГБОУ ВО  
"РГРТУ", патентная служба

(72) Автор(ы):

Попов Дмитрий Иванович (RU)

(73) Патентообладатель(и):

Федеральное государственное бюджетное  
образовательное учреждение высшего  
образования "Рязанский государственный  
радиотехнический университет" (RU)(56) Список документов, цитированных в отчете  
о поиске: SU 1098399 A1, 20.12.1998. SU  
1136620 A1, 27.11.1998. SU 934816 A1,  
27.11.1998. SU 1090136 A1, 20.12.1998. JP  
2014020820 A, 03.02.2014.(54) **АВТОКОМПЕНСАТОР ДОПЛЕРОВСКИХ СДВИГОВ ФАЗЫ ПОМЕХ**

## (57) Формула изобретения

Автокомпенсатор доплеровских сдвигов фазы помех, содержащий блок оценивания фазы, первый блок задержки, первый блок комплексного умножения, второй блок комплексного умножения, блок комплексного сопряжения, второй блок задержки и синхрогенератор, при этом входы блока оценивания фазы через первый блок задержки соединены с первыми входами первого блока комплексного умножения, вторые входы которого соединены с выходами блока комплексного сопряжения, выходы второго блока комплексного умножения соединены с объединенными входами блока комплексного сопряжения и второго блока задержки, выходы второго блока задержки соединены с первыми входами второго блока комплексного умножения, выход синхрогенератора соединен с синхровходами блока оценивания фазы, первого блока задержки, первого и второго блоков комплексного умножения, блока комплексного сопряжения и второго блока задержки, отличающийся тем, что введены первый умножитель, первый косинусно-синусный функциональный преобразователь, второй умножитель, второй косинусно-синусный функциональный преобразователь, первый блок памяти, комплексный сумматор, дополнительный вычислитель фазы, второй блок памяти, дополнительный блок оценивания фазы, третий и четвертый косинусно-синусные функциональные преобразователи, первый дополнительный блок комплексного умножения, дополнительный блок комплексного сопряжения, третий и четвертый блоки задержки и второй дополнительный блок комплексного умножения, при этом выход блока оценивания фазы соединен с первым входом первого умножителя, второй вход которого соединен с выходом первого блока памяти, выход первого умножителя соединен с входом первого косинусно-синусного функционального преобразователя,

RU 2 624 795 С1

RU 2 624 795 С1

выходы которого соединены с первыми входами комплексного сумматора, выходы комплексного сумматора соединены с входами дополнительного вычислителя фазы, выход которого соединен с объединенными первым входом второго умножителя и входом четвертого косинусно-синусного функционального преобразователя, второй вход второго умножителя соединен с выходом второго блока памяти, выход второго умножителя соединен с входом второго косинусно-синусного функционального преобразователя, выходы которого соединены со вторыми входами второго блока комплексного умножения, выход дополнительного блока оценивания фазы соединен с входом третьего косинусно-синусного функционального преобразователя, выходы которого соединены со вторыми входами комплексного сумматора, выходы первого дополнительного блока комплексного умножения соединены с объединенными входами дополнительного блока комплексного сопряжения и третьего блока задержки, выходы третьего блока задержки соединены с первыми входами первого дополнительного блока комплексного умножения, вторые входы которого соединены с выходами четвертого косинусно-синусного функционального преобразователя, входы дополнительного блока оценивания фазы через четвертый блок задержки соединены с первыми входами второго дополнительного блока комплексного умножения, вторые входы которого соединены с выходами дополнительного блока комплексного сопряжения, выход синхрогенератора соединен с синхровходами первого и второго умножителей, первого, второго, третьего и четвертого косинусно-синусных функциональных преобразователей, первого и второго блоков памяти, комплексного сумматора, дополнительного вычислителя фазы, дополнительного блока оценивания фазы, первого и второго дополнительных блоков комплексного умножения, дополнительного блока комплексного сопряжения и третьего и четвертого блоков задержки, причем первыми и вторыми входами автокомпенсатора доплеровских сдвигов фазы помех являются соответственно входы блока оценивания фазы и дополнительного блока оценивания фазы, а первыми и вторыми выходами - соответственно выходы первого блока комплексного умножения и второго дополнительного блока комплексного умножения.

R U 2 6 2 4 7 9 5 C 1

R U 2 6 2 4 7 9 5 C 1