

公告本

申請日期	91.9.19
案 號	91121508
類 別	H01L 27/28

A4
C4

554424

(以上各欄由本局填註)

發 明 專 利 說 明 書

新 型

一、發明 名稱	中 文	形成閘極結構及自我對準接觸窗結構之方法
	英 文	METHOD OF FORMING A GATE STRUCTURE AND A SELF-ALIGNED CONTACT STRUCTURE
二、發明 創作人	姓 名	1.賴 素 貞 SU-CHEN LAI 2.羅 文 偉 WEN-WEI LO
	國 籍	均中華民國 R.O.C.
三、申請人	住、居所	1.嘉義市西區福民里徐州5街74號 74 TH , HSIU-CHOU 5 TH ST., FU-MING LI, WEST DISTRICT, CHIAYI CITY, TAIWAN, R.O.C. 2.新竹市武陵路175巷16號11樓-5 11F-5, NO. 16 TH , 175 TH LANE, WU-LING ROAD, HSIN-CHU CITY, TAIWAN, R.O.C.
	姓 名 (名稱)	茂德科技股份有限公司 PROMOS TECHNOLOGIES INC.
	國 籍	中華民國 R.O.C.
	住、居所 (事務所)	新竹科學工業園區力行路19號3樓 3F., NO. 19 LI-HSIN ROAD, SCIENCE-BASED INDUSTRIAL PARK, HSINCHU, TAIWAN, R.O.C.
	代 表 人 姓 名	胡 洪 九 HUNG-CHIU HU

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，有 無主張優先權

本案在向中華民國提出申請前未曾向其他國家提出申請專利。

有關微生物已寄存於：

寄存日期：

，寄存號碼：

裝
訂
線

五、發明說明 (1)

發明範疇

本發明一般而言係關於一種形成閘極結構及自我對準接觸窗結構之方法；特定而言，本發明係為一種去除先前技藝在半導體製程中所形成之閘極導體／位元線接觸窗 (gate conductor/bitline contact, GC/CB) 短路的缺點和增加較大的製程容許範圍 (process window) 之方法。

發明背景

一般而言，金屬氧化物半導體 (MOS) 裝置係由金屬層、氧化矽層及基板所構成。由於金屬與氧化物的黏著性不佳，常使用多晶矽取代金屬以形成 MOS 裝置的閘極結構之導電層。然而，多晶矽之缺點係在於其電阻較金屬為高，雖然其可藉由雜質摻雜以降低電阻，然而所產生的導電性仍無法作為 MOS 裝置中良好的導電層。一種常見的解決方法是在多晶矽層上增加一層金屬矽化物，例如矽化鎢 (WSi) 層，以改良閘極結構之導電性。

在先前技藝中，形成接觸窗結構的方法包括下列步驟：形成介電層、形成接觸窗 (contact window) 以及形成金屬層。在形成金屬層與基板間的金屬接觸 (metal contact) 時，最廣泛使用的方法是自我對準蝕刻方法。

圖 1A 至圖 1C 所示係為形成閘極結構之傳統方法，其過程如下所述：

參考圖 1A，首先準備一基板 2；接著在基板 2 上形成複數個分離之閘極結構，其中各個閘極結構包括一第一導電材料層 4、一第二導電材料層 6、一絕緣層 8 以及一側壁間

五、發明說明(2)

隔層(spacer) 10。在閘極形成後，形成一介電層 12 覆蓋整個基板 2。

參考圖 1B，接著在介電層 12 上實行微影及蝕刻步驟以在閘極結構之間移除一選定的部分直至基板 2 之上表面暴露出來。該蝕刻步驟亦對絕緣層 8 及側壁間隔層 10 有效，但是其蝕刻率較慢，因此有部分的絕緣層 8 及側壁間隔層 10 亦被蝕刻。結果，在閘極結構之間形成接觸窗 20，其可自我對準至基板 2 上形成接觸區域之位置。如圖中所示，接觸區域係形成於基板 2 的暴露表面處，其寬度為 X。

參考圖 1C，接著在整個晶圓的上表面沈積一特定厚度的金屬層 14 以覆蓋介電層 12 之暴露表面、閘極結構之側壁間隔層 10 以及基板 2。藉此在自我對準接觸窗 20 中於金屬層 14 及基板 2 之間形成一寬度為 X 之金屬接觸。

前述自我對準接觸之接觸電阻(contact resistance)值係與在金屬層 14 及基板 2 之間之接觸區域(也就是由寬度 X 所標示的區域)成比例。在蝕刻過程中可藉由延長蝕刻時間之方法以增大接觸區域。然而如果蝕刻時間控制不當，該方法會造成絕緣層 8 及側壁間隔層 10 被過度蝕刻，而使其下方的第二導電材料層 6 被暴露出來。第二導電材料層 6 被暴露出的部分會在點 16 與金屬層 14 接觸而造成短路。

為了改善上述之傳統製程，先前技藝美國專利第 5,989,987 號案提供一種形成自我對準接觸窗結構之改良方法(請參考圖 2A 至 2D 所示)，該方法如下所示：

參考圖 2A，首先準備一基板 2，其上依序為一第一導電

五、發明說明 (3)

材料層 4、一第二導電材料層 6 以及一絕緣層 8。藉由乾式蝕刻 (dry etching) 蝕刻至基板 2 之表面以形成複數個分離之閘極結構。

參考圖 2B，接著以 NH_4OH ， H_2O_2 和 H_2O 混和的蝕刻劑 (etchant) 蝕刻第二導電材料層 6。雖然該蝕刻劑的目的係用於蝕刻第二導電材料層 6，但是也會以較慢速率蝕刻其下之第一導電材料層 4。蝕刻完成後，在各個閘極結構上形成一側壁間隔層 10。

參考圖 2C，接著在整個晶圓的上表面形成一介電層 12，以覆蓋所有閘極結構以及基板 2 之暴露表面。而後移除介電層 12 在閘極結構之間的選定部分直至基板 2 的上表面被暴露出。

參考圖 2D，接著在整個晶圓的上表面沈積一特定厚度的金屬層 14 以覆蓋介電層 12 之暴露表面、閘極結構之側壁間隔層 10 以及基板 2。藉此在自我對準接觸窗 20 中於金屬層 14 及基板 2 之間形成一金屬接觸。

上述先前技藝美國專利第 5,989,987 號案所提供方法之優點在於多了一個針對第二導電材料層 6 之蝕刻步驟，藉由此一蝕刻步驟造成第二導電材料層 6 之寬度較其上絕緣層 8 為窄，藉此形成較大製程容許範圍 (process window) 以避免第二導電材料層 6 在點 16 處與金屬層 14 短路。

然而，美國專利第 5,989,987 號案所提供之形成自我對準接觸窗結構之方法有下列缺點：(1) 針對第二導電材料層 6 之蝕刻步驟亦會以較慢之速率蝕刻第一導電材料層 4，使其

五、發明說明(4)

臨界尺寸(critical dimension)減小、通道長度(channel length)減小及臨界電壓(VT)減小；(2)由於第二導電材料層 6 之截面積變小，造成閘極導體之電阻值上升；(3)該蝕刻步驟會造成第二導電材料層 6 與第一導電材料層 4 之接觸面積減少，若接觸面積減少過多時，則會造成剝離(peeling)現象。

發明概述

本發明之主要目的係在於提供一種形成閘極結構及自我對準接觸窗結構之方法，該方法所形成之自我對準接觸窗結構可形成較大製程容許範圍、維持第一導電材料層之臨界尺寸、通道長度、臨界電壓、矽化鎢層之截面積、電阻值並避免第二導電材料層與第一導電材料層之間之剝離現象，該方法包括：

- (1) 在一基板的整個上表面上沈積一第一導電材料層；
- (2) 在該第一導電材料層的整個上表面上沈積一第二導電材料層；
- (3) 在該第二導電材料層的整個上表面上沈積一絕緣層；
- (4) 執行微影及蝕刻製程以移除該絕緣層之選定部分；
- (5) 使用對第二導電材料層之蝕刻率高於對該絕緣層之蝕刻率的一蝕刻劑以蝕刻該第二導電材料層，且尚未蝕刻至第二導電材料層之下表面即停止蝕刻；
- (6) 對該第二導電材料層及該第一導電材料層實行蝕刻製程至基板即停止蝕刻，以形成複數個閘極結構；
- (7) 在各個閘極結構的側壁上形成一側壁間隔層；
- (8) 形成覆蓋所有閘極結構之一介電層；

五、發明說明(5)

- (9) 移除在閘極結構之間介電層之選定部分直至基板之表面被暴露出以形成自我對準窗口；以及
- (10) 形成覆蓋介電層的被暴露出之表面、閘極結構之側壁間隔層的一金屬層，並在該金屬層和該基板之間被暴露出之基板表面形成自我對準接觸。

圖式簡單說明

本發明係藉由實施例與其圖式而描述，以使本發明之技術內容、特徵與功效易於瞭解，其中

圖 1A 至圖 1C 係為形成自我對準接觸窗結構之傳統方法；

圖 2A 至圖 2D 係為先前技藝美國專利第 5,989,987 號案形成自我對準接觸窗結構之方法；

圖 3A 至圖 3F 係為根據本發明實施閘極結構及自我對準接觸窗結構方法之各步驟後所得之結構；以及

圖 4 係為根據本發明形成閘極結構及自我對準接觸窗結構的方法之流程圖。

圖式元件符號說明

2 基板	12 介電層
4 第一導電材料層	14 金屬層
6 第二導電材料層	16 點
8 絕緣層	20 自我對準接觸窗
10 側壁間隔層	

五、發明說明 (6)

發明詳述

本發明較佳實施例係由圖 3A 至圖 3F 所示之結構以及圖 4 所示之方法所表示。

開始時準備一基板 2，其上依序為一第一導電材料層 4、一第二導電材料層 6 以及一絕緣層 8。如圖 4 所示，打開閘極導體 (GC) 遮罩 (步驟 401)。與先前技藝美國專利第 5,989,987 號案形成自我對準接觸之方法不同之處在於本發明之方法並非藉由乾式蝕刻直接蝕刻至基板 2 之表面以形成複數個分離之閘極結構，而是先蝕刻至絕緣層 8 下表面即停止 (步驟 402)，如圖 3A 所示。第一導電材料層 4 可為多晶矽 (polysilicon) 或非晶矽 (amorphous silicon) 層，第二導電材料層 6 可為金屬矽化物層，如矽化鎢 (Wsi) 而絕緣層可為氮化矽 (SiN) 層。而蝕刻製程可為乾式蝕刻。

如圖 3B 及圖 4 所示，接著以一種蝕刻劑以蝕刻第二導電材料層 6 之上表面 (步驟 403)，其中該蝕刻劑對第二導電材料層 6 之蝕刻率高於對絕緣層 8 之蝕刻率。請注意由於第二導電材料層 6 並未被蝕刻至其下表面，因此第一導電材料層 4 並未與蝕刻劑接觸而不會被蝕刻。該蝕刻劑較佳為 NH_4OH ， H_2O_2 和 H_2O 混和之蝕刻劑，其溫度較佳為約攝氏 55 度至 85 度，且蝕刻時間較佳為約 5 至 30 分鐘。而該蝕刻為等向性 (isotropic) 蝕刻。

如圖 3C 及圖 4 所示，接著再實行蝕刻製程以蝕刻第二導電材料層 6 及第一導電材料層 4 直到蝕刻至基板之上表面 (步驟 404)。其中該蝕刻製程可為乾式蝕刻。

五、發明說明 (7)

如圖 3D 及圖 4 所示，蝕刻完成後，接著在各個閘極結構的側壁上形成一側壁間隔層 10(步驟 405)，此側壁間隔層 10 可為氮化矽(SiN)。

如圖 3E 及圖 4 所示，接著在整個晶圓的上表面形成一介電層 12，以覆蓋所有自我對準接觸窗結構以及基板 2 之暴露表面。而後藉由微影及蝕刻移除在閘極結構之間的選定部分之介電層 12，直至基板 2 的上表面被暴露出而形成自我對準接觸窗 20(步驟 406)。

如圖 3F 及圖 4 所示，接著在整個晶圓的上表面沈積一特定厚度的金屬層 14，以覆蓋介電層 12 之暴露表面、閘極結構之側壁間隔層 10 以及基板 2。藉此在自我對準接觸窗 20 中於金屬層 14 及基板 2 之間形成一金屬接觸(步驟 407)。

根據本發明所提供之方法可解決形成自我對準接觸窗結構之傳統方法以及先前技藝美國專利第 5,989,987 號案形成自我對準接觸窗結構之方法之所有缺點，因為：(1)由於步驟 403 針對第二導電材料層 6 之上半部蝕刻，因此與形成閘極結構之傳統方法比較，可造成較大之接觸窗口而避免第二導電材料層 6 在點 16 處與金屬層 14 短路；(2)使用蝕刻劑蝕刻第二導電材料層 6 之上表面時，不會蝕刻至第一導電材料層 4 而使其臨界尺寸(critical dimension)減小、通道長度(channel length)減小及臨界電壓(VT)減小；(3)由於第二導電材料層 6 與第一導電材料層 4 之接觸面積不變(因為第二導電材料層 6 下半部與第一導電材料層 4 均未被蝕刻)，因此閘極導體之電阻值幾乎不變；(4)蝕刻時不會造成

五、發明說明 (8)

第二導電材料層 6 與第一導電材料層 4 之接觸面積減少，因此不會造成剝離現象。

本發明之特點及技術內容已充分揭示如上，任何熟習本項技藝之人可依據本發明之揭示及教示而作各種不背離本發明精神之替換或修飾。因此，本發明之保護範圍不應僅限於所揭示之實施例，而應涵蓋這些替換及修飾。

四、中文發明摘要（發明之名稱： 形成閘極結構及自我對準接觸窗結構之方法)

一種形成閘極結構及自我對準接觸窗結構之方法，包括下列步驟：在一基板上沈積一第一導電層；在該第一導電層上沈積一第二導電層；在該第二導電層上沈積一絕緣層；執行微影及蝕刻製程以移除該絕緣層之選定部分；蝕刻一部份該第二導電層，而沒有蝕刻至其下表面；蝕刻一部份剩餘之該第二導電層及該第一導電層，以形成複數個閘極結構；在各個閘極結構的側壁上形成一側壁間隔層；形成覆蓋所有閘極結構之一介電層；移除在該等閘極結構之間該介電層之選定部分直至基板之表面被暴露出以形成自我對準窗口；以及形成覆蓋該窗口的一金屬層，並在該金屬層和該基板之間被暴露出之基板表面形成接觸。

英文發明摘要（發明之名稱： METHOD OF FORMING A GATE STRUCTURE AND A SELF-ALIGNED CONTACT STRUCTURE)

A method of forming a gate structure and a self-aligned contact structure comprises the steps of: depositing a first conductive layer on a substrate; depositing a second conductive layer on the first conductive layer; depositing an insulating layer on the second conductive layer; performing photolithographic and etching steps to remove selected portions of the insulating layer; etching a portion of the second conductive layer without etching its bottom surface; etching a portion of the remaining second and first conductive layers to form gate structures; forming a sidewall spacer on the sidewalls of each gate structure; forming a dielectric layer which covers the gate structures; removing selected portions of the dielectric layer between the gate structures so as to form self-aligned contact windows; and forming a metallization layer which covers the windows with the contact being formed at the exposed surface of the substrate between the metallization layer and the substrate.

六、申請專利範圍

1. 一種形成閘極結構之方法，包括下列步驟：
 - (1) 在一基板的整個上表面上沈積一第一導電材料層；
 - (2) 在該第一導電材料層的整個上表面上沈積一第二導電材料層；
 - (3) 在該第二導電材料層的整個上表面上形成一罩幕層以暴露部份該第二導電材料層；
 - (4) 使用對第二導電材料層之蝕刻率高於對該罩幕層之蝕刻率之一蝕刻劑以蝕刻該第二導電材料層，且尚未蝕刻至第二導電材料層之下表面即停止蝕刻；以及
 - (5) 對該第二導電材料層及該第一導電材料層實行蝕刻製程至基板，以形成複數個閘極結構。
2. 如申請專利範圍第1項之形成閘極結構之方法，其中步驟(3)中形成該罩幕層之方法包括下列步驟：
 - (a) 在該第二導電材料層的整個上表面上沈積一絕緣層；
以及
 - (b) 執行微影及蝕刻製程以移除該絕緣層之選定部分。
3. 如申請專利範圍第2項之形成閘極結構之方法，其中步驟(b)之蝕刻製程係為乾式蝕刻。
4. 如申請專利範圍第1項之形成閘極結構之方法，其中步驟(4)之蝕刻係為等向性蝕刻。
5. 如申請專利範圍第1項之形成閘極結構之方法，其中步驟(5)之蝕刻製程係為乾式蝕刻。
6. 如申請專利範圍第1項之形成閘極結構之方法，其中步驟(4)之蝕刻劑係為 NH_4OH ， H_2O_2 和 H_2O 混和物。

六、申請專利範圍

7. 如申請專利範圍第6項之形成閘極結構之方法，其中該 NH_4OH ， H_2O_2 和 H_2O 混和物係以溫度攝氏55度至85度實行蝕刻。
8. 如申請專利範圍第7項之形成閘極結構之方法，其中蝕刻時間係為5至30分鐘。
9. 一種形成自我對準接觸窗結構之方法，包括下列步驟：
 - (1) 在一基板的整個上表面上沈積一第一導電材料層；
 - (2) 在該第一導電材料層的整個上表面上沈積一第二導電材料層；
 - (3) 在該第二導電材料層的整個上表面上沈積一絕緣層；
 - (4) 執行微影及蝕刻製程以移除該絕緣層之選定部分；
 - (5) 使用對第二導電材料層之蝕刻率高於對該絕緣層之蝕刻率的一蝕刻劑以蝕刻該第二導電材料層，且尚未蝕刻至第二導電材料層之下表面即停止蝕刻；
 - (6) 對該第二導電材料層及該第一導電材料層實行蝕刻製程至基板，以形成複數個閘極結構；
 - (7) 在各個閘極結構的側壁上形成一側壁間隔層；
 - (8) 形成覆蓋所有閘極結構之一介電層；
 - (9) 移除在閘極結構之間介電層之選定部分直至基板之表面被暴露出以形成自我對準窗口；以及
 - (10) 形成覆蓋介電層的被暴露出之表面、閘極結構之側壁間隔層的一金屬層，並在該金屬層和該基板之間被暴露出之基板表面形成自我對準接觸。
10. 如申請專利範圍第9項之形成自我對準接觸窗結構之方

六、申請專利範圍

- 法，其中該第一導電材料層係為多晶矽層。
11. 如申請專利範圍第9項之形成自我對準接觸窗結構之方法，其中該第一導電材料層係為非晶矽層。
 12. 如申請專利範圍第9項之形成自我對準接觸窗結構之方法，其中該第二導電材料層係為金屬矽化物層。
 13. 如申請專利範圍第12項之形成自我對準接觸窗結構之方法，其中該金屬矽化物層係為矽化鎢層。
 14. 如申請專利範圍第9項之形成自我對準接觸窗結構之方法，其中該絕緣層係為氮化矽層。
 15. 如申請專利範圍第9項之形成自我對準接觸窗結構之方法，其中該側壁間隔層係為氮化矽層。
 16. 如申請專利範圍第9項之形成自我對準接觸窗結構之方法，其中步驟(4)之蝕刻製程係為乾式蝕刻。
 17. 如申請專利範圍第9項之形成自我對準接觸窗結構之方法，其中步驟(5)之蝕刻係為等向性蝕刻。
 18. 如申請專利範圍第9項之形成自我對準接觸窗結構之方法，其中步驟(6)之蝕刻製程係為乾式蝕刻。
 19. 如申請專利範圍第9項之形成自我對準接觸窗結構之方法，其中步驟(5)之蝕刻劑係為 NH_4OH ， H_2O_2 和 H_2O 混和物。
 20. 如申請專利範圍第19項之形成自我對準接觸窗結構之方法，其中該 NH_4OH ， H_2O_2 和 H_2O 混和物係以溫度攝氏55度至85度實行蝕刻。
 21. 如申請專利範圍第20項之形成自我對準接觸窗結構之方

六、申請專利範圍

法，其中蝕刻時間係為5至30分鐘。

裝
訂

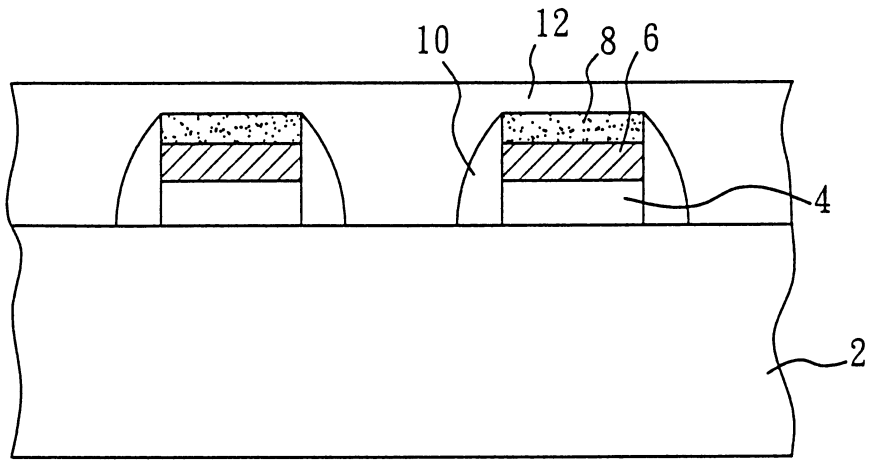


圖 1A

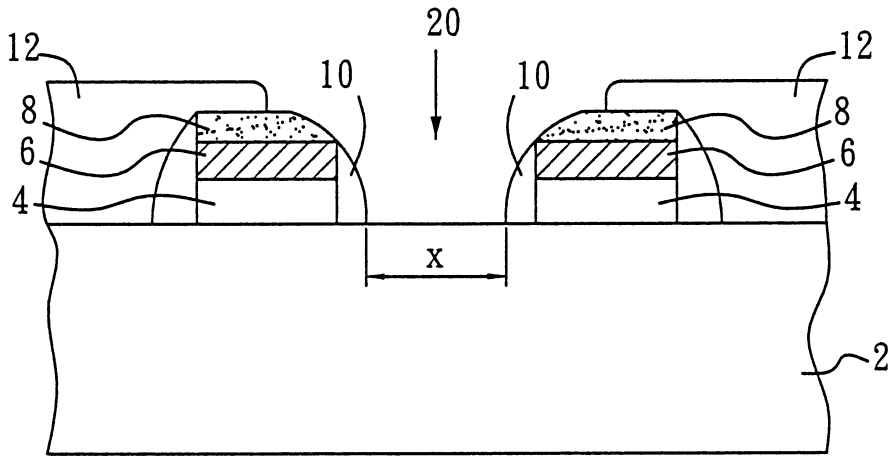


圖 1B

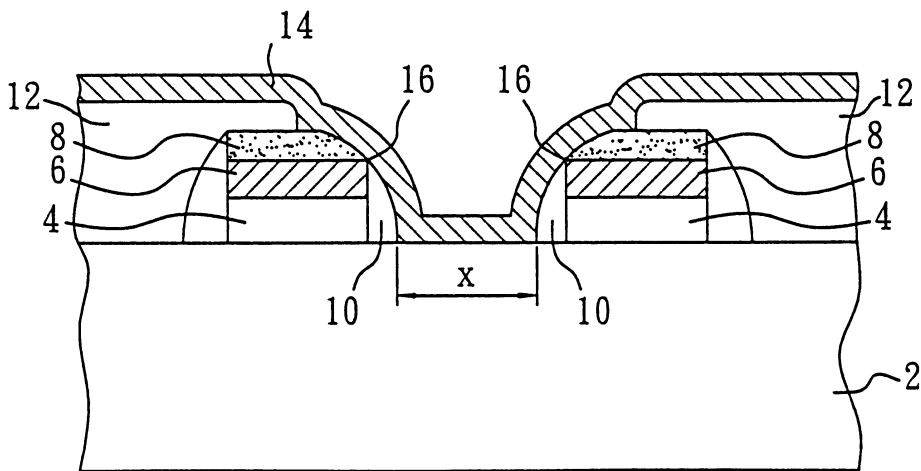


圖 1C

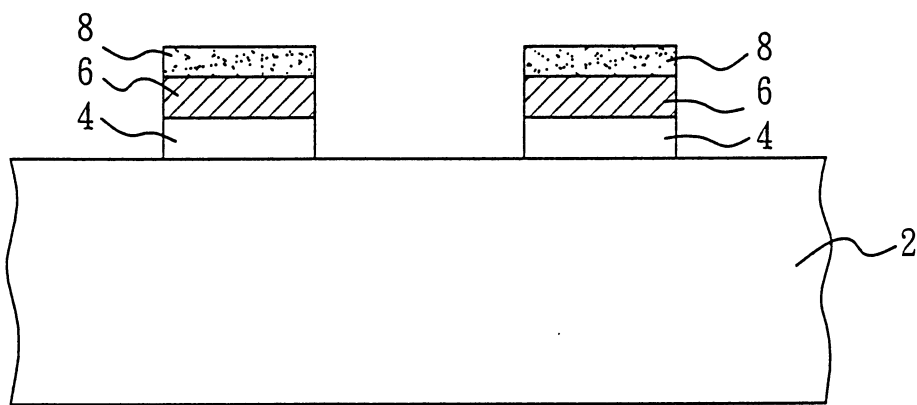


圖 2A

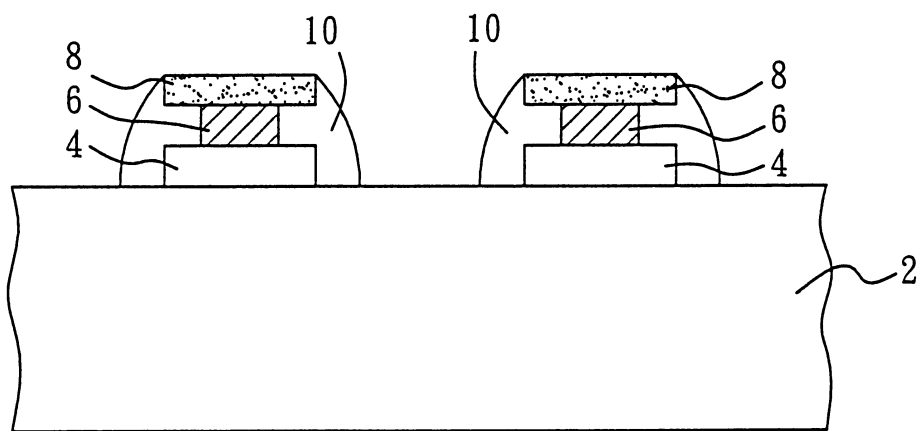


圖 2B

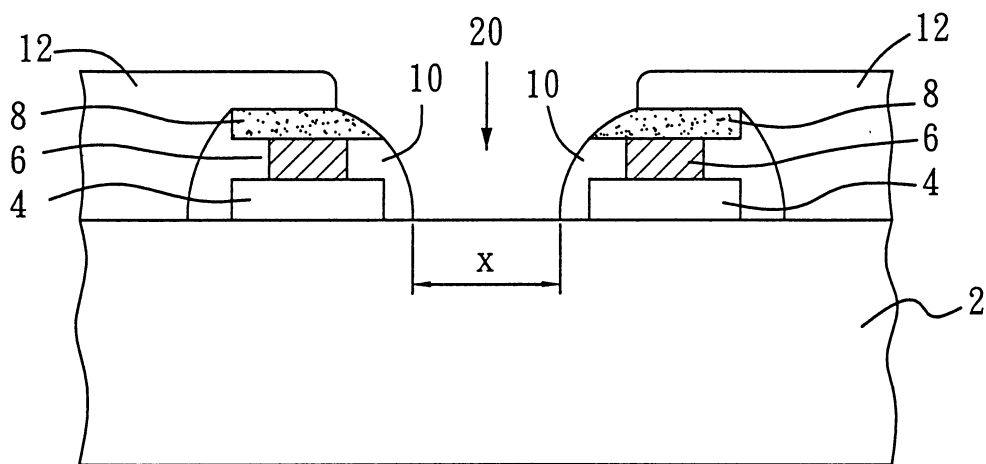


圖 2C

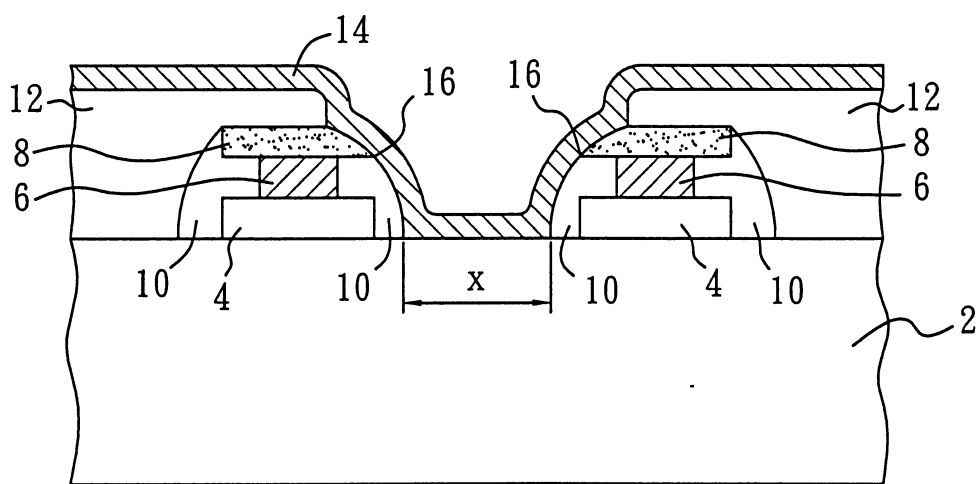


圖 2D

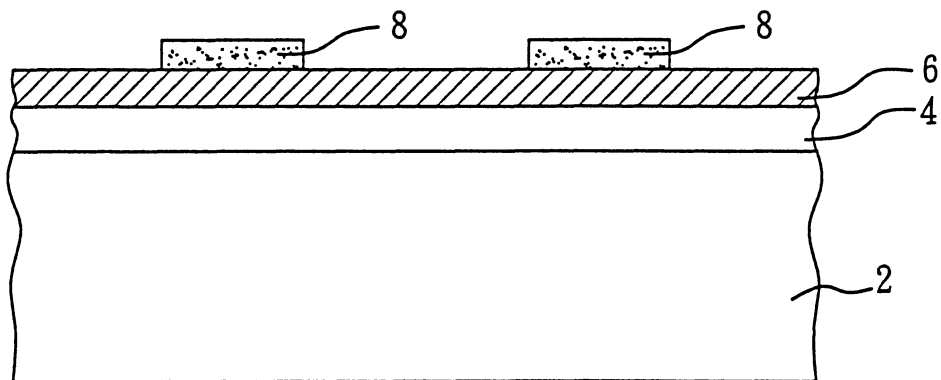


圖 3A

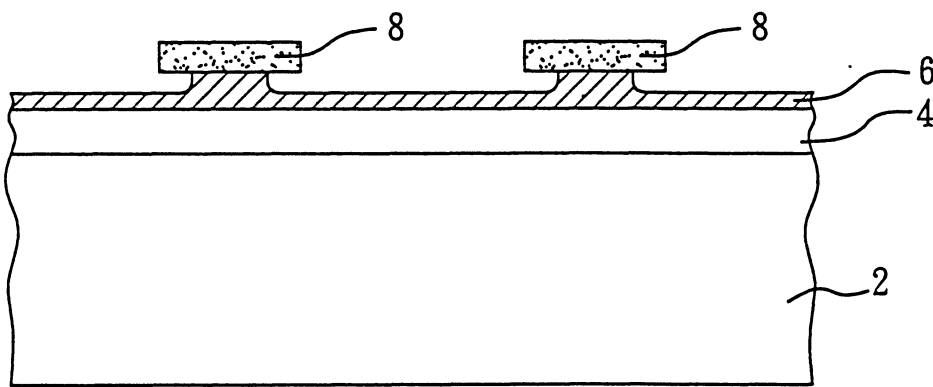


圖 3B

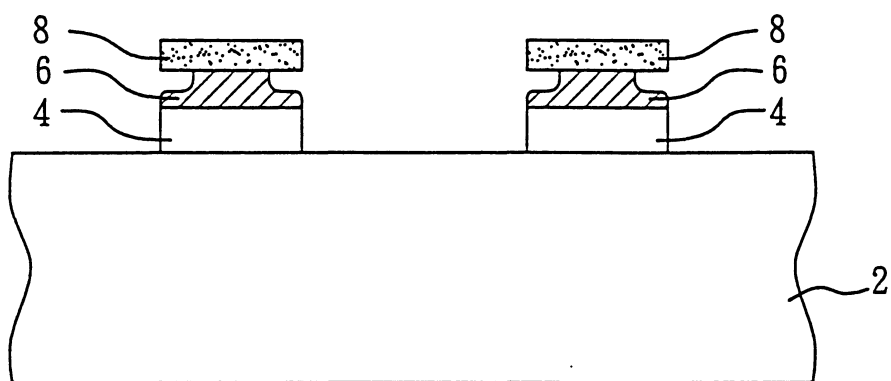


圖 3C

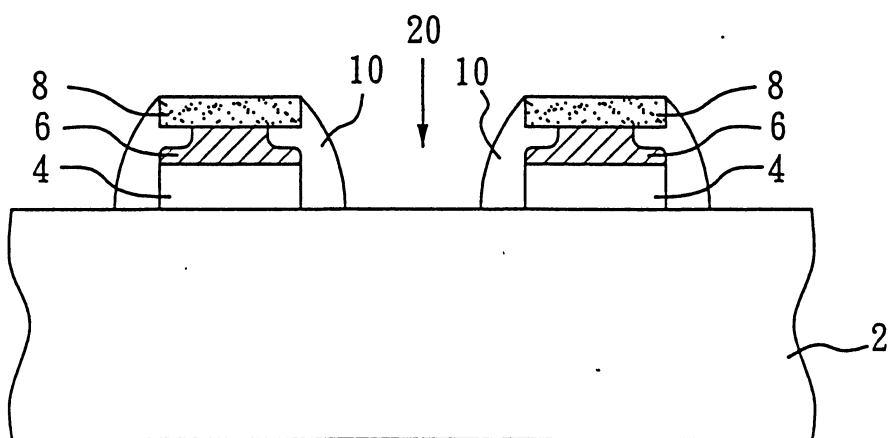


圖 3D

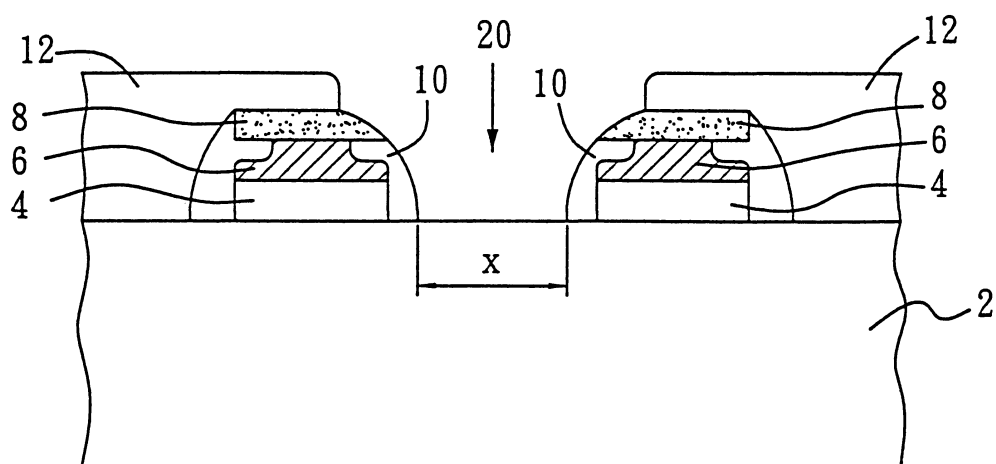


圖 3E

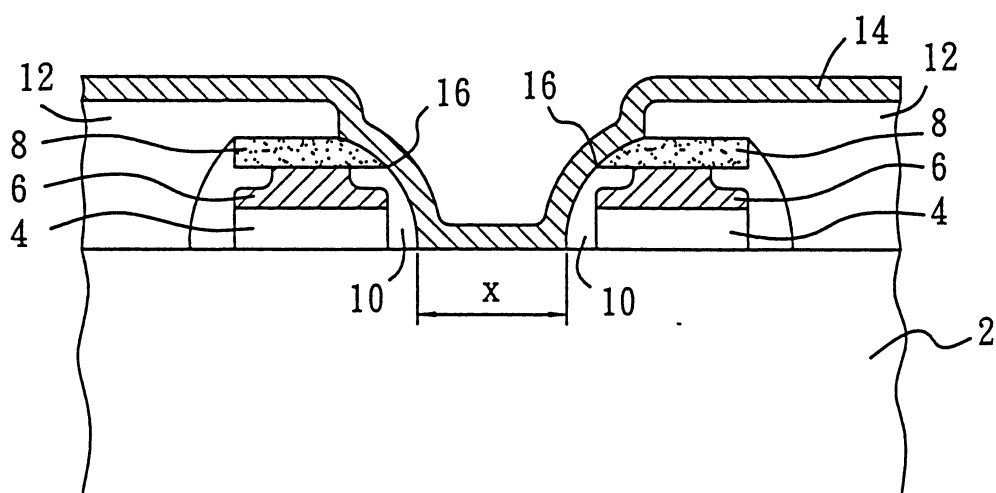


圖 3F

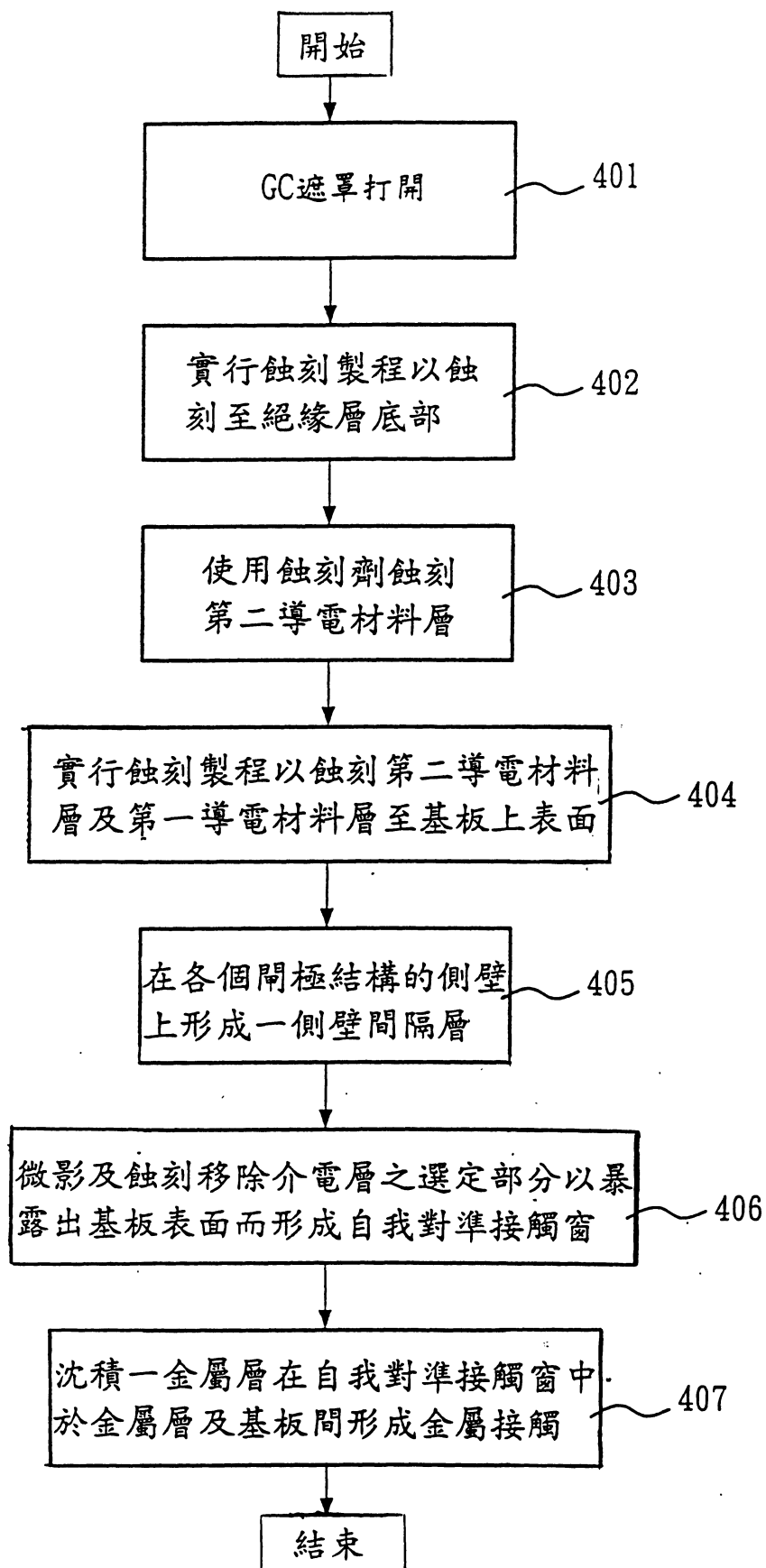


圖4