

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-88404
(P2004-88404A)

(43) 公開日 平成16年3月18日(2004.3.18)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO4N 1/405	HO4N 1/40 C	5B057
GO6T 5/00	GO6T 5/00 200A	5C077
	HO4N 1/40 B	

審査請求 未請求 請求項の数 3 O L (全 12 頁)

(21) 出願番号	特願2002-246541 (P2002-246541)	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成14年8月27日 (2002.8.27)	(74) 代理人	100097445 弁理士 岩橋 文雄
		(74) 代理人	100103355 弁理士 坂口 智康
		(74) 代理人	100109667 弁理士 内藤 浩樹
		(72) 発明者	山田 和弘 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		F ターム (参考)	5B057 AA11 CA02 CA08 CA12 CA16 CB02 CB07 CB12 CB16 CC01 CE13 CH07 CH08

最終頁に続く

(54) 【発明の名称】 画像処理装置

(57) 【要約】

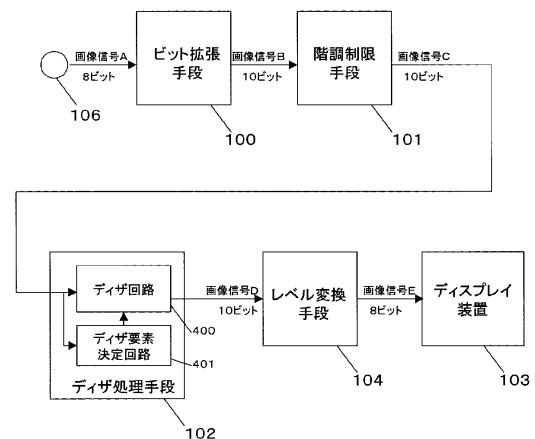
【課題】ディスプレイ装置の表示可能な階調の間隔が等間隔でない場合、誤差拡散処理とディザ処理を併用して擬似的に階調を増加させることが難しい。

【解決手段】ディスプレイ装置103に入力する画像信号のビット数bに対して、少なくとも

$$\text{Log}_2(n \times m) \quad b$$

を満たす b分だけ画像信号のビット数を増加させるビット数拡張手段100と、ディザ処理によって擬似的に階調数をほぼ(n×m)倍することを想定し階調数cの(n×m)倍の階調に画像信号を制限する階調制限テーブルと、制限された差分を表示誤差として誤差拡散処理を行う階調制限手段101と、画像信号に依存するディザ要素を用いて画像信号のディザ処理を行いその後(n×m)で除して最終的にbビットc階調の画像信号に変換するレベル変換手段104とを有することを特徴とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

表示可能な階調の間隔が一定でない特性を有するディスプレイ装置に入力する画像信号のビット数に対して、少なくとも

$$\text{Log}_2(n \times m) \quad b \quad (m, n \text{ は自然数})$$

を満たす b 分だけ画像信号のビット数を増加させて第 1 の画像信号として出力するビット数拡張手段と、

前記ディスプレイ装置の表示可能な階調を $(n \times m)$ 倍した階調に対して、各階調間を $(n \times m)$ 等分した階調に出力を制限する階調制限テーブルと、

前記第 1 の画像信号を前記階調制限テーブルの階調に制限して第 2 の画像信号として出力するとともに、制限によって生じた差分を表示誤差として誤差拡散処理を行う階調制限手段と、

前記第 2 の画像信号に基づいて決定したディザマトリクス $(n \times m)$ の各ディザ要素を用いて前記第 2 の画像信号のディザ処理を行い、第 3 の画像信号として出力するディザ処理手段と、

前記第 3 の画像信号を $(n \times m)$ で除して前記ディスプレイ装置で表示可能なビット数および階調に変換するレベル変換手段とを有する画像処理装置。

【請求項 2】

前記表示可能な階調を $(n \times m)$ 倍した階調の各階調間を $(n \times m)$ 等分するために挿入された $(n \times m - 1)$ 個の階調に対して、小さい方から

$$i = 2, 3, \dots, n \times m$$

としたとき、 i 番目の階調が、前記表示可能な階調を $(n \times m)$ 倍した階調の大きい方の値に繰り上がる確率が

$$(i - 1) / (n \times m)$$

であり、小さい方の値に繰り下がる確率が

$$\{(n \times m) - (i - 1)\} / (n \times m)$$

となるようにディザマトリクスのディザ要素の値を設定したことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 3】

前記表示可能な階調を $(n \times m)$ 倍した階調の大きい方の値に前記 i 番目の階調が繰り上がる場合には、前記表示可能な階調を $(n \times m)$ 倍した階調の大きい方の値と前記 i 番目の階調との差を前記ディザ要素の値とし、

前記表示可能な階調を $(n \times m)$ 倍した階調の小さい方の値に前記 i 番目の階調が繰り下がる場合には、前記表示可能な階調を $(n \times m)$ 倍した階調の小さい方の値と前記 i 番目の階調との差に負号を付して前記ディザ要素の値とすることを特徴とする請求項 2 に記載の画像処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、表示可能な階調が離散的で、かつ階調の間隔が等間隔でない特性を有するディスプレイ装置の中間調表示を行うための画像処理装置に関する。

【0002】

【従来の技術】

プラズマディスプレイパネル (PDP)、液晶表示装置等のディスプレイ装置において、表示可能な階調 (以下、表示階調と略記する) の数が十分でない場合、滑らかな中間調の表現が難しく、階調間の境界が地図の等高線のような模様 (いわゆる偽輪郭) として観測され、画像表示品質を著しく劣化させる。この場合、擬似的に階調数を増加させる手法として誤差拡散処理やディザ処理が知られている。

【0003】

以下に誤差拡散処理とディザ処理を併用する場合の一般的な手法について、図面を参照し

ながら説明する。例として、入力画像信号が8ビット256階調、ディスプレイ装置の表示階調が5ビット32階調、ディザ処理手段のディザマトリクス($n \times m$)が $n = 2$ 、 $m = 2$ とする。このとき、ここで用いられるディスプレイ装置の表示階調の間隔は等間隔である。

【0004】

図6において、誤差拡散回路802は8ビットの画像信号801を入力し下位1ビット信号について誤差拡散処理を行った後、上位7ビットを次のディザ回路803に送る。ディザ回路803は、この7ビット信号にディザ処理を行い5ビット化した画像信号をディスプレイ装置804に出力する。

【0005】

まず、誤差拡散処理について説明する。いま、図7に示す画素P0の信号処理を行うものとする。このとき画素P0の1ライン前の画素P1、P2、P3および直前画素P4の表示誤差、すなわち下位1ビットの値に、それぞれ図7に示すような所定の重み付け処理を行い、画素P0の入力画像信号に加算する。また、画素P0の表示誤差である下位1ビットに、所定の重み付け処理を行い周囲の画素P5、P6、P7、P8へ拡散する。図7の実線矢印は周囲の画素からP0に加算される誤差を表し、点線矢印はP0から周囲の画素に拡散する誤差を表している。また、矢印に付随した数値はそれぞれの重み付けの大きさを表す。図8は誤差拡散回路のブロック図である。ブロック内のTは1画素遅延回路、Hは1ライン遅延回路を表し、各遅延回路に続く各ブロックの数値はそれぞれの重み付けの大きさを表す。図8に示すように、この加算した結果のうち上位7ビットをディザ回路803に出力する。下位1ビットの誤差分については、 $7/16$ を画素P0の次の画素P5に、 $3/16$ を画素P0の左下の画素P6に、 $5/16$ を画素P0の直下の画素P7に、また、 $3/16$ を画素P0の左下の画素P8にそれぞれ加算する。このような加算を個々の画素に対して行うことで、誤差を周辺画素に拡散する。

【0006】

次に、ディザ回路803での信号処理について説明する。図9(a)は 2×2 ディザマトリクスの配列を示し、左上のディザ要素をd1、右下をd2、左下をd3、右上をd4としている。図9(b)は、図9(a)において $d1 = 0$ 、 $d2 = 1$ 、 $d3 = 2$ 、 $d4 = 3$ としたものである。図9(c)は誤差拡散回路802で処理した後の7ビット画像信号の一例である。ディザ回路803はこれに図9(b)に示すディザ要素を各々加算する。加算結果を図9(d)に示すが、この信号は7ビットであるので下位2ビットを切り捨てて図9(e)とし、最終的には上位5ビットのみを取出すことで図9(f)の値を得る。

【0007】

ここで行ったディザ処理の原理は次のとおりである。もとの7ビットのうち、下位の2ビットが0、すなわち2進数表示でXXXXX00($X = 1$ または 0)であった場合は、どのディザ要素を加算されても上位5ビットは増加しない。例えば、画像信号が20のときには2進数表示で0010100であり、ディザ要素3は0000011であるので、これらを加算すると0010111となり上位5ビットは増加しない。ディザ要素が2および1の場合も同様である。

【0008】

もとの7ビットのうち、下位の2ビットが1であった場合は、ディザ要素が3である場合にのみ上位5ビットは繰り上がる。例えば、画像信号が21であるときには、2進数表示で0010101でありディザ要素3は0000011であるのでこれらを加算すると24、すなわち0011000となり上位5ビットは繰り上がる。ディザ要素が3である確率は $1/4$ であるので、この場合に上位5ビットが繰り上がる確率は $1/4$ である。

【0009】

同様に、もとの7ビットのうち下位2ビットが2であった場合は、ディザ要素が3と2のときに上位5ビットは繰り上がる。ディザ要素が3または2である確率はそれぞれ $1/4$ であるので、この場合に上位5ビットが繰り上がる確率は $2/4$ である。

【0010】

10

20

30

40

50

さらに、もとの7ビットのうち下位2ビットが3であった場合は、ディザ要素が3、2および1であるときに上位5ビットは繰り上がり、その確率は3/4である。

【0011】

従って、例えば、もとの7ビットが21である場合には、1/4の確率で繰り上げられ24となり、それ以外の場合は最後に切り捨てられ20となるので、ディザ処理後の画像の平均的な階調は $24 \times 1/4 + 20 \times 3/4 = 21$ となる。以上のようにして最終的に5ビットで擬似的にもとの7ビットが表現できることになる。

【0012】

この例では、 $(n \times m) = (2 \times 2)$ のディザマトリクスで、4つのディザ要素 $d_1 \sim d_4$ を持つので2ビット(4階調)分を擬似的に表現している。もし、 $(n \times m) = (4 \times 4)$ のディザマトリクスを使用した場合は、16のディザ要素を持つので4ビット(16階調)分を擬似的に表現することができる。

【0013】

【発明が解決しようとする課題】

上述の階調補正方法は、あくまでも表示階調の間隔が等間隔なディスプレイ装置に対して良好に中間調画像を表示するためのものである。一方、表示階調の間隔が等間隔でないディスプレイ装置の場合にはこのような画像処理方法では有効ではない。例えば、表示階調が0、1、3、7、13、23、37、56、82、115、155、202、255の8ビット13階調のようなディスプレイ装置の場合、使用するディザマトリクスが上述と同様であれば階調の値が13以上ではディザ処理を行っても繰り上がりが発生せず効果がない。また階調の値が3以下では繰り上がりが大きすぎ逆に画質劣化を招く。これは4つのディザ要素 $d_1 \sim d_4$ の値が固定化しているためである。

【0014】

これに対して、特開平8-286634号公報には、複数個の画素単位が二次元状のマトリクス形式に配置されているディスプレイ装置において、入力された画像信号に応じたディザパターンを加算した後、誤差拡散処理を行う中間調表示方法が開示されている。この方法では、誤差拡散のしきい値を入力信号とタイミングジェネレータからの信号によって、それぞれ階調毎、ドット毎およびライン毎に変化できるように構成している。そして、誤差拡散処理を行う前の入力画像信号の階調に応じて最適なディザパターンを選択することにより、常に固定されたディザパターンを挿入する従来の中間調表示方法に比べてフリッカや固定模様等の発生を抑制できる。しかしながら、この例では、階調を向上するためではなく、誤差拡散のしきい値を千鳥状に散らしてフリッカを防止するためにディザ処理を使用している。従って、ディスプレイ装置の表示階調数が十分でなく、かつ階調の間隔が等間隔でないディスプレイ装置の場合には十分な中間調表示が行えないという課題がある。

【0015】

本発明は、このような表示階調の数が十分でないディスプレイ装置においても滑らかな中間調の表現を可能とするものである。

【0016】

【課題を解決するための手段】

上記の目的を達成するために本発明の画像処理装置は、ディスプレイ装置に入力する画像信号のビット数 b に対して、少なくとも

$$\log_2(n \times m) \quad b$$

を満たす b 分だけ画像信号のビット数を増加させるビット数拡張手段と、後でディザ処理によって擬似的に階調数をほぼ $(n \times m)$ 倍することを想定し階調数 c のほぼ $(n \times m)$ 倍の階調に画像信号を制限する階調制限テーブルと、制限された差分を表示誤差として誤差拡散処理を行う階調制限手段と、画像信号に依存するディザ要素を用いて画像信号のディザ処理を行いその後 $(n \times m)$ で除することで最終的に b ビット c 階調の画像信号に変換するレベル変換手段とを有することを特徴とする。

【0017】

10

20

30

40

50

【発明の実施の形態】

すなわち、請求項 1 に記載の発明は、表示可能な階調の間隔が一定でない特性を有するディスプレイ装置に入力する画像信号のビット数に対して、少なくとも

$$\text{Log}_2(n \times m) \quad b \quad (m, n \text{ は自然数})$$

を満たす b 分だけ画像信号のビット数を増加させて第 1 の画像信号として出力するビット数拡張手段と、ディスプレイ装置の表示可能な階調を $(n \times m)$ 倍した階調に対して、各階調間を $(n \times m)$ 等分した階調に出力を制限する階調制限テーブルと、第 1 の画像信号を階調制限テーブルの階調に制限して第 2 の画像信号として出力するとともに、制限によって生じた差分を表示誤差として誤差拡散処理を行う階調制限手段と、第 2 の画像信号に基づいて決定したディザマトリクス $(n \times m)$ の各ディザ要素を用いて第 2 の画像信号のディザ処理を行い、第 3 の画像信号として出力するディザ処理手段と、第 3 の画像信号を $(n \times m)$ で除してディスプレイ装置で表示可能なビット数および階調に変換するレベル変換手段とを有する画像処理装置である。

10

【0018】

また、請求項 2 に記載の発明は、請求項 1 において、表示可能な階調を $(n \times m)$ 倍した階調の各階調間を $(n \times m)$ 等分するために挿入された $(n \times m - 1)$ 個の階調に対して、小さい方から

$$i = 2, 3, \dots, n \times m$$

としたとき、 i 番目の階調が、表示可能な階調を $(n \times m)$ 倍した階調の大きい方の値に繰り上がる確率が

$$(i - 1) / (n \times m)$$

であり、小さい方の値に繰り下がる確率が

$$\{(n \times m) - (i - 1)\} / (n \times m)$$

となるようにディザマトリクスのディザ要素の値を設定したことを特徴とする画像処理装置である。

20

【0019】

また、請求項 3 に記載の発明は、請求項 2 において、表示可能な階調を $(n \times m)$ 倍した階調の大きい方の値に i 番目の階調が繰り上がる場合には、表示可能な階調を $(n \times m)$ 倍した階調の大きい方の値と i 番目の階調との差をディザ要素の値とし、表示可能な階調を $(n \times m)$ 倍した階調の小さい方の値に i 番目の階調が繰り下がる場合には、表示可能な階調を $(n \times m)$ 倍した階調の小さい方の値と i 番目の階調との差に負号を付してディザ要素の値とすることを特徴とする画像処理装置である。

30

【0020】

以下、本発明の一実施の形態について図面を用いて詳細に説明する。

【0021】

(実施の形態 1)

実施の形態 1 の画像処理装置について、以下にその構成を動作とともに説明する。本実施の形態は、入力画像信号が 8 ビット 256 階調、ディザ処理手段のディザマトリクス $(n \times m)$ が $n = 2, m = 2$ 、さらにディスプレイ装置の表示階調が 8 ビット 13 階調であり、かつ表示階調の間隔が等間隔でない場合を例として説明する。ここで、具体的な表示階調は $(0, 1, 3, 7, 13, 23, 37, 56, 82, 115, 155, 202, 255)$ であるとする。

40

【0022】

図 1 において、8 ビットの入力画像信号 (画像信号 A) 106 は、ビット数拡張手段 100 で 10 ビットの画像信号 B に変換される。次に画像信号 B は、階調制限手段 101 で 10 ビットのまま 49 階調に階調制限された画像信号 C に変換される。さらに画像信号 C はディザ処理手段 102 でディザ処理を行って 10 ビットの画像信号 D に変換される。そして画像信号 D は、レベル変換手段 104 において 8 ビット 13 階調の画像信号 E に変換され、最終的にこの画像信号 E に基づきディスプレイ装置 103 で画像が表示される。

【0023】

50

それぞれの処理について以下に説明する。

【0024】

ビット数拡張手段100は図2に示すように逆ガンマ補正回路200と第1の誤差拡散回路201から構成される。逆ガンマ補正回路200は、8ビットの画像信号A ($x = 0 \sim 255$) に対し、次式にしたがって逆ガンマ補正し12ビットの画像信号 ($y = 0 \sim 4095$) に変換する。

【0025】

$$y = (x / 255)^2 \cdot 2 \times 4095$$

ここで、8ビットから12ビットへと増加したのは、画像信号のダイナミックレンジ(最大階調と階調1との比)であり、階調数そのものが増加したのではないことに注意されたい。表現できる階調は256種類のxの値 ($x = 0 \sim 255$) に対応した256種類のyの値である。

10

【0026】

次に、第1の誤差拡散回路201は、逆ガンマ補正後の12ビット画像信号のうち下位2ビットを表示誤差として第1の誤差拡散処理を行い、10ビットの画像信号(画像信号B)として出力する。第1の誤差拡散処理については従来の技術とほぼ同様であるので詳細な説明は省略する。ただし、従来の技術では8ビット入力信号の下位1ビットを拡散し上位7ビットを出力信号とする例について述べたが、本実施の形態では12ビット入力信号の下位2ビットを拡散し上位10ビットを出力信号としている。

20

【0027】

次に階調制限手段101について説明する。

【0028】

本実施の形態で用いられるディスプレイ装置の表示階調は次の8ビット13階調(0、1、3、7、13、23、37、56、82、115、155、202、255)である。これらを4倍し10ビットで表現すると(0、4、12、28、52、92、148、224、328、460、620、808、1020)となる。以下これを4倍率表示階調と略記する。ここで、それぞれの階調間を4等分するように3つの階調を等間隔で挿入すると10ビット49階調(0、1、2、3、4、6、8、10、12、16、20、24、28、34、40、46、52、62、72、82、92、106、120、134、148、167、186、205、224、250、276、302、328、361、394、427、460、500、540、580、620、667、714、761、808、861、914、967、1020)が得られる。以下これを4倍拡張表示階調と略記する。4倍拡張表示階調は、後でディザ処理手段102を用いて擬似的に階調を4倍に増やすことを見越してなされている。

30

【0029】

階調制限手段101は、10ビット画像信号Bを上記の49個の4倍拡張表示階調に制限する。図3は、階調制限手段101の回路ブロック図である。ブロック内のTは1画素遅延回路、Hは1ライン遅延回路を表す。階調制限手段101は、階調制限テーブル301を用いて出力画像信号Cを4倍拡張表示階調に制限するとともに、入力画像信号Bと階調制限された信号の差を表示誤差として第2の誤差拡散動作を行う。いま、ある1つの画素P0に注目し、対応する10ビット画像信号Bを入力したとする。このとき画素P0の1ライン前の画素P1、P2、P3および直前画素P4の表示誤差それぞれに図3に示した所定の重み、すなわち1/16、5/16、3/16および7/16を掛けて画素P0の入力信号に加算する。そしてこの加算した信号を階調制限テーブル301の数値、すなわち4倍拡張表示階調と比較し、加算した信号に最も近い数値を画像信号Cとして出力する。それとともに、もとの信号と出力した信号との差を表示誤差として、7/16を画素P0の次の画素P5に、3/16を画素P0の左下の画素P6に、5/16を画素P0の直下の画素P7に、1/16を画素P0の右下の画素P8にそれぞれ拡散する。

40

【0030】

階調制限テーブル301の構成は、例えば、入力信号に対して画像信号Cと表示誤差を出

50

力するROMテーブルでもよく、また、入力信号に対して画像信号Cを出力するROMと、入力信号から画像信号Cを減じて表示誤差を算出する減算回路の組合せでもよい。

【0031】

次にディザ処理手段102について説明する。

【0032】

ディザ要素決定回路401は、画像信号Cに基づいて決定したディザ要素をディザ回路400に出力する。図4に示すように画像信号Cのとり得る49階調の各々に対しディザ要素(d1~d4)の値が決まっている。本実施の形態で用いられるディザ要素は以下のよう
10
に決定する。まず、4倍拡張表示階調のうち、4倍率表示階調に一致する階調に対しては4つのディザ要素を全て0とする。そうでない場合はまず、それぞれの階調毎に以下の方法でp、q2つの数値を求める。pは4倍率表示階調のうち当該階調以下で最も大きい階調と当該階調との差に負号(マイナス)をつけたものであり、qは4倍率表示階調のうち当該階調以上で最も小さい階調と当該階調との差である。例えば、画像信号Cが82である場合は、82以下で最も大きい4倍率表示階調52と当該階調82との差30に負号をつけたものは-30でありこれがpの値である。また、82以上で最も小さい4倍率表示階調92と当該階調82との差10がqの値である。p、qの値が求めれば次のようにして各ディザ要素を求める。4倍率表示階調間を4等分するために挿入された3つの階調のうち、最も小さい階調に対しては4つのディザ要素のうち3つをpに残り1つをqに、2番目に小さい階調に対しては4つのディザ要素のうち2つをpに他の2つをqに、3番
20
目に小さい階調に対しては4つのディザ要素のうち1つをpに他の3つをqにする。例えば、画像信号Cが82である場合は、4倍率表示階調52と92の間に挿入された3つの階調62、72、82の中で3番目に小さい階調となるので $p = -30$ と $q = 10$ を用いて $d1 = -30$ 、 $d2 = 10$ 、 $d3 = 10$ 、 $d4 = 10$ である。ここで、送られてきた画像信号Cがディザマトリクスのd4に対応する位置であった場合には、ディザ回路400へ出力される値は10となる。

【0033】

次に図5を用いてディザ回路400での信号処理について説明する。図5(a)は本実施の形態で用いられるディザマトリクスの配列であり、マトリクスの左上のディザ要素をd1、右下をd2、左下をd3、右上をd4としている。説明のために各画素毎の画像信号Cが、図5(c)のようになっていると仮定する。このときそれぞれの画像信号Cに対応
30
するディザ要素は図4の表により決定され、図5(b)のように表される。ディザ回路400は、各画素毎に画像信号Cとそれに対応するディザ要素とを加算し画像信号Dとして出力する。これら2つの値を加算した結果を図5(d)に示す。これが画像信号Dである。このようにディザ要素を画像信号Cに応じて最適に決定し、画像信号Dに変換される。

【0034】

ここで行ったディザ処理の結果を、4倍率表示階調である52と92との間を例に説明する。画像信号Cの値が52の場合、4つのディザ要素が全て0であるので信号は変化せず52のままである。画像信号Cの値が62の場合、4つのディザ要素のうちd1からd3は-10で、d4のみが30であるので52になる確率は3/4であり92になる確率は1/4である。その結果、 $52 \times 3/4 + 92 \times 1/4 = 62$ となるので、平均して62
40
が得られたことになる。画像信号Cの値が72の場合、ディザ要素のうちd1とd2が-20で、d3とd4が20であるので52になる確率は2/4であり92になる確率も2/4であり、平均して72が得られる。同様に画像信号Cの値が82の場合、52になる確率は1/4であり92になる確率が3/4となり、平均して82が表示される。このようにして本来のディザ処理の原理どおりに擬似的な階調表現がなされており、これらは他の階調間でも同様である。

【0035】

次にレベル変換手段104について説明する。画像信号で使用されている階調は、4倍率表示階調に必ず含まれている。従ってレベル変換手段104は画像信号Dを単純に4で除するだけでよい。図5(f)が4で除した結果である。以上のように画像信号Dは最終的
50

にディスプレイ装置で表示可能な8ビット13階調の画像信号Eに変換される。

【0036】

ここで、一般にデジタル信号を4で除するには下位2ビットを切り捨てて他のビットを2ビット分シフトするだけであるから、本実施の形態によればレベル変換手段104は配線の接続だけで実現でき、実質的な付加回路をまったく必要としない。従って回路の簡素化が図れ、画像信号処理装置の低コスト化が図れる。

【0037】

以上のような画像処理により、表示階調が離散的で、かつ階調の間隔が等間隔でない特性を有するディスプレイ装置においても、誤差拡散処理とディザ処理を併用して良好な中間調画像を表示することができる。例えば、TFT駆動する液晶表示装置、STN液晶材料を用いてドットマトリクス方式で駆動する液晶表示装置、あるいはサブフィールド法を用いることで画像のコントラストが低下したり偽輪郭が発生するようなPDP装置等に対して、良好な中間調を表示できるようになる。

10

【0038】

特に本発明ではビット数拡張手段を用いて画像データを10ビットに拡張している。これは表示階調の間隔が1であっても、その間を4等分し3つの階調を挿入することによってディザ処理の効果を確実に得るためである。ここで用いたディスプレイ装置の表示階調は、0、1、3、7、13、23、37、56、82、115、155、202、255であり、低輝度部分で階調の間隔が小さくなっている。視覚的にも低輝度部分の輝度変化に対する感度が高いため、特に階調0と1の間、1と3の間の階調を忠実に再現することが

20

【0039】

なお、本実施の形態では、入力画像信号を8ビット、ディザマトリクスを 2×2 、表示階調数が13階調であるとして説明した。このとき画像信号を4倍拡張表示階調である49階調に制限したのはディザマトリクスの要素の個数が4(= 2×2)であることに起因していた。また、ディスプレイ装置で表現可能な8ビット13階調を4倍した10ビット13階調を用いたのは正確に4等分した49階調を作り出すためである。また、ビット数拡張手段で画像信号を8ビットから10ビットへと階調数を拡張したのも同様の理由からである。

【0040】

しかしながら本発明はこれに限定されるものではない。一般的に、入力画像信号がbビット、ディザマトリクスを $(n \times m)$ 、表示階調の数がcとした場合、ビット数拡張手段において入力画像のビット数を

30

$$b + \log_2(n \times m)$$

に拡張し、続く階調制限手段において、表示階調cを $(n \times m)$ 倍した階調(以下mn倍率表示階調と略記する)に対し、その階調間を $(n \times m)$ 等分した階調(以下、mn倍拡張表示階調と略記する)に制限し、続くディザ回路においてディザマトリクスを加算し、続くレベル変換回路においてディスプレイ装置でmn倍率表示階調をしきい値として切り捨て、その後 $(n \times m)$ で除することによりディスプレイ装置において表示するための画像信号とすることができる。

40

【0041】

ここで使用するディザマトリクスは以下の式にしたがって求める。

【0042】

ディスプレイ装置の表示階調を

$$\{0, \dots, r, s, \dots\}$$

であるとする。このときmn倍率表示階調は

$$\{0, \dots, (n \times m) \times r, (n \times m) \times s, \dots\}$$

となる。 $(n \times m) \times r$ と $(n \times m) \times s$ との間を $n \times m$ 等分する階調は

$$(n \times m) \times r, (n \times m) \times r + (s - r) \times 1, (n \times m) \times r + (s - r) \times 2, (n \times m) \times r + (s - r) \times 3, \dots, (n \times m) \times r + (s - r) \times (i - 1),$$

50

・・・、 $(n \times m) \times r + (s - r) \times (n \times m - 1)$

となる。

【0043】

ここで、 $(n \times m) \times r + (s - r) \times (i - 1)$ は、 $(n \times m) \times r$ と $(n \times m) \times s$ との間を $(n \times m)$ 等分した階調のうち $(n \times m) \times r$ を1番目として小さい階調から*i*番目の階調であることを示す。これらの記号を用て、*i*番目の階調に対する各ディザ要素を次のように設定する。

【0044】

$$d(n \times m - 0) = (s - r) \times \{(n \times m) - (i - 1)\}$$

$$d(n \times m - 1) = (s - r) \times \{(n \times m) - (i - 1)\}$$

・
・

$$d(n \times m - (i - 2)) = (s - r) \times \{(n \times m) - (i - 1)\}$$

$$d(n \times m - (i - 1)) = -(s - r) \times (i - 1)$$

・
・

$$d_2 = -(s - r) \times (i - 1)$$

$$d_1 = -(s - r) \times (i - 1)$$

例えば本実施の形態で使用した例で、 $m = 2$ 、 $n = 2$ 、 $r = 13$ 、 $s = 23$ とすると、階調制限テーブルの52 ($i = 1$)に対するディザ要素は、

$$d_4 = -(23 - 13) \times (1 - 1) = 0$$

$$d_3 = -(23 - 13) \times (1 - 1) = 0$$

$$d_2 = -(23 - 13) \times (1 - 1) = 0$$

$$d_1 = -(23 - 13) \times (1 - 1) = 0$$

となる。また、階調制限テーブルの62 ($i = 2$)に対するディザ要素は、

$$d_4 = (23 - 13) \times \{(2 \times 2) - (2 - 1)\} = 30$$

$$d_3 = -(23 - 13) \times (2 - 1) = -10$$

$$d_2 = -(23 - 13) \times (2 - 1) = -10$$

$$d_1 = -(23 - 13) \times (2 - 1) = -10$$

となる。また、階調制限テーブルの72 ($i = 3$)に対するディザ要素は、

$$d_4 = (23 - 13) \times \{(2 \times 2) - (3 - 1)\} = 20$$

$$d_3 = (23 - 13) \times \{(2 \times 2) - (3 - 1)\} = 20$$

$$d_2 = -(23 - 13) \times (3 - 1) = -20$$

$$d_1 = -(23 - 13) \times (3 - 1) = -20$$

となる。また、階調制限テーブルの82 ($i = 4$)に対するディザ要素は、

$$d_4 = (23 - 13) \times \{(2 \times 2) - (4 - 1)\} = 10$$

$$d_3 = (23 - 13) \times \{(2 \times 2) - (4 - 1)\} = 10$$

$$d_2 = (23 - 13) \times \{(2 \times 2) - (4 - 1)\} = 10$$

$$d_1 = -(23 - 13) \times (3 - 1) = -30$$

となり図4の表に一致することがわかる。

【0045】

【発明の効果】

このような構成とすることにより、表示階調が離散的であり、かつそれぞれの階調の間隔が等間隔でない階調表示特性を有するディスプレイ装置に対しても、擬似的に連続的な階調表現が可能となり良好な中間調表示が行える画像表示装置が実現できる。また、ディザマトリクスのディザ要素の値を簡略化することでディザ要素出力手段のメモリ容量やディザ回路の回路規模を小さくできるため、画像処理装置の低コスト化が図れる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における画像処理装置の回路ブロック図

【図2】本発明の実施の形態1における画像処理装置のビット数拡張手段の回路ブロック

10

20

30

40

50

図

【図3】本発明の実施の形態1における画像処理装置の階調制限手段の回路ブロック図

【図4】本発明の実施の形態1におけるディザ要素の値を示す図

【図5】本発明の実施の形態1におけるディザ処理手段およびレベル変換手段の動作を説明するための図

【図6】従来の技術における画像処理装置の回路ブロック図

【図7】従来の技術における誤差拡散の処理内容を説明するための図

【図8】従来の技術における誤差拡散回路のブロック図

【図9】従来の技術におけるディザ回路のブロック図

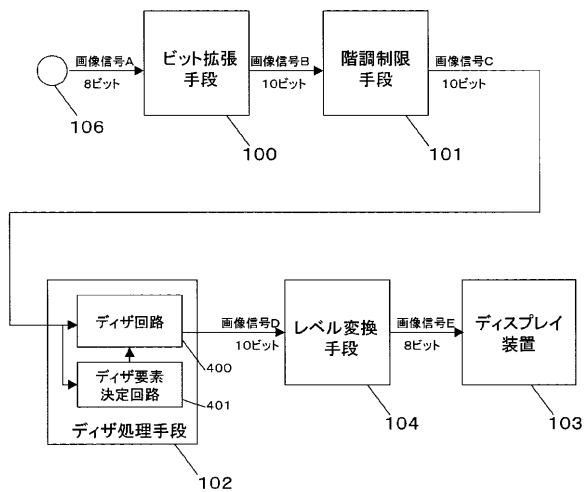
【符号の説明】

- 100 ビット数拡張手段
- 101 階調制限手段
- 102 ディザ処理手段
- 103 , 804 ディスプレイ装置
- 104 レベル変換手段
- 106 入力画像信号(画像信号A)
- 200 逆ガンマ補正回路
- 201 第1の誤差拡散回路
- 301 階調制限テーブル
- 401 ディザ要素決定回路
- 801 画像信号
- 802 誤差拡散回路
- 803 ディザ回路

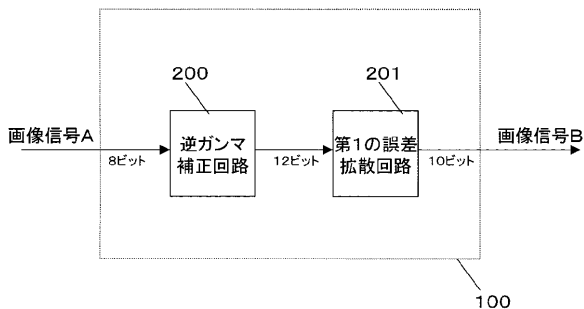
10

20

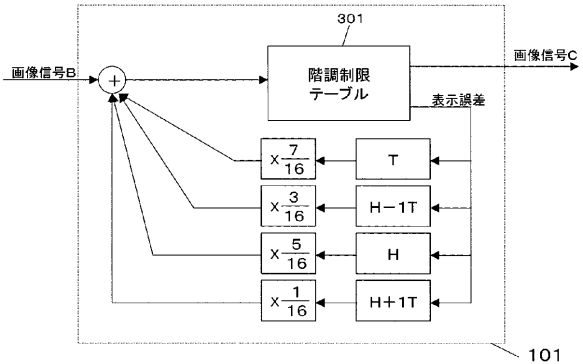
【図1】



【図2】



【図3】



【図4】

画像データC	ディザ係数			
	d1	d2	d3	d4
0	0	0	0	0
1	-1	-1	-1	3
2	-2	-2	2	2
3	-3	1	1	1
4	0	0	0	0
6	-2	-2	-2	6
8	-4	-4	4	4
10	-6	2	2	2
12	0	0	0	0
16	-4	-4	-4	12
20	-8	-8	8	8
24	-12	4	4	4
28	0	0	0	0
34	-6	-6	-6	18
40	-12	-12	12	12
46	-18	6	6	6
52	0	0	0	0
62	-10	-10	-10	30
72	-20	-20	20	20
82	-30	10	10	10
92	0	0	0	0
106	-14	-14	-14	42
120	-28	-28	28	28
134	-42	14	14	14

画像データC	ディザ係数			
	d1	d2	d3	d4
148	0	0	0	0
167	-19	-19	-19	57
186	-38	-38	38	38
205	-57	19	19	19
224	0	0	0	0
250	-26	-26	-26	78
276	-52	-52	52	52
302	-78	26	26	26
328	0	0	0	0
361	-33	-33	-33	99
394	-66	-66	66	66
427	-99	33	33	33
460	0	0	0	0
500	-40	-40	-40	120
540	-80	-80	80	80
580	-120	40	40	40
620	0	0	0	0
667	-47	-47	-47	141
714	-94	-94	94	94
761	-141	47	47	47
808	0	0	0	0
861	-53	-53	-53	159
914	-106	-106	106	106
967	-159	53	53	53
1020	0	0	0	0

【 図 5 】

d1	d4	d1	d4	d1	d4
d3	d2	d3	d2	d3	d2
d1	d4	d1	d4	d1	d4
d3	d2	d3	d2	d3	d2

(a)

-42	20	-30	94	-33	38
38	4	-47	-53	2	33
0	42	0	52	-14	159
0	6	38	0	0	-40

(b)

134	72	82	714	361	186
186	24	667	861	2	427
52	106	12	276	106	861
460	46	186	12	148	500

(c)

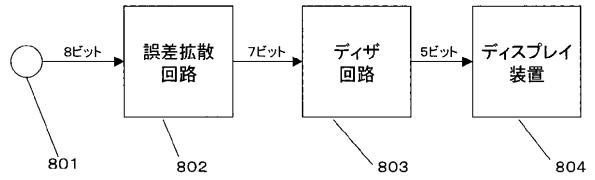
92	92	52	631	328	224
224	28	620	808	4	460
52	148	12	328	92	1020
460	52	224	12	148	460

(d)

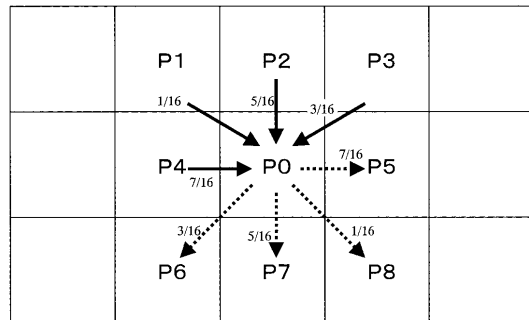
23	23	13	202	82	56
56	7	155	202	1	115
13	37	3	82	23	255
115	13	56	3	37	115

(f)

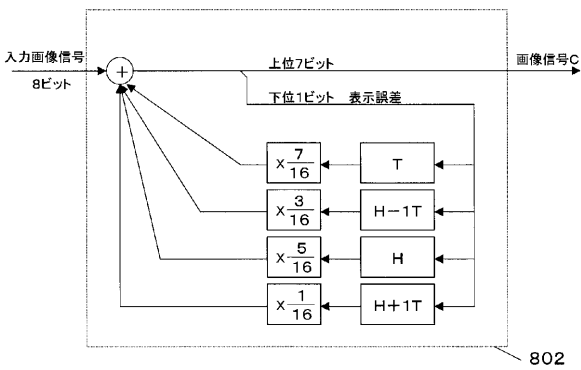
【 図 6 】



【 図 7 】



【 図 8 】



【 図 9 】

d1	d4	d1	d4	d1	d4
d3	d2	d3	d2	d3	d2
d1	d4	d1	d4	d1	d4
d3	d2	d3	d2	d3	d2

(a)

0	3	0	3	0	3
2	1	2	1	2	1
0	3	0	3	0	3
2	1	2	1	2	1

(b)

43	11	60	27	96	112
22	92	123	36	61	30
55	104	85	89	101	40
108	94	58	31	18	19

(c)

43	14	60	30	96	115
24	93	125	37	63	31
55	107	85	92	101	43
110	95	60	32	20	20

(d)

10	3	15	7	24	28
6	23	31	9	15	7
13	26	21	23	25	10
27	23	15	8	5	5

(f)

40	12	60	28	96	112
24	92	124	36	60	28
52	104	84	92	100	40
108	92	60	32	20	20

(e)

フロントページの続き

Fターム(参考) 5C077 LL19 MP01 NN08 NN15 PP68 PQ12 PQ23 RR06 SS06