

(12) 发明专利申请

(10) 申请公布号 CN 102484952 A

(43) 申请公布日 2012. 05. 30

(21) 申请号 201080039423. 4

(51) Int. Cl.

(22) 申请日 2010. 07. 27

H05K 3/46 (2006. 01)

H05K 3/38 (2006. 01)

(30) 优先权数据

2009-262599 2009. 11. 18 JP

(85) PCT申请进入国家阶段日

2012. 03. 05

(86) PCT申请的申请数据

PCT/JP2010/062612 2010. 07. 27

(87) PCT申请的公布数据

W02011/061969 JA 2011. 05. 26

(71) 申请人 株式会社藤仓

地址 日本东京都

(72) 发明人 二阶堂伸一 速水敏行

(74) 专利代理机构 北京集佳知识产权代理有限

公司 11227

代理人 金世煜 苗莹

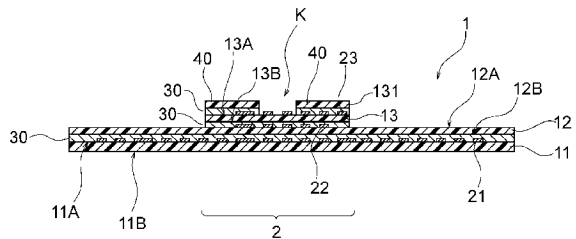
权利要求书 2 页 说明书 8 页 附图 6 页

(54) 发明名称

部分多层配线基板及其制造方法

(57) 摘要

本发明提供一种部分多层配线基板,即使不另行进行镀金等保护处理也不使母版印刷基板的电路露出。该多层配线基板具有:第1绝缘性基材(11),在其一侧主面形成有第1导电性电路图案(21),和第2绝缘性基材(12),其层叠在第1绝缘性基材(11)的一侧主面侧,并且在其一侧主面形成有第2导电性电路图案(22),该第2导电性电路图案(22)比形成有上述第1导电性电路图案(21)的区域小;其中,第1导电性电路图案(21)被第2绝缘性基材(12)的另一侧主面所覆盖。



1. 一种部分多层配线基板,其特征在于,具有:

第1绝缘性基材,在其一侧主面形成有第1导电性电路图案,和

第2绝缘性基材,其层叠在所述第1绝缘性基材的一侧主面侧,并且在其一侧主面形成有第2导电性电路图案,该第2导电性电路图案比形成有所述第1导电性电路图案的区域小;

所述第1导电性电路图案被所述第2绝缘性基材的另一侧主面所覆盖。

2. 根据权利要求1所述的部分多层配线基板,其特征在于,所述第1绝缘性基材的一侧主面中的未形成所述第1导电性电路图案的区域和/或所述第2绝缘性基材的一侧主面中的未形成所述第2导电性电路图案的区域被粗面化。

3. 根据权利要求1或2所述的部分多层配线基板,其特征在于,还具有第3绝缘性基材,其层叠在所述第2绝缘性基材的一侧主面侧,在其一侧主面形成有第3导电性电路图案;

所述第3绝缘性基材,以所述第3绝缘性基材的另一侧主面与所述第2绝缘性基材的一侧主面相接的方式层叠于所述第2绝缘性基材。

4. 根据权利要求1~3中任一项所述的部分多层配线基板,其特征在于,具有:

第4导电性电路图案,其形成在所述第1绝缘性基材的另一侧主面,

第5绝缘性基材,其层叠在所述第1绝缘性基材的另一侧主面侧,并且在另一侧主面形成有第5导电性电路图案,该第5导电性电路图案比形成有所述第4导电性电路图案的区域小,和

第6绝缘性基材,其层叠在所述第5绝缘性基材的另一侧主面侧,并且在另一侧主面形成有第6导电性电路图案;

所述第4导电性电路图案被所述第5绝缘性基材的一侧主面所覆盖,所述第5导电性电路图案被所述第6绝缘性基材的一侧主面所覆盖。

5. 一种部分多层配线基板的制造方法,其特征在于,

准备在第1绝缘性基材的一侧主面层叠有第1导电层的第1片材和在第2绝缘性基材的一侧主面层叠有第2导电层的第2片材,

除去所述第1片材的第1导电层的规定部而在所述第1绝缘性基材的一侧主面形成第1导电性电路图案,

以通过所述第2绝缘性基材的另一侧主面覆盖所述第1导电性电路图案的方式粘贴所述第2片材,

除去所述粘贴的第2片材的第2导电层的规定部而在所述第2绝缘性基材的一侧主面形成第2导电性电路图案。

6. 根据权利要求5所述的部分多层配线基板的制造方法,其中,还具有准备在第3绝缘性基材的一侧主面层叠有第3导电层的第3片材的工序,

在所述第2导电性电路图案形成后,以所述第3绝缘性基材的另一侧主面与所述第2导电性电路图案相接的方式粘贴所述第3片材,

除去所述粘贴的第3片材的第3导电层的规定部而在所述第3绝缘性基材的一侧主面形成第3导电性电路图案。

7. 根据权利要求5或6所述的部分多层配线基板的制造方法,其中,形成覆盖位于最上

层的绝缘性基材的导电性电路图案的保护层。

部分多层配线基板及其制造方法

技术领域

[0001] 本发明涉及用于移动电话等的、局部层叠数不同的部分多层配线基板及其制造方法。

背景技术

[0002] 关于局部层叠数不同的部分多层配线基板,特别是包含刚性部分和挠性部分的刚柔印刷配线基板,已知有以下的多层配线板的制造方法:将外形被加工成比母版印刷配线基板的外形小的设有配线电路的基板,贴合于母版印刷基板时,在该贴合工序前后,形成使设有配线电路的基板的贴合部分开口的覆盖层(专利文献1)。

[0003] 专利文献1:日本特开2008-288612号公报

发明内容

[0004] 然而,按照现有技术,形成使设有配线电路的基板的贴合部分开口的覆盖层时,在覆盖层的开口和设有配线电路的基板之间生成间隙,母版印刷基板的电路将会从该间隙露出,因此,必须对露出的电路另行进行镀金层等保护处理,存在工序增加的问题。

[0005] 本发明要解决的课题是提供一种部分多层配线基板,其即使不另行进行镀金等保护处理也处于能保护配线电路的状态,同时局部层叠有带配线电路的基板。

[0006] 本发明通过以下方式解决上述课题。即,部分多层配线基板具有:第1绝缘性基材,在其一侧主面形成有第1导电性电路图案;和第2绝缘性基材,其层叠于所述第1绝缘性基材的一侧主面侧、且在其一侧主面形成有第2导电性电路图案,该第2导电性电路图案比形成有所述第1导电性电路图案的区域小;其中,所述第1导电性电路图案被所述第2绝缘性基材的另一侧主面所覆盖。

[0007] 上述发明中,可以对所述第1绝缘性基材的一侧主面中未形成所述第1导电性电路图案的区域和/或所述第2绝缘性基材的一侧主面中未形成所述第2导电性电路图案的区域进行粗面化。

[0008] 上述发明中,可以是以下构成:还具备第3绝缘性基材,其层叠于所述第2绝缘性基材的一侧主面侧,并且在其一侧主面形成有第3导电性电路图案;并且,以所述第3绝缘性基材的另一侧主面与所述第2绝缘性基材的一侧主面相接的方式,在所述第2绝缘性基板上层叠所述第3绝缘性基材。

[0009] 上述发明中,可以按以下方式构成:具有:第4导电性电路图案,其形成在所述第1绝缘性基材的另一侧主面;第5绝缘性基材,其层叠在所述第1绝缘性基材的另一侧主面侧,并且在其另一侧主面形成有第5导电性电路图案,该第5导电性电路图案比形成有所述第4导电性电路图案的区域小;第6绝缘性基材,其层叠在所述第5绝缘性基材的另一侧主面侧,并且在其另一侧主面形成有第6导电性电路图案;其中,所述第4导电性电路图案被所述第5绝缘性基材的一侧主面所覆盖,所述第5导电性电路图案被所述第6绝缘性基材的一侧主面所覆盖。

[0010] 基于其他观点的本发明中,通过以下方式解决上述课题。即,准备在第1绝缘性基材的一侧主面层叠有第1导电层的第1片材、和在第2绝缘性基材的一侧主面层叠有第2导电层的第2片材,除去所述第1片材第1导电层的规定部而在所述第1绝缘性基材的一侧主面形成第1导电性电路图案,并以所述第2绝缘性基材的另一侧主面覆盖所述第1导电性电路图案的方式粘贴所述第2片材,除去所述粘贴的第2片材第2导电层的规定部而在所述第2绝缘性基材的一侧主面形成第2导电性电路图案。

[0011] 上述发明中,还可以具有准备在第3绝缘性基材的一侧主面层叠有第3导电层的第3片材的工序,在所述第2导电性电路图案形成后,以所述第3绝缘性基材的另一侧主面与所述第2导电性电路图案相接的方式粘贴所述第3片材,除去所述粘贴的第3片材第3导电层的规定部而在所述第3绝缘性基材的一侧主面形成第3导电性电路图案。

[0012] 上述发明中,可以在最上层形成覆盖绝缘性基材的导电性电路图案的保护层。

[0013] 本发明中,由于第1导电性电路图案被第2绝缘性基材的另一主面所覆盖,所以能够通过形成有第2导电性电路图案的第2绝缘性基材保护第1导电性电路图案的整体。其结果不需要另行镀金等保护处理,能够使工序简化。而且,本发明中的部分多层配线基板,由于不需要另行设置用于覆盖设有部分以外的导电性电路图案的覆盖层,所以能够使部分多层配线基板的厚度薄化。因此,与现有的方法相比,根据本发明的部分多层配线基板的制造方法能够减少材料费,并且能够提供更柔软的部分多层配线基板。

附图说明

[0014] 图1A是本发明的实施方式的部分多层配线基板的俯视图。

[0015] 图1B是沿图1A所示的IB-IB线的截面图。

[0016] 图2A是用于说明图1A和图1B表示的部分多层配线基板的制造方法的第1工序图。

[0017] 图2B是用于说明图1A和图1B表示的部分多层配线基板的制造方法的第2工序图。

[0018] 图3A是用于说明本发明其他实施方式的部分多层配线基板的制造方法的第1工序图。

[0019] 图3B是用于说明本发明其他实施方式的部分多层配线基板的制造方法的第2工序图。

具体实施方式

[0020] (第1实施方式)

[0021] 以下,根据附图对本发明的第1实施方式的部分多层配线基板1进行说明。

[0022] 图1A是本实施方式的部分多层配线基板的俯视图,图1B是沿图1A所示的IB-IB线的截面图。如图1A和图1B所示,本实施方式的部分多层配线基板1具有层叠数与其他部分不同的多层部分2。

[0023] 如图1B所示,在第1绝缘性基材11的一侧主面11A形成有第1导电性电路图案21。另外,在层叠于第1绝缘性基材11的一侧主面侧的第2绝缘性基材12的一侧主面12A形成有第2导电性电路图案22。并且,在层叠于第2绝缘性基材12的一侧主面12A侧的第

3 绝缘性基材 13 上形成有第 3 导电性电路图案 23。如该图所示,实施方式的部分多层配线基板具有如下的部分多层结构:形成有第 2 导电性电路图案 22、第 3 导电性电路图案 23 的区域的面积小于形成有第 1 导电性电路图案 21 的区域的面积。

[0024] 如此地,本实施方式的部分多层配线基板 1,从最下层是以第 1 绝缘性基材 11、第 1 导电性电路图案 21、第 2 绝缘性基材 12、第 2 导电性电路图案 22、第 3 绝缘性基材 13、第 3 导电性电路图案 23 以及保护层 40 的顺序介由粘合剂 30 间接或直接层叠而成的。第 3 导电性电路图案 23 露出的开口 K 成为电子部件的安装部分。应予说明,多层部分 2 也可以形成于第 1 绝缘性基材 11 的另一侧主面 11B 侧。

[0025] 具体而言,本实施方式中,形成于第 1 绝缘性基材 11 的一侧主面 11A 的第 1 导电性电路图案 21 被第 2 绝缘性基材 12 的另一侧主面 12B 所覆盖。换言之,第 2 绝缘性基材 12 的另一侧主面 12B 夹着第 1 导电性电路图案 21,与第 1 绝缘性基材 11 的一侧主面 11A 相接。应予说明,第 2 绝缘性基材 12 的另一侧主面 12B 和第 1 绝缘性基材 11 的一侧主面 11A 通过粘合剂粘合。

[0026] 另外,第 3 绝缘性基材 13,以该第 3 绝缘性基材 13 的另一侧主面 13B 与第 2 绝缘性基材 12 的一侧主面 12A 相接的方式,层叠于第 2 绝缘性基材 12 上。

[0027] 如该图所示,本实施方式的部分多层配线基板 1,通过层叠在上层侧的配线基板的绝缘性基材 10 的其他主面(背面)覆盖该下层的导电性电路图案 20,因此,无需对设有多层部分 2 的部分以外的导电性电路图案 20 上设置覆盖层。

[0028] 在多层部分以外的区域设置覆盖层,则多层部分的保护层的开口需要设置成能使多层部分层叠的足够的间隙(clearance),这样则多层部分和覆盖层之间产生间隙,其结果需要另行进行镀金等保护处理。与此相对,本实施方式中,因为通过第 2 绝缘性基材的其他主面覆盖第 1 导电性电路图案 21,所以根本没有间隙,不需要另行进行镀金等保护处理。其结果如后所述能够使制造工序简化。

[0029] 而且,本实施方式的部分多层配线基板 1,因无需另行设置用于覆盖设有多层部分 2 的部分以外的导电性电路图案 20 的覆盖层,所以能够使部分多层配线基板 1 的厚度薄化。如此地,与现有的方法相比,根据本实施方式的部分多层配线基板的制造方法能够减少材料费,并且能够提供更柔软的部分多层配线基板。

[0030] 换言之,如图 1B 所示,多层部分 2 中,因为在导电性电路图案 20(21、22、23)之间仅存在 1 层绝缘性基材 10(12、13)和使这些绝缘性基材 10 相互粘合的 1 层粘合剂层,所以能够使部分多层配线基板 1 的整体的厚度薄化。

[0031] 接着,根据图 2A 和图 2B 对本实施方式的部分多层配线基板 1 的制造方法进行说明。图 2A 表示形成第 2 导电性电路图案 22 的工序,图 2B 表示形成第 3 导电性电路图案 23 和覆盖该其的保护层 40 的工序。

[0032] 首先,准备如图 2A(a) 所示的在第 1 绝缘性基材 11 的一侧主面 11A 粘贴有第 1 导电层 21P 的第 1 片材 51。第 1 片材 51 是在聚酰亚胺(PI)等具有挠性的、厚度为 $10\mu\text{m} \sim 75\mu\text{m}$ 的树脂性片材(第 1 绝缘性基材 11)的一侧主面形成有铜等金属箔的片材。作为第 1 绝缘性基材 11,也可以使用聚对苯二甲酸乙二醇酯(PET)、聚萘二甲酸乙二醇酯(PEN)等。

[0033] 接着,使用氯化铜或碱性腐蚀液等进行蚀刻处理,除去第 1 导电层 21P 的规定部,如同图(b)所示,在第 1 绝缘性基材 11 的一侧主面 11A 形成第 1 导电性电路图案 21。通

过蚀刻处理除去第 1 导电层 21P 的规定部时,在第 1 绝缘性基材 11 的一侧主面 11A 中的未形成第 1 导电性电路图案 21 的区域出现第 1 绝缘性基材 11 被粗面化了的的面。本实施方式中,至少第 1 绝缘性基材 11 的一侧主面 11A 中的未形成第 1 导电性电路图案 21 的区域的表面粗糙度比第 1 绝缘性基材 11 的另一侧主面 11B 的表面粗糙度大。

[0034] 这是由于以下原因导致的。本实施方式的第 1 片材 51 是第 1 绝缘性基材 11 和第 1 导电层 21P 贴合而构成,而在制作第 1 片材 51 时,为了提高第 1 绝缘性基材 11 和第 1 导电层 21P 的粘合强度,将第 1 导电层 21P 的粘合面粗面化。在该粗面化了的粘合面粘贴第 1 绝缘性基材 11 的一侧主面 11A 时,形成于第 1 导电层 21P 的粘合面的凹凸形状被转印到第 1 绝缘性基材 11 的一侧主面 11A,在第 1 绝缘性基材 11 的一侧主面 11A 形成凹凸。其后,通过蚀刻处理除去第 1 导电层 21P 时,粗面化了的第 1 绝缘性基材 11 的一侧主面 11A 将会露出。因此,在除去了第 1 导电层 21P 的区域,即未形成第 1 导电性电路图案 21 的区域上露出粗面化了的的面。因为粗面化了的的面的凹凸使表面积增大,所以有助于第 1 绝缘性基材 11 的一侧主面和层叠于其上的第 2 绝缘性基材 12 的另一侧主面 12B 的粘合性的提高。

[0035] 应予说明,粗面化了的区域的表面具有凹凸,成为中心线平均粗糙度 (Ra)、最大高度 (Rmax)、十点平均高度 (Rz) 等表面粗糙度处于规定值域的状态。

[0036] 在上述同图 (a) (b) 的工序前后,准备在第 2 绝缘性基材 12 的一侧主面 12A 层叠有第 2 导电层 22P 的第 2 片材 52。本实施方式中,为了抑制热引起的收缩的影响,使用与第 1 片材 51 相同材质的片材作为第 2 片材 52。通过层叠热膨胀系数几乎相同的基材,从而在因热等因素引起收缩时不易引起弯曲,能够减轻作用于贴合部分的力,能够确保可靠性。

[0037] 接着,将准备好的第 2 片材 52 介由环氧系粘合剂 30 粘贴在同图 (b) 的工序中制成的形成有第 1 导电性电路图案 21 的第 1 绝缘性基材 11 的一侧主面 11A 侧。第 1 导电性电路图案 21 的电路的凹凸的间隙将被粘合剂 30 所填埋。

[0038] 进而,如同图 (d) 所示,在规定的加热·加压环境下,用压模从两主面侧压紧,将第 2 片材 52 粘贴于第 1 绝缘性基材 11 的一侧主面 11A 侧。

[0039] 同图 (e) 表示从压模脱模后成为一体的第 2 片材 52 和第 1 绝缘性基材 11。

[0040] 进而,使用氯化铜或碱性腐蚀液等进行蚀刻处理,除去第 2 导电层 22P 的规定部,如同图 (f) 所示,在第 2 绝缘性基材 12 的主面 12A 形成第 2 导电性电路图案 22。如上所述,通过蚀刻处理除去第 2 导电层 22P 的规定部,所以未形成第 2 导电性电路图案 22 的第 2 绝缘性基材 12 的一侧主面 12A 被粗面化。因此,能够提高第 2 绝缘性基材 12 的一侧主面 12A 和后述的第 3 绝缘性基材 13 的另一侧主面 13B 的粘合性。

[0041] 接着,根据图 2B 说明形成第 3 导电性电路图案 23 和覆盖其的保护层 40 的工序。

[0042] 首先,如图 2B(a) 所示,准备在第 3 绝缘性基材 13 的一侧主面 13A 层叠有第 3 导电层 23P 的第 3 片材 53。第 3 片材 53 成型为比第 1 片材 51 小。本实施方式中,为了抑制热引起的收缩的影响,使用与第 1 片材 51 相同材质的片材作为第 3 片材 53。

[0043] 然后,将准备好的第 3 片材 53 介由粘合剂 30 粘贴在已制成的形成有第 2 导电性电路图案 22 的第 2 绝缘性基材 12 的一侧主面 12A 侧。

[0044] 然后,虽未图示,但在规定的加热·加压环境下,用压模从两主面侧压紧,将第 3 片材 53 粘贴于第 2 绝缘性基材 12 的一侧主面 12A 侧。同图 (b) 表示从未图示的压模脱模而成为一体的第 3 片材 53、第 2 绝缘性基材 12 和第 1 绝缘性基材 11。

[0045] 接着,使用氯化铜或者碱性腐蚀液等进行蚀刻处理,除去第3导电层23P的规定部,如同图(c)所示,在第3绝缘性基材13的主面13A形成第3导电性电路图案23。如上所述,通过蚀刻处理除去了第3导电层23P的规定部,且未形成第3导电性电路图案23的第3绝缘性基材13的一侧主面13A被粗面化。因此,能够提高未形成第3导电性电路图案23区域的第3绝缘性基材13的一侧主面和后述的保护层40的粘合性。并且,将第3绝缘性基材13层叠多个时还能够提高第3绝缘性基材13相互间的粘合性。

[0046] 在形成第3导电性电路图案23后再层叠多个第3绝缘性基材13时,将重复同图(b)和(c)的工序。

[0047] 层叠第3绝缘性基材13直到达到目标层叠数为止后,如同图(d)所示,在位于最上层的绝缘性基材(本例中为第3绝缘性基材13)之上层叠保护层40,用保护层40覆盖第3导电性电路图案23。保护层40的形式没有特别限定。可以通过使用涂料器涂敷以环氧树脂、聚酰亚胺树脂为基础的表面涂料来形成,也可以使用片状的保护片材。

[0048] 最后,如同图(e)所示,在规定的加热·加压环境下,用压模从两主面侧压紧,使保护层40、第3片材53、第2绝缘性基材12、第1绝缘性基材11成为一体,得到上述图1A和图1B所示的部分多层配线基板1。

[0049] 如以上说明那样,根据第1实施方式的制造方法,由于在第1导电性电路图案21上层叠第2片材52后形成第2导电性电路图案22,所以通过第1绝缘性基材11侧(下层侧)的导电性电路图案20,能够以第2绝缘性基材12的其他主面12B覆盖第1导电性电路图案21。因此,无需对设有部分2的部分以外的导电性电路图案20另行设置覆盖层,能够使制造工序简化。

[0050] 换言之,在另行形成具有绝缘层和导电层的多层基板并层叠这些多层基板而制成的基板中,位于多层部分以外的区域的导电性电路将会露出,所以需要在该多层部分以外的区域形成覆盖层。与此相对,本实施方式的部分多层配线基板1中,形成有成为多层部分2的第2导电性电路图案22的第2绝缘性基材12的其他主面将覆盖第1导电性电路图案21,所以无需另行形成覆盖层。其结果,能够使制造工序简化。

[0051] 而且,由于本实施方式的制造方法中,无需另行设置覆盖层,因此多层部分2和覆盖层之间没有间隙,所以无需进行用于填补间隙的镀金等。在这点上也能够实现制造工序的简单化。因此,与现有的方法相比,根据本实施方式的部分多层配线基板的制造方法能够减少材料费,并且能够提供更柔软的部分多层配线基板。

[0052] (第2实施方式)

[0053] 以下,根据图3A和图3B对本发明第2实施方式的部分多层配线基板1的其他制造方法进行说明。本实施方式的部分多层配线基板1是在第1绝缘性基材11的两主面形成有多层部分2。图3A表示形成第2导电性电路图案22和第5导电性电路图案25的工序,图3B表示形成第6导电性电路图案23以及覆盖其的保护层40的工序。

[0054] 首先,准备第1片材51'。如图3A(a)所示,第1片材51'是在聚酰亚胺(PI)等具有挠性的、厚度为 $10\mu\text{m}\sim 75\mu\text{m}$ 的树脂性片材(第1绝缘性基材11)的两主面形成有铜等金属箔的片材。具体而言,在第1绝缘性基材11的一侧主面11A粘贴有第1导电层21P,在另一侧主面11B粘贴有第4导电层24P。

[0055] 接着,使用氯化铜或者碱性腐蚀液等进行蚀刻处理,除去第1导电层21P的规定

部,同时除去第4导电层24P的规定部。然后,如同图(b)所示,在第1绝缘性基材11的一侧主面11A形成第1导电性电路图案21,在第1绝缘性基材11的另一侧主面11B形成第4导电性电路图案24。第1绝缘性基材11的两主面11A、11B中的未形成第1导电性电路图案21、第4导电性电路图案24的区域的表面通过蚀刻处理而粗面化。

[0056] 另外,在同图(a)(b)的工序前后,准备在第2绝缘性基材12的一侧主面12A层叠有第2导电层22P的第2片材52、和第5绝缘性基材15的另一侧主面15B形成有第5导电层25P的第5片材55。本实施方式中,第2片材52、第5片材55优选为与第1片材51相同材质的片材。

[0057] 然后,如同图(c)所示,将准备好的第5片材55介由粘合剂30分别层叠在同图(b)的工序中制成的形成有第1导电性电路图案21和第4导电性电路图案24的第1绝缘性基材11的两主面11A、11B。

[0058] 进而,虽未图示,但在规定的加热·加压环境下,用压模从两主面侧压紧,将第2片材52和第5片材55粘贴于第1绝缘性基材11的两主面11A、11B。

[0059] 同图(d)中表示从压模脱模而成为一体的第2片材52、第5片材55以及第1绝缘性基材11。

[0060] 另外,使用氯化铜或者碱性腐蚀液等进行蚀刻处理,除去第2导电层22P的规定部,并除去第5导电层25P的规定部。

[0061] 由此,如同图(e)所示,在第2绝缘性基材12的一侧主面12A形成第2导电性电路图案22,在第5绝缘性基材15的另一侧主面15B形成第5导电性电路图案25。

[0062] 如上所述,通过蚀刻处理除去第2导电层22P和第5导电层25P的规定部,由此,未形成第2导电性电路图案22、第5导电性电路图案25的第2绝缘性基材12的一侧主面12A和第5绝缘性基材15的另一侧主面15B被粗面化。因此,能够提高第2绝缘性基材12的一侧主面12A与后述第3绝缘性基材13的另一侧主面13B的粘合性以及第5绝缘性基材15的另一侧主面15B与后述第6绝缘性基材16的一侧主面16A的粘合性。

[0063] 接着,根据图3B说明形成第6导电性电路图案23以及覆盖其的保护层40的工序。

[0064] 首先,如图3B(a)所示,准备在第3绝缘性基材13的一侧主面13A层叠有第3导电层23P的第3片材53和在第6绝缘性基材16的另一侧主面16B形成有第6导电层26P的第6片材56。第3片材53和第6片材56形成为比第1片材51小。本实施方式中,第3片材53和第6片材56优选为与第1片材51相同材质的片材。

[0065] 然后,将准备好的第3片材53介由粘合剂30层叠在形成有第2导电性电路图案22的第2绝缘性基材12的一侧主面12A侧。同样地将第6片材56介由粘合剂30层叠在形成有第5导电性电路图案25的第5绝缘性基材15的另一侧主面15B侧。

[0066] 在规定的加热·加压环境下,用压模从两主面侧压紧,将第3片材53粘贴于第2绝缘性基材12的一侧主面12A侧,将第6片材56粘贴于第5绝缘性基材15的另一侧主面15B侧。

[0067] 同图(b)表示从未图示的压模脱模而成为一体的第3片材53、第2绝缘性基材12、第1绝缘性基材11、第5绝缘性基材15和第6片材56。

[0068] 接着,通过蚀刻处理除去第3导电层23P的规定部和第6导电层26P的规定部,如同图(c)所示,在第3绝缘性基材13的一侧主面13A形成第3导电性电路图案23,并在第

6 绝缘性基材 16 的另一侧主面 16B 形成第 6 导电性电路图案 26。与图 2A 和 2B 表示的例子同样地,未形成第 3 导电性电路图案 23 的第 3 绝缘性基材 13 的一侧主面 13A、未形成第 6 导电性电路图案 26 的第 6 绝缘性基材 16 的另一侧主面 16B 被粗面化。因此,与上述例子同样地提高与进行层叠的如后述的保护层 40 等的层之间的粘合性。

[0069] 在形成第 3 导电性电路图案 23、第 6 导电性电路图案 26 后再层叠多个第 3 绝缘性基材 13、第 6 绝缘性基材 16 时,将重复同图 (a) ~ (c) 的工序。

[0070] 接着,如同图 (d) 所示,在第 2 导电性电路图案 22、第 3 导电性电路图案 23、第 4 导电性电路图案 24 以及第 5 导电性电路图案 25 的形成处,使用钻头或激光器形成沿纵向贯通部分多层配线基板 1 的贯通孔 60。在贯通孔 60 的内侧面,使用一般的化学镀铜法、电解镀铜法实施镀铜,形成镀层 61。当然也可以通过其它金属等的导电材料形成镀层 61。

[0071] 层叠第 3 绝缘性基材 13、第 6 绝缘性基材 16 直到成为目标层叠数后,如同图 (d) 所示,在位于最上层的绝缘性基材(本例中为第 3 绝缘性基材 13 和第 6 绝缘性基材 16)上层叠保护层 40,通过保护层 40 分别覆盖第 3 导电性电路图案 23 和第 6 导电性电路图案 26。

[0072] 最后,如同图 (e) 所示,在规定的加热·加压环境下,用压模从两主面侧压紧,使保护层 40、第 3 绝缘性基材 13、第 2 绝缘性基材 12、第 1 绝缘性基材 11、第 5 绝缘性基材 15、第 6 绝缘性基材 16 成为一体,得到部分多层配线基板 1。

[0073] 如以上说明,根据第 1 实施方式的部分多层配线基板 1 的制造方法,因为在第 1 导电性电路图案 21 和 / 或第 4 导电性电路图案 24 上层叠第 2 片材 52 和 / 或第 5 片材 55 后,形成第 2 导电性电路图案 22 和 / 或第 5 导电性电路图案 25,所以能够以第 2 绝缘性基材 12 的其他主面 12B、第 5 绝缘性基材 15 的一侧主面 15A 覆盖第 1 绝缘性基材 11 的导电性电路图案 21、24。因此,无需对设置有多层部分 2 的部分以外的导电性电路图案 20 另行设置覆盖层,能够使制造工序简化。

[0074] 换言之,在另行形成具有绝缘层和导电层的多层基板并将其层叠而制成的基板中,由于位于多层部分以外的区域的导电性电路将会露出,所以必须在该多层部分以外的区域形成覆盖层。与此相对,本实施方式的部分多层配线基板 1 中,因为形成有成为多层部分 2 的第 2 导电性电路图案 22 的第 2 绝缘性基材 12 的其他主面 12B 将覆盖第 1 导电性电路图案 21,并且形成有第 5 导电性电路图案 25 的第 5 绝缘性基材 15 的一侧主面 15A 将覆盖第 4 导电性电路图案 24,所以无需另行形成覆盖层。其结果,能够使制造工序简化。

[0075] 而且,本实施方式的制造方法中,由于无需另行设置覆盖层,所以在多层部分 2 和覆盖层之间不存在间隙,无需进行用于填补间隙的镀金等。在这点上也能够实现制造工序的简单化。因此,与现有的方法相比,根据本实施方式的部分多层配线基板的制造方法能够减少材料费、而且能够提供更柔软的部分多层配线基板。

[0076] 以上说明的实施方式是为了便于理解本发明而记载的,不是为了限定本发明而记载的。因此,上述实施方式中公开的各要素主旨是还包含属于本发明的技术范围的全部设计变更以及等效物。

[0077] 符号说明

[0078] 1... 部分多层配线基板

[0079] 2... 多层部分

[0080] 10... 绝缘性基材

- [0081] 11... 第 1 绝缘性基材, 12... 第 2 绝缘性基材, 13... 第 3 绝缘性基材
- [0082] 15... 第 5 绝缘性基材, 16... 第 6 绝缘性基材
- [0083] 20... 导电性电路图案
- [0084] 21... 第 1 导电性电路图案, 22... 第 2 导电性电路图案
- [0085] 23... 第 3 导电性电路图案, 24... 第 4 导电性电路图案
- [0086] 25... 第 5 导电性电路图案, 26... 第 6 导电性电路图案
- [0087] 30... 粘合剂
- [0088] 40... 保护层
- [0089] 51... 第 1 片材, 52... 第 2 片材, 53... 第 3 片材
- [0090] 60... 贯通孔
- [0091] 61... 镀层

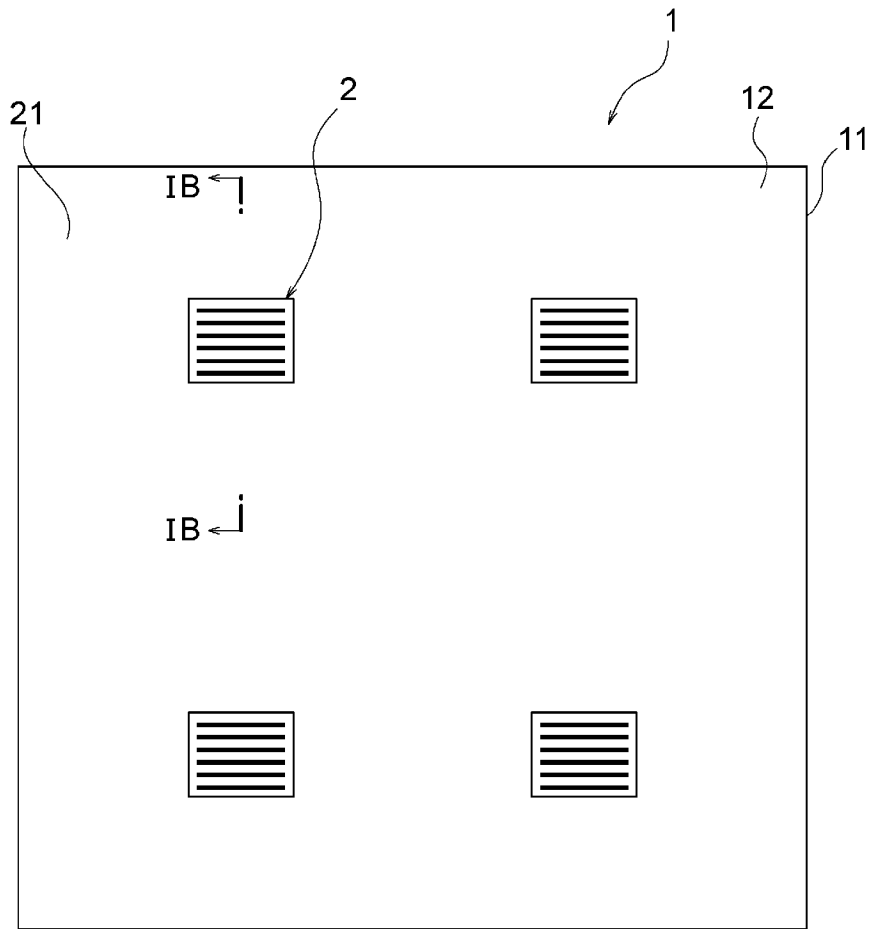


图 1A

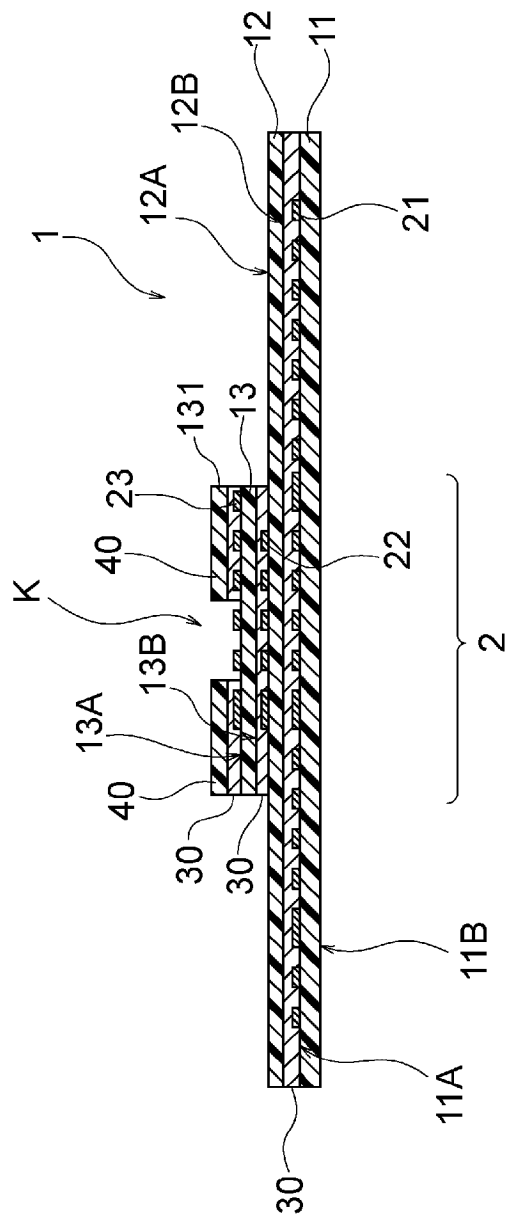


图 1B

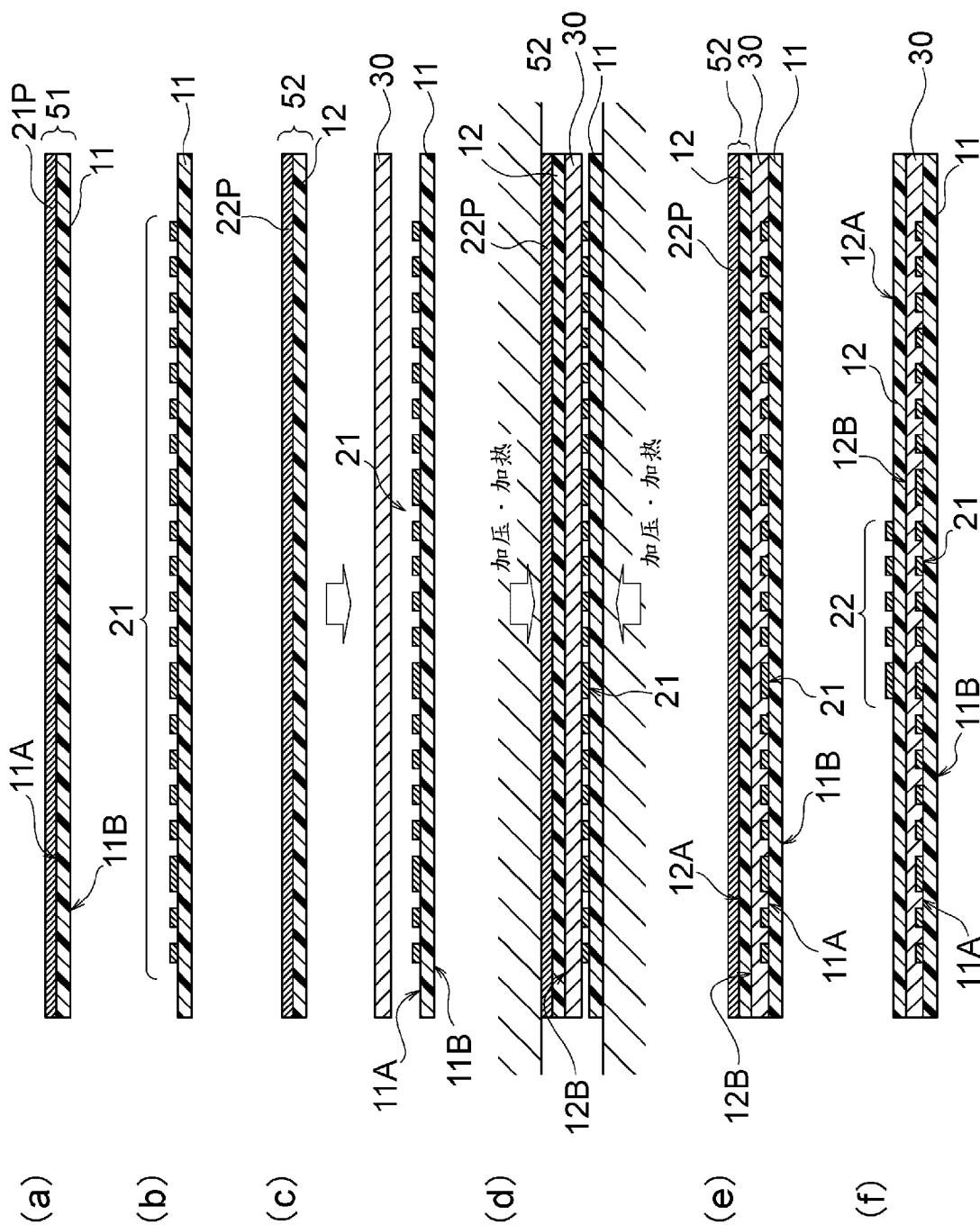


图 2A

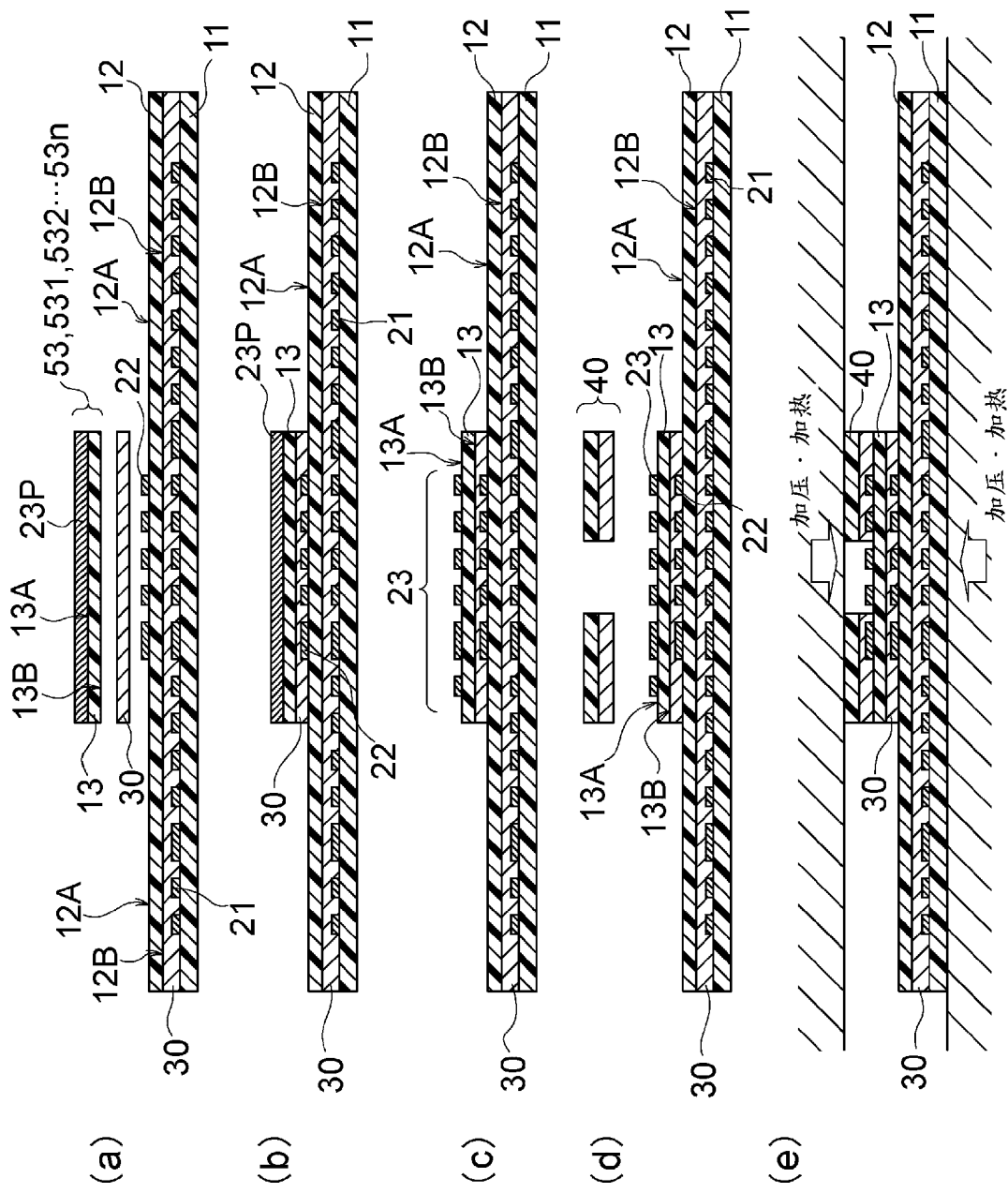


图 2B

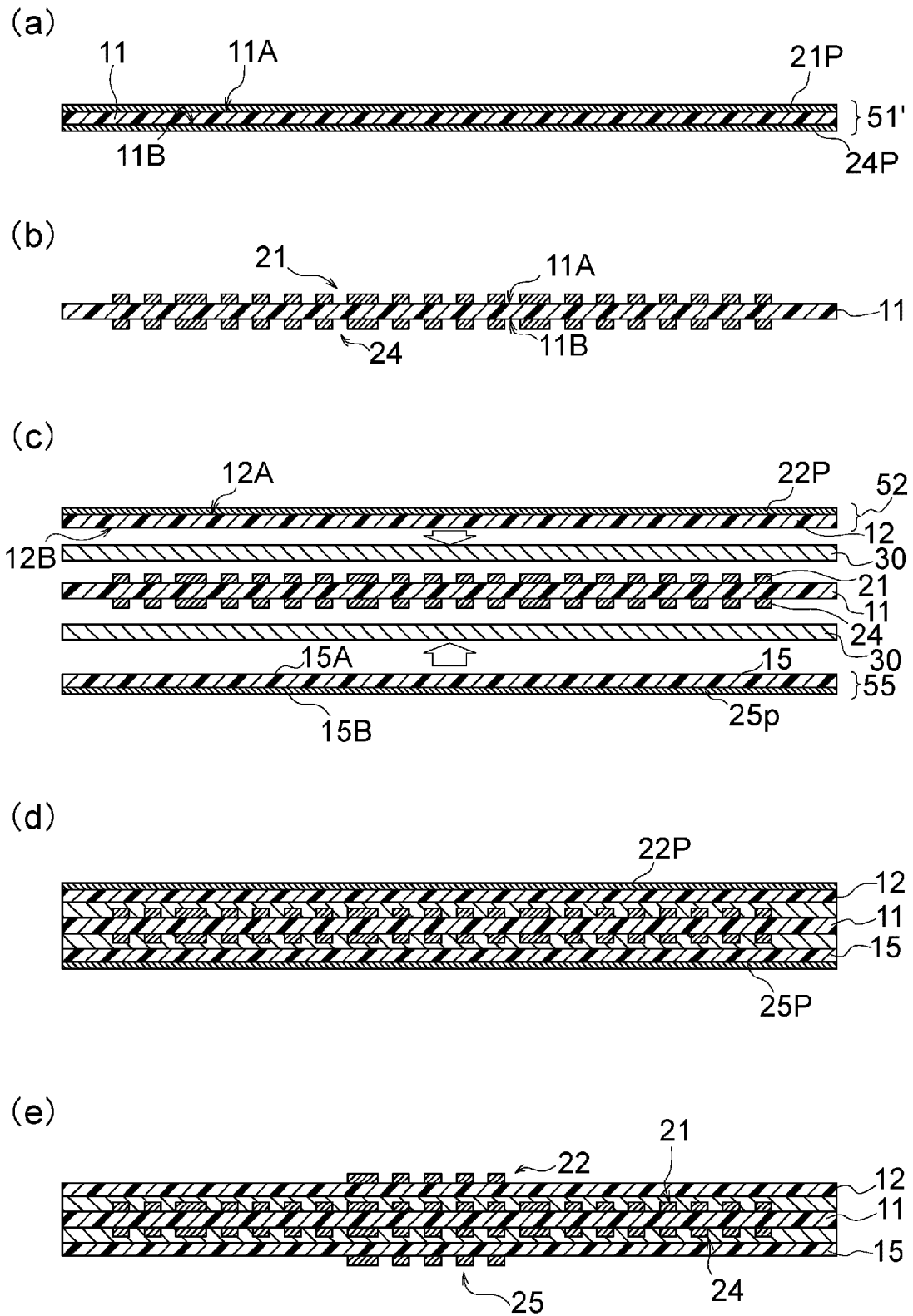


图 3A

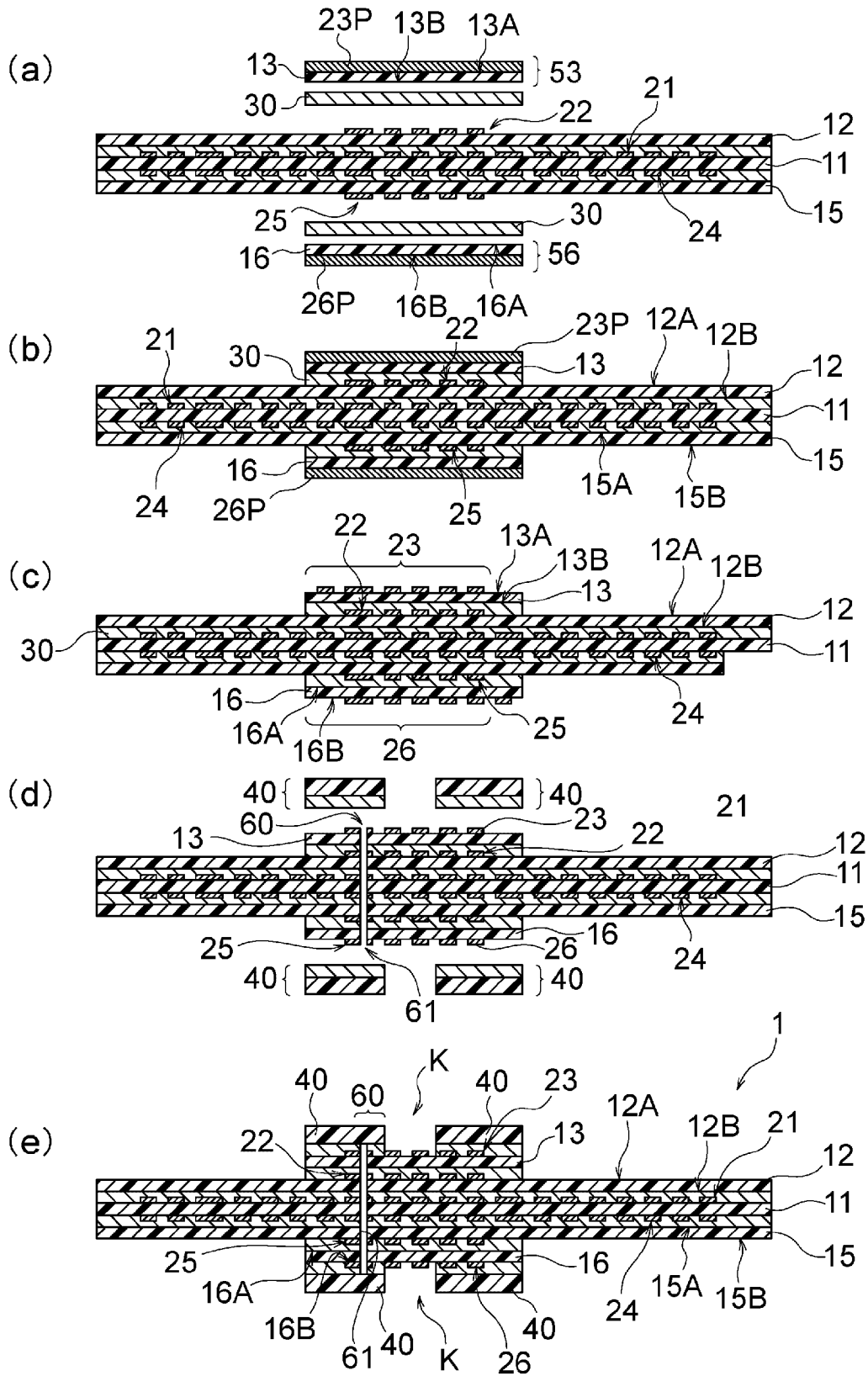


图 3B