



(12)发明专利

(10)授权公告号 CN 103855019 B

(45)授权公告日 2017.02.22

(21)申请号 201210513725.1

(56)对比文件

(22)申请日 2012.12.04

US 2010/0197096 A1,2010.08.05,

US 6303521 B1,2001.10.16,

(65)同一申请的已公布的文献号

申请公布号 CN 103855019 A

审查员 杨燕

(43)申请公布日 2014.06.11

(73)专利权人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路18号

(72)发明人 邓浩 张彬

(74)专利代理机构 北京市磐华律师事务所

11336

代理人 董巍 高伟

(51)Int.Cl.

H01L 21/336(2006.01)

H01L 21/28(2006.01)

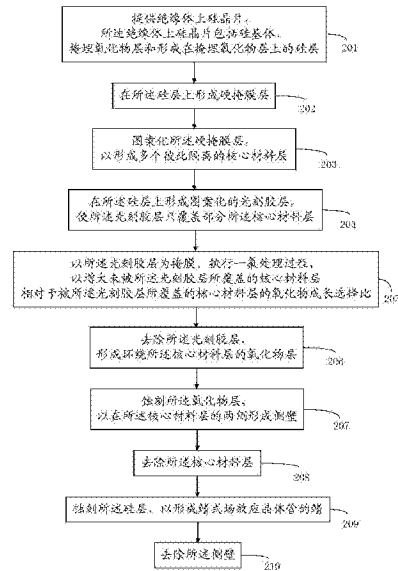
权利要求书1页 说明书4页 附图3页

(54)发明名称

一种半导体器件的制造方法

(57)摘要

本发明提供一种半导体器件的制造方法,包括:提供绝缘体上硅晶片;在所述绝缘体上硅晶片中的硅层上形成硬掩膜层;图案化所述硬掩膜层,形成多个彼此隔离的核心材料层;形成图案化的光刻胶层,使所述光刻胶层只覆盖部分所述核心材料层;执行氟处理过程,以增大未被所述光刻胶层所覆盖的核心材料层相对于被所述光刻胶层所覆盖的核心材料层的氧化物成长选择比;去除所述光刻胶层,形成环绕所述核心材料层的氧化物层;蚀刻所述氧化物层,以在所述核心材料层的两侧形成侧壁;去除所述核心材料层;蚀刻所述硅层,以形成FinFET的Fin;去除所述侧壁。根据本发明,在与现有工艺相兼容的前提下,使形成的FinFET具有不同宽度的Fin,以满足实现不同功能的需求。



1. 一种半导体器件的制造方法,包括:
  - 提供绝缘体上硅晶片,所述绝缘体上硅晶片包括硅基体、掩埋氧化物层和形成在掩埋氧化物层上的硅层;
  - 在所述硅层上形成硬掩膜层;
  - 图案化所述硬掩膜层,以形成多个彼此隔离的核心材料层;
  - 在所述硅层上形成图案化的光刻胶层,使所述光刻胶层只覆盖部分所述核心材料层;
  - 以所述光刻胶层为掩膜,执行一氟处理过程,以增大未被所述光刻胶层所覆盖的核心材料层相对于被所述光刻胶层所覆盖的核心材料层的氧化物成长选择比;
  - 去除所述光刻胶层,形成环绕所述核心材料层的氧化物层;
  - 蚀刻所述氧化物层,以在所述核心材料层的两侧形成侧壁;
  - 去除所述核心材料层;
  - 以所述侧壁为掩膜蚀刻所述硅层,以形成鳍式场效应晶体管的鳍,所述鳍具有不同的宽度;
  - 去除所述侧壁。
2. 根据权利要求1所述的方法,其特征在于,所述硬掩膜层的材料为氮化物。
3. 根据权利要求1所述的方法,其特征在于,采用共形沉积工艺形成所述氧化物层。
4. 根据权利要求3所述的方法,其特征在于,环绕经过所述氟处理的核心材料层的氧化物层的厚度大于环绕未经过所述氟处理的核心材料层的氧化物层的厚度。
5. 根据权利要求1所述的方法,其特征在于,采用侧壁蚀刻工艺蚀刻所述氧化物层,以形成所述侧壁。
6. 根据权利要求5所述的方法,其特征在于,经过所述氟处理的核心材料层的两侧的侧壁的厚度大于未经过所述氟处理的核心材料层的两侧的侧壁的厚度。
7. 根据权利要求1所述的方法,其特征在于,采用湿法蚀刻工艺去除所述核心材料层。
8. 根据权利要求7所述的方法,其特征在于,所述湿法蚀刻所使用的腐蚀液为热磷酸。
9. 根据权利要求1所述的方法,其特征在于,采用反应离子蚀刻工艺蚀刻所述硅层。
10. 根据权利要求1所述的方法,其特征在于,采用湿法蚀刻工艺去除所述侧壁。
11. 根据权利要求10所述的方法,其特征在于,所述湿法蚀刻所使用的腐蚀液为稀释的氢氟酸。

## 一种半导体器件的制造方法

### 技术领域

[0001] 本发明涉及半导体制造工艺,具体而言涉及一种形成具有不同宽度的鳍(Fin)的鳍式场效应晶体管(FinFET)的制造方法。

### 背景技术

[0002] 现有的互补式金属氧化物半导体(CMOS)晶体管是二维的,随着沟道尺寸的不断缩小,与短沟道效应有关的问题越来越难以克服。因此,芯片制造商正在开发具有更高功效的三维立体式的晶体管,例如FinFET,其可以更好地适应器件尺寸按比例缩小的要求。在FinFET中,直立在绝缘体上硅(SOI)上的鳍形沟道取代了传统CMOS中的平面沟道,栅极形成在鳍形沟道上并环绕鳍形沟道,能够提供更为高效的静电控制能力。

[0003] 采用现有的FinFET制造工艺所形成的Fin的宽度是相同的,其目的是在节距不断缩小的情况下,控制工艺本身的误差,保证FinFET的整体性能。但是,器件本身能够实现多种功能是必然的发展趋势,而实现不同的功能需要FinFET具有不同宽度的Fin,因此,需要开发一种可以形成具有不同宽度的Fin的FinFET的制造工艺。

### 发明内容

[0004] 针对现有技术的不足,本发明提供一种半导体器件的制造方法,包括:提供绝缘体上硅晶片,所述绝缘体上硅晶片包括硅基体、掩埋氧化物层和形成在掩埋氧化物层上的硅层;在所述硅层上形成硬掩膜层;图案化所述硬掩膜层,以形成多个彼此隔离的核心材料层;在所述硅层上形成图案化的光刻胶层,使所述光刻胶层只覆盖部分所述核心材料层;以所述光刻胶层为掩膜,执行一氟处理过程,以增大未被所述光刻胶层所覆盖的核心材料层相对于被所述光刻胶层所覆盖的核心材料层的氧化物成长选择比;去除所述光刻胶层,形成环绕所述核心材料层的氧化物层;蚀刻所述氧化物层,以在所述核心材料层的两侧形成侧壁;去除所述核心材料层;蚀刻所述硅层,以形成鳍式场效应晶体管的鳍;去除所述侧壁。

[0005] 进一步,所述硬掩膜层的材料为氮化物。

[0006] 进一步,采用共形沉积工艺形成所述氧化物层。

[0007] 进一步,环绕经过所述氟处理的核心材料层的氧化物层的厚度大于环绕未经过所述氟处理的核心材料层的氧化物层的厚度。

[0008] 进一步,采用侧壁蚀刻工艺蚀刻所述氧化物层,以形成所述侧壁。

[0009] 进一步,经过所述氟处理的核心材料层的两侧的侧壁的厚度大于未经过所述氟处理的核心材料层的两侧的侧壁的厚度。

[0010] 进一步,采用湿法蚀刻工艺去除所述核心材料层。

[0011] 进一步,所述湿法蚀刻所使用的腐蚀液为热磷酸。

[0012] 进一步,采用反应离子蚀刻工艺蚀刻所述硅层。

[0013] 进一步,采用湿法蚀刻工艺去除所述侧壁。

[0014] 进一步,所述湿法蚀刻所使用的腐蚀液为稀释的氢氟酸。

[0015] 根据本发明,在与现有工艺相兼容的前提下,使形成的FinFET具有不同宽度的Fin,以满足实现不同功能的需求。

### 附图说明

[0016] 本发明的下列附图在此作为本发明的一部分用于理解本发明。附图中示出了本发明的实施例及其描述,用来解释本发明的原理。

[0017] 附图中:

[0018] 图1A-图1H为本发明提出的形成具有不同宽度的Fin的FinFET的制造方法的各步骤的示意性剖面图;

[0019] 图2为本发明提出的形成具有不同宽度的Fin的FinFET的制造方法的流程图。

### 具体实施方式

[0020] 在下文的描述中,给出了大量具体的细节以便提供对本发明更为彻底的理解。然而,对于本领域技术人员而言显而易见的是,本发明可以无需一个或多个这些细节而得以实施。在其他的例子中,为了避免与本发明发生混淆,对于本领域公知的一些技术特征未进行描述。

[0021] 为了彻底理解本发明,将在下列的描述中提出详细的步骤,以便阐释本发明提出的形成具有不同宽度的Fin的FinFET的制造方法。显然,本发明的施行并不限于半导体领域的技术人员所熟习的特殊细节。本发明的较佳实施例详细描述如下,然而除了这些详细描述外,本发明还可以具有其他实施方式。

[0022] 应当理解的是,当在本说明书中使用术语“包含”和/或“包括”时,其指明存在所述特征、整体、步骤、操作、元件和/或组件,但不排除存在或附加一个或多个其他特征、整体、步骤、操作、元件、组件和/或它们的组合。

[0023] 下面,参照图1A-图1H和图2来描述本发明提出的形成具有不同宽度的Fin的FinFET的制造方法的详细步骤。

[0024] 参照图1A-图1H,其中示出了本发明提出的形成具有不同宽度的Fin的FinFET的制造方法的各步骤的示意性剖面图。

[0025] 首先,如图1A所示,提供绝缘体上硅(SOI)晶片,所述绝缘体上硅晶片包括硅基体100,掩埋氧化物层101和形成在掩埋氧化物层101上的硅层102。本实施例中,所述掩埋氧化物层101是硅氧化物层;所述硅层102是单晶硅或多晶硅,用以形成FinFet器件的鳍(Fin)。形成所述绝缘体上硅结构的方法为本领域所公知,在此不再加以赘述。

[0026] 接下来,在所述硅层102上形成硬掩膜层103。形成所述硬掩膜层103可以采用本领域技术人员所熟习的各种适宜的工艺,例如化学气相沉积工艺。所述硬掩膜层103的材料为氮化物,优选氮化硅。

[0027] 接着,如图1B所示,图案化所述硬掩膜层103,以形成多个彼此隔离的核心材料层103'。所述图案化过程的工艺步骤包括:在所述硬掩膜层103上形成具有上述图案的光刻胶层;采用干法蚀刻工艺去除未被所述光刻胶层所遮蔽的硬掩膜层103;采用灰化工艺去除所述光刻胶层。

[0028] 接着,如图1C所示,在所述硅层102上形成图案化的光刻胶层104,使所述光刻胶层

104只覆盖部分所述核心材料层103'。然后,以所述光刻胶层104为掩膜,执行一氟处理过程105,以增大未被所述光刻胶层104所覆盖的核心材料层103'相对于被所述光刻胶层所覆盖的核心材料层103'的氧化物成长选择比。

[0029] 接着,如图1D所示,去除所述光刻胶层,采用共形沉积工艺形成环绕所述核心材料层103'的氧化物层106。其中,环绕经过所述氟处理过程105的核心材料层103'的氧化物层106的厚度大于环绕未经过所述氟处理过程105的核心材料层103'的氧化物层106的厚度。

[0030] 接着,如图1E所示,采用侧壁蚀刻工艺(blanket etch)蚀刻所述氧化物层106,以分别在所述核心材料层103'的两侧形成侧壁106',其中,经过所述氟处理过程105的核心材料层103'的两侧的侧壁106'的厚度大于未经过所述氟处理过程105的核心材料层103'的两侧的侧壁106'的厚度。

[0031] 接着,如图1F所示,采用湿法蚀刻工艺去除所述核心材料层103',所述湿法蚀刻所使用的腐蚀液为热磷酸。

[0032] 接着,如图1G所示,以所述侧壁106'为掩膜,采用反应离子蚀刻(RIE)工艺蚀刻所述硅层102,以形成鳍式场效应晶体管(FinFET)的鳍(Fin)。

[0033] 接着,如图1H所示,采用湿法蚀刻工艺去除所述侧壁106',所述湿法蚀刻所使用的腐蚀液为稀释的氢氟酸。

[0034] 至此,完成了根据本发明示例性实施例的方法实施的全部工艺步骤,接下来,可以通过后续工艺完成整个鳍式场效应晶体管的制作,所述后续工艺与传统的鳍式场效应晶体管加工工艺完全相同。根据本发明,在与现有工艺相兼容的前提下,使形成的FinFET具有不同宽度的Fin,以满足实现不同功能的需求。

[0035] 参照图2,其中示出了本发明提出的形成具有不同宽度的Fin的FinFET的制造方法的流程图,用于简要示出整个制造工艺的流程。

[0036] 在步骤201中,提供绝缘体上硅晶片,所述绝缘体上硅晶片包括硅基体、掩埋氧化物层和形成在掩埋氧化物层上的硅层;

[0037] 在步骤202中,在所述硅层上形成硬掩膜层;

[0038] 在步骤203中,图案化所述硬掩膜层,以形成多个彼此隔离的核心材料层;

[0039] 在步骤204中,在所述硅层上形成图案化的光刻胶层,使所述光刻胶层只覆盖部分所述核心材料层;

[0040] 在步骤205中,以所述光刻胶层为掩膜,执行一氟处理过程,以增大未被所述光刻胶层所覆盖的核心材料层相对于被所述光刻胶层所覆盖的核心材料层的氧化物成长选择比;

[0041] 在步骤206中,去除所述光刻胶层,形成环绕所述核心材料层的氧化物层;

[0042] 在步骤207中,蚀刻所述氧化物层,以在所述核心材料层的两侧形成侧壁;

[0043] 在步骤208中,去除所述核心材料层;

[0044] 在步骤209中,蚀刻所述硅层,以形成鳍式场效应晶体管的鳍;

[0045] 在步骤210中,去除所述侧壁。

[0046] 本发明已经通过上述实施例进行了说明,但应当理解的是,上述实施例只是用于举例和说明的目的,而非意在将本发明限制于所描述的实施例范围内。此外本领域技术人员可以理解的是,本发明并不局限于上述实施例,根据本发明的教导还可以做出更多种的

变型和修改,这些变型和修改均落在本发明所要求保护的范围内。本发明的保护范围由附属的权利要求书及其等效范围所界定。

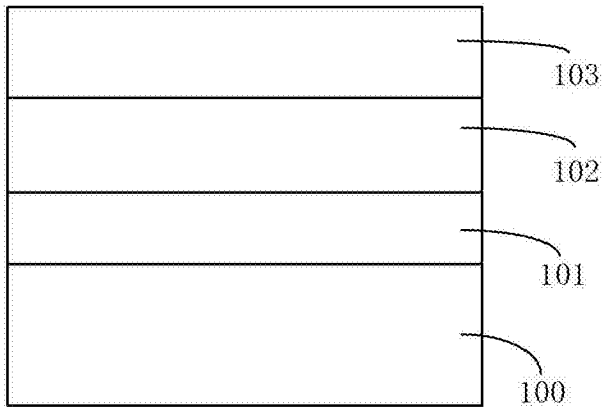


图1A

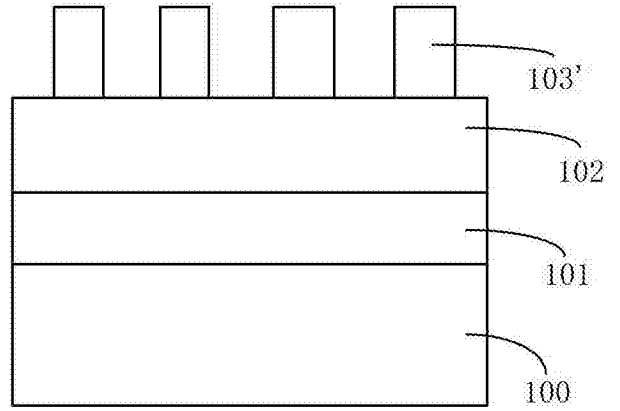


图1B

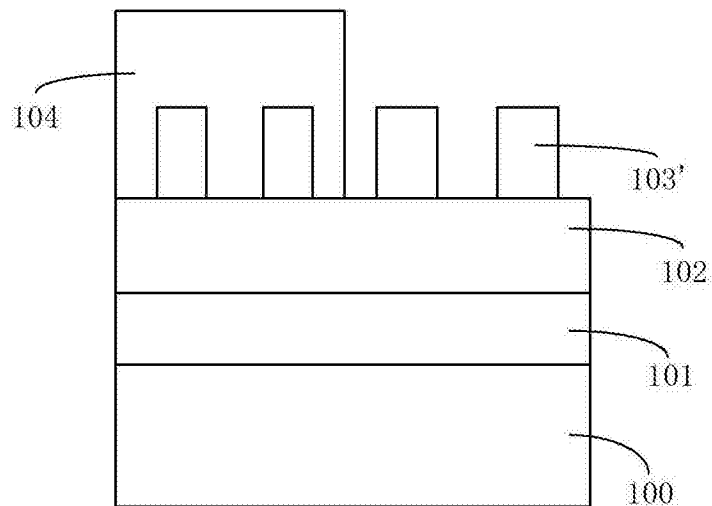
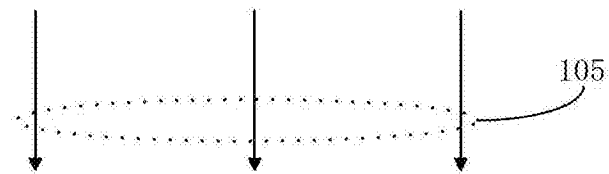


图1C

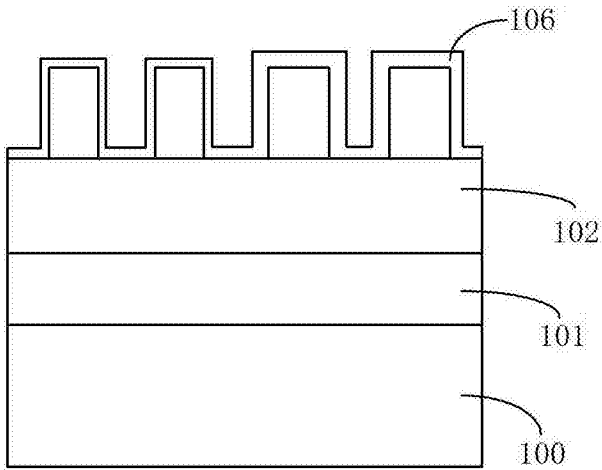


图1D

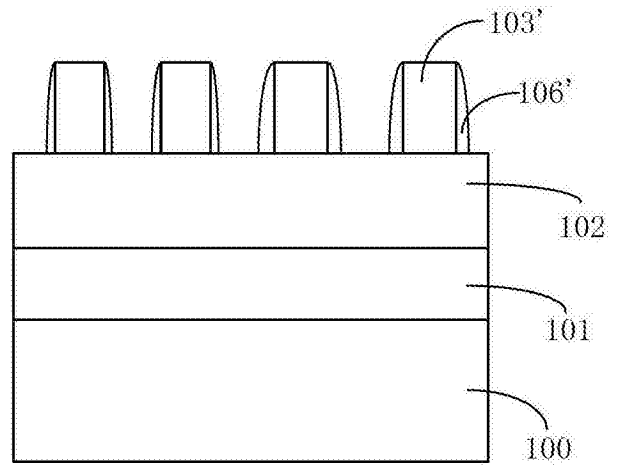


图1E

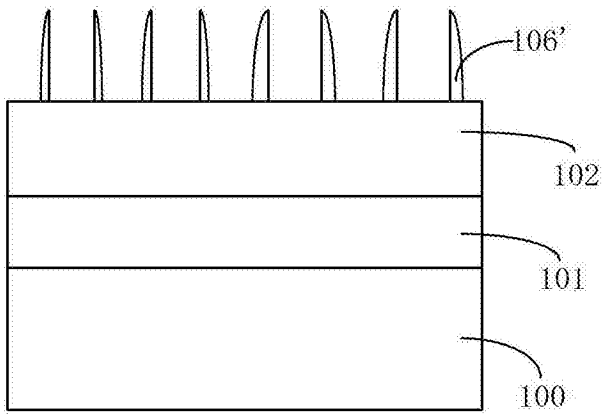


图1F

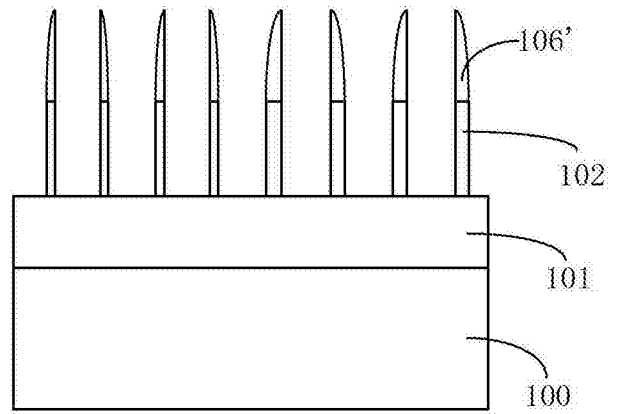


图1G

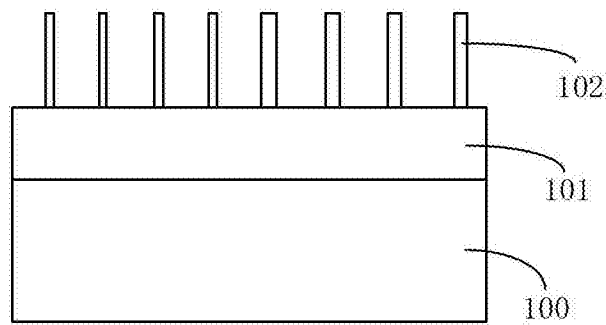


图1H



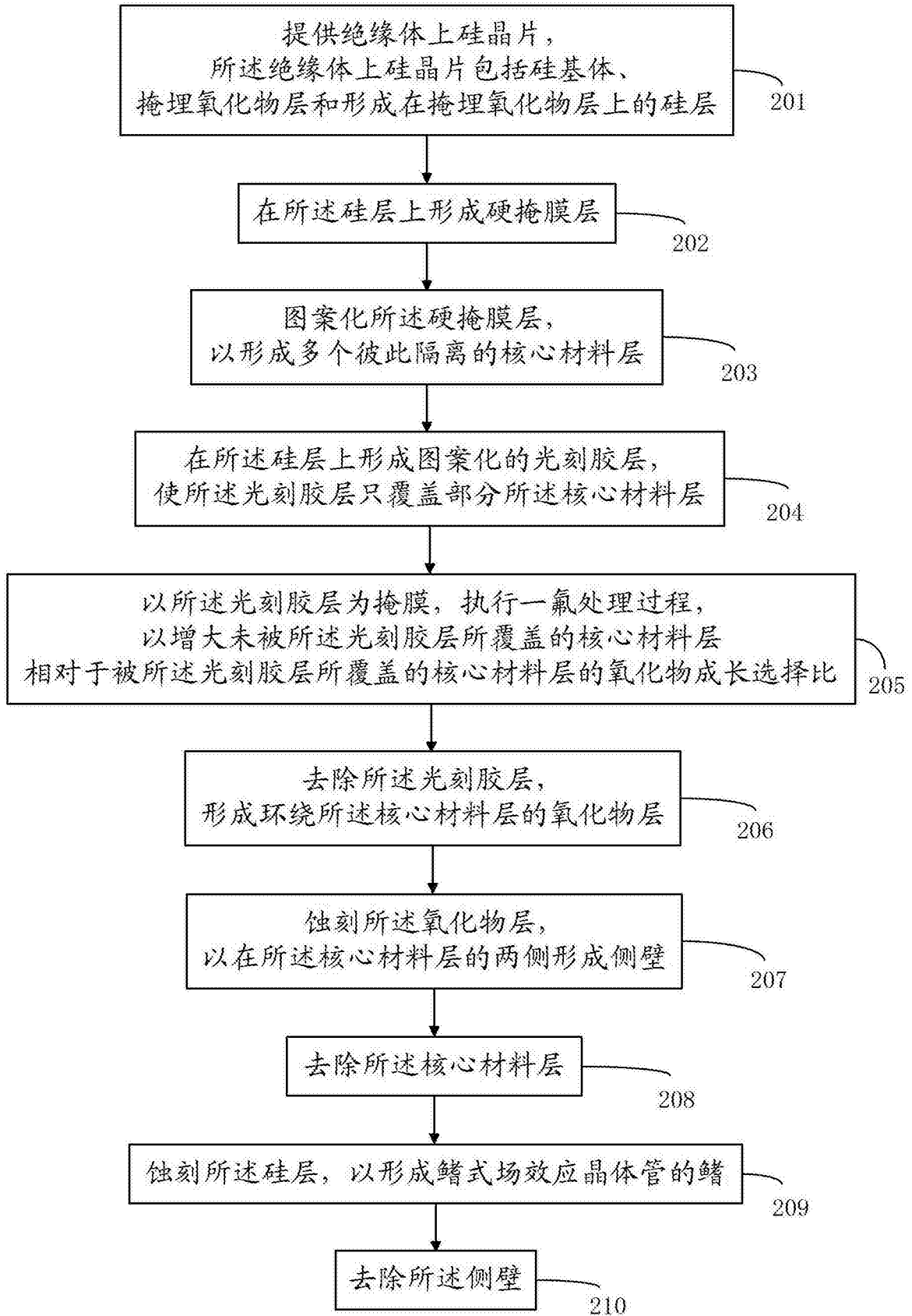


图2